

Title	III-V族化合物半導体の新しい表面クリーニング法の開発と自己組織化量子ドットの基礎研究
Author(s)	飯塚, 完司
Citation	
Issue Date	
Text Version	none
URL	http://hdl.handle.net/11094/46851
DOI	
rights	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/repo/ouka/all/>

氏 名 飯 塚 完 司

博士の専攻分野の名称 博士(工学)

学位記番号 第 20548 号

学位授与年月日 平成 18 年 3 月 24 日

学位授与の要件 学位規則第 4 条第 2 項該当

学位論文名 III-V 族化合物半導体の新しい表面クリーニング法の開発と自己組織化量子ドットの基礎研究

論文審査委員 (主査)
教授 朝日 一

(副査)

教授 飯田 敏行 教授 田中 和夫 教授 西川 雅弘
教授 児玉 了祐 教授 三間 圀興 教授 西原 功修
教授 中塚 正大 助教授 長谷川 繁彦

論文内容の要旨

本論文は、高性能半導体デバイスを実現できる III-V 族化合物半導体を分子線エピタキシー (MBE) 法により成長する場合の重要なプロセスである GaAs 基板、AlGaAs 表面および InP 基板の表面クリーニングに関し新しい方法の開発に成功し、その検証を行うとともに、自己組織化量子ドット (QD) を実用化するにあたり問題となっている配列制御およびサイズの均一性向上を実現した。

第 1 章は序論として、MBE 法における表面クリーニングの位置づけと従来からの表面クリーニング方法の問題点、および、QD の概要とそれを用いたデバイスの実用化における課題について概説した。そして、本論文の目的と構成について述べた。

第 2 章では、まず、MBE 法の歴史と概要および本研究で用いた装置の構成を述べた。その後、GaAs 基板からの昇温脱離元素の測定結果より、従来言われていた表面クリーニングでの常識が間違っていたことを指摘した。そして、新しい表面クリーニング法である「As なし高温表面クリーニング法」を提案した。さらに、表面の平坦性を向上させるため「二段階昇温法」を開発した。また、AlGaAs 表面にこの方法を適用するためにはダブルヘテロパッシベーション層という表面保護層を導入する必要があることを述べた。そして、InP 基板の表面クリーニングの場合にも新しい方法である「P なし表面クリーニング法」が有効であることを明らかとした。

第 3 章では、これらの GaAs、AlGaAs および InP 表面上に、量子井戸構造や高電子移動度トランジスタ構造を直接または薄いバッファ層を介して成長し、フォトルミネッセンス (PL) 測定またはホール効果測定を行なうことで、本研究で開発された表面クリーニング法により得られた表面が従来法によりクリーニングされた表面より結晶性や平坦性が良いことを検証した。

第 4 章では、As なし高温表面クリーニング法による GaAs 基板上に作製した InGaAs/GaAs 歪量子井戸 (SLS) 構造の方が従来法による試料より発光強度が強いことを実証した。さらに、PL トポグラフィ像で観察されるクロスハッチ型のダークラインは GaAs 基板との格子不整合による InGaAs 中の圧縮応力が局在していることを明らかとし、SLS における歪緩和の異方性モデルを提案した。

第 5 章では、自己組織化 InAs QD の MBE 成長において、従来法の場合より As なし高温表面クリーニング法を施した場合の方が早期に QD が形成されることを明らかとした。また、InGaAs/GaAs SLS 構造上に InAs QD を形成す

ることで QD の直線またはクロス配列が行なえるということを実証した。そして、QD 成長中に断続的成長中断を行なうと QD サイズは均一化し、GaAs キャップ層成長の直前に高 As 圧下で数秒間のアニールを行うことで大きな QD が消滅することを述べた。

第 6 章では、本研究の結果を総括した。

論文審査の結果の要旨

高性能半導体デバイスを実現できる III-V 族化合物半導体を分子線エピタキシー (MBE) 法により成長する場合、基板となる GaAs や InP の表面クリーニングは重要なプロセスである。本論文では、表面酸化膜の除去過程を検討することで、従来のクリーニング方法に代わる新しい表面クリーニング方法の開発を試みている。そして、そのクリーニング方法の検証を通して、究極の量子構造である量子ドット (QD) を実用化するにあたり問題となっている配列制御およびサイズの均一性について研究しており、以下の結果を得ている。

(1) GaAs 基板からの As の選択的脱離は従来 300°C 程度から起こるとされていたが、昇温脱離測定から 650°C を越えた付近から発生することを明らかとしている。そして、表面温度計を用いて正確に 650°C に温度制御することで As 分子線を照射しなくても Ga と As の化学量論比が保たれた表面が 30 分程度のクリーニングで得られることに初めて成功している。さらに、この過程で 100 nm もの GaAs 層が脱離することが分かり、この現象は Ga と As の調和昇華であることを明らかとしている。そして、この方法を「As なし高温表面クリーニング法」と命名している。

(2) 上記の方法でクリーニングされた GaAs 表面の平坦性を向上させるため、昇温時の温度勾配を 575°C までを 10°C/min、その後を 1°C/min とする 2 段階昇温法の開発を行っている。その結果、表面粗さの自乗平均平方根が 0.23 nm という原子レベルで平坦な表面を得ることに成功している。

(3) AlGaAs 表面のクリーニングについては、ダブルヘテロパッシベーション層の付加法を新たに考案している。As なし高温表面クリーニング法により、その付加層上の表面酸化膜と共にクリーニング除去することで、アルミナ (Al 酸化物) が形成されなくかつ酸素がほとんど残留しない表面が得られることを明らかとしている。

(4) InP 基板のクリーニングに関しても、P 分子線を照射しなくても完全に清浄で原子レベルで平坦な表面が得られることを明らかとしている。そして、その条件は、基板温度 460°C、保持時間 5 分であることを示し、平均ラフネスが約 0.3 nm という非常に平坦な表面を得ることに成功している。

(5) 上記のクリーニング法で得られたそれぞれの表面上に量子井戸構造や高速電子移動度トランジスタ構造を直接、または、薄いバッファ層を介して成長し、フォトルミネッセンス (PL) 測定やホール効果測定を行うことで、従来法により得られる表面より結晶性や平坦性が良いことを実証している。

(6) さらに、InGaAs/GaAs 歪量子井戸 (SLS) 構造のための GaAs 基板前処理に上記のクリーニング法を適用し、PL トポグラフィにより評価した結集、約 7 倍の PL 発光強度が得られることを明らかとしている。また、PL トポグラフィで観察されるクロスハッチ型のダークラインの原因を探求し、格子不整合による圧縮応力が InGaAs 層中で局在した結果であることを明らかとしており、歪緩和の異方性モデルを提案している。

(7) InAs QD 形成の場合には、上記のクリーニング法で得られた表面上に薄いバッファ層を成長した場合の方が従来法の場合より早期に QD が形成されることを見出し、この原因が平坦な表面形成にあることを分光エリプソメトリの結果より明らかとしている。そして、InGaAs/GaAs SLS 上に InAs QD を形成すると QD が直線配列またはクロス配列することを見出している。

(8) さらに、InAs QD 成長中に断続的成長中断を導入することにより QD サイズを均一化させることに成功している。また、GaAs キャップ層成長直前に高 As 圧下で数秒間のアニールを行うと大きな QD が消滅することを明らかとしている。

以上のように、本論文は、III-V 族化合物半導体のための新しい表面クリーニング法の開発に成功し、その実効性を明らかとすると共に、その方法を適用することにより実用上重要な InAs QD の配列制御およびサイズの均一化に関し実験的に明らかにしている。よって本論文は博士論文として価値あるものと認める。