

Title	High Speed Optical Semiconductor Devices for Photonic Network
Author(s)	八田, 竜夫
Citation	大阪大学, 2007, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/48579
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	はっ た たつ お 八 田 竜 夫
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 2 1 2 1 8 号
学位授与年月日	平成 19 年 3 月 23 日
学位授与の要件	学位規則第 4 条第 1 項該当 工学研究科電気電子情報工学専攻
学位論文名	High Speed Optical Semiconductor Devices for Photonic Network (フォトニックネットワークにおける光半導体デバイスの高速化)
論文審査委員	(主査) 教 授 北山 研一 (副査) 教 授 井上 恭 助教授 丸岡 章博 教 授 小牧 省三

論 文 内 容 の 要 旨

本論文は、筆者が大阪大学大学院工学研究科（電子情報エネルギー工学専攻）在学中に行ったフォトニックネットワークにおける光半導体デバイスの高速化に関する研究成果をまとめたものであり、以下のように構成されている。

第一章は序論であり、波長多重ネットワークの発展形としてフォトニックネットワークの概念を捉えた。そして、フォトニックネットワークにおいても従来型のネットワークと同様に、光半導体デバイスの速度制限がネットワークノードの処理速度に上限を与えることを示した。送信ノード、受信ノード、中継ノードの各ノードにおいて光半導体デバイスに内在する速度制限要素を示し、本研究の占める位置とその目的を明らかにした。

第二章では、送信ノードにおける光変調デバイスのデータレートの制約要因を明らかにし、金スタッドバンプによるフリップチップボンディング技術を適用することで光変調デバイスを高速化することを提案した。光変調デバイスとしては、小型・省電力で集積化に適することから半導体をベースとした電気吸収変調器を取り上げた。電気吸収変調器の動作速度は半導体の pn 接合容量によって決定されることから、実装による寄生要素を盛り込んだ等価回路の解を解析的に求めることでデバイスのパッケージングに対する要請に関する基本式を導いた。この基本式を満足する実装技術として金スタッドバンプを用いたインダクタンス低減の手法を新規に提案し、電気吸収変調器デバイスを実際に試作して、そのアイパターン評価により高速性を実証した。

第三章では、受信ノードにおける速度制約要因を明らかにし、金スタッドバンプを用いたフォトダイオードとプリアンプ IC とのハイブリッド集積実装を提案した。フォトダイオードとしては導波路構造により pn 接合容量を低減した導波路型フォトダイオードを使用し、実装により発生する寄生インダクタンスを含んだ等価回路に群遅延偏差の最小化の条件を課して最適なインダクタンスの条件式を導いた。この条件を満足する実装技術として、新規なハイブリッド集積実装を提案し、最小受信感度に関する受信器の評価結果でその効果を検証した。

第四章では、中継ノードにおけるデータレートの制約条件について検討した。波長衝突を回避する手段として導入される全光処理型の光波長変換器の高速化するため狭幅活性導波路構造を有するモノリシック集積光波長変換器を提案した。光半導体を用いた小型・低消費電力な光波長変換器として半導体光増幅器の相互利得変調および相互利得変調を用いた干渉計型の光波長変換器を取り上げ、半導体光変調器の動作速度が利得回復時間によって制限されることを示した。レート方程式に基づくシミュレーションにより、利得回復時間がデバイス内部の誘導放出効果を高める

ことによって短縮できることを示し、誘導放出効果を高める手段として、半導体光増幅器の活性導波路幅を狭めた構造を提案した。さらに、実際にこの構造を持つモノリシック集積型光波長変換器を試作し、十分な波長帯域幅と動作速度を持つことをアイパターン及び符号誤り率に関する評価で検証した。

第五章は結論であり、本研究で得られた成果について総括を行った。

論文審査の結果の要旨

本論文は、超高速大容量ネットワークを実現するフォトニックネットワークに関して、光半導体デバイスの高速化に関する提案を行っている。得られた結果を要約すると、以下の通りである。

1. 送信ノードにおける光変調デバイスのデータレートの制約要因を明らかにし、金スタッドバンプによるフリップチップボンディング技術を適用することで光変調デバイスを高速化することを提案している。実装による寄生要素を盛り込んだ等価回路の解を解析的に求めることでデバイスのパッケージングに対する要請に関する基本式を導いている。この基本式を満足する実装技術として金スタッドバンプを用いたインダクタンス低減の手法を新規に提案し、電気吸収変調器デバイスを実際に試作して、そのアイパターン評価により高速性を実証している。
2. 受信ノードにおける速度制約要因を明らかにし、金スタッドバンプを用いたフォトダイオードとプリアンプ IC とのハイブリッド集積実装を提案している。実装により発生する寄生インダクタンスを含んだ等価回路に群遅延偏差の最小化の条件を課して最適なインダクタンスの条件式を導き、この条件を満足する実装技術として、新規なハイブリッド集積実装を提案し、最小受信感度に関する受信器の評価結果でその効果を検証している。
3. 中継ノードにおける波長衝突を回避する手段として導入される全光処理型の波長変換を高速に処理するため狭幅活性導波路構造を有するモノリシック集積光波長変換器を提案している。半導体光変調器の動作速度が利得回復時間によって制限されることを示した上で、レート方程式に基づくシミュレーションにより、半導体光増幅器の活性導波路幅を狭めた構造が有効であることを提案し、十分な波長帯域幅と動作速度を持つことをアイパターン及び符号誤り率に関する評価で検証している。

以上のように、本論文はフォトニックネットワークの送信ノード・受信ノード・中継ノードにおけるスループットを向上させることを目的として、搭載される光半導体デバイスの伝送レート制約条件を明白にした上で、新規な実装技術の導入と半導体内部の光導波路に関する構造パラメータの最適化により、スループットの向上が可能であることを示している。また、本論文は実験および計算機シミュレーションにより提案方式の評価を行っており、工学的な見地から見て非常に評価の高い成果が得られている。よって本論文は博士論文として価値あるものと認める。