



Title	Characterization of Semiconductor Devices and Thin Dielectric Films by Scanning Capacitance Microscopy with Self-Sensing Conductive Probe
Author(s)	内藤, 裕一
Citation	大阪大学, 2008, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/48635
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	ない とう ゆう いち 内 藤 裕 一
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 2 1 9 8 5 号
学 位 授 与 年 月 日	平成 20 年 3 月 25 日
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科生命先端工学専攻
学 位 論 文 名	Characterization of Semiconductor Devices and Thin Dielectric Films by Scanning Capacitance Microscopy with Self-Sensing Conductive Probe (自己検出型導電性プローブを用いた走査型容量顕微鏡による半導体デ バイスおよび薄膜誘電体材料の局所電気特性評価に関する研究)
論 文 審 査 委 員	(主査) 教 授 渡部 平司 (副査) 教 授 金谷 茂則 教 授 福住 俊一 教 授 宮田 幹二 教 授 菊地 和也 教 授 高井 義造 教 授 伊東 一良 教 授 兼松 泰男

論 文 内 容 の 要 旨

IT 社会を支える情報処理機器の高速化や低消費電力化は、超 LSI の基本要素デバイスである金属－酸化膜－半導体電界効果型トランジスタ (MOSFET) の微細化により実現されてきた。しかし主材料であるシリコン (Si) やシリコン酸化膜 (SiO₂) の物性的な限界から、今後の MOSFET 微細化には開発のリスクが予想されている。ここで微細デバイスの局所電気構造や、あるいは生産工程の変化がデバイス特性に与える影響を微視的に評価する手法があれば、開発期間や試作費用をセーブすることが可能となる。またそのような評価技術は先端デバイス開発のみならず、量産デバイスの歩留まり向上などにも役立つと期待される。第 1 章では、まずこのような背景について述べ、ついで半導体デバイスの微視的評価手法の一つである走査型容量顕微鏡 (SCM) の原理とその長短特性についてまとめた。

次に第 2 章では、シアフォースと呼ばれる横方向に働く煎断力を利用した自己検出型導電性プローブと、それを SCM に応用した研究成果について述べた。本成果では、バルク金属材料を導電性プローブに使うことの利点と、その結果として従来技術よりも高感度に試料の電氣的構造を評価可能となることを示した。

次に第 3 章では、前節の自己検出型導電性プローブの構造をさらに高精度に発展させ、より高感度・高空間分解能でデバイス構造を観察可能とする SCM 用の自己検出型導電性プローブの開発と、それを利用した SCM によるデバイス構造評価について述べた。MOSFET の観察においては、 p - n 接合位置を sub-5nm の精度で測定することが可能となり、従来手法に比べて分解能向上が達成された。ここで達成された空間分解能は、実半導体デバイスの観察結果としては世界最高レベルであった。また、 p - n 接合深さなどのデバイスパラメーターのプロセス毎の変化を評価することが出来た。

次に第 4 章では、極薄シリコン酸化膜の評価を通じて、本研究におけるオリジナルな画像情報である静電容量 (dC/dZ) 像が、試料表面よりも下層のミクロな電氣的構造に関する知見を与えることを示した。その応用として、第 5 章では次世代 MOSFET のゲート絶縁膜である高誘電率金属酸化膜 (high-k 膜) 中の局所的な電荷分布に関する

知見を、 dC/dZ 像及び局所 C-V 測定から評価した。また、本研究の自己検出型導電性プローブを用いた SCM は、high-k 膜中の単一電荷の検出分解能を有することを証明した。これは SCM としては世界で最も高い検出分解能であった。走査型トンネル電流顕微鏡 (STM) などの他の微視的評価手法とは異なり、試料に導電性を必要とせずに、絶縁膜中の電荷状態を評価できるツールとして、本研究の SCM は次世代 MOSFET において求められる high-k 膜の組成やプロセスの最適化を図る上で有用な手法となることを示すことができた。

論文審査の結果の要旨

シリコン超 LSI は高度情報化社会を実現するためのキーデバイスであり、その高速化と低消費電力化が求められている。これまで金属-酸化物-半導体電界効果型トランジスタ (MOSFET) は、微細化によって高性能化を実現してきたが、微細化に従って半導体中の不純物分布を極めて高精度で制御する必要があり、また絶縁膜材料として用いられるシリコン酸化膜の物性限界が近づくに伴って、今後の MOSFET 開発には多大なリスクが予想される。これらの極微細デバイスの局所電気特性や、生産工程の変化がデバイス特性に与える影響を、素子試作の途中段階で微視的に評価する手法の確立は、新材料及び新技術導入時の開発期間の短縮や、試作費用削減に有効であるだけでなく、量産デバイスの歩留まり向上にも役立つ。本論文では、微細 MOSFET ならびに誘電体薄膜の局所電気特性評価が可能な走査型容量顕微鏡 (SCM) に関して、自己検出型導電性プローブを新たに提案し、超高感度かつ高分解能測定技術を確立すると共に、これを MOSFET の $p-n$ 接合位置の観測および高誘電率 (High-k) 絶縁膜の局所絶縁特性の解析に応用し、優れた研究成果をあげている。

第 1 章では研究背景ならびに SCM の原理とその特徴についてまとめている。第 2 章では自己検出型導電性プローブと、これを SCM に応用した研究成果を紹介している。第 3 章では前節の自己検出型導電性プローブの構造と制御方式をさらに改良し、より高感度・高空間分解能でのデバイス観察を可能にする SCM 測定系の開発と、これを利用した SCM による実デバイスの評価結果について述べている。MOSFET の観察においては、 $p-n$ 接合位置を世界最高レベルの sub-5nm の空間分解能で測定可能であることを示し、MOSFET 製造時のプロセス条件が素子特性に及ぼす影響を SCM によって直接観測し、デバイス評価技術としての優位性を実証している。また第 4 章では極薄シリコン酸化膜下の半導体基板中の局所的な電気特性を SCM により観測できることを報告している。さらに第 5 章では、次世代 MOSFET 用のゲート絶縁膜である High-k 膜中の局所的な電荷分布に関する知見や、膜中の単一電荷トラップの検出にも成功している。

以上のように、本論文に示された研究成果は、SCM において世界最高の検出分解能を達成し、試料の導電性に関らず絶縁膜中の電荷状態を評価できるツールとして、極めて有効な技術であることを実証している。よって本論文は博士論文として価値あるものと認める。