

Title	オフセットキャンセル機能を有する DS-CDMA 用低消 費電力アナログマッチドフィルタ
Author(s)	清水,新策;田中,智之;井田,司他
Citation	電子情報通信学会論文誌C. 2005, J88-C(8), p. 655- 661
Version Type	VoR
URL	https://hdl.handle.net/11094/51691
rights	copyright©2005 IEICE
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

論 文

オフセットキャンセル機能を有する DS-CDMA 用低消費電力 アナログマッチドフィルタ

清水	新策 <sup>†</sup>	田中	智之 <sup>†</sup>	井田	司†	宮本	潤
松岡	俊匡 <sup>†</sup>	谷口	研二 <sup>†</sup>				

Low Power Analog Matched Filter with Offset-Cancellation for Direct Sequence Code Division Multiple Access

Shinsaku SHIMIZU<sup>†</sup>, Tomoyuki TANAKA<sup>†</sup>, Tsukasa IDA<sup>†</sup>, Jun MIYAMOTO<sup>†</sup>, Toshimasa MATSUOKA<sup>†</sup>, and Kenji TANIGUCHI<sup>†</sup>

あらまし 提案する DS-CDMA 通信用の低消費電力マッチドフィルタ (MF) は完全差動オペアンプ,2 個の 抵抗,8 個のスイッチ,4 個のキャパシタのみで構成され,PN 符号の論理に応じて積分キャパシタを切り換え る方式により,クロック 1 相動作でオペアンプのオフセットを除去することができる.提案型 MF は,用いる オペアンプのトランスコンダクタンスがスイッチトキャパシタ構成の従来型 MF で用いるオペアンプに対して 65% 削減することができるため,オペアンプの消費電力を低く抑えることができる.通信信号に含まれるチャネ ル数,PN 符号の組合せ,素子のばらつきが MF の出力に与える影響を解析し,その結果をもとにした回路シ ミュレーションにより,0.25 μm CMOS プロセス,電源電圧 2.5 V,チップ数 64,200Mcps の PN コードを用 いた MF の消費電力は 0.6 mW であることを確認した.

キーワード Direct Sequence Code Division Multiple Access, アナログマッチドフィルタ, オフセットキャンセル,低消費電力

## 1. まえがき

Direct Sequence Code Division Multiple Access (DS-CDMA) は無線 LAN や携帯電話通信に用いら れる無線伝送技術である.DS-CDMA 通信の受信回路 は,受信信号と PN (Pseudorandom Noise) 符号 [1] との相関値を求めるマッチドフィルタ (MF) 回路が 必要である.従来,消費電力削減を指向したアナログ MF 回路が提案されている [2] ~ [4] が,いずれも2 相 以上のクロックを用いるため高速動作が困難である. また受動素子だけで構成されたアナログ MF[5] は占有 面積が大きく,しかも後段に高精度の Analog Digital Converter (ADC) が必要となる.

これらに対し,有線 DS-CDMA インタフェースで

用いられている,図1(a)に示す抵抗とキャパシタンス を用いた RC 型積分回路を有する MF[6]では,1相 のクロックで入力信号を連続的に積分することができ る.ミクサ回路は,逆拡散に用いる PN 符号の論理が "H"のときにスイッチ  $\phi_1$  が ON となり,PN 符号 の論理が "L"のときにスイッチ  $\overline{\phi_1}$  が ON となるこ とで,時間 t における入力信号  $v_i(t) \ge l$  チップ目の PN 符号  $SS(l) \ge n$ 積  $v_i(t)SS(l)$ を与える.ここで PN 符号の論理が "H"のときに SS(l) = 1, "L"の ときに SS(l) = -1である.この  $v_i(t)SS(l)$ を PN 符号 1 周期時間積分することにより 2 値の相関値を 得る.

RC型 MF の出力信号は文献 [6] をもとに計算する ことができる.オペアンプのゲインを A,オペアンプ の入力換算オフセット電圧を  $v_{os}$ , PN 符号のチップ 数を n,チップ周期を T とすると, この MF から得 られる相関値  $v_o$  は,

<sup>†</sup> 大阪大学大学院工学研究科電子情報エネルギー工学専攻, 吹田市 Department of Electronics and Information Systems, Osaka University, 2-1 Yamada-oka, Suita-shi, 565-0871 Japan



(b) Proposed Matched Filter

- 図 1 (a) 従来型の RC 型積分回路を用いた MF と (b) 新 しく提案する MF
- Fig. 1 (a) Conventional matched filter with RC integrator and (b) the proposed matched filter.

$$v_{o} \simeq -Ae^{-\frac{nT}{RC(1+A)}} \sum_{l=0}^{n-1} \{ [e^{\frac{\tau}{RC(1+A)}}]_{lT}^{(l+1)T} \times v_{i}(lT)SS(l) \} + A\{1 - e^{-\frac{nT}{RC(1+A)}}\}v_{os}$$
(1)

となる.式(1)より,オペアンプの入力換算オフセット電圧が入力信号の積分結果に加算されるため,オフ セット電圧が無視できるほど大きな入力信号に対して のみ MF 回路が有効に機能する.

今回,図1(a) に示す MF をもとにした,オペアン プのオフセットの影響が除去できる低消費電力 MF 回 路を提案する.

2. 提案型マッチドフィルタ

提案する RC 型 MF を図 1(b) に示す.提案回路は, 完全差動型オペアンプ,2個の抵抗,8個のスイッチ, 4個のキャパシタによって構成され,PN 符号には M 系列に"L"を1bit 付加した拡張 M 系列[7]を用い る.ここで  $C_l$  は次段回路の入力容量である.スイッ チ $\phi_1$ , $\overline{\phi_1}$  はそれぞれ PN 符号の論理が"H","L" のときに ON となり,この動作によって入力信号と PN 符号の積が RC 型 MF の入力として与えられる. 積分結果はキャパシタ  $C_f$  に蓄えられ,PN 符号の論 理が切り換わると  $C_f$  に出力を蓄えたままスイッチが 切り換わる.以上の動作を PN 符号 1 周期時間行う ことで入力信号と PN 符号の積を時間積分し,その相 関値を得る.

図2は提案型 MF のラプラス変換領域での等価回路 であり, $v_o[m]$ ,SS[m]はそれぞれm( $1 \le m \le M$ , Mは PN 符号 1 周期でのスイッチング回数)回目の スイッチの切換からm+1回目の切換までの,時間領 域における出力信号及び PN 符号を表し,スイッチが 切り換わる前の値, $v_o[m-1]$ と $v_1[m-1]$ によって  $C_f$ , $C_o$ , $C_l$ の初期値が与えられる.ここで $C_o$ はオ ペアンプ自身の出力容量である.この図を用いて入力 信号と PN 符号との積 $v_i(t)SS[m]$ の時間積分を解析 する.m回目のスイッチの切換わりから次のスイッチ が切換わりまでの積分時間をk[m]T(Tは1チップ 時間,k[m]はm回目のスイッチの切換から次の切換 までに同じ論理の PN 符号が連続で出力される回数) とすると,図2の零状態応答より,

$$\frac{V_{1}[m] - V_{i}SS[m]}{R} = sC_{f}(V_{o}[m] - V_{1}[m]) = -g_{m}(V_{1}[m] - V_{os}SS[m]) - \frac{V_{o}[m]}{r_{o}} - s(C_{o} + C_{l})V_{o}[m]$$
(2)

が得られる .  $V_i$ ,  $V_o[m]$ ,  $V_1[m]$  はそれぞれ  $v_i$ ,  $v_o[m]$ ,  $v_1[m]$ のラプラス変換である.出力電圧  $v_o$ の入力信号による項を  $v_{o-s}$ ,オフセット成分による項を  $v_{o-os}$ とすると,

$$v_{o\_s}[m] \simeq -g_m r_o e^{-\omega_{p1}kT} \sum_{l=0}^{k-1} [\{e^{\omega_{p1}(l+1)T} - e^{\omega_{p1}lT}\}v_i SS[m]]$$
(3)

$$v_{o\_os}[m] \simeq g_m r_o (1 - e^{-\omega_{p1}T}) v_{os} SS[m]$$
(4)

$$v_o[m] = v_{o\_s} + v_{o\_os} \tag{5}$$

となる.ここで極 $\omega_{p1}$ は,

$$\omega_{p1} \simeq \frac{1}{g_m r_o C_f R + r_o (C_o + C_l + C_f)} \tag{6}$$

であり,他の極,零点に比べて極めて低周波領域に存 在する.簡単のため  $C_f$ に蓄えられた電荷がスイッチ の切換時に完全に保持されているとすると, $v_i[m]$ と PN 符号 1 周期との相関値は,



図 2 提案型 MF のラプラス変換領域における等価回路 Fig. 2 Equivalent circuit of the proposed matched filter in Laplace domain.

$$v_o[M] = \sum_{m=1}^{M} (v_{o\_s}[m] + v_{o\_os}[m])$$
(7)

となる . PN 符号の性質上,論理 "H" が $x(1 \le x \le \log_2 n - 1)$ 回連続して現れる頻度は "L"のそれと等しい性質をもつ.したがって $v_{o_os}$ は PN 符号 1 周期積分することでほぼ 0 となり,オフセットの影響は除去される.

提案回路のオフセットキャンセル効果を確かめるた めに,式(4)に含まれる  $v_{os}$ を $v_i$ の $\pm 200\%$ の範囲 でランダムに与え, PN 符号 1 周期時間後の MF の 出力分布を 10 万回シミュレーションした結果を図 3 に表す.図 3 の横軸は MF の出力,縦軸はその出力回 数である.横軸は,受信信号が論理"H"のときに出 力回数がピークをもつときを 1,非相関時の出力値が ピークをもつときを 0 として規格化している.MF の 出力は受信データの多重度に影響されるため,シミュ レーションは 64 チップの PN 符号に対し 31 の多重 度で行った.これは隣接する PN 符号間の干渉の影響 をなくすためである[8].図 3 より, MF の出力はオフ セットがある場合もない場合もほぼ同じであり,オペ アンプのオフセットを正確にキャンセルできているこ とが分かる.

### 3. 寄生容量,素子ばらつきの影響

前章では, MF 回路を構成する素子がすべて理想的 なものであると仮定した場合にオフセットキャンセル が十分に行えることを述べたが,実際の回路では寄生



図 3 提案型 MF のオフセットキャンセル効果 Fig. 3 Offset canceling effect of the proposed matched filter.

容量や,素子の理想値からのずれによりオフセットキャンセルが不完全になる.ここではそれらが MF の性能に与える影響について述べ,回路設計の指針とする.

提案回路ではスイッチを切り換えた瞬間にフィード バックキャパシタンス  $C_f$  に蓄えられている電荷が, オペアンプの出力段に寄生する容量  $C_o$  (配線容量,ス イッチの容量も含む)によって再分配される.図2の 零入力応答より初期値  $v_o[m-1]$  が  $v_o[m]$  に与える 影響を求めると,

$$v_o[m] = \alpha v_o[m-1] \tag{8}$$

$$\alpha \simeq \frac{g_m R C_f + C_l - C_o}{q_m R C_f + C_l + C_o} < 1 \tag{9}$$

となり,スイッチイングのたびに vo が減衰すること から,提案型 MF によって行われる積分は非線形とな る.積分が非線形であると,受信信号に含まれるチャ ネル数 (多重度) や符号の組合せによって入力信号の 振幅は一定とならないため,PN 符号 1 周期時間積分 後の MF の出力はばらつく.一例として,図4に64 チップの PN 符号を用いたときの,多重度が 1 及び 63 における提案型 MF の出力値のばらつきを示す.

更に提案型 MF の出力はオペアンプのオフセット 以外に R や  $C_f$  の素子ばらつきによる影響を受ける. 一般的にキャパシタンス  $C_f$  のばらつきは抵抗値 Rに比べて無視できるほど小さいため, R のばらつきの みを考慮する.

設計に必要な  $\alpha$  を求めるために,式(3)~(8)において R, $v_{os}$  をそれぞれランダムに  $\pm 10\%$ , $\pm 2v_i$ の範囲で変化させ,10万回シミュレーションした MFの





Fig. 4 Matched filter outputs for (a) one and (b) 63 channels.



図 5  $\alpha$  に対する MF の出力分布 Fig. 5 Output distribution of the proposed matched filter as a parameter of  $\alpha$ .

出力結果を図5に示す. 横軸は, 受信信号が論理"H" のときに出力回数がピークをもつときを1, 非相関時 の出力値がピークをもつときを0として規格化した MFからの出力, 縦軸はその出力回数である. 図5か ら正確な論理判定に必要な $\alpha$ は0.985以上あれば十 分であることが分かる. またこのとき, 式(9)から, オ ペアンプに必要な $g_m$ は

$$g_m > \frac{(C_l + C_o)\alpha - (C_l - C_o)}{RC_f(1 - \alpha)}$$
 (10)

である.

# オペアンプに必要なトランスコンダク タンス

DS-CDMA 用 MF として SC (Switched Capacitor) 型積分器を用いたアナログ MF が提案されてい る [2].SC 型 MF 及び提案型 MF において,オペ アンプが必要とするトランスコンダクタンスの比較を 行った.比較条件は 1 チャネル当りの入力信号を a 倍 に増幅し,かつ図5 に示す論理判定ラインを超えるた めに最低必要な a/2 まで収束させることとする.簡単 化のため SC 型 MF は,基本的な構成である図6の回 路構成を用いて考える. $C_s$ , $C_h$ , $C_l$  はそれぞれ,サ ンプル用キャパシタ,ホールド用キャパシタ,出力容 量である.SC 型 MF を用いて入力信号を a 倍する には,キャパシタンス  $C_h = \frac{nC_s}{a}$  とする必要がある. このとき SC 型 MF が1回の積分で得る出力は

$$v_o(k) - v_o(k-1)$$

$$= \frac{C_s}{C_h} \cdot v_i(k) \cdot \left\{ 1 - \left(\frac{C_h}{C_s} + 1\right) \exp\left(-\frac{g_m T}{2C_{eff}}\right) \right\}$$

$$(11)$$

$$C_{eff} = C_l + C_s + \frac{C_l C_s}{C_h}$$

$$(12)$$

である.ただし SC 型 MF が 2 相動作であることを 考慮して,収束に要する時間を T/2 としている.ま た,v<sub>o</sub>(k),v<sub>i</sub>(k) はそれぞれ PN 符号の k チップ目 における入力電圧及び出力電圧を表す.式(11)より, 出力が a/2 まで収束する条件は,

$$\left(1+\frac{n}{a}\right)\exp\left(\frac{-g_mT}{2C_{eff}}\right) < \frac{1}{2} \tag{13}$$

であることから, SC 型 MF のオペアンプに必要な  $g_m$  は,

$$g_m > \frac{2C_{eff}\ln(\frac{a}{2(n+a)})}{T} \tag{14}$$

となる.

提案型 MF で用いるオペアンプのトランスコンダク タンスに関しても同様に求める. 簡単化のため α = 1 とし,提案型 MF が入力に対し出力が反転することに 注意すると,



図 6 SC 型 MF Fig. 6 Switched capacitor type matched filter.

$$v_o = \sum_{m=1}^{M} v_{o-s} = -g_m r_o (1 - e^{-\omega_{p1} nT}) v_i \qquad (15)$$

である.

 $\frac{a}{2g_m r_o} \ll 1 \tag{16}$ 

であることから,a/2まで増幅するのに必要な $g_m$ は,

$$g_m > \frac{a(C_f + C_l)}{2nT - aC_f R} \tag{17}$$

である.提案型 MF ではオペアンプに必要な  $g_m$  を満たす条件は式 (10) と (17) の二つあるため,オペア ンプのトランスコンダクタンスには両者のうち大きい 方の  $g_m$  を設定する必要がある. $\alpha > 0.985$  とすると きは式 (10) が支配的となる.

SC型MFのオペアンプ及び提案型MFのオペアン プに必要なトランスコンダクタンスをそれぞれ $g_{mc}$ ,  $g_{mp}$ とし,0.25 $\mu$ m CMOS プロセスパラメータを用 いてトランスコンダクタンス比較を行った.0.25 $\mu$ m の CMOS プロセスを用いて設計したオペアンプの  $C_o$ が12.4fFであったことから,式(10),(14)より  $g_{mp}/g_{mc} = 0.35$ が得られる.このとき $\alpha = 0.985$ , T = 5ns,a = 16,n = 64, $C_s = C_l = C_f = 200$ fF,  $C_h = 800$ fF,R = 50k $\Omega$ とした.提案型MFで用い るオペアンプのトランスコンダクタンスはSC型MF で用いるオペアンプに対して削減できることから,オ ペアンプの低消費電力化が見込める.

### 回路シミュレーション

0.25 μm CMOS プロセスを用いて提案回路のシ ミュレーションを行った.動作周波数は 200 MHz と した.使用する PN 符号は 64 チップとした.受信信



#### 図7 提案回路用オペアンプ

Fig. 7 Operational amplifier used for the proposed matched filter.



図8 シミュレーション結果 (送信信号の多重度は 31) Fig.8 Simulated output voltage of the proposed matched filter with 31 channels.

号はそれぞれ隣接しない PN 符号で変調された 31 多 重の信号である .

提案型 MF に用いたオペアンプの回路を図7に示 す.図の  $V_{in}$ ,及び  $\overline{V_{in}}$  は差動入力, $V_{out}$ ,及び  $\overline{V_{out}}$ は差動出力, $V_{CM}$  は出力コモンモード電圧, $V_{b1}$ , $V_{b2}$ はバイアス電圧である.ここで,図5の結果をもとに して  $\alpha > 0.985$ を十分満たすようにした.入力信号を 5 mV,オペアンプのオフセットを 10 mV としたとき の出力信号波形を図8に示す.オフセット電圧が入力 信号レベルを超えているにもかかわらず正常なデータ 逆拡散ができている.

上記の MF 回路を構成するオペアンプ, PN 符号発 生回路, ノンオーバラップクロック発生回路で消費す る電力は電源電圧 2.5 V で 0.6 mW であった.

# 6. む す び

オペアンプのオフセットによる出力への影響をキャ ンセルし,かつ クロック1 相で動作する高速マッチ ドフィルタ回路を提案した.提案回路は PN 符号の論 理に応じて積分キャパシタを切り換えることで,オペ アンプのオフセット成分を除去することができる.64 チップの PN 符号で多重度が 31 の場合,提案型 MF で用いるオペアンプのトランスコンダクタンスは SC 型 MF で用いるオペアンプよりも 65% 低くできる. 0.25 µm の CMOS プロセスを用いて回路シミュレー ションを行ったところ,MF 全体の消費電力は電源電 圧 2.5 V,200 MHz 動作で 0.6 mW であった.

謝辞 本研究は,東京大学大規模集積システム設計 教育研究センターの協力により行われたものである. また,独立行政法人科学技術振興機構先端計測分析技 術・機器開発事業の援助により行われたものである.

#### 文 献

- [1] 丸林 元,中川正雄,河野隆二,スペクトル拡散通信とその 応用,電子情報通信学会,1998.
- [2] K. Iizuka, M. Miyamoto, Y. Ohta, T. Suyama, K. Hara, H. Matsui, S. Azuma, S. Taguchi, Y. Fujimoto, and D. Senderowicz, "CDMA functional blocks using recycling integrator correlators-matched filters and delaylocked loops," IEEE J. Solid-State Circuits, vol.36, no.3, pp.385–397, March 2001.
- [3] M.A.R. Eltokhy, B-K. Tan, T. Matsuoka, and K. Taniguchi, "A new analog correlator circuit for DS-CDMA wireless applications," IEICE Trans. Fundamentals, vol.E86-A, no.5, pp.1294–1301, May 2003.
- [4] K. Togura, H. Nakase, K. Kubota, K. Masu, and K. Tsubouchi, "Low power current-cut switched-current matched filter for CDMA," IEICE Trans. Electron., vol.E84-C, no.2, pp.212–219, Feb. 2001.
- [5] K.K. Onodera and P.R Gray, "A 75-mW 128-MHz DS-CDMA baseband demodulator for high-speed wireless applications," IEEE J. Solid-State Circuits, vol.33, no.5, pp.753-761, May 1998.
- [6] H. Iwamura, R. Yoshimura, B.K. Tan, T. Matsuoka, and K. Taniguchi, "Error analysis on simulataneous data transfers in CDMA wired interface," Extended Abstracts on International Conference on Solid State Devices and Material, pp.408–409, Tokyo, 2001.
- [7] B. K. Tan, R. Yoshimura, T. Matsuoka, and K. Taniguchi, "An efficient data transmission interface for VLSI systems using code-division multiple access technique," 27th European Solid-State Circuits Conference (ESSCIRC), pp.176–179, Villach, Austria, Sept. 2001.
- [8] 高橋 賢, B-K Tan, 岩村 宏, 松岡俊匡, 谷口研二, "有 線 CDMA バスの機能レベル解析," 信学論 (C), vol.J86-C,

no.2, pp.177–185, Feb. 2003.

(平成16年9月6日受付,17年2月21日再受付)



#### 清水 新策 (学生員)

平13 阪大・工・電子卒.平15 同大大学院 博士前期課程了.現在,同大大学院工学研究 科博士後期課程在学中.有線 CDMA パスの 研究開発に従事.



### 田中 智之 (学生員)

平11 関西大・工・応用化学卒.平13 阪大 大学院博士前期課程了・工・物質・生命工学 専攻.現在,同大大学院工学研究科博士後期 課程在学中.CMOS アナログ回路の研究開 発に従事.



井田 司 (学生員)

平15 阪大・工・電子卒.現在,同大大学院 工学研究科博士前期課程在学中.CMOS ア ナログ回路の研究に従事.



宮本 潤 (学生員)

平15 阪大・工・電子卒.現在,同大大学院 工学研究科博士前期課程在学中.CMOS ア ナログ回路の研究に従事.



#### 松岡 俊匡 (正員)

平元阪大・工・電子卒.平3同大大学院博 士前期課程了.平3シャープ、株)入社.平11 阪大大学院工学研究科電子情報エネルギー工 学専攻リサーチ・アソシエイト(日本学術振 興会研究員).平12同大大学院工学研究科電 子情報エネルギー工学専攻講師.平16同大

大学院工学研究科電子情報エネルギー工学専攻助教授.CMOS RF回路の研究に従事.工博.応用物理学会,電気学会,IEEE各 会員.



## 谷口研二(正員)

昭46阪大・工・電子卒、昭48同大大学院 修士課程了,昭50東芝(株)入社,昭57より 1年間マサチューセッツ工科大学客員研究員, 昭61阪大工学部電子工学科助教授,平8同大 大学院工学研究科電子情報エネルギー工学専 攻教授,現在までSiの酸化・拡散プロセス,

半導体デバイスの物理,半導体シミュレーション技術,アナログ 集積回路の研究に従事.工博.応用物理学会,電気学会,IEEE 各会員.