The University of Osaka
Institutional Knowledge Archive

Title	高精度品質保証期限モニタ回路
Author(s)	吉村, 隆治; 廣瀬, 哲也; 井戸, 徹 他
Citation	電子情報通信学会論文誌C. 2003, J86-C(9), p. 1041-1043
Version Type	VoR
URL	https://hdl.handle.net/11094/51708
rights	copyright©2003 IEICE
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

高精度品質保証期限モニタ回路

吉村　隆治[†]　　廣瀬　哲也[††]
井戸　　徹[†]　　松岡　俊匡[††](正員)
谷口　研二[††](正員)

High Precision CMOS Watch-Dog Circuit for Quality Guarantee Using Subthreshold Current

Ryuji YOSHIMURA[†], Tetsuya HIROSE[††], Toru IDO[†], *Nonmembers*, Toshimasa MATSUOKA[††], and Kenji TANIGUCHI[††], *Regular Members*

† 日本テキサスインスツルメンツ株式会社，東京都
Texas Instruments Japan Ltd., Nishishinjuku Mitsui bldg., 6-24-1 Nishishinjuku, Shinjuku-ku, Tokyo, 160-8366 Japan
†† 大阪大学大学院工学研究科，吹田市
Graduate School of Engineering, Osaka University, 2-1 Yamadaoka, Suita-shi, 565-0871 Japan

あらまし　弱反転領域における MOSFET のドレーン電流をもとに物質の活性化エネルギーを擬似的に作りだしその物質の劣化度をモニタする回路を提案する．安価で低消費電力の CMOS プロセスを用いてあらゆる製品に付加して劣化度をモニタすることができることをシミュレーションにより確認した．

キーワード　MOSFET，弱反転領域，劣化度モニタ，品質保証期限

1. まえがき

日常の我々の生活にかかわる多くのもの，食料品や医薬品などにはその品質を保証するために慎重な期限の設定が行われている．それらの製造者は，ある一定の保管条件 (状態) を明示しその下での使用期限を定めるか，最も悪い条件を仮定し使用期限を定めて製品の品質を保証するのが一般的である．前者の場合保管条件が守られなかった場合には使用期限の意味は失われてしまう．また後者の場合には，良い条件で保管されて十分な品質が保たれていても一様に使用期限が適用されるため，製品の劣化がなくても処分されてしまうという問題を内在している．

本論文では，このような製品個々の使用期限を監視するための集積回路を提案する．前述したように物質はその保存状態などに強く依存し，化学的な反応 (分解，酸化など) によって劣化が進行する．そこで化学反応の進み具合を累積計算することによって物質の劣化を監視することが可能となる．もちろん，温度センサ，メモリ，AD コンバータ，マイクロプロセッサを使って物質の劣化をモニタすることは可能であるが，複数の集積回路が必要となる上にチップセットの価格や消費電力の観点から実用的ではない．本論文では，サブスレッショルド特性領域で動作する MOSFET を用いた微小電力アナログ回路を駆使した回路構成を提案する．

2. 動作原理

化学反応で物質が劣化すると考えると，化学反応生成物の濃度 $[C]$ でその進行度を測ることができる．この関係は反応前の物質の濃度 $[A_0]$，$[B_0]$，反応物質に固有の活性化エネルギー E_a，ボルツマン定数 k_{B}，絶対温度 T を用いて以下のように表される [1].

$$[C] = [A_0][B_0]k_0 \int_0^{T_1} \exp\left(-\frac{E_a}{k_{\mathrm{B}}T}\right)dt \qquad (1)$$

上式の積分により時刻 t における物質の劣化量をモニタすることができる．式中では温度 T のみが時間の関数となっており，高温になると劣化の進み具合が大きく影響を受けるという直観的な考察と一致している．

式 (1) の指数関数を含んだ式を電子回路で実装するには，バイポーラトランジスタの特性を用いるのが望ましい．しかしバイポーラプロセスは製造コストが高く，消費電力も大きいという問題を抱えている．本論文では，比較的工程が少なく低いコストで製造が可能な CMOS プロセスを前提とした物質の劣化度モニタチップを検討する．MOSFET の弱反転領域での動作はバイポーラトランジスタの動作と同じでありドレーン電流は V_{DS} が 0.1 V 以上であれば，

$$I_{\mathrm{D}} \simeq I_X \exp\left(\frac{e(V_X - V_{\mathrm{GS}})}{\eta k_{\mathrm{B}}T}\right) \qquad (2)$$

で表される．ここで e は電気素量，η はデバイスの構造に由来する定数である．V_X, I_X は図 1 に示すように温度が変化してもほとんど変動しない素子固有の電圧と電流ポイントである．このような弱反転層領域で動作する二つの MOSFET を流れる電流を割り算すれば次式の活性化エネルギー Δ を模擬した関係式が得られる．

$$\begin{aligned}\frac{I_{\mathrm{D1}}}{I_{\mathrm{D2}}} &= \exp\left[-\frac{e(V_{\mathrm{GS1}} - V_{\mathrm{GS2}})}{\eta k_{\mathrm{B}}T}\right] \\ &= \exp\left(-\frac{e\Delta}{\eta k_{\mathrm{B}}T}\right) \qquad (3)\end{aligned}$$

温度 T が時間に依存するとして上式を積分すると，

$$\int_0^{t_{max}} \frac{I_{\mathrm{D1}}}{I_{\mathrm{D2}}}dt = \int_0^{t_{max}} \exp\left(-\frac{e\Delta}{\eta k_{\mathrm{B}}T(t)}\right)dt \qquad (4)$$

が得られる．これは式 (1) と同一であり上式のように

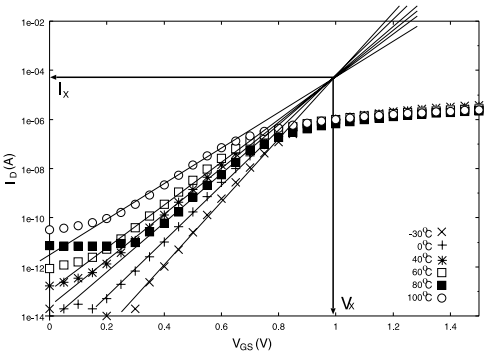

図 1　弱反転領域での V_{GS}-I_D(NMOS) 特性．$W/L = 100\mu\mathrm{m}/100\mu\mathrm{m}$. V_{GS} <0.2 V では接合リーク電流が支配的になっている．

Fig. 1　V_{GS}-I_D characteristic in subthreshold region (NMOS).

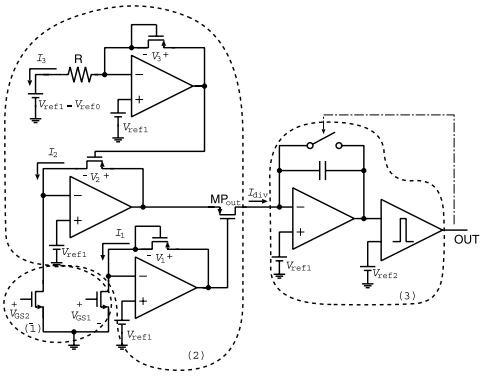

図 2　提案する品質保証期限モニタ回路

Fig. 2　Proposed watch-dog circuit.

積分値から物質の劣化量をモニタできる．弱反転領域でのドレーン電流を発生するためのゲート電圧 V_{GS1}，V_{GS2} を一定にすれば式 (4) で温度 T が周辺環境（若しくは時間）に依存する以外は定数となる．

式 (4) をもとに，図 2 のような物質の劣化量をモニタする回路を提案する．式 (2) で表される MOSFET の弱反転領域での電流を除算し，それを積分して式 (4) を取り出す．

図 2 中の (1) の部分に示した 2 個の nch-MOSFET をそれぞれ異なる電圧 V_{GS1}，V_{GS2} で弱反転領域で動作するようバイアスする．そのときのドレーン電流は式 (2) の V_{GS} をそれぞれ V_{GS1}，V_{GS2} として表される．

図 2 を構成している (2) の部分は電流除算回路である [2]．差動増幅器とフィードバックにダイオード接続された pch-MOSFET を用いて対数変換を行う．

図 2 中の I_1，I_2，$I_3 = V_{ref0}/R$ は式 (2) からそれぞれ

$$I_1 = I_{X_p} \exp\left(\frac{e(V_{X_p} - V_1)}{\eta_p k_{\mathrm{B}} T}\right) \tag{5}$$

$$I_2 = I_{X_p} \exp\left(\frac{e\{V_{X_p} - (V_2 - V_3)\}}{\eta_p k_{\mathrm{B}} T}\right) \tag{6}$$

$$I_3 = \frac{V_{ref0}}{R} = I_{X_p} \exp\left(\frac{e(V_{X_p} - V_3)}{\eta_p k_{\mathrm{B}} T}\right) \tag{7}$$

と表される．I_{X_p}，V_{X_p}，η_p は pch-MOSFET における V_X，I_X，η である．これらから $\mathrm{MP_{out}}$ を流れる電流 I_{div} は,

$$I_{\mathrm{div}} = I_{X_p} \exp\left(\frac{e(V_{X_p} - (V_2 - V_1))}{\eta_p k_{\mathrm{B}} T}\right) \tag{8}$$

$$= \frac{V_{ref0}}{R} \times \frac{I_2}{I_1} \tag{9}$$

となる．更に I_1，I_2 には nch-MOSFET の弱反転領域におけるドレーン電流を用いるので nch-MOSFET における η を η_n とすると

$$I_{\mathrm{div}} = \frac{V_{ref0}}{R} \exp\left(-\frac{e(V_{\mathrm{GS2}} - V_{\mathrm{GS1}})}{\eta_n k_{\mathrm{B}} T}\right) \tag{10}$$

が得られる．このとき，式中の V_{ref0}/R，$E_a = e(V_{\mathrm{GS2}} - V_{\mathrm{GS1}})/\eta_n$ はアプリケーションに依存して決定する定数である．E_a は式 (1) にある物質固有の活性化エネルギーである．V_{ref0}/R も同じく応用回路に合わせて決定することができ，温度以外の条件を劣化に反映させることにより正確に劣化度のモニタを行うことも可能である．例えば湿度によって V_{ref0}/R を変化させることにより湿度が劣化に依存していることを表現できる．

次いで図 2 中 (3) の部分では積分を行い,

$$\int_0^{t_1} I_{\mathrm{div}} dt = \frac{V_{ref0}}{R} \int_0^{t_1} \exp\left(-\frac{e(V_{\mathrm{GS2}} - V_{\mathrm{GS1}})}{\eta_n k_{\mathrm{B}} T(t)}\right) dt \tag{11}$$

を得る．この式は式 (4) や式 (1) と同じ形で係数だけが異なっている．本回路ではこの出力が一定の電圧 V_{ref2} に達した時点で積分をリセットし，所定の回数リセットが生じたところで品質保証期限に達したと判定する．

図 2 に示す回路の動作を式 (11) に基づいて計算した結果を図 3 に示す．低温保存の期間にはリセットの頻度は少なく，劣化の進行はゆるやかであるが高温環

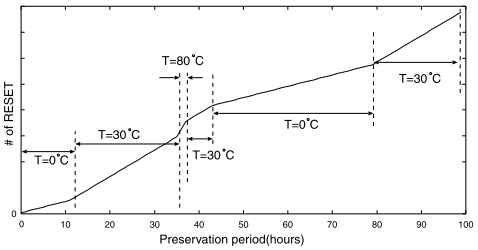

図3　シミュレーション結果．$Ea = 3.2 \times 10^{-12}$J とした．リセット回数は積分容量の逆数に比例．

Fig. 3　Simulation results. Reset frequency is inversely proportional to capacitance used at the integrator.

境下では頻度は多くなり急速に劣化が進んでいることがモニタできる．なお，シミュレーションには帯域幅の狭い弱反転領域で動作するオペアンプを使用し [3]，チップ全体の消費電力を 10 μW 以下に抑えている．

3. む す び

弱反転領域における MOSFET のドレーン電流をもとに物質の活性化エネルギーを擬似的に作りだしその物質の劣化度をモニタする回路を提案した．回路はオペアンプを用いた割り算回路とその結果を積分する回路から構成されている．ボタン型電池など小型の部品と一体とし，製品に付加することにより物質の劣化を精密に管理できることをシミュレーションにより確認した．

文　　献

[1] P. W. Atkins, Physical Chemistry Sixth Edition, Chap. 25, Oxford University Press, 1998.

[2] A. J. Peyton and V. Walsh, Analog Electronics with OP Amps, Cambridge University Press, 1993.

[3] P. E. Allen and D. R. Holberg, CMOS Analog circuit Design, Chap. 7, Oxford University Press, 2002.

（平成 15 年 7 月 8 日受付）