OUKA
The University of Osaka
Institutional Knowledge Archive

Title	リアルタイム組込みシステムの制御とスケジューリングの統合的設計
Author(s)	吉本, 達也
Citation	大阪大学, 2015, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/53960
rights	
Note	やむを得ない事由があると学位審査研究科が承認したため、全文に代えてその内容の要約を公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

様式３

論　文　内　容　の　要　旨

氏　　名　（吉本　達也）	
論文題名	リアルタイム組込みシステムの制御とスケジューリングの統合的設計

論文内容の要旨

近年、家電製品から医療機器、産業用機器に渡るさまざまな電子機器にコンピュータが組み込まれており、さらにネットワークを介することで大規模化、高性能化が進んでいる。組込みシステムは安価で大量生産可能なように必要最低限のスペックのハードウェアで構成されることが多く、限られた計算リソース・バッテリーのもとで性能を最大化するようなソフトウェアの工夫が必要となる。計算リソースの限られた組込みシステムにおいて発生する設計問題の一つに、過負荷状態の回避と制御性能の維持が挙げられる。過負荷状態とは、組込みシステム内で実装される制御タスクの中で、決められたデッドラインまでに実行完了することができないジョブが発生する状態をいう。リアルタイム性が要求される組込みシステムにおいて、デッドラインミスが発生することにより所望の制御性能を達成することができず、場合によっては制御対象の安定性も失われる。そこで、過負荷状態を回避しつつ、制御性能を最大化するジョブの実行パターンの決定法、および最適制御器の設計を行う。過負荷状態の回避と制御性能の維持問題に加えて、リアルタイム組込みシステムにおける設計問題として制御性能の向上とプロセッサの消費電力低減も挙げられる。プロセッサの消費電力は処理にかかるクロック周波数に比例する。高周波数であればあるほど消費電力は増大するが、計算速度が増すことで制御入力の更新頻度を増加させ、制御性能の向上が可能となる。そこで、制御入力の更新時刻がデッドラインと等しい制御タスクを対象とし、トレードオフが存在する中で所望の制御性能および消費電力低減を行う最適なクロック周波数およびデッドラインを決定する調停器の設計を行う。

様式7

論文審査の結果の要旨及び担当者

氏　名　（吉本　達也　）		
	（職）	氏　名
論文審査担当者	主査　教授 副査　教授 副査　教授	潮　俊光 乾口　雅弘 細田　耕

論文審査の結果の要旨

本論文は、過負荷状態の回避、制御性能の向上、プロセッサの消費電力の低減といったリアルタイム組込みシステムに関わる制約や目的が複数与えられた中で、それらを同時に達成するための最適設計手法を提案し、シミュレーションにより従来手法に対する優位性を評価した研究成果をまとめたものである。１章の緒論と５章の結論を含め、以下の各章から構成されている。

２章では、状態方程式表現された複数のプラントの安定化を行う制御タスクを、一つのプロセッサを搭載したリアルタイム組込みシステム上で実装したときに発生する過負荷状態を回避するスケジューリング手法を提案している。本手法では各プラントの制御性能の劣化を最小化するようなジョブのスキッピングパターンを組み合わせ最適化問題により決定する。従来法では、各制御タスクのリリース周期の変更が主流であったが、アクチュエータなどの付随する機器の動作周期も変更しなければならないという欠点があった。本手法ではその必要性が無いため、制御タスクの周期の決定と独立的に過負荷状態への対処を行うことが可能である。

３章では、(m, k)-firm保証に基づいて決定されたジョブスキッピングパターンに対し、制御性能の劣化を最小化する最適制御器を提案している。一つの(m, k)-firmを満たすジョブスキッピングパターンは複数存在するが、本手法ではジョブスキッピングパターンに依存せず制御性能を維持できることが示されている。

４章では、プロセッサの消費電力を低減しつつ、制御性能を向上させるためのスケジューリングおよびプロセッサのクロック周波数の決定手法を提案している。消費電力と制御性能にはトレードオフ関係が存在し、それを決定づけるのがクロック周波数およびジョブのデッドラインであることを示した。本手法は動的に制御タスクのデッドラインやクロック周波数を最適化問題により決定するため、固定周期・固定クロック周波数を決定する従来法よりも制御性能を劣化させずに消費電力を低減できることがシミュレーションによって示されている。

以上のように本論文は、過負荷状態の回避、制御性能の向上、プロセッサの消費電力の低減が要求される設計問題において、ジョブスキッピングによる新たな過負荷状態回避手法、最適化によるプロセッサのクロック周波数とデッドラインの決定法を示し、新たな統合的設計手法の確立に貢献した。よって、博士（工学）の学位論文として価値のあるものと認める。