

Title	マイクロ波位相同期発振回路の高性能化に関する研究
Author(s)	中川, 匡夫
Citation	大阪大学, 1997, 博士論文
Version Type	VoR
URL	<a href="https://doi.org/10.11501/3129180">https://doi.org/10.11501/3129180</a>
rights	
Note	

*Osaka University Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏 名 なか 中 がわ 川 ただ 匡 お 夫

博士の専攻分野の名称 博 士 (工 学)

学 位 記 番 号 第 1 2 7 8 4 号

学 位 授 与 年 月 日 平 成 9 年 1 月 16 日

学 位 授 与 の 要 件 学 位 規 則 第 4 条 第 2 項 該 当

学 位 論 文 名 マイクロ波位相同期発振回路の高性能化に関する研究

論文審査委員 (主査)  
 教授 小牧 省三  
 (副査)  
 教授 森永 規彦  
 教授 池田 博昌  
 教授 長谷川 晃

教授 倉藺 貞夫  
 教授 前田 肇  
 教授 児玉 裕治  
 教授 元田 浩

## 論 文 内 容 の 要 旨

本論文は、無線通信に用いられるマイクロ波位相同期発振回路の高性能化に関する研究をまとめたものであり、全体を8章で構成している。

第1章は序論であり、近年のマイクロ波位相同期発振回路の高性能化の技術動向とその結果生じている位相雑音の問題、および本研究の目的と位置付けを述べている。

第2章では、雑音モデルから導かれる位相雑音の表現式を通して位相同期発振回路における位相雑音の特徴を概観している。この表現式に基づいて、位相同期発振回路のノイズフロアの低減には、位相比較器の検波感度の向上と分周比を小さくすることが有効であることを明らかにしている。

第3章では、マイクロ波帯位相同期発振回路の構成要素について、出力位相雑音への寄与を測定・解析している。この結果に基づいて、位相比較には排他的論理和を使用し、かつ周波数比較には位相周波数比較器 (PFC) を使用する新しい構成法を提案し、特性解析を行っている。この結果、位相検波感度を2倍にし、かつ広い周波数引込み範囲を実現できることを明らかにしている。また、実際の集積回路を実現し測定した結果、位相同期発振回路の雑音フロアを7 dB 低減している。また電圧制御発振器の発振可能な範囲全域にわたる周波数引込み範囲を実現している。

第4章では、周波数ステップを細かく保持したままで、基準周波数のみを高くできかつ、位相雑音を低減化する「パルス列挿入型位相同期回路」を提案し、集積回路化した結果、同じ周波数ステップを持つ従来の位相同期発振回路に比べ、雑音フロアを約10 dB 低減している。

第5章では、周波数ステップと基準周波数との比を任意に設定することが可能な「任意分数設定型フラクショナルN位相同期回路」を提案し、集積回路化した結果、整数の分周比を持つ従来の位相同期発振回路に比べて約15 dB、低雑音化を図り、同時に高い柔軟性を得ている。

第6章では、サンプリング位相検波器 (SPD) を用いた位相同期発振回路について述べている。SPD は高周波で低位相雑音である特長を持つ。しかしながらハイブリッド集積回路構成であり、また周波数引込み範囲が狭いという欠点を持っている。これを解決するサンプリング位相周波数比較器 (SPFC) を新しく提案し、モノリシック集積回路化

し、位相同期回路を構成して周波数引込み範囲を電圧制御発振器の発振可能な範囲全域に拡大している。

第7章では、低位相雑音化したマイクロ波位相同期回路の通信装置への応用について、その回路構成、設計法、特性について述べている。一つは16値直交振幅変調(16QAM)方式用の局部発振器であり、誘電体共振器を用いた従来の発振器に匹敵する性能を得る一方、重量を1/30に改善している。他の一つは多チャンネル光映像分配システムに用いるFMチューナ用のマイクロ波IC周波数センササイザであり、従来のチューナの6倍の帯域である2GHzに渡る広帯域の同調を確認している。

## 論文審査の結果の要旨

本論文は、マイクロ波モノリシック集積回路を用いたマイクロ波位相同期発振回路における位相雑音の低減を目的として行われた研究をまとめたものであり、得られた主な成果は次の通りである。

- (1) 位相雑音モデルから導かれる位相雑音の表現式を通して、位相同期発振器の雑音低減には位相検波器検波感度の向上と可変分周器の分周比を小さくすることが有効であることを明らかにしている。
- (2) 位相比較器の検波感度向上策として、排他的論理和構成の位相機能と位相周波数比較構成の周波数比較機能を使用した構成法を新しく提案し、解析により効果を明らかにすると同時に、実際の集積回路を実現し雑音特性を大幅に低減できることを確認している。
- (3) 基準周波数を高くしたままで周波数ステップを細かく制御可能なパルス挿入形位相同期回路を考案し、周波数センササイザを構成した結果、雑音フロアを約10 dB改善している。
- (4) 周波数と基準周波数の比を任意に設定することが可能なフラクショナルN位相同期回路を考案し、実際の集積回路を実現した結果、従来回路に比べて約15 dBの雑音改善効果を得ている。
- (5) モノリシック集積回路構成にすることが困難であったサンプリング位相検波器に対し、モノリシック化が可能なサンプリング位相周波数比較回路を考案し、20GHz以上の検波特性を得ている。

以上のように本論文では、モノリシック位相同期発振器の低雑音化に関する多くの知見を得、それを改善する新しい回路構成を提案し特性の解析を行っている。また、実際のマイクロ波モノリシック集積回路を実現し、測定により効果を確認するとともに、実際の通信装置へ応用し、大幅な雑音特性の改善と小型化を行っている。これらの成果は、通信工学の発展に寄与するとこれが極めて大きい。よって本論文は博士論文として価値あるものと認める。