The University of Osaka
Institutional Knowledge Archive

Title	仮想同期発電機制御インバータの並列運転に関する研究
Author(s)	平瀬, 祐子
Citation	大阪大学, 2016, 博士論文
Version Type	VoR
URL	https://doi.org/10.18910/55931
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

博士学位論文

仮想同期発電機制御インバータの
並列運転に関する研究

平　瀬　祐　子

２０１６年　１月

大阪大学大学院工学研究科

内容梗概

地球温暖化の原因となる CO_2 の排出量を減らす目的で，再生可能エネルギーの導入が急速に進められている。しかし，太陽光発電や風力発電に代表されるようなこれらの分散電源は，インバータを介して大規模な電力系統に接続(系統連系)されることを想定しているため，従来のインバータ制御手法のままでは，インバータにより系統連系される(インバータ連系される)電源の容量が回転形の同期発電機と同等程度以上になった場合に，安定した電力の供給が難しいとされている。特に，電圧や周波数を維持する役割を持つ大規模商用系統が存在しない離島やスモールコミュニティでは，この問題が顕著に現れる。そのため，従来のインバータ制御の上位層に，全体の制御を統括するための集中管理制御が必要となるが，システムの拡張性と柔軟性の点で問題が生じるため，自律分散制御的な手法で並列運転できる手法が望まれる。

仮想同期発電機(Virtual Synchronous Generator : VSG)制御はインバータに疑似慣性力を具備させる制御手法で，インバータに回転形の同期発電機と同様な慣性特性を持たせ，上位層における集中管理制御なしで自律分散制御的に上記並列運転に関する問題を解決できる手法である。これまでにも，インバータ連系による分散電源の並列運転を実現する手法として，VSG 制御と同様のコンセプトを持つ多くの手法が研究されているが，例えば発電機の模擬に Park の微分方程式による発電機モデルを詳細に用いた場合，発電機モデルが高次の方程式になり，同期機と負荷との間や，同期機相互間の共振の原因となる。本研究では，VSG 制御されたインバータを含む複数の同期機から構成されるシステムの安定な並列運転を実現するため，発電機モデルのガバナ制御は比例制御だけで構成されるとし，これに疑似慣性の機構だけを搭載し，有効電力と周波数を制御する系全体が可能な限り低い次数の方程式で表現されるようにした。さらに仮想インピーダンスの概念と比例積分補償による単純な Automatic Voltage Regulator (AVR)制御を導入して発電機電機子電流に相当するインバータ電流指令値を算出し，系統の電圧変動時などに過電流抑制が容易な電流制御電圧出力型インバータで VSG 制御を実現することができた。

上記 VSG 制御はすべて，回転する二相座標上で構成されている。VSG を一般の電力系統や比較的大規模な工場などの三相系統に接続する場合には，電圧や電流の三相交流瞬時値と VSG の二相座標との間には通常の三相/二相回転座標変換(dq 変換)を用いれば良いが，一般家庭などの単相系統に連系する場合には別の変換手法が必要である。そこで，単相/二相変換に Double Decoupled Synchronous Reference Frame(DDSRF)と呼ばれる手法を Phase Locked Loop(PLL)と組み合わせて使用することで，上記 VSG 制御の基本機構を変

更することなく，単相系統においても VSG 制御インバータを実現することができた。

さらに，同期発電機の有効電力・周波数制御を線形モデル化し，負荷電力変動に対する影響を考察した。その結果，系統の周波数が大きく変動する現象の原因は二種類あり，一つは同期発電機自身の特性により負荷と同期機との間に生じる共振，もう一つは同期発電機の並列運転時に発生する同期化力により同期機間で生じる共振であることが判った。電力が大きく変動するような負荷が接続される系統に，上述のように，比例制御だけで構成されるガバナと疑似慣性の機構を搭載した VSG 制御を適用すると，上記の二種類の共振現象を抑制することができる。これは，有効電力と周波数を制御する系が単純な一次遅れ関数で表現され，次数が可能な限り低く抑えられるからである。

本論文では以上の内容について述べており，その構成は以下のとおりである。

第 1 章では，CO_2 排出量を低減するためには様々な電源の組み合わせが不可欠であることを説明し，これを実現するための手法として，蓄電池併設インバータに搭載する VSG 制御を提案し，本研究の目的と位置づけを明らかにした。

第 2 章では，VSG と同様のコンセプトをもつ研究を紹介し，本研究との違いについて整理した。

第 3 章では，電流制御電圧出力型三相インバータに搭載する VSG 制御を解説し，シミュレーションと実機試験の双方で特性検証した結果を示した。

第 4 章では，第 3 章で述べた VSG 制御を基本的に変更することなく単相インバータに展開するために必要な DDSRF 制御について解説した。

第 5 章では，系統規模が小容量の離島などを想定して同期発電機の有効電力・周波数制御を線形モデル化し，大容量負荷電力の変動による系統の周波数変動を VSG 制御が抑制する原理について考察するとともに，その適用効果について示した。

第 6 章では，本研究の総括を行い，残存する課題とこれからの取り組みについて述べた。

目次

目次 1
1. 緒言 1
1.1. 地球温暖化と再生可能エネルギーの導入 1
1.2. 再生可能エネルギー(分散電源)が電力系統に与える影響と対策 2
1.3. 本研究の目的 4
参考文献 5
2. 系統電力品質維持のためのインバータ制御技術 6
2.1. 仮想同期発電機(VSG)制御 6
2.1.1. VCO (Voltage Controlled Oscillator) 6
2.1.2. Virtual Synchronous Machine (VISMA) 7
2.1.3. Synchronverter 8
2.1.4. Virtual Synchronous Generator (VSG)制御 9
2.2. ドループインバータ制御 10
参考文献 11
3. 三相システムを対象とした仮想同期発電機(VSG)制御 13
3.1. 背景 13
3.2. 三相 VSG 制御インバータの構成 14
3.2.1. ハードウェア構成 14
3.2.2. 制御理論 16
3.3. VSG における PLL について 20
3.4. 安定性について 22
3.4.1. 電圧の安定性 22
3.4.2. 不平衡負荷や高調波電流に対する安定性 23
3.5. 試験結果(シミュレーション試験・実機試験) 26
3.5.1. 系統連系運転中の出力電力指令値変更 ／ 自立運転中の負荷投入 28
3.5.2. 系統連系運転から自立運転への解列 31
3.5.3. 自立運転から系統連系運転への同期投入 33
3.5.4. 三相不平衡負荷試験(自立運転) 37
3.5.5. 三相非線形荷試験(自立運転) 39
3.6. まとめ 41
参考文献 41
4. 単相システムを対象とした仮想同期発電機(VSG)制御 43
4.1. 背景 43

4.2. 単相 VSG 制御 44
4.2.1. 計測信号取り込み部分 44
4.2.2. 単相信号の正相信号と逆相信号への分解 46
4.2.3. DDSRF の理論 47
4.2.4. 単相インバータへの電流指令値出力部分 50
4.3. 試験結果 51
4.3.1. シミュレーション試験結果 52
4.3.2. 実機試験結果 58
4.4. まとめ 61
参考文献 62
5. 小規模系統における仮想同期発電機(VSG)制御による系統周波数の安定化 64
5.1. 背景 64
5.2. 同期発電機と系統のモデル化 65
5.2.1. 同期発電機単機＋負荷の場合 66
5.2.2. 同期発電機 2 機＋負荷の場合 67
5.3. 周波数特性 71
5.4. 試験結果 76
5.4.1. シミュレーション試験結果 77
5.4.2. 実機試験結果 81
5.4.3. シミュレーション試験，実機試験，理論式の整合性 85
5.5. まとめ 86
参考文献 87
6. 結論 88
謝辞 90
研究業績 91
付録 1. Advanced PLL 93
付 1.1. Advanced PLL の紹介 93
付 1.2. Advanced PLL の周波数応答 103
参考文献 106

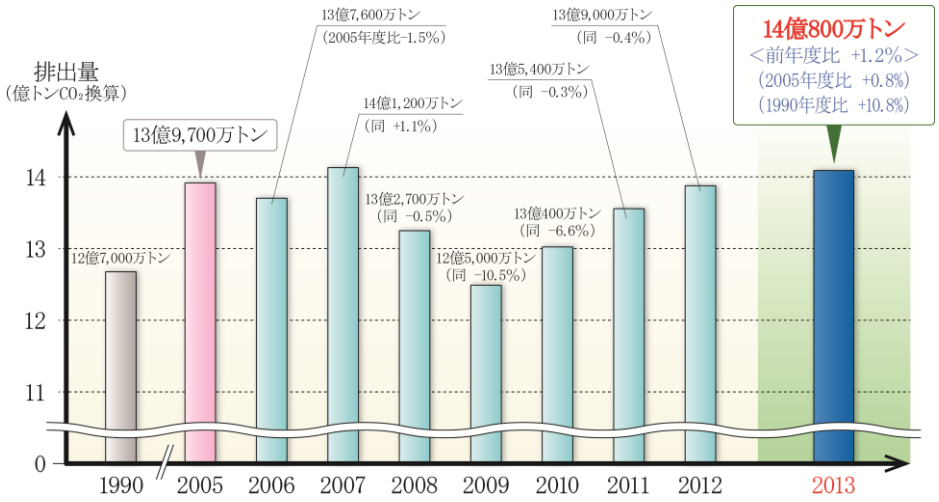
1. 緒言

1.1. 地球温暖化と再生可能エネルギーの導入

地球温暖化は人類，地球環境全体に影響を及ぼす最も重要な環境問題の一つであり，その原因の一つである温室効果ガス排出量を削減することが急務となっている[1,2]。

日本では火力発電による温室効果ガス排出量が多く，2013 年度の我が国の温室効果ガスの総排出量は CO_2 換算で，14 億 800 万 t であり，前年度の総排出量（13 億 9,000 万 t）と比べて，1.2%（1,700 万 t）の増加であった（図 1-1）。

この要因としては，特に 2011 年の原子力発電所停止からは，火力発電における石炭消費量の増加や，業務その他部門における電力や石油製品の消費量の増加により，エネルギー起源 CO_2 の排出量が増加したことなどが挙げられる[3]。



出典：環境省「図で見る環境・循環型社会・生物多様性白書　状況第 1 部第 2 章第 3 節　地球温暖化を防止する低炭素社会を目指して」[1]より著者作成。

図 1-1. 我が国の温室効果ガス排出量（2013 年度確報値）.

そこで，再生可能エネルギー発電設備を導入して，化石燃料を使った発電設備の稼働比率を下げることが世界的に期待されている。

1.2. 再生可能エネルギー(分散電源)が電力系統に与える影響と対策

一部の国民の間では，再生可能エネルギーは既存の原子力発電や火力発電のような基幹電源を 100%代替できるとの期待もあるが, 特に太陽光発電や風力発電などのような分散電源は，季節や時間に依存して安定な出力が保証できないだけでなく，インバータを介して大規模な電力系統に接続(系統連系)されることを想定しているため，従来のインバータ制御手法のままでは，分散電源の容量が基幹電源の容量と同等程度以上になった場合に，安定した電力の供給が難しいとされている。例えば，電源あるいは送電線の大規模な事故時には，電力の供給不足により周波数が低下するが，この不足電力は交流接続された発電機の回転エネルギーから補われる。これが慣性力であるが，基幹電源の容量に比べてインバータ連系される分散電源の容量が大きくなると，従来のインバータは慣性力を持たないため，系統全体における慣性力の比率が下がり，事故時における電力供給が難しくなる。

これは我が国だけの問題でなく，ドイツなど再生可能エネルギーの導入先進国でも同様である。特に電圧や周波数を維持する役割を持つ大規模商用系統が存在しない離島やスモールコミュニティにおけるマイクログリッドでは，この問題が顕著に現れ，分散電源の導入量を制限しているのが実態である(注1)。

分散電源の導入量を制限する指標や，その制限を緩和のための対策については，様々な研究が始まっている。

たとえばアイルランドでは，定常的な需給のアンバランスのみならず， 電力系統が 2 ルートの直流送電（500MW×2）により英国と連系されているのみであるため，同期トルクと慣性の不足が健在化している[4]。

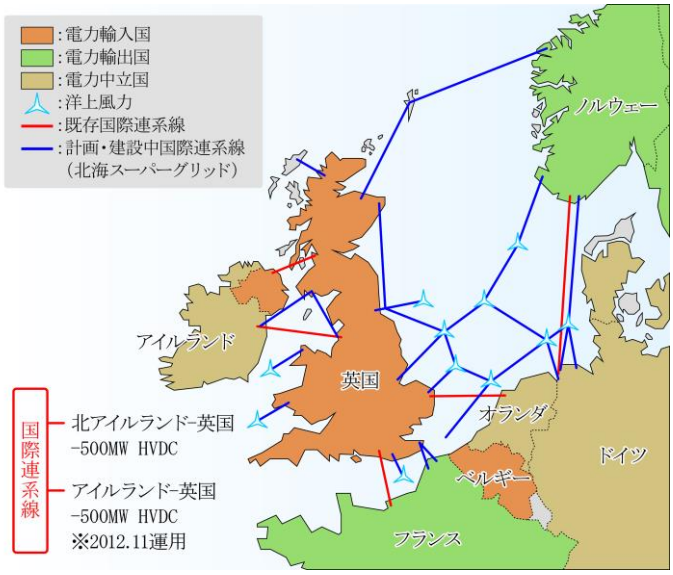
そこで送電系統運用業者(Transmission System Operator :TSO) である EirGrid が，慣性を常時監視するシステムを導入している。このシステムでは，SNSP（System Non-Synchronous Penetration）と呼ぶ指標を導入し，これにより同期トルクと慣性の監視・評価を行い，SNSP が 50%未満であれば電力系統が安定であると判断する。数年後には，系統対策等の実施により，SNSP が 75%未満でも安定な運用が可能であるとの見通しも得ているが，SNSP が 75%以上では，通常の対策では安定な運用は不可能であるとも結論付けている[5]。

例えば，風力発電設備と高圧直流送電設備(HVDC)で構成される系統の SNSP は，以下の式で与えられる[6]。

(注1) 同じ再生可能エネルギーでも，水力発電や地熱発電などは出力が安定した電源であり，ノルウェーでは全需要を水力発電で，アイスランドでは水力発電（約 7 割）と地熱発電（約 3 割）だけで賄っている.

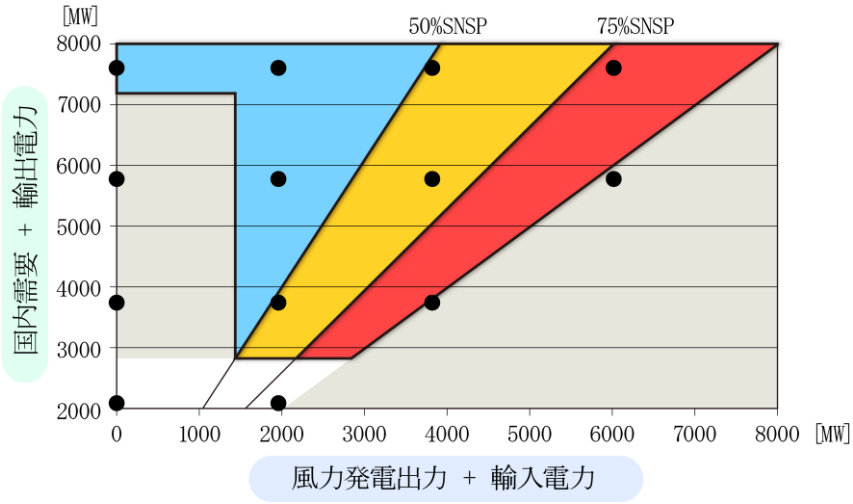
$$SNSP = \frac{P_{wind} + P_{HVDC(import)}}{P_{load} + P_{HVDC(\mathrm{export})}} \quad \cdots\cdots (1\text{-}1)$$

ここで，P_{wind} は風力発電電力，P_{load} は需要電力，$P_{HVDC(import)}$ と $P_{HVDC(\mathrm{export})}$ は高圧直流送電で受電される電力と送電する電力を表している。



出典：産業技術総合開発機構「NEDO 再生可能エネルギー技術白書(第 2 版)　再生可能エネルギー普及拡大にむけて克服すべき課題と処方箋」[4]より著者作成。

図 1-2. アイルランドと英国の系統連系の概要.



出典：産業技術総合開発機構「NEDO 再生可能エネルギー技術白書(第 2 版)　再生可能エネルギー普及拡大にむけて克服すべき課題と処方箋」[4]より著者作成。

図 1-3. EirGrid 系統の SNSP による運転可能範囲.

しかし，この集中管理制御システムでは，拡張性と柔軟性の点で問題が生じるため，自律分散制御的な手法で並列運転できる手法が望まれる。そのため，風力発電自体に，同期発電機を用いた在来型発電と同様の特性を持たせる手法についても検討されている[7]。

本研究で提案する仮想同期発電機(VSG)制御は，再生可能エネルギーの種類に関わらず，蓄電設備または何らかの電源設備のエネルギーを利用してインバータに疑似慣性力を具備させる制御手法で，インバータに回転形の同期発電機と同様な慣性特性を持たせ，上位層における集中管理制御なしで自律分散制御的に上記並列運転に関する問題を解決できる手法である。

1.3. 本研究の目的

本研究の目的は，前節で述べたような背景を踏まえ，VSG 制御方式(三相・単相)を提案し，シミュレーション試験および実験により，VSG 制御されたインバータを含む複数の同期機から構成される自律分散システムの安定な並列運転を実現することを目的とする。

さらに，同期発電機の有効電力・周波数制御を線形モデル化することで，負荷電力変動に対する影響を考察し，その影響を VSG 制御により低減する原理と効果について明らかにすることを目的とする。

本研究における検討内容を以下にまとめる。

<u>システムの安定な並列運転を実現する VSG(三相)の実現</u>

システム全体が可能な限り低い次数の方程式で表現されるように，発電機モデルに含まれるガバナモデルは比例制御のみとし，これに疑似慣性の機構を搭載した VSG を提案する。さらに疑似インピーダンスの概念と比例積分補償による単純な AVR モデルを導入し，発電機電機子電流に相当するインバータ電流の指令値を算出し，系統の電圧変動時などに過電流抑制が容易な電流制御型インバータで VSG 制御を実現する。

<u>三相 VSG の基本理論を踏襲した単相 VSG の実現</u>

上記三相 VSG はすべて，回転する二相座標上で構成されており，これを単相 VSG 制御で踏襲するためには，電圧や電流の単相交流瞬時値と VSG の二相座標との間に，三相とは別の変換手法が必要である。そこで，単相/二相変換に Double Decoupled Synchronous Reference Frame(DDSRF)と呼ばれる手法[8]を Phase Locked Loop(PLL)と組み合わせて使用し，上記 VSG 制御の基本機構を変更することなく，単相系統においても VSG 制御インバータを実現する。

負荷電力変動が系統に与える影響の解析，および VSG 制御による影響抑制効果の解析

系統規模が小容量の離島などを想定し，大容量負荷電力の変動によって生じる系統周波数変動のメカニズムを解析し，VSG 制御の適用がこれを低減する原理と効果について検証する。

参考文献

[1] 環境省ホームページより(ホーム>政策分野・行政活動>政策分野一覧>総合環境政策>環境白書・循環型社会白書・生物多様性白書>図で見る環境白書・循環型社会白書・生物多様性白書), 「図で見る環境・循環型社会・生物多様性白書　状況第 1 部第 2 章第 3 節　地球温暖化を防止する低炭素社会を目指して」，平成 25 年度版.

[2] みずほ情報総研ホームページより(ホーム> コラム・出版物> コラム> 2015 年のコラム> 気候変動交渉の振り返りと COP21 後の展望), 「―今後の日本の国際貢献の在り方―気候変動交渉の振り返りとCOP21後の展望」， 2015年7月.

[3] 環境省ホームページより（ホーム>報道・広報>報道発表資料> 2013 年度（平成 25 年度）の温室効果ガス排出量（確報値）について（お知らせ）），「日本の温室効果ガス排出力の算定結果」，平成25年度版.

[4] 独立行政法人 新エネルギー・産業技術総合開発機構 ，「NEDO 再生可能エネルギー技術白書(第 2 版)　再生可能エネルギー普及拡大にむけて克服すべき課題と処方箋」.

[5] K. Creighton, M.-M. Clure, R. Skillen, J.-O. Higgins, T. McCartan, and A. Rogers, “Increased Wind Generation in Ireland and Northern Ireland and the Impact on Rate of Change of Frequency,” http://www.eirgridgroup.com/.

[6] J.-O. Sullivan, A. Rogers, D. Flynn, P. Smith, A. Mullane, and M.-O Malley, “Studying the Maximum Instantaneous Non-Synchronous Generation in an Island System - Frequency Stability Challenges in Ireland”, IEEE Trans. Power Systems, vol. 29, no. 6, pp. 2943-2951, Apr. 2014.

[7] N. Miller, “Impact of frequency responsive wind plant controls of grid performance”, GE Energy, 2010.

[8] D. Siemaszko, and A.-C. Rufer, “Power Compensation Approach and Double Frame Control for Grid Connected Converters,” in Proceedings of IEEE Intrnl. Conf. of Power Electronics and Drive Systems, pp. 1263-1268, 2013.

2. 系統電力品質維持のためのインバータ制御技術

2.1. 仮想同期発電機(VSG)制御

インバータに同期発電機と同様の特性を持たせる仮想同期発電機(VSG)制御手法は，商用系統から解列した状態でのインバータ単機運転を実現するだけでなく，比較的小容量の従来型発電機との並列運転や, 複数の VSG インバータだけでの並列運転を行う際においても，系統電力の品質を安定に維持できる有効な技術といえる。

このような目的で，VSG 制御と類似する様々なインバータ制御手法が報告されている。以下にそれらの特徴について述べる。

2.1.1. VCO (Voltage Controlled Oscillator)

類似の手法で最も初期に発表されたものは，VCO(Voltage Controlled Oscillator)方式[1,2]と考えられる。

この手法では，分散電源の発電電力と系統への出力電力の差分から，VCO および積分器を用いてインバータを系統に同期させている。ここでの VCO とは, インバータ供給電圧(太陽電池出力電圧) E_I に比例定数 k を掛けてインバータ発振周波数を算出する部分を指している。

ループが整定するまでの時間が慣性に相当すると考えることもできるが，本文献中に明示されていない。

インバータは電圧制御型インバータ(注2)を使用している。

VCO のシステム構成図と制御ブロック図を図 2-1 と図 2-2 に示す。

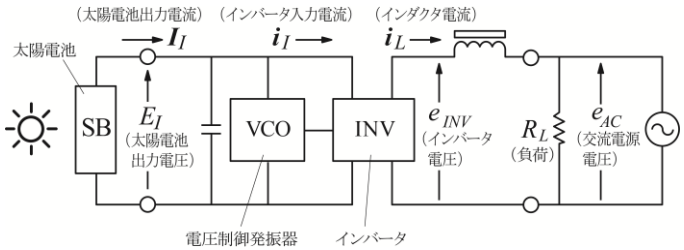


図 2-1. VCO と積分器を用いた系統連系インバータシステム構成図.

(注2) インバータ出力電圧をフィードバックし, これが電圧指令値に追従するように制御する方法。

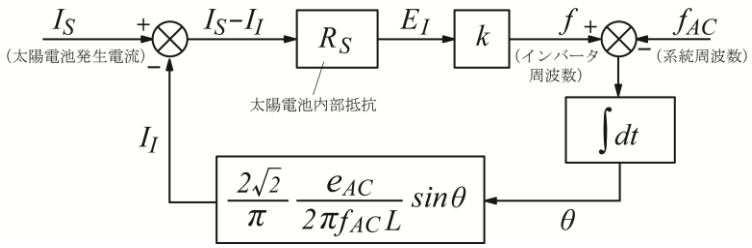


図 2-2. VCO と積分器を用いた系統連系インバータ制御ブロック図.

2.1.2. Virtual Synchronous Machine (VISMA)

文献[3]で紹介されている仮想同期発電機(VSG)モデルや文献[4]-[6]で紹介されている Virtual Synchronous Machine(VISMA)では，明示的に疑似慣性を実現し，さらに，発電機インピーダンスを考慮した Park の発電機方程式を用いて電流フィードバックループで用いる電流指令値を計算している。

インバータは電流制御型インバータ(注3)を使用している。

VISMA のシステム構成図と制御ブロック図を図 2-3 と図 2-4 に示す。

文献[6]では，図 2-3 と図 2-4 に示した Pulse Width Modulation (PWM)制御を使用する手法の他に，ヒステリシス制御を使用する別手法についても紹介されている。

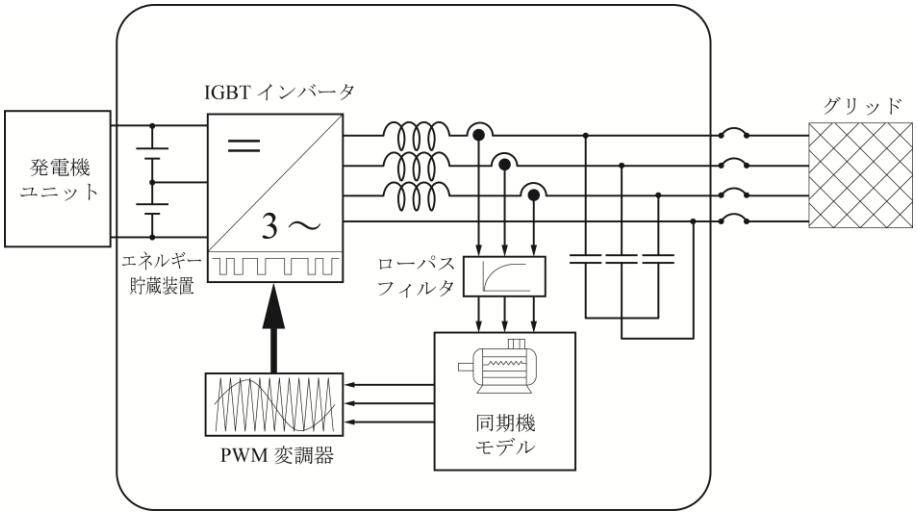


図 2-3. VISMA システム構成図.

(注3) インバータ出力電流をフィードバックし，これが電流指令値に追従するように制御する方法。

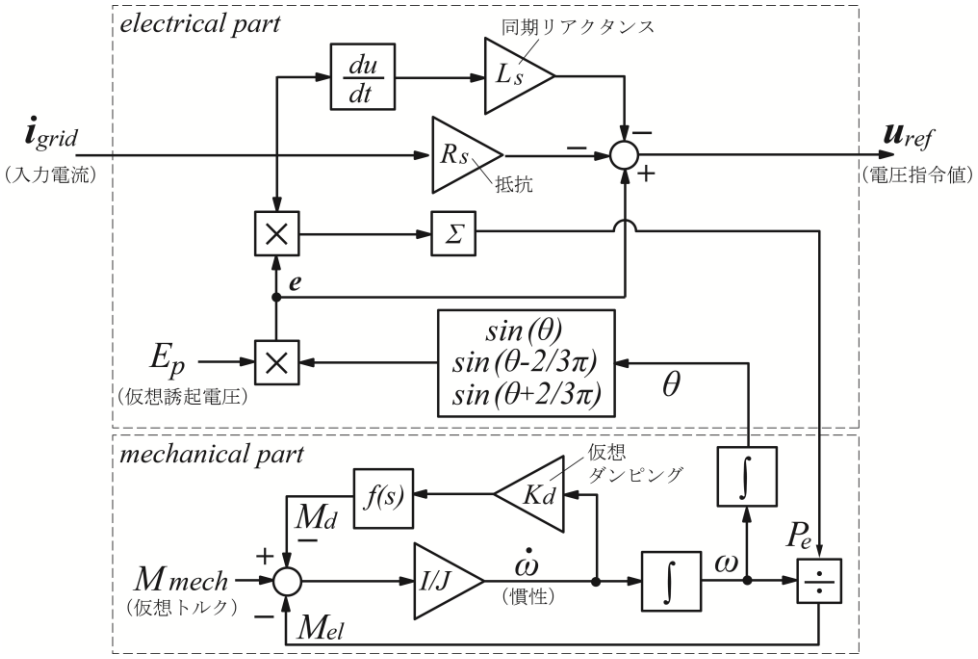


図 2-4. VISMA 制御ブロック図.

図 2-3 と図 2-4 では図が簡略化されているが，実際には Park の発電機方程式におけるダンパ巻線や励磁系の制御をすべて考慮し，回転座標上で理論展開されているため，計測箇所や制御パラメータの数が膨大で，複雑なシステムである。

2.1.3. Synchronverter

文献[7]でも，VISMA と同様に明示的に疑似慣性を実現し，さらに，発電機インピーダンスを考慮した Park の発電機方程式を使って発電機電圧を算出している。

この発電機電圧は，電圧制御型インバータの指令値として用いられる。

Synchronverter のシステム構成図と制御ブロック図を図 2-5 と図 2-6 に示す。

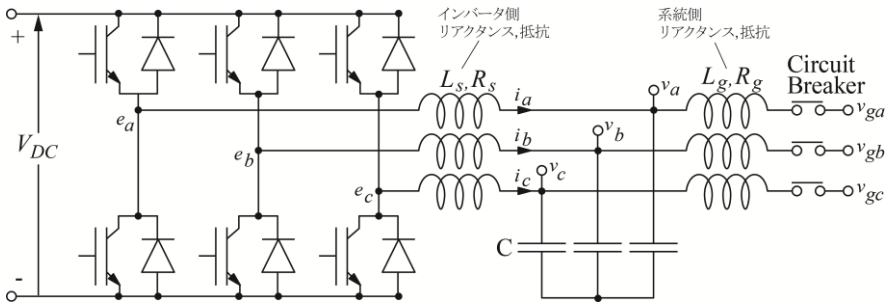


図 2-5. Synchronverter システム構成図.

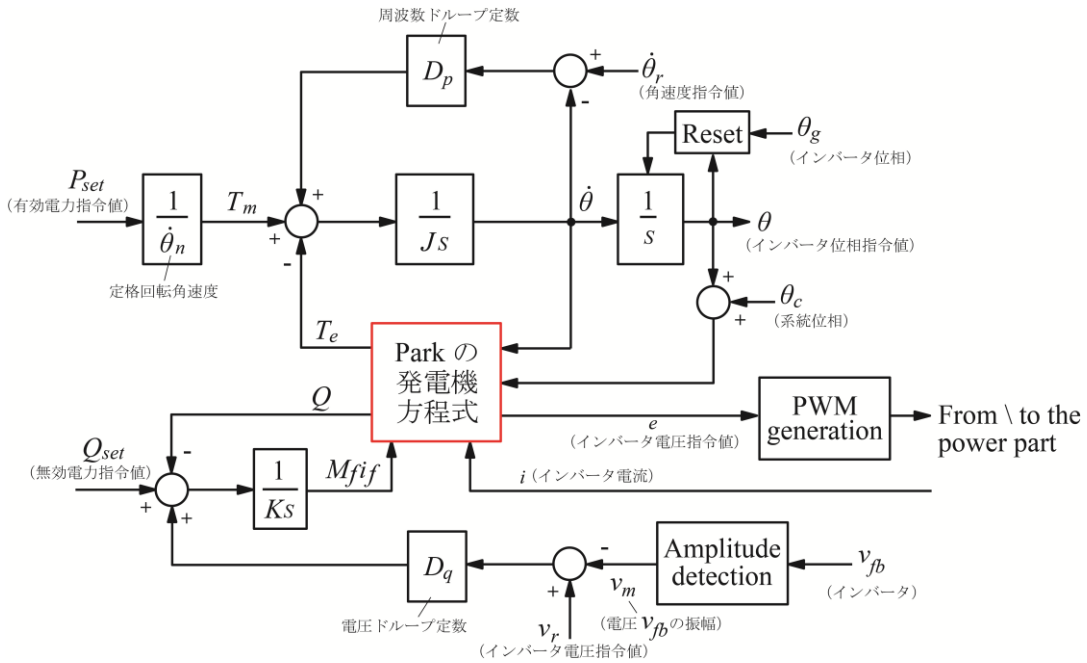


図 2-6. Synchronverter 制御ブロック図.

図 2-6 における赤四角で囲った部分が Park の発電機方程式に相当する部分であり，VISMA と同様に複雑な式展開を要する。

2.1.4. Virtual Synchronous Generator (VSG)制御

Park の発電機方程式を細部まで再現する VISMA や Synchronverter の手法では，膨大な制御パラメータの調整が困難であるが，文献[8]-[16]に述べられているような Virtual Synchronous Generator (VSG) 制御では，VISMA と同様に疑似慣性を実現しているものの，Park の発電機方程式を使わないため，パラメータを容易に調整することが可能である。

有効電力とトルクの関係式から発電機位相角を算出し，電圧制御型インバータの指令値として用いられる。

文献[15]では，この手法にさらに無効電力に関する論理を追加し，VSG 制御における有効電力と無効電力の非干渉化手法について述べている。

VSG 制御(電圧制御型・無効電力制御無し)の，インバータシステム構成図と制御ブロック図を図 2-7 と図 2-8 に示す。

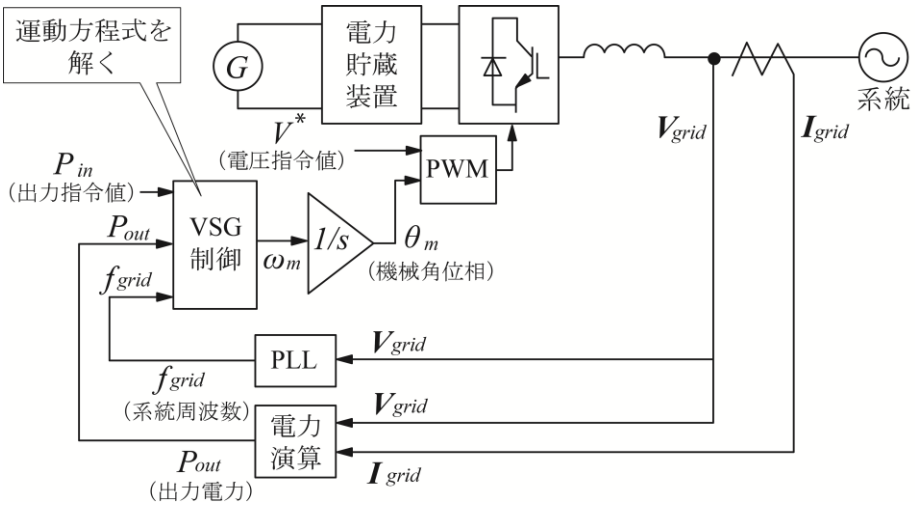


図 2-7. VSG 制御(電圧制御型) インバータシステム構成図.

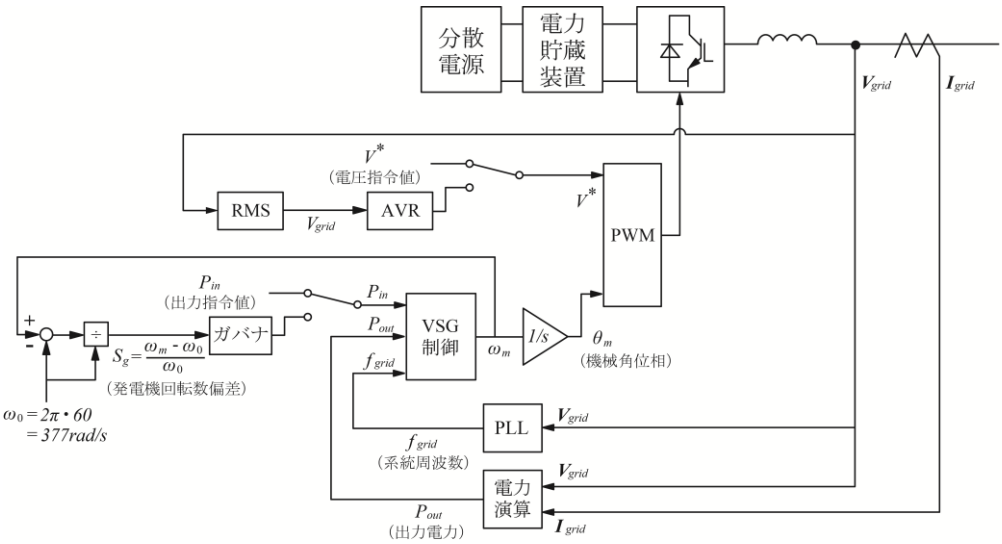


図 2-8. VSG 制御(電圧制御型) ブロック図.

なお，本研究で提案する VSG 制御[14]は，VISMA においてインピーダンスモデルを適用する部分を簡略化したものである。Park の発電機方程式の微分項を省略して簡略化し，定常状態のみを考慮してベクトル図で表現している。

そのため，インバータは VISMA と同様に，電流制御型インバータを使用している。

これについては，次章以降で詳細に述べる。

2.2. ドループインバータ制御

前節 2.1 では,過渡状態でインバータが同期発電機と同様の特性をもつことを可能にする,

仮想同期発電機(VSG)制御手法について紹介した。

一方で，複数台並列運転の定常状態で，負荷電力が自律的に分担されるためには，ドループ(垂下特性)の概念が必要である。

VSG 制御にドループの概念を加えることも当然可能であるが，本節では特に，疑似慣性の概念は持たず，ドループ制御のみでインバータの自立運転や並列運転について検討している例[17-19]について紹介する。

文献[17]では，従来のドループ制御だけでなく，過渡安定性を改善したとかかれている。しかし，制御系の実装方法についての具体的な記載はない。

文献[18]では，電圧と無効電力のドループ制御，周波数と有効電力のドループ制御，潮流と周波数のドループ制御を三つの基本ドループ制御と定義し，マイクログリッドに導入した際の検討が行われている。これについても，制御系の具体的な構成方法は記載されていない。

文献[19]は，VSG 制御(電流制御型)に良く似ているが，慣性力は明示されていない。過渡安定性を改善する目的に phase locked loop(PLL)を採用している。

参考文献

[1] 原田耕介，村田勝昭，「太陽電池と商用交流電源のインタフェース回路」，電気通信学会論文, Vol.J69-C, No.11 1986.

[2] 大西徳生，古橋昌也，川崎憲介,「分散型個別連系太陽光発電システム」電気学会論文誌 D, Vol.115, No.12, 1995.

[3] 古賀 毅，川村 正英，松本 光司，進藤 裕司,「仮想発電機モデルを用いた系統連系インバータ」，第 49 回自動制御連合講演会, 2006.

[4] R. Hesse, D. Turschner, and H.-P. Beck, “Micro grid stabilization using the Virtual Synchronous Machine (VISMA)”, 15th-17th International Conference on Renewable Energies and Power Quality ICREPQ, pp. 1-6, April 2009.

[5] Y. Chen, R. Hesse, D. Turschner, and H.-P. Beck, “Improving the grid power quality using virtual synchronous machines”, International Conference on Power Engineering Energy and Electrical Drivers (POWERENG), pp. 1-6, May 2011.

[6] Y. Chen, R. Hesse, D. Turschner, and H.-P. Beck, “Comparison of methods for implementing virtual synchronous machine on inverters”, 28th-30th International Conference on Renewable Energies and Power Quality ICREPQ, pp. 1-6, March 2012.

[7] Q.-C. Zhong, “Synchronverters, “Inverters that mimic synchronous generators,” IEEE Trans. Industrial Electronics, vol. 58, no. 4, pp. 1259-1267, Apr. 2011.

[8] H.-P. Beck, and R. Hesse, “Virtual synchronous machine”, 9th International Conference on Electrical Power Quality and Utilization, 2007. EPQU 2007, pp. 1-6, October 2007.

[9] J. Driesen, and K. Visscher, “Virtual synchronous generators,” in Proceedings of IEEE Power Energy Soc. Gen. Meeting - Conversion and Delivery of Electrical Energy in the 21st Century, pp. 1-3, Jul. 2008.

[10] V. V. Thong et al., “Virtual synchronous generator: Laboratory scale results and field demonstration,” in Proceedings of IEEE Bucharest Power Tech Conference, Bucharest, Romania, pp. 1-6, Jun. 2009.

[11] M. Torres, and L.-A.-C. Lopes, “Virtual synchronous generator control in autonomous wind-diesel power systems”, in Proceedings of Electrical Power & Energy Conference (EPEC), pp. 1-6, October 2009.

[12] K. Sakimoto, Y. Miura, and T. Ise, “Stabilization of a power system with a distributed generator by a virtual synchronous generator function,” in Proceedings of 8th International Conference on Power Electronics - ECCE Asia, Jeju, pp. 1498-1505, May 2011.

[13] Y.-X. Zhen, S.-J. Hui, D. Ming, L.-J. Wei, and D. Yan, “Control Strategy for virtual synchronous generator in microgrid”, in Proceedings of 4th International Conference on Electric Utility Deregulation and Restructuring and Power Technologies (DRPT), pp. 1633-1637, July 2011.

[14] Y. Hirase, K. Abe, K. Sugimoto, and Y. Shindo, “A grid-connected inverter with virtual synchronous generator models of algebraic type,” Electrical Engineering in Japan, vol. 184, no. 4, pp. 10-21, 2013.

[15] T. Shintai, Y. Miura, and T. Ise, “Oscillation damping of a distributed generator using a virtual synchronous generator,” IEEE Trans. Power Delivery, vol. 29, no. 2, pp. 668-676, Apr. 2014.

[16] J. Liu, Y. Miura, and T. Ise, “Dynamic characteristics and stability comparisons between virtual synchronous generator and droop control in inverter-based distributed generators,” in Proceedings of International Power Electronics Conference (IPEC), pp. 1536-1543, Hiroshima, Japan, 2014.

[17] C.-K. Sao and P.-W. Lehn, “Autonomous load sharing of voltage source converters,” IEEE Trans. Power Del., vol. 20, no. 2, pp. 1009-1016, Apr. 2005.

[18] P. Piagi and R.-H. Lasseter, “Autonomous control of microgrids,” in Proceedings of IEEE Power Eng. Soc. Gen. Meet., 2006.

[19] K.-D. Brabandere, B. Bolsens, J.-V.-D. Keybus, A. Woyte, J. Driesen, and R. Belmans, “A voltage and frequency droop control method for parallel inverters,” IEEE Trans. Power Electron., vol. 22, no. 4, pp. 1107-1115, Jul. 2007.

3. 三相システムを対象とした仮想同期発電機(VSG)制御

3.1. 背景

従来の系統連系インバータは通常の同期発電機が持つ慣性力を持たないため，インバータ連系される分散電源の容量が大きくなると，系統全体における慣性力の比率が下がり，事故時における電力供給が難しくなる。さらに，基幹電源の存在しない自立系統において運転を行う(自立運転を行う)ためには，マスタ機がスレーブ機の制御・操作を司るマスタ・スレーブ方式を採用するか，全体の制御を統括するための集中管理制御を必要とする。しかし，これらの方式ではシステムの柔軟性・拡張性に問題があるため，自律分散制御的な並列運転を可能にする手法が求められている。そこで自律分散制御的な並列運転を可能にする手法として仮想同期発電機(VSG)制御と呼ばれる手法や，それに類する手法が多く研究されている[1-9]。

本論文で提案するVSG制御[8]の特徴の一つに，有効電力と回転数の関係が単純な一次遅れで表現されることが挙げられる。

一般的に，有効電力と回転数(周波数)の関係は，ガバナの特性と動揺方程式で決まる。実際の同期発電機のガバナには機械的な構造などによる応答遅れが存在し，動揺方程式も一次遅れ系であるため，有効電力と回転数は高次の方程式で表されることとなる。特に，離島のようなマイクログリッドでは，同期機間や同期機と負荷の間の共振の原因となる可能性がある。このような系統において安定な並列運転を実現するためには，VSGが高次の方程式にならないようする必要がある。

そこで，本論文で提案するVSG制御では，発電機モデルに含まれるガバナモデルは応答遅れを無視して比例制御のみとし，これに動揺方程式を組み合わせて，有効電力と周波数を制御する系を極めて単純な一次遅れ式で表現している。

また，別の特徴としてインピーダンスモデルが上げられる。発電機電機子電流に相当するインバータ電流を算出する部分においても Park の微分方程式を忠実に再現するのではなく，微分項を省略して定常状態のみを考慮したベクトル図を使ってインピーダンスを考える。これにより，一般的な系統連系インバータと同様に構成の簡単な電流制御型インバータを採用することが可能になり，過電流を防ぐことも容易になる。

同期発電機では，ガバナや慣性が応答するまでの過渡的な応答は発電機のインピーダンスによる影響が大きい。そこで，VSG のリアクタンスを実際の同期発電機の過渡リアクタン

スと同程度(例えば 0.2～0.5pu)に設定することで，過渡状態においても同期発電機と同じ特性が得られることとなり，過渡的に大きく変動する電力の補償や，不平衡負荷や高調波を含む非線形負荷に対する電力供給を，従来の同期発電機と同様に実現することができる。

さらに，AVR の応答に相当する特性を模擬する制御系も搭載しており，電圧や力率の制御についても，従来の発電機と同様の運用が可能である。

このような考えのもとに VSG 制御インバータを実際に構成して，実用上満足できる結果を得た[8]ので，ここに報告する。本論文における VSG 制御インバータの効果をまとめると，以下のようになる。

- 発電機のもつ慣性力を模擬することによって，従来の同期発電機と同様に，複数台(商用電源を含む)での並列運転も，単独運転も可能である。
- 上記並列運転と単独運転の切換を，制御方式を切り替えることなく，無瞬断で行うことが可能である。
- 必要な計測は，インバータ接続点の周波数と電圧のみであり，負荷状態を計測しない。そのため，上位の集中管理制御が不要であり，柔軟に設備を増設，更新することが可能である。
- 並列運転時には，非線形負荷の高調波電流や不平衡負荷の逆相電流も分担することが可能である。

3.2. 三相 VSG 制御インバータの構成

3.2.1. ハードウェア構成

図 3-1 に三相インバータを使用した VSG 制御システムの構成図を示す。“VS”は電圧センサ，”CS”は電流センサを表す。”V_{PN}”は直流部電圧を表し，”PWM”は”pulse width modulation”の略である。

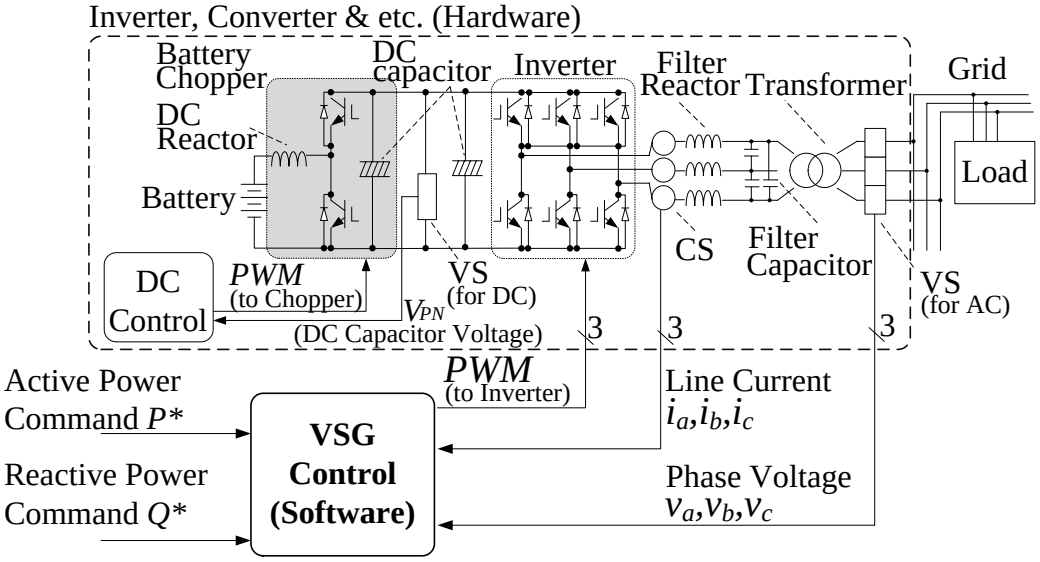


図 3-1. VSG 制御を用いた三相電力変換装置の構成図.

インバータは一般的な電流制御型インバータを使用している。変圧器の系統側で電圧を計測しているのに対し，過電流抑制を容易にするため，電流は AC 出力フィルタのリアクトル電流を計測している。厳密には，変圧器の系統側へ流れる電流は，このリアクトル電流からフィルタキャパシタへ流れる電流を差し引いた量になるが，キャパシタ電流量は僅かであり，リアクトル電流を系統電流として扱っても問題ない。

図 3-1 では，蓄電池(“Battery”)があり，バッテリチョッパを介して，直流リンク部に接続した構成としている。この蓄電池は，同期発電機の回転子の慣性がもつ運動エネルギーを模擬するために必要である。ここで，疑似慣性を模擬するのに必要な蓄電容量を見積もる。

例えば，定格容量 10kVA，単位慣性定数 1s の同期発電機の回転子が持つ運動エネルギーは，10kW*1s/3,600s≒2.78Wh である。同期発電機の回転子の回転速度の変動範囲は定格の数%程度である。VSG では，その範囲での運動エネルギーの変動分を模擬すればよいので，同期発電機が持つ運動エネルギーの 10%程度を蓄電できればよい。よって，2.78Wh*10%=0.278Wh の蓄電容量があればよいこととなる。

一方で，蓄電池は，インバータの定格容量と同じ電力で充放電をする必要があり，充放電レートを求めると 10kW/0.278Wh≒36,000C となる。この充放電レートを持つ蓄電池は無く，キャパシタなどが用いられることとなる。ただし，インバータと蓄電池チョッパに接続される DC キャパシタは, スイッチングリプル低減を目的とした平滑コンデンサであり，慣性を模擬するための容量は無い。

もし蓄電池を用いる場合は，慣性を模擬するのに必要な蓄電容量より大きい蓄電池が接続されることととなり，慣性模擬だけでなく，太陽光発電量の変動補償などといった，他の用途に用いることもできる。

本論文では，蓄電池の運用についての検討は行っていない。第 4 章では鉛蓄電池を接続し，第 3 章および第 5 章では蓄電池とチョッパの代わりに電源装置を用いて，試験を行った。

3.2.2. 制御理論

図 3-2 に VSG 制御の制御ブロック図を示す。

提案する VSG は，dq 変換(Clark-Park 変換)を用いて，回転する二相座標(dq 軸座標)上で構成されている。d 軸を端子電圧(インバータ電圧) $\boldsymbol{v}_g$ の v 相の方向に，q 軸はそれに対して 90 deg 進みの方向にとっている($\boldsymbol{v}_g = [v_d, v_q]$)。この dq 変換に用いる位相は，Phase Locked Loop(PLL) (図 3-2 の水色枠線で囲った部分)を使って算出している。$\boldsymbol{v}_g$ は変圧器の系統側に設けられた電圧センサ(図 3-1 の ”VS for AC”)で検出する電圧である。また，VSG で想定する発電機モデルとは，図 3-2 のピンク色の枠で囲った部分を示し，円筒機，かつ直軸と横軸の過渡リアクタンスは等しいものと仮定している。

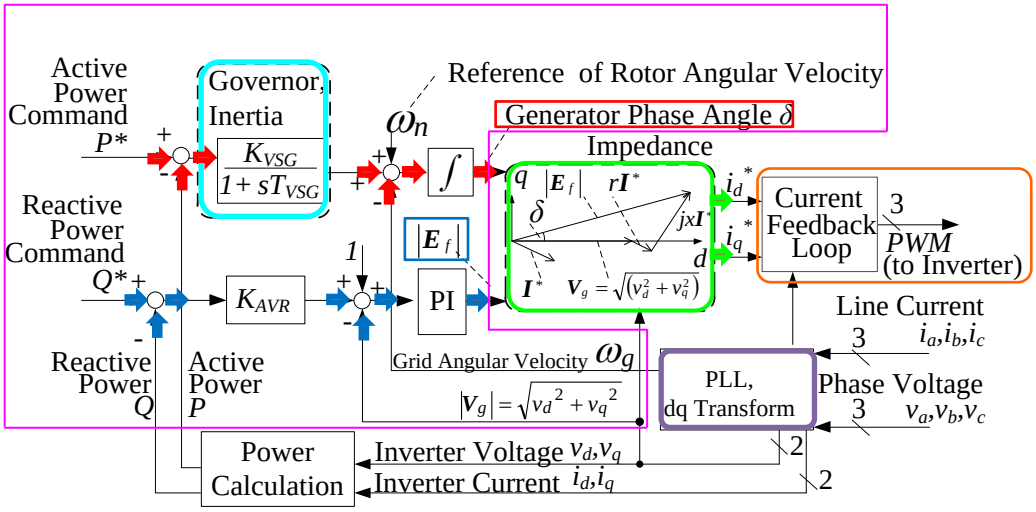


図 3-2. VSG 制御ブロック図.

<u>有効電力と周波数</u>

有効電力とロータ角速度(図 3-2 の赤色矢印)から，相差角 δ を求める。

相差角 δ は，ロータ角速度 ω_r の変動分と，端子電圧角速度 ω_g と定格角速度 ω_n の偏差を合計し，これを時間積分した角度として求められる。

図 3-2 の水色枠線で囲った部分の伝達関数を $K_{VSG}/(1+sT_{VSG})$ と表しており，これはガバナの特性を表す伝達関数(ガバナモデル)と動揺方程式を組み合わせたものである。この説明については 5 章でも後述するが，以下のとおりである。

図 3-3, 図 3-4 のような一般的な同期発電機(SG)に負荷が接続されているモデルを考える。図 3-3 は接続図，図 3-4 は制御ブロック図である。

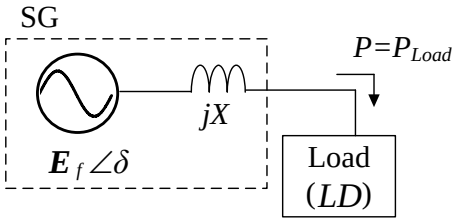


図 3-3. 単機の同期発電機(SG)に負荷が接続されている接続図.

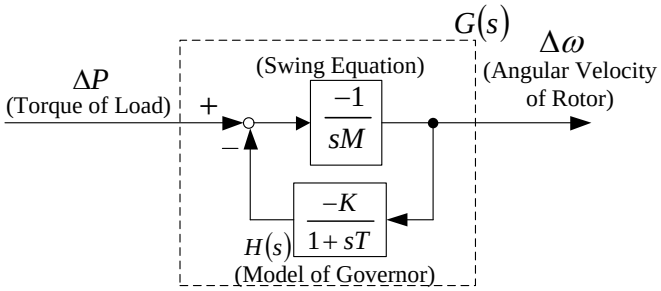


図 3-4. 単機の同期発電機(SG)と負荷の制御ブロック図.

図 3-3 と図 3-4 において，ロータ角速度を ω_r，ロータ位相を δ，インピーダンス(注4)を X とする。SG の出力電力を P，単位慣性定数を M とする。

ω_n の単位は rad/s，δ の単位は rad，M の単位は s，その他の単位は pu とする。ここで，微小変動を Δ で表している。

$H(s)=-K/(1+sT)$ は，SG におけるガバナシステムの特性を表す伝達関数とし，比例ゲイン K と一次遅れ時定数 T をパラメータにもつ。K はドループ定数の逆数(無単位)である。T はエンジンの応答や，電気系の遅延（単位は s）を模擬しており，これらは実際の同期発電機では決して 0s にならない。

$G(s)$ を SG の出力電力変動量 ΔP からロータ角速度変動量 $\Delta\omega_r$ までの伝達関数とすると，(3-1)式のように，$G(s)$ は一般的に 2 次の伝達関数となる。

(注4) 同期機の過渡リアクタンス X_d' に相当する

$$G(s)=\frac{\Delta\omega_r}{\Delta P}=-\frac{1}{sM-H(s)}=-\frac{sT+1}{s^2MT+sM+K} \quad \cdots\cdots(3\text{-}1)$$

いま，SGがVSGと仮定する。この場合のガバナシステムはソフトウェアで疑似的に実現されるので，先程述べたエンジンや電気系の遅延を必ずしも含める必要はなく，$T=0$とすることができる。その場合，$G(s)$が 1 次遅れ関数$G(s)=-1/(sM+K)$となる。

ガバナモデルと動揺方程式を組み合わせた論理(図 3-2 の水色枠線で囲った部分)では，$K_{VSG}/(1+sT_{VSG})$におけるK_{VSG}やT_{VSG}をKとMを使って，$K_{VSG}=1/K$，$T_{VSG}=M/K$と表現している。単位慣性定数は，静止状態の回転子を定格トルクで加速したときに，定格回転数に達する時間に等しい[10]。

このときのロータ角速度の時間応答を図 3-5 に示す。

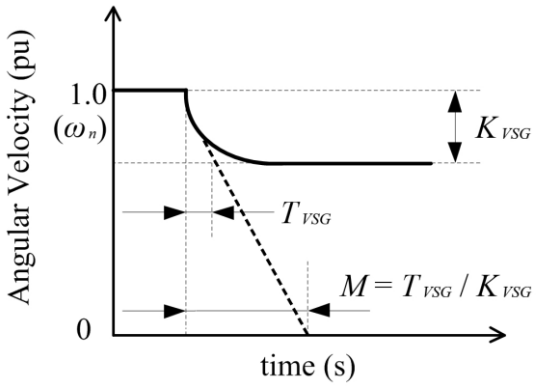


図 3-5. ロータ角速度の時間応答.

端子電圧(インバータ電圧) $\boldsymbol{v}_g=[v_d, v_q]$の角速度$\omega_g$は，PLL(図 3-2 の紫色枠線で囲った部分)を使って計測している。PLL の入力は, 同じく PLL から算出されるインバータ位相θ_gを用いて三相交流電圧をdq変換したq軸電圧v_qである。

本論文の VSG では端子電圧のd軸(v_d)を基準にベクトル図を構成しているので，PLL を使って$\boldsymbol{v}_g$を計測し，明示的に角速度ω_gを算出する必要があるが，内部誘起電圧$\boldsymbol{E}_f=[e_d, e_q]$の$d$軸($e_d$)を基準にベクトル図を構成すると，$\omega_g$の算出が不要なため，PLL を使わずに VSG を構成することも可能である。ただし，PLL を使わない VSG の場合，系統の擾乱が PLL のフィルタを介さずフィードバックされて伝搬することになるので注意が必要である。

このように，dq変換は PLL と合わせて用いられることが多い。VSG におけるdq変換座標の定義の仕方については，3.3 節で補足する。

無効電力と電圧

次に，無効電力とインバータ電圧(図 3-2 の青色矢印)から内部誘起電圧ベクトル $\boldsymbol{E}_f$ の大きさ $|\boldsymbol{E}_f|$ を求める。

K_{AVR} は，有効電力と周波数における K_{VSG} と同様に，無効電力と電圧に関するドループ定数である。

後段の比例積分(PI)補償器は Automatic Voltage Regulator(AVR)モデルであり，高周波域で位相の遅れやゲインの低下が無く，電圧制御の応答性が高い。これは数百 ms の遅れ時間をもつ実際の同期発電機の電圧フィードバック制御と大きく異なっている[11]。内部誘起電圧の大きさ $|\boldsymbol{E}_f|$ は，この AVR モデルから出力される。電圧の安定性については，3.4.1 節で説明を補足する。

インバータ電流の指令値の算出

図 3-2 の中央に黄緑色の枠線で囲った部分は，$\boldsymbol{E}_f = [e_d, e_q]$，$\boldsymbol{V}_g = [v_d, v_q]$，電機子電流に相当するインバータ電流の指令値 $\boldsymbol{I}^* = [i_d^*, i_q^*]$，および，VSG のインピーダンスの関係を表すベクトル図である。図 3-6 に VSG のインピーダンス模式図を示す。

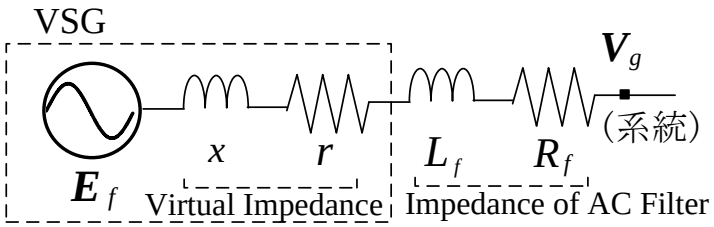


図 3-6. VSG のインピーダンス模式図.

x，r はソフトウェアで設定する疑似インピーダンスで，L_f，R_f は，ハードウェア(インバータ出力フィルタ等)による実インピーダンスを表している。実際の同期発電機のインピーダンスはほとんどがリアクタンス成分であり，抵抗成分はほとんど存在しないが，VSG 制御ではソフトウェアで疑似インピーダンスの設定が可能であるため，抵抗成分やキャパシタンス成分も含め，所望の応答を得られるようにインバータを動作させることができる。

疑似リアクタンス x の算出に必要な端子電圧(インバータ電圧)角速度は，PLL で計測した値 ω_g ではなく，定格角速度 $\omega_n = 2\pi 60\,\mathrm{rad/s}$ を定数として使用している。

インバータ電流指令値 $\boldsymbol{I}^* = [i_d^*, i_q^*]$ の計算式は，(3-2)式のように得られる。

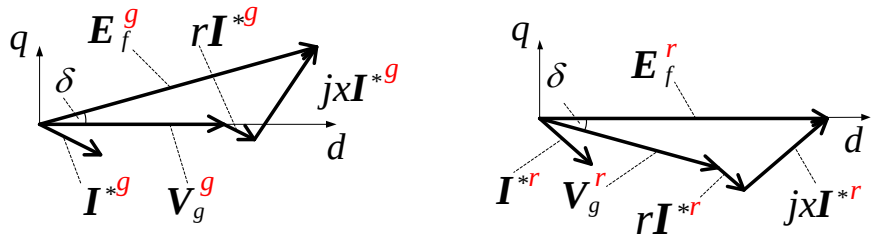
$$\begin{bmatrix} i_d^* \\ i_q^* \end{bmatrix} = \frac{1}{r^2+x^2}\begin{bmatrix} r & x \\ -x & r \end{bmatrix}\left(\begin{bmatrix} e_d \\ e_q \end{bmatrix} - \begin{bmatrix} v_d \\ v_q \end{bmatrix}\right) \quad \cdots\cdots (3\text{-}2)$$

3.3. VSG における PLL について

提案する VSG インバータは，dq 変換と呼ばれる手法を用いて，回転する二相座標(dq 軸座標)上で構成されている。d 軸を端子電圧(インバータ電圧) $\boldsymbol{V}_g$ の v 相の方向に，q 軸はそれに対して 90 deg 進みの方向にとっている（$\boldsymbol{V}_g = [v_d, v_q]$)。この dq 変換に用いる位相は，PLL(図 3-2 の水色枠線で囲った部分)を使って算出している。また，端子電圧(インバータ電圧) $\boldsymbol{V}_g$ は三相平衡と仮定している。

本論文では，端子電圧(インバータ電圧) $\boldsymbol{V}_g = [v_d, v_q]$ の d 軸(v_d)が基準となるようにベクトル図を構成するため，$\boldsymbol{V}_g$ を計測してその位相を PLL で推定し，推定位相を用いて dq 変換を行っている。一方で，内部誘起電圧 $\boldsymbol{E}_f = [e_d, e_q]$ の d 軸(e_d)を基準にベクトル図を構成し VSG 制御を実現することも可能であり，この場合は PLL が不要である[9]。

基準電圧を端子電圧にした場合と内部誘起電圧にした場合のそれぞれの回転座標系を図 3-7 に示す。図 3-7 の左側の図は，端子電圧 $\boldsymbol{V}_g = [v_d, v_q]$ の d 軸(v_d)を基準にした図で，右側の図は，内部誘起電圧 $\boldsymbol{E}_f = [e_d, e_q]$ の d 軸(e_d)を基準にした図である。赤字で示している右肩の添え字が g のものは，端子電圧の d 軸を基準にした座標(系統座標)上のベクトルであることを示し，r のものは，内部誘起電圧の d 軸を基準にした座標(発電機座標)系上のベクトルであることを示している(注5)。



ω_g ：$\boldsymbol{V}_g$ の固定座標における回転角速度
θ_g ：$\boldsymbol{V}_g$ の固定座標における位相

ω_r ：$\boldsymbol{E}_f$ の固定座標における回転角速度
θ_r ：$\boldsymbol{E}_f$ の固定座標における位相

図 3-7. 基準ベクトルを端子電圧にした場合と内部誘起電圧にした場合の回転座標系.

(注5) 図 3-2 では，右肩の添え字 g を省略している。

内部相差角δは，$\delta=\theta_r-\theta_g=(\omega_r-\omega_g)/s$によって得られ，座標上の反時計回り(正方向)の角度δの回転を$R(\delta)$と表すと，図 3-7 より，$\boldsymbol{E}_f{}^g=R(\delta)\boldsymbol{E}_f{}^r$，$\boldsymbol{V}_g{}^g=R(\delta)\boldsymbol{V}_g{}^r$，$\boldsymbol{I}^{*g}=R(\delta)\boldsymbol{I}^{*r}$であり，この関係を使うと，系統座標系の電流と電力の算出式が(3-3)式，(3-4)式となり，発電機座標系の電流と電力の算出式が(3-5)式，(3-6)式となる。

$$\begin{bmatrix} i_d{}^{*g} \\ i_q{}^{*g} \end{bmatrix}=\frac{1}{r^2+x^2}\begin{bmatrix} r & x \\ -x & r \end{bmatrix}\left(\begin{bmatrix} e_d{}^g \\ e_q{}^g \end{bmatrix}-\begin{bmatrix} v_d{}^g \\ v_q{}^g \end{bmatrix}\right) \quad \cdots\cdots (3\text{-}3)$$

$$\begin{cases} P^g=v_d{}^g i_d{}^{*g}+v_q{}^g i_q{}^{*g} \\ Q^g=v_q{}^g i_d{}^{*g}-v_d{}^g i_q{}^{*g} \end{cases} \quad \cdots\cdots (3\text{-}4)$$

$$\begin{bmatrix} i_d{}^{*r} \\ i_q{}^{*r} \end{bmatrix}=\frac{1}{r^2+x^2}\begin{bmatrix} r & x \\ -x & r \end{bmatrix}\left(\begin{bmatrix} e_d{}^r \\ e_q{}^r \end{bmatrix}-\begin{bmatrix} v_d{}^r \\ v_q{}^r \end{bmatrix}\right) \quad \cdots\cdots (3\text{-}5)$$

$$\begin{cases} P^r=v_d{}^r i_d{}^{*r}+v_q{}^g i_q{}^{*r} \\ Q^r=v_q{}^r i_d{}^{*r}-v_d{}^g i_q{}^{*r} \end{cases} \quad \cdots\cdots (3\text{-}6)$$

これらを見ると，系統電圧$\boldsymbol{V}_g$のd軸成分を基準としても，発電機電圧$\boldsymbol{E}_f$のd軸成分を基準として変換しても，電流や電力の表現式は全く同じ形をしており，いずれの座標系でも等価の計算式となることが判る。

本論文における VSG 制御を搭載したインバータは，分散電源と接続して系統連系インバータとして使用する必要があったため，単独運転検出機能を搭載していた。単独運転検出機能では系統電圧$\boldsymbol{V}_g$を測定し，PLL により推定位相θ_gや推定角速度ω_rを明示的に算出するため，発電機座標上ではなく系統座標上の VSG 制御を採用した。

また，PLL を使わない VSG の場合，系統の擾乱が PLL のフィルタを介さずフィードバックされて伝搬することになるので注意が必要である(注6)。

(注6) 制御遅れ等の具体的な影響については，今後精査すべき課題である。

3.4. 安定性について

3.4.1. 電圧の安定性

インバータの自立運転では，商用電源電圧を基準にすることはできない。通常の発電機の自立運転では，発電機電圧の制御は AVR で行われるが，仮に AVR の制御をやめて界磁電流を一定値にしても，発電機端にはその界磁電流に応じた一定の電圧が現れる。VSG 制御を電流制御型インバータに搭載したときにもこれと同様に，AVR モデルによる電圧制御が成立する。ここでは，内部誘起電圧 $\boldsymbol{E}_f$ および内部相差角 δ が一定値で与えられた場合の，仮想同期発電機出力電圧の安定性について述べる。

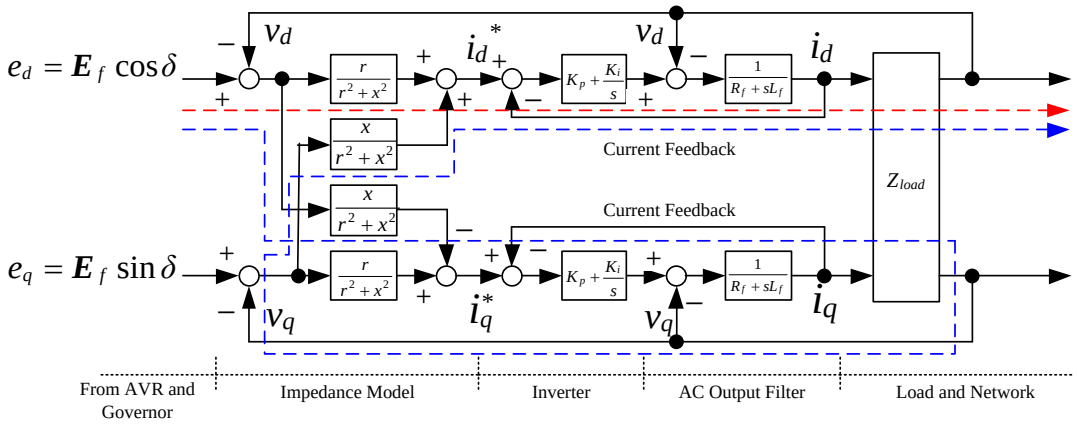


図 3-8. 電流制御と AC 出力フィルタを考慮した VSG 制御構成図.

図 3-8 に電流制御と AC 出力フィルタを考慮した VSG 制御構成図を示す。ここで，Z_{load} は負荷のインピーダンス行列を表し，dq 軸間の干渉項を考慮している。インバータの出力リアクトルに関しても干渉項が生じるが，インバータに出力リアクトルに対応する非干渉制御を組込んでいるので，図 3-8 では d 軸と q 軸を独立したものとして扱った[11]。

VSG 制御インバータへの入力は，$\boldsymbol{E}_f$ および δ に加えて，端子電圧の $\boldsymbol{v}_g = [v_d, v_q]$ がある。これらは負極性で入力に与えられ負帰還のループを形成する。したがって，ループ内の制御ゲインを適正に選べば，電圧の安定化が可能であると考えられる。

ただしこの負帰還ループには，負荷インピーダンス Z_{load} がゲインとして挿入されているので，軽負荷あるいは無負荷の場合にはループゲインが高くなって電圧が不安定になることが懸念される。そこでインバータの出力フィルタをリアクトルとキャパシタによる LC 型で構成し，無負荷状態でもキャパシタが負荷インピーダンスを肩代りするようにした。無負荷状態でも電圧が安定するするように，キャパシタンスの容量は試験的に 0.08 pu 程度と決定した。

また，図 3-8 から判るように，d 軸と q 軸の制御系は VSG 制御において同期リアクタンス x を介して交差したパスを有している。例えば図 3-8 の青色点線のパスは赤色点線のパスと比較してループの一巡伝達関数の位相が遅れ，系を不安定化することが懸念される。特に電機子抵抗成分 r を小さくしてしまうと，この交差ループの特性が支配的になってしまう。

このような理由から本稿における試験では，電機子抵抗成分 r にダンピングの意味を持たせて実際の発電機に比べ大きく設定し，交差するループのゲインを相対的に小さくすることが望ましいと考え，r と x をそれぞれ 0.2 pu，0.4 pu とした (注7)。

3.4.2. 不平衡負荷や高調波電流に対する安定性

回転する二相座標(dq 軸座標)上では，元の交流の基本波成分は直流成分として取り扱われる。そして主に $6m-1$ 次および $6m+1$ 次（m は正整数）の周波数成分をもつ高調波は，それぞれ逆相および正相の $6m$ 次高調波として取り扱われる[12]。さらに，不平衡成分は基本周波数の 2 倍の周波数成分をもつ逆相成分として現れる。

このような不平衡負荷や高調波電流に対する安定性を評価するために，VSG インバータの出力インピーダンスを求めた。

本項では，dq 変換前の固定座標上の信号の右肩に添え字 s を付け，dq 変換後の回転座標上の信号の右肩に添え字 r を付けることで，座標系の違いを明示的に示すことにする。

AC 出力フィルタのインピーダンスを $R_f + j\omega_n L_f$ とする。固定座標，および回転座標においてそれぞれ，インバータの出力電流を $\boldsymbol{I}^s, \boldsymbol{I}^r$，インバータの電流指令値を $\boldsymbol{I}^{s*}, \boldsymbol{I}^{r*}$，端子電圧(インバータ電圧)を $\boldsymbol{V}_g^s, \boldsymbol{V}_g^r$，インバータ電圧指令値を $\boldsymbol{V}^{s*}, \boldsymbol{V}^{r*}$ とする。

AC 出力フィルタの電圧と電流の関係は，固定座標系で(3-7)式のように得られる。

$$L_f \frac{d\boldsymbol{I}^s}{dt} + R_f \boldsymbol{I}^s = \boldsymbol{V}^{s*} - \boldsymbol{V}_g^s \quad \cdots\cdots (3\text{-}7)$$

(3-7)式を回転座標系の式に変換すると，

$$L_f \frac{d\boldsymbol{I}^s}{dt} + R_f \boldsymbol{I}^s = \boldsymbol{V}^{s*} - \boldsymbol{V}_g^s - jL_f\omega\boldsymbol{I}^r \quad \cdots\cdots (3\text{-}8)$$

(注7) 電機子抵抗成分 r はダンピング抵抗の役割を担うと考えられるが，更なる調査が必要である。

となるが，インバータ電圧指令値$\boldsymbol{V}^{r*}$に $jL_f\omega\boldsymbol{I}^r$ を加えることによって非干渉化され，

$$L_f\frac{d\boldsymbol{I}^r}{dt}+R_f\boldsymbol{I}^r=\boldsymbol{V}^{r*}-\boldsymbol{V}_g^r \quad\cdots\cdots(3\text{-}9)$$

と書ける。

電流フィードバックループの補償要素を比例積分要素 $G_{cur}(s)=K_p+K_i/s$ とすると，$\boldsymbol{V}^{r*}=G_{cur}(s)\left(\boldsymbol{I}^{r*}-\boldsymbol{I}^r\right)$であるから，(3-9)式から，

$$\boldsymbol{I}^r=\frac{G_{cur}(s)}{L_f s+R_f+G_{cur}(s)}\boldsymbol{I}^{r*}-\frac{1}{L_f s+R_f+G_{cur}(s)}\boldsymbol{V}_g^r \quad\cdots\cdots(3\text{-}10)$$

となる。インピーダンスベクトルは $\boldsymbol{Z}=r+jx$ であり，(3-2)式から $\boldsymbol{I}^{r*}=\left(\boldsymbol{E}_f{}^r-\boldsymbol{V}_g^r\right)/\boldsymbol{Z}$ であるので，これと(3-10)式から，

$$\boldsymbol{I}^r=-\left(H_{cc}(s)\frac{1}{\boldsymbol{Z}}-H_{vc}(s)\right)\boldsymbol{V}_g^r-H_{cc}(s)\frac{1}{\boldsymbol{Z}}\boldsymbol{E}_f{}^r$$

但し $\cdots\cdots(3\text{-}11)$

$$H_{cc}(s)=\frac{G_{cur}(s)}{L_f s+R_f+G_{cur}(s)},\ H_{vc}(s)=\frac{-1}{L_f s+R_f+G_{cur}(s)}$$

を得る。

(3-11)式の右辺第 2 項において，$\boldsymbol{V}_g^r$ が $\boldsymbol{E}_f{}^r$ に及ぼす影響は，ガバナモデル，動揺方程式，およびモデルを経由して反映されるため，逆相負荷電力や高調波電流の変動に比較すると時間的 AVR には緩やかな応答となる。つまり，(3-11)式の右辺において$\boldsymbol{V}_g^r$ から直接的に $\boldsymbol{I}^r$ に影響を及ぼしているのは，右辺第 1 項であるので，$\boldsymbol{V}_g^r$ に対する $\boldsymbol{I}^r$ の関係を表す伝達関数を $\hat{\boldsymbol{Z}}^r(s)$と表して，

$$\hat{\boldsymbol{Z}}^r(s)=\frac{1}{H_{cc}(s)\frac{1}{\boldsymbol{Z}}-H_{vc}(s)}=\boldsymbol{Z}\frac{L_f s+R_f+G_{cur}(s)}{G_{cur}(s)+\boldsymbol{Z}} \quad\cdots\cdots(3\text{-}12)$$

と近似する。$G_{cur}(s)=K_p+K_i/s$ を代入すると，

$$\hat{\boldsymbol{Z}}^r(s) = \boldsymbol{Z}\frac{L_f s^2 + (R_f + K_p)s + K_i}{(K_p + \boldsymbol{Z})s + K_i} \quad \cdots\cdots (3\text{-}13)'$$

となる。$\boldsymbol{V}_g^r$ に対する $\boldsymbol{I}^r$ の関係を表す伝達関数 $\hat{\boldsymbol{Z}}^r(s)$ のラプラス演算子 s を $j\omega$ で置き換えると，

$$\hat{\boldsymbol{Z}}^r(j\omega) = (r + jx)\frac{L_f (j\omega)^2 + (R_f + K_p)(j\omega) + K_i}{(K_p + r + jx)(j\omega) + K_i} \quad \cdots\cdots (3\text{-}13)$$

となり，これはすなわち VSG の出力インピーダンスを意味している。

図 3-9 には，(3-13)式で示されるインピーダンスを記した。ただし，回転座標上の(3-13)式を固定座標上の式に変換してグラフ化することで，固定座標上での定格周波数 60Hz，逆相周波数-60Hz を視覚的に理解しやすくした。(対数グラフに表示するため，便宜的に，負の周波数領域の特性(Z_2)を反転して，正の周波数領域の特性(Z_1)に重ねている。)

図 3-9 のパラメータは，実験に使用した定格 10kW のインバータ，および出力フィルタの設計値を用いている。これを表 3-1 に示す。

表 3-1. インピーダンス計算に用いた機器定数と制御パラメータ.

機器定数	Resistance of AC Output Filter	R_f	0.02	Ω
	Reactance of AC Output Filter	L_f	144	μH
	Capacitor of AC Output Filter	C	495	μF
	Impedance of Voltage Transformer	Z_{tr}	0.03	pu
	Rated AC Voltage (Line-to-Line Voltage at secondary side)	V_{inv}	65	V
	DC Voltage	V_{pn}	144	V
制御パラメータ	Proportional Gain of Current Feedback Compensator	K_p	0.5	-
	Integral Gain of Current Feedback Compensator	K_i	80	-
	Virtual Resistance	r	0.2	pu
	Virtual Reactance	x	0.4	pu

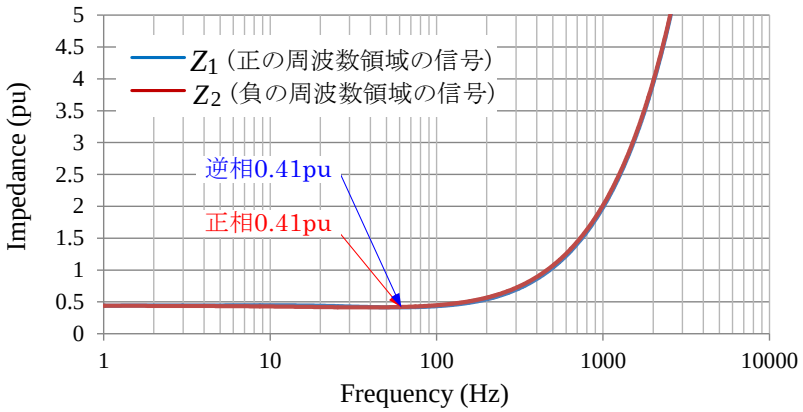


図 3-9.　VSG インバータ出力インピーダンス特性.（固定座標上）

VSG インバータの出力インピーダンス $\hat{\boldsymbol{Z}}^r(j\omega)$ は，数百 Hz までは比較的低い値に保たれており，これによって自立運転時に非線形負荷や不平衡負荷が接続されたときの電圧波形のひずみを抑制することが期待できる。周波数が下がるにつれて VSG 制御で設定した疑似インピーダンス r，x に漸近する。

逆に，高周波数領域では電流フィードバック制御の帰還量が減少するため，出力リアクトルのインピーダンス R_f，L_f が支配的になると考えられる。

3.5. 試験結果(シミュレーション試験・実機試験)

実機試験構成図を図 3-10 に，試験に用いたインバータを図 3-11 に示す。

インバータと系統の間に開閉器を設け，これにより連系運転と自立運転の切り替え，単機運転と並列運転の切り替え，負荷の入り切りを実現した。

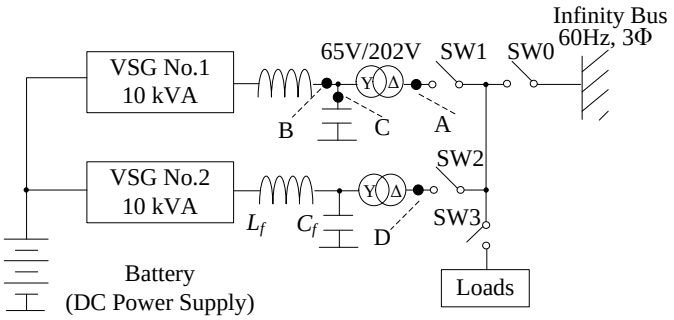


図 3-10.　実機試験構成図.

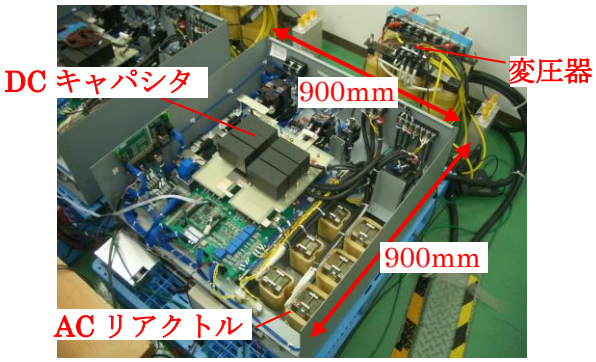


図 3-11. VSG 搭載制御基板.

試験に使用した VSG 制御パラメータと機器定数を，表 3-2 に示す。

表 3-2. VSG 制御パラメータと機器定数.

Hardware	Rated Capacity	10	kVA
	Rated AC Voltage (Line-to-Line Voltage at primary side)	202	V
	Rated AC Voltage (Line-to-Line Voltage at secondary side)	65	V
	Reactance of AC Output Filter	144	μH
	Capacitance of AC Output Filter	495	μF
	DC Voltage	144	V
	DC Capacitor (Smooth)	18600	μF
	Switching Frequency	8	kHz
Software	Moment of Inertia	2.4	s
	Total Resistance (Virtual and Actual)	0.4	pu
	Total Reactance (Virtual and Actual)	0.2	pu
	Droop (周波数変動 対 有効電力 および， 電圧変動 対 無効電力)	5	%
	Time Constant of Governor	0	s

3.5.1. 系統連系運転中の出力電力指令値変更 ／ 自立運転中の負荷投入

系統連系状態で，VSG の出力電力が指令値に追従することを確認した。VSG は単機運転で，負荷は接続されている(図 3-10 において，SW0:Close，SW1:Close，SW2:Open，SW3:Close)。

図 3-10 の A 点で出力電力を計測した結果を図 3-12 に，また参考のため，試験と同じ負荷条件で行ったシミュレーション試験結果を図 3-13 に示す。シミュレータは川崎重工業内製シミュレータを使用しており，スイッチングモデルを含んでいる[13]。

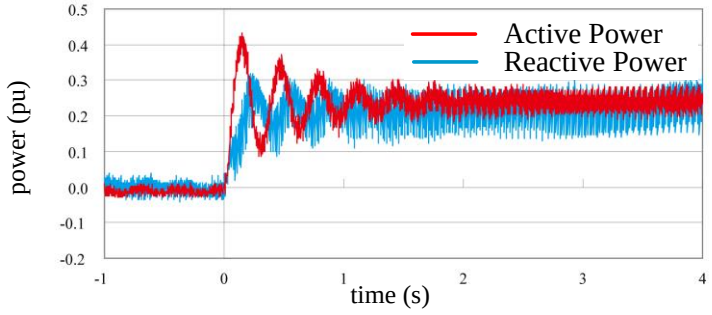


図 3-12. 出力電力指令値変更時の過渡応答(実機試験結果).

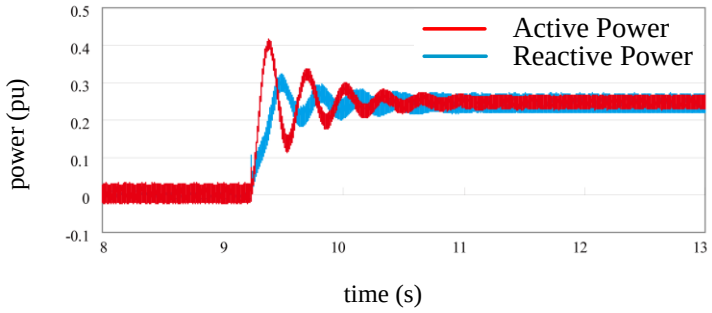


図 3-13. 出力電力指令値変更時の過渡応答(シミュレーション試験結果).

有効電力出力指令と無効電力出力指令(注8)をそれぞれステップ状に 0pu から 0.25pu に変更したときの出力電力を計測した。出力電力が指令値に対しておよそ 1s 程度で整定している。

この試験は，系統連系運転(VSG を無限大母線に接続)であるので，商用電源と VSG の並列運転を意味する。複数台の同期発電機の並列運転では，各々の定格容量やドループ定数に従って負荷分担を行うが，一方が商用電源の場合にはその容量が VSG に比べて圧倒的に

(注8) インバータから見た遅れ無効電力(系統から見た進み無効電力)を正の方向に設定する。

大きいため，出力電力指令値変更前は，全負荷を商用系統が担う。出力電力指令値が変更されると，商用電源と VSG の間の同期化力の影響で，過渡的に振動を伴いながら出力が変更し，その後整定する。この様子は，図 3-12 の実機試験結果と図 3-13 のシミュレーション結果で，良く一致している。

図 3-12 の実機試験結果では，図 3-13 のシミュレーション結果と比較してスイッチングノイズが多く見られるが，これは，シミュレータにおける実機試験環境のモデル化が不十分であったためと推測する。

また，整定後の電流および電圧の実測波形をそれぞれ図 3-14 と図 3-15 に示す。インバータの出力電力が定格電力と比べて小さいため，電流波形の歪みは避けられないが，電圧・電流ともに連系運転の運用には問題ないと考えている。

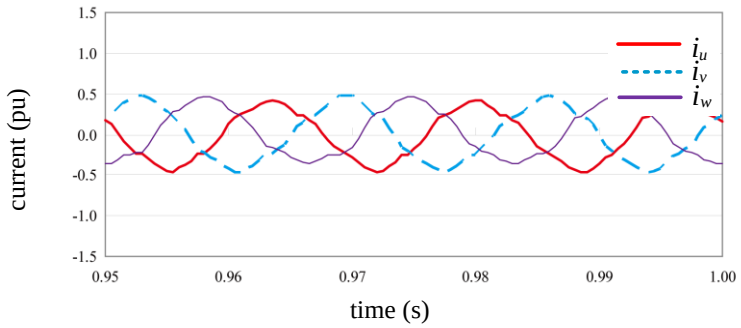


図 3-14.　整定後の三相交流電流(実機試験結果).

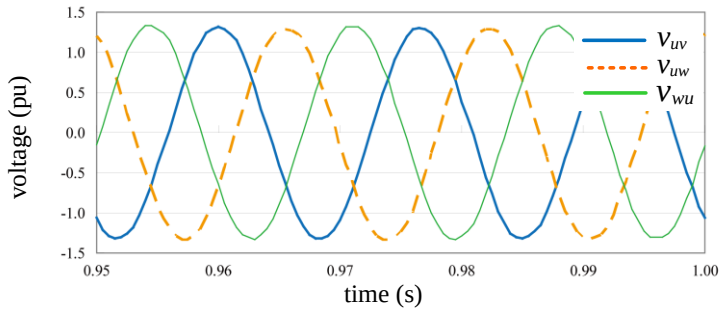


図 3-15.　整定後の三相交流電圧(実機試験結果).

さらに，自立運転時(図 3-10 において，SW0:Open，SW1:Close，SW2:Close)に，有効，無効それぞれの負荷電力を 2 台のインバータが応分に分担する事を確認した。

2 台のインバータには，無負荷の状態(図 3-10 において，SW3:Open)で，有効電力・無効電力の出力指令値を零として自立並列運転させておく。ここに負荷を接続したとき(図 3-10

において，SW3:Close)の出力電力を計測した。試験においては，有効電力負荷および遅れ無効電力負荷(注9)をそれぞれ 0.25pu 接続した。図 3-10 の A 点および D 点で出力電力を計測した結果を図 3-16 と図 3-17 に示す。

系統連系運転と異なり，2 機の VSG は同じ容量とドループ設定を持つため，均等に負荷電力を分担していることを表している。

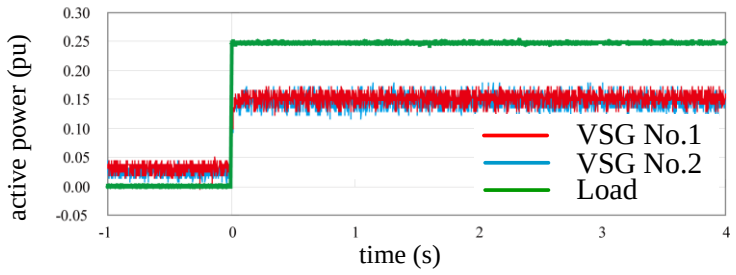


図 3-16.　自立運転時における 2 機の有効電力分担の様子.(実機試験結果).

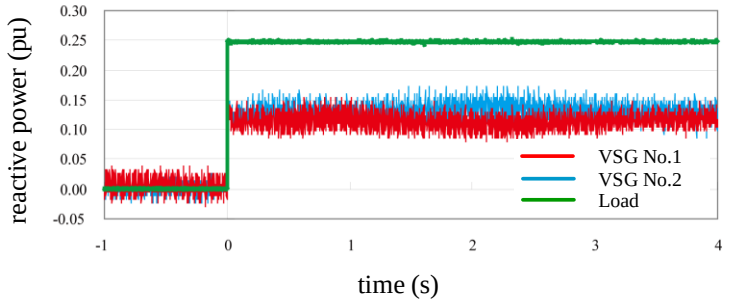


図 3-17.　自立運転時における 2 機の無効電力分担の様子(実機試験結果).

(注9) インバータから見た遅れ無効電力負荷(系統から見た進み無効電力負荷)。

3.5.2. 系統連系運転から自立運転への解列

SW0 を開くことで，VSG 2 機の商用系統連系運転(図 3-10 において，SW0:Close, SW1:Close, SW2:Close)から自立運転(図 3-10 において，SW0:Open, SW1:Close, SW2:Close)に切り替えることができる。この解列に関する試験を行った。

解列試験では，系統連系運転の状態で，有効電力負荷 0.25pu，遅れ(注10)無効電力負荷 0.25pu が系統に接続されており，VSG の出力電力指令値は解列の前後で 0pu とした。

周波数および電圧の変化を計測した結果を図 3-18 と図 3-19 に示す。測定点は図 3-10 の A 点および D 点である。

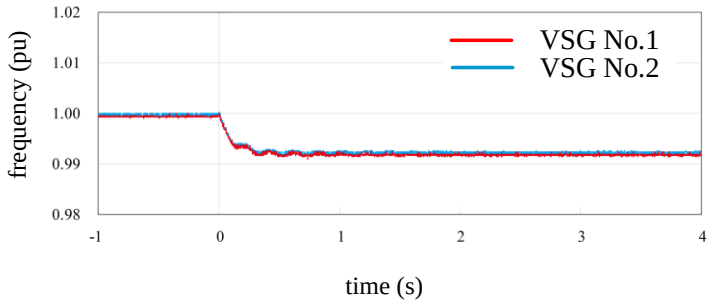


図 3-18. 解列前後における系統の周波数変化(実機試験結果).

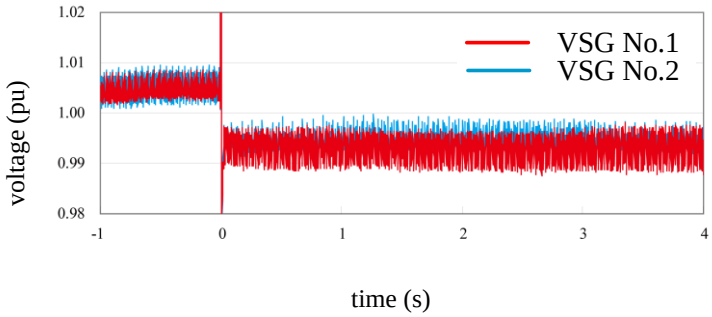


図 3-19. 解列前後における系統の電圧変化(実機試験結果).

解列後の周波数は，ガバナモデルで設定したドループ特性に従って低下する。電圧に関してはステップ状に低下し，そのあとすぐに整定している。これは，AVR モデルを比例・積分要素に選んだからと考えられる。

(注10) インバータから見た遅れ無効電力負荷(系統から見た進み無効電力負荷)。

また，このゲインを，実際の発電機と同様にして比較的遅い時定数をもつ一次遅れ要素にした場合の試験も行った。しかしこの場合，解列時に PLL 回路の推定周波数，およびインバータ出力電流が大きく変動し，運転が継続できなかった。この理由は，AVR モデルに実発電機と同様な遅い時定数をもつ遅れ要素を用いると，解列時に大きな電圧低下が生じ，その結果 PLL 回路が推定する周波数に大きな乱れが生じたためであると考えている。

電圧の過渡変動が早く収まることは，仮に他の発電設備との並列運転を行っている場合には，本 VSG が過渡的な電力変動を分担できること意味すると考えている。

3.5.3. 自立運転から系統連系運転への同期投入

解列とは反対に図 3-10 における SW0 を閉じることで，VSG の自立運転(図 3-10 において，SW0:Open，SW1:Close，SW2:Close)から商用系統連系運転(図 3-10 において，SW0:Close, SW1:Close, SW2:Close)に切り替えることができる。この同期投入に関する試験を行った。

同期投入では，投入先と投入元の位相と周波数を調相する仕組みと，電位差を補正する仕組みが必要である。これらのブロックを図 3-20 に示す。

投入先の商用系統における電圧を$\hat{V}_g$，位相を$\hat{\theta}$，周波数を$\hat{f}$とする。また，投入元の VSG の出力電圧をV_g，位相をθ，周波数をfとする(図 3-2 参照)。

また，電圧補正は調相よりも先に完了させる。

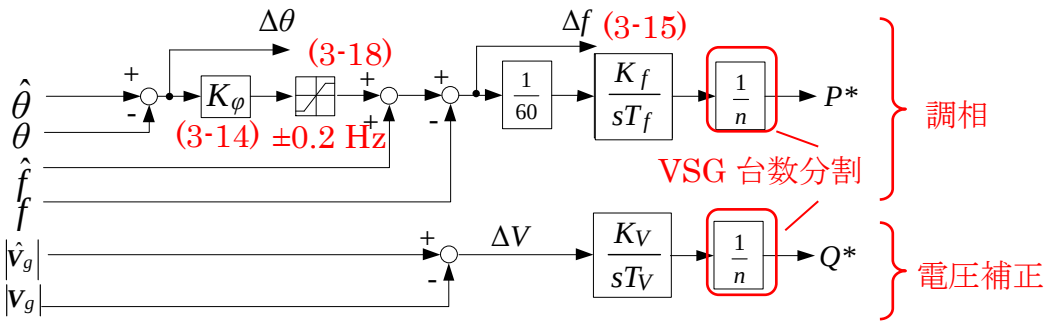


図 3-20. 同期投入用 調相制御および電圧補正ブロック図.

位相差$\Delta\theta = \hat{\theta} - \theta$を 0 rad に近づける制御を行う。位相は角速度の時間積分であり，位相差自身に積分要素があるので，比例制御のみを用いる。比例ゲイン$K\varphi$については，大きすぎるとオーバーシュートして不安定になり，位相条件が揃った時に周波数差が残ってしまう可能性がある。逆に，小さすぎると収束に時間がかかる。そこで，$\pi/4$ rad の位相差のときに 0.1 Hz の速度となるように，

$$K\varphi = \frac{0.1}{\pi/4}\frac{Hz}{rad} \cong 0.127323 \cdots\cdots (3\text{-}14)$$

とする。この比例ゲイン$K\varphi$の後ろには±0.2 Hz のリミッタを設定し，

$$|\Delta f| = \left|\hat{f} - f\right| < 0.2Hz \cdots\cdots (3\text{-}15)$$

を周波数差$|\Delta f| = \left|\hat{f} - f\right| < 0.2\,\mathrm{Hz}$の許容範囲とした。

調相機構における$\Delta f = \hat{f} - f$と電圧補正機構における$\Delta V = \left|\hat{\boldsymbol{V}}_g\right| - \left|\boldsymbol{V}_g\right|$算出の後は，実単位から pu 単位への換算(換算係数$K_f/60$，K_V)を行った後，積分(積分ゲイン$1/T_f$，$1/T_V$)を行う。これらの積分ゲインは，VSG 制御と調相機構・電圧補正機構が干渉しないように，また，調相機構と電圧補正機構が干渉しないように，実験的に$T_f = 3s$，$T_V = 3s$と設定した。

また，同期投入する VSG が複数台(n台)ある場合，出力される電力指令値P^*とQ^*は，補正量を台数で割る必要があるため，出力の手前で$1/n$を掛けている (注11)。

図 3-10 の SW0 を閉じる判定条件として，(3-14)式の周波数差Δfの許容範囲の他に，位相差$\Delta\theta$の許容範囲を設ける。

投入直後はソフトウェアによる VSG 制御が即応しないので，フィルタインピーダンスr_fから過渡電力を求め，求めた皮相電力が定格容量以下になるようにして位相差の許容範囲を決める。

計算を簡単にするため，$\left|\boldsymbol{V}_g\right| = \sqrt{v_d{}^2 + v_q{}^2} \cong 1pu$とし，さらに電圧補正を調相より先に完了させるので，$\left|\boldsymbol{E}_f\right| \cong 1pu$とする。このとき，並列直後のインバータ電流$\boldsymbol{I} = [i_d, i_q]$は，

$$\begin{cases} i_d = \dfrac{1}{r_f}\left(\left|\boldsymbol{E}_f\right|\sin(\Delta\theta) - v_q\right) \cong \dfrac{1}{r_f}\sin(\Delta\theta) \\ i_q = \dfrac{-1}{r_f}\left(\left|\boldsymbol{E}_f\right|\cos(\Delta\theta) - v_d\right) \cong \dfrac{-1}{r_f}\left(\cos(\Delta\theta) - 1\right) \end{cases} \quad \cdots\cdots (3\text{-}16)$$

となる。いま，フィルタインピーダンスは$r_f = 0.2\,\mathrm{pu}$程度であるので，皮相電力Sは，

$$\begin{aligned} S &= \sqrt{i_d{}^2 + i_q{}^2} \\ &\cong \sqrt{\left(\frac{1}{r_f}\sin(\Delta\theta)\right)^2 + \left(\frac{-1}{r_f}\left(\cos(\Delta\theta) - 1\right)\right)^2} \\ &= \sqrt{50\left(1 - \cos(\Delta\theta)\right)} \end{aligned} \quad \cdots\cdots (3\text{-}17)$$

となる。投入時皮相電力が定格容量$1\,\mathrm{pu}$以下になるような位相差$\Delta\theta$は，

(注11) 複数台の VSG 調相と電圧調整を行い，SW0 を閉じることで複数台同時に同期投入を行うことが可能である。

$$\begin{aligned} &S < 1\,pu \\ &\sqrt{50(1-\cos(\Delta\theta))} < 1\,pu \\ &-0.2\,rad < \Delta\theta < +0.2\,rad \\ &-11.47\,\mathrm{deg} < \Delta\theta < +11.47\,\mathrm{deg} \end{aligned} \quad \cdots\cdots (3\text{-}18)'$$

であり，安全のために上記のおおよそ半分の範囲となる，

$$-5\,\mathrm{deg} < \Delta\theta < +5\,\mathrm{deg} \quad \cdots\cdots (3\text{-}18)$$

を位相差$\Delta\theta$の許容範囲とした。

(3-15)式，(3-18)式より，図 3-10 の SW0 の開閉の開閉基準を，

$$\begin{cases} |\Delta f| < 0.2\,Hz \\ -5\,\mathrm{deg} < \Delta\theta < 0\,\mathrm{deg} \end{cases} \quad \cdots\cdots (3\text{-}19)$$

とした。

また，周波数差Δf，位相差$\Delta\theta$を許容範囲内に収めるだけでなく，負荷分担した状態での投入では投入直後に過負荷にならないように注意し，系統連系インバータを遅れ側から投入した方が良い。ただし，十分に位相差がゼロに近い場合には，遅れ投入は必ずしも必要ではない。

0.5 pu(5kW)の負荷へ給電している図 3-10 の VSG No.1 を商用系統に同期投入した瞬間の，インバータ電流と系統電流を計測したグラフを図 3-21 に示す。

時間軸 0s の瞬間に(3-19)式が満たされ，図 3-10 の SW0 を閉じる指令がソフトウェアより発行されたが，信号伝播遅延約 35ms が経過した後，実際に図 3-10 の SW0 を閉じて商用系統に並列した。負荷への給電を維持したまま，過電流を伴うことなく並列に成功している[注12]。

[注12] 並列直後の電流歪みが数 s 経過後に安定したことは，目視で確認済み。

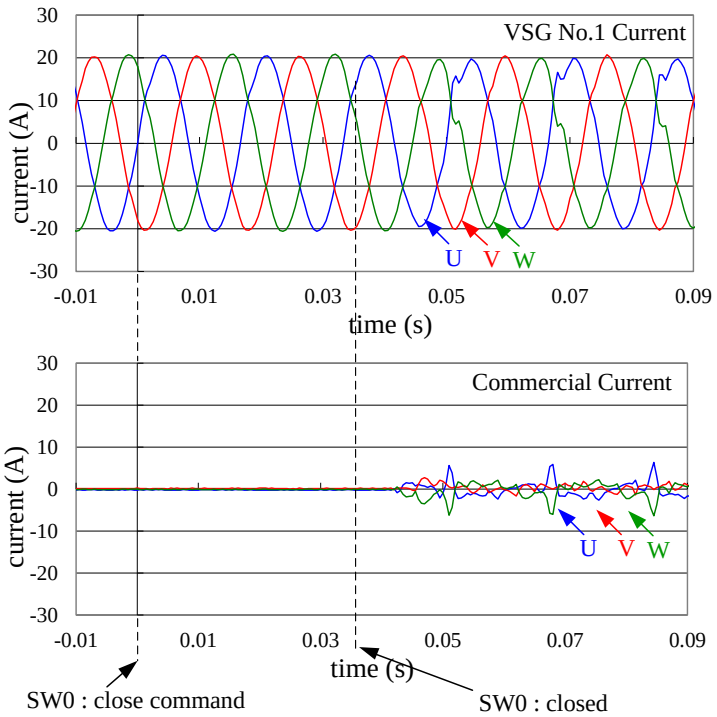


図 3-21. 商用系統への同期投入直前・直後の電流変化(実機試験結果).

一方で，商用系統に同期投入前に VSG から給電しているような負荷が接続されていない場合には，同期投入する際に調相の仕組みは不要である。

$\hat{\omega}_g$ が定格角速度 $\omega_n = 2\pi 60\,\mathrm{rad/s}$ に等しく， $\hat{\boldsymbol{V}}_g$ の大きさ $|\hat{\boldsymbol{V}}_g|$ が $1\,\mathrm{pu}$ に等しい場合には，商用系統に同期投入後も VSG から電力は出力されない。そのため，図 3-2 における VSG の相差角 δ の初期値を $\delta_0 = 0\,\mathrm{rad/s}$，内部誘起電圧ベクトル $\boldsymbol{E}_f$ の大きさ $|\boldsymbol{E}_f|$ の初期値を $|\boldsymbol{E}_f|_0 = 1.0\,\mathrm{pu}$ とし，VSG インバータを起動すると同時に商用系統に同期投入すれば良い。

$\hat{\omega}_g \neq \omega_n\,\mathrm{rad/s}$ または $|\hat{\boldsymbol{V}}_g| \neq 1.0\,\mathrm{pu}$ の場合には， $\hat{\omega}_g = \omega_n\,\mathrm{rad/s}$， $|\hat{\boldsymbol{V}}_g| = 1.0\,\mathrm{pu}$ とするような VSG の周波数・電圧調整機能が自律的に働くため，商用系統に同期投入後は VSG から有効電力や無効電力が出力される。即ち，基準値 $\omega_n = 2\pi 60\,\mathrm{rad/s}$， $1\,\mathrm{pu}$ からのずれに応じて相差角 δ や内部誘起電圧ベクトル $\boldsymbol{E}_f$ の大きさ $|\boldsymbol{E}_f|$ が決まる。この値を初期値 δ_0， $|\boldsymbol{E}_f|_0$ とし，VSG インバータを起動すると同時に商用系統に同期投入すれば良い。初期値 δ_0， $|\boldsymbol{E}_f|_0$ の計算式は以下のようになる。

$$\begin{cases} \delta_0 = \tan^{-1}\left(\dfrac{xP^* - rQ^*}{1 + rP^* + xQ^*}\right) \\ |E_f|_0 = \sqrt{\left(1 + rP^* + xQ^*\right)^2 + \left(xP^* - rQ^*\right)^2} \end{cases} \quad where \begin{cases} P^* = \dfrac{\hat{f} - 60Hz}{60Hz * 5\%} \\ Q^* = \dfrac{|\boldsymbol{V}_g| - 1pu}{1pu * 5\%} \end{cases} \quad \cdots\cdots\cdots\cdots(3\text{-}20)$$

3.5.4. 三相不平衡負荷試験(自立運転)

自立運転時の不平衡負荷の影響を調べた。VSG は単機運転で行った。接続した不平衡負荷を図 3-22 に示す。

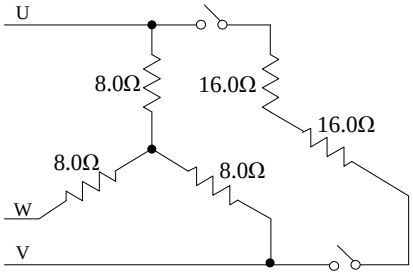


図 3-22. 不平衡負荷.

インバータには，あらかじめ 5.4kW (0.55pu) の平衡負荷を与えておき，そのあと図 3-22 のスイッチを閉じることで不平衡負荷を追加した。0s で図 3-22 のスイッチを閉じ，図 3-10 の A 点で三相交流電流三相交流電圧を計測した結果を図 3-23 と図 3-24 に示す。

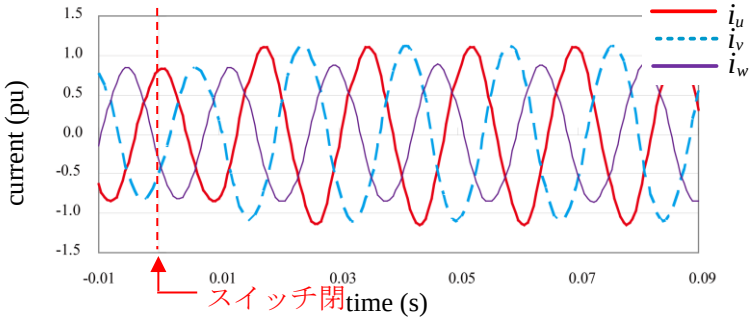


図 3-23. 不平衡負荷を接続したときの三相交流電流(実機試験結果).

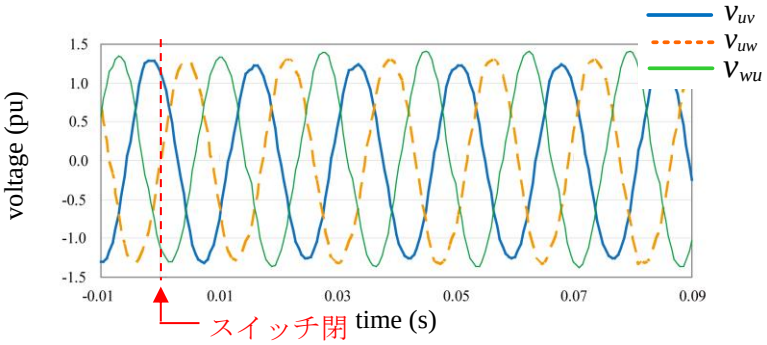


図 3-24. 不平衡負荷を接続したときの三相交流電圧(実機試験結果).

不平衡負荷を接続した場合でも，破綻することなく安定した運転を継続することが可能であることが実証された。

表 3-3 には，不平衡成分の含有率を記す。

表 3-3. 不平衡成分の含有率.

	Balanced	Unbalanced
Load	0.55 pu	0.68 pu
Positive Phase Current	0.5903 pu	0.7270 pu
Negative Phase Current	0.0061 pu	a 0.1130 pu
Unbalance Factor of Current	1.03 %	15.5 %
Positive Phase Voltage	0.9365 pu	0.9376 pu
Negative Phase Voltage	0.0079 pu	b 0.0364 pu
Unbalance Factor of Voltage	0.85 %	3.88 %

表 3-3 の逆相電流と逆相電圧から逆相インピーダンスを求める(b/a)と，0.32pu となった。一方で，(3-13)式から求めると，0.41pu となった。

図 3-2 に示すように，比例積分要素による AVR モデルの電圧フィードバックループが，発電機モデルの外側に構成されている。このことにより，(3-13)式の見積もりと実測値に差が生じたと推測する。

3.5.5. 三相非線形荷試験(自立運転)

三相全波整流回路と電子負荷装置を組み合わせて非線形負荷とし，図 3-25 に示すような4kW(0.4 pu)の非線形負荷を接続した。

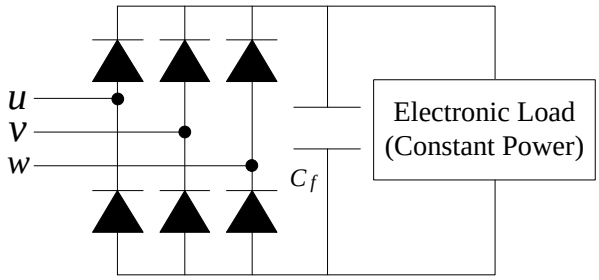


図 3-25. 非線形負荷.

測定点を図 3-10 の B 点にとり，電流と電圧の波形を図 3-26 と図 3-27 に示す。

電子負荷装置の起動と測定タイミングが同期していないため，実際に負荷へ給電が始まるのは 0.35s 付近と思われる。

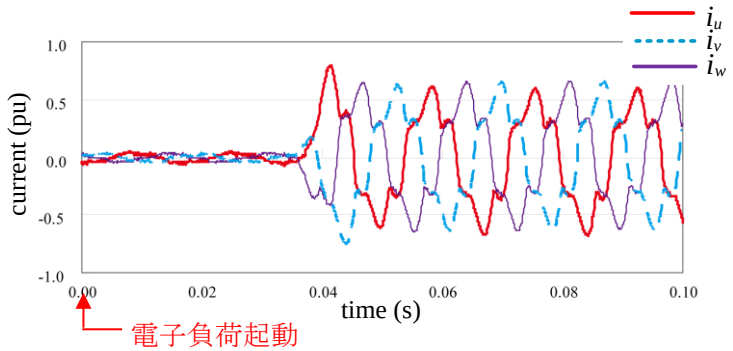


図 3-26. 非線形負荷を接続したときの三相交流電圧(実機試験結果).

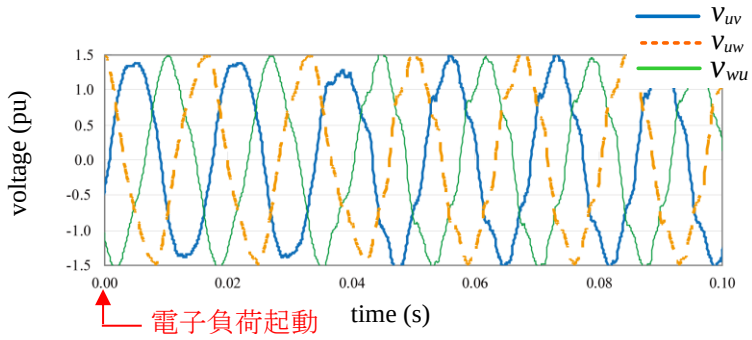


図 3-27. 非線形負荷を接続したときの三相交流電圧(実機試験結果).

表 3-4 には，使用した非線形負荷の総合歪み率と，1.0 pu の線形抵抗負荷における総合歪み率もあわせて記した。総合歪率は 40 次までを考慮している。

表 3-4. 総合歪み率.

Load	Voltage THD	Current THD
(-)	6.94 %	(-)
linear resistive load (1.0 pu)	2.29 %	2.07 %
non-linear load (0.4 pu)	8.26 %	20.87 %

また，上記の電流，電圧波形を 8 周期にわたって調波解析し，連系インバータの $6m \pm 1$ 次 ($m = 1, 2$)の高調波電流に対するインピーダンスを計算した。これに対して理論値は，(3-13)式によるインピーダンスに，表 3-1 に示した変圧器のインピーダンス $Z_{tr} = 0.03$ を加えたものとした。これらを比較した結果を表 3-5 に示す。

5 次，11 次は逆相電流・電圧を意味し，7 次，13 次は正相電流・電圧を意味する。

表 3-5. 高調波電流に対する出力インピーダンス.

Order	Current (pu)	Voltage (pu)	Impedance	
			Actual (pu)	Estimated (pu)
5	0.0772	0.0675	0.874	0.706
7	0.0218	0.0232	1.067	0.909
11	0.0058	0.0041	0.705	1.365
13	0.0037	0.0064	1.729	1.572

高次になるにつれ，実験で得られる値と理論値との差が大きかった。この原因は，

- 計測電流の値が小さ過ぎて，正確に計測できなかったため。
- 11 次より高次では，125μs 周期で行っている制御の遅れ等の影響を無視できなくなったため。

と考えている。

図 3-28 にはインバータ出力電流とフィルタキャパシタ電流の，ひずみ率計による高調波電流測定結果を示す。負荷電力は 0.52pu で，測定点はそれぞれ，図 3-10 の B 点と C 点である。インバータ出力電流とフィルタキャパシタ電流の差分は，接続した非線形負荷の電流に相当する。

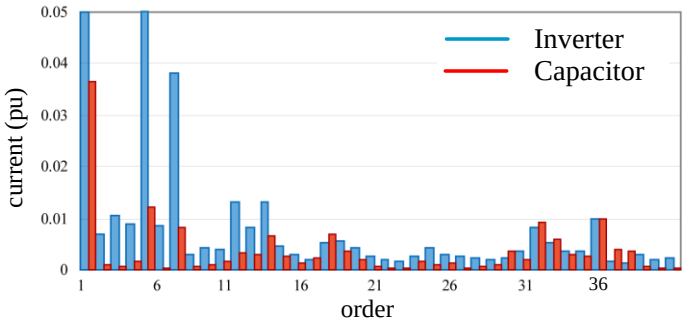


図 3-28. インバータ電流，およびフィルタキャパシタ電流の高調波電流.

13 次以下の低次数域ではキャパシタよりもインバータのほうが負荷電流を多く負担しており，図 3-9 に示したインピーダンスを裏付ける結果となった。15 次を超える高周波域ではインバータの電流とキャパシタの電流がほぼ等しい。これは，非線形負荷には高調波電流がほとんど流れていないと考えられる。

3.6. まとめ

三相インバータ制御に VSG 制御を搭載することで，一般的な電流制御インバータでは難しいとされた，自立運転だけでなく，系統連系運転中やインバータ複数台での並列運転中の負荷分担を，制御手法を切り替えることなく実現することができた。

参考文献

[1] Y. Shindo, K. Sugimoto, M. Kawamura, and T. Koga, “Control of Power Converter using virtual generator model for Micro Grid”, 2006 national Convention Record, IEEJ, Vol. 4, pp. 122-123, 2006 (in Japanese).
古賀毅，川村正英，杉本和繁，進藤裕司，「仮想発電機モデルを用いた電力変換装置のマイクログリッド連系制御」，平成 18 年電気学会全国大会, Vol. 4, pp. 122-123, 2006.

[2] 古賀毅，川村正英，松本光司，進藤裕司，「仮想発電機モデルを用いた系統連系インバータ」，第 49 回自動制御連合講演会論文集,Vol. 49, pp. 155-156, 2006.

[3] H.-P. Beck and R. Hesse, “Virtual Synchronous Machine”, 9th International Conf. on EPQU, IEEE, Barcelona, Spain, 2007.

[4] J. Driesen and K. Visscher, “Virtual Synchronous Generators”, PES General Meeting 2008, IEEE, Pittsburgh, USA, 2008.

[5] R.-V. Wesenbeeck, P.-V. Fraile, S.-D. Haan, and K. Visscher, “Grid Tied Converter with Virtual Kinetic Storage”, in Proceedings of the IEEE Power Tech conference, Bucharest, Romania, 2009.

[6] S. Harada, Y. Shindo, M. Kawamura, “An Integrated Simulator for Power Electronics”, in Proceedings of IAS Japan, pp. I349-I350, 2011 (in Japanese).

原田卓, 進藤裕司, 川村正英, 「電力変換装置の統合シミュレータ」, 平成 23 年電気学会産業応用部門大会, pp. I349-I350, 2011.

[7] K. Sakimoto, Y. Miura, and T. Ise, “Stabilization of a power system with a distributed generator by a virtual synchronous generator function”, 8th Intl. Cnf. on Power Electronics - ECCE Asia, Jeju, Korea, 2011.

[8] Y. Hirase, K. Abe, K. Sugimoto, and Y. Shindo, “A grid-connected inverter with virtual synchronous generator models of algebraic type,” Electrical Engineering in Japan, vol. 184, no. 4, pp.10-21, 2013.

[9] K. Sakimoto, K. Sugimoto, Y. Shindo, and T. Ise, “Virtual Synchronous Generator without Phase Locked Loop based on Current Controlled Inverter and its Parameter Design”, 電気学会論文誌 B（電力・エネルギー部門誌）Vol.135 No.7 pp. 462-471, 2015.

[10] 新田目倖造,「電力系統技術計算の応用」, 電気書院, pp. 334, 1981.

[11] 新中新二,「永久磁石同期モータのベクトル制御技術　上巻」, 電波新聞社, pp. 99, 2008.

[12] 野中作太郎,「電気機器［Ⅱ］」,森北出版, pp. 15, 1971.

[13] P. Kundour, “Power System Stability and Control”, pp. 315-375, Mc-Graw Hill, New York, 1993.

4. 単相システムを対象とした仮想同期発電機(VSG)制御

4.1. 背景

大電力を必要とする工場などでは，「効率」を重視し三相交流によるシステムの構築が一般的である。一方で，一般家庭や比較的小規模な施設内においては，配線が少なく電圧の低い単相システムが採用されることが多い。このような状況における自立運転や，系統連系運転から自立運転への無瞬断遷移を可能にする手段として，単相システムに対応したVSG 制御が必要である。

単相システムに対しても，三相システムの VSG 制御[1-4]と同様の手法が提案されている[5-7]。
文献[5]では，系統連系モードと自立運転モードとの間の連続稼動を実現している。しかしながら，動作モードをスムーズに変更するために，制御プログラムやパラメータの変更を要する。系統から自動的にインバータが解列されない場合は，プログラムを変更することはできない。さらに，機械式リレーのほかに追加のソリッドステートリレーを必要だと提案されている。
他にも文献[6]-[7]のような手法が提案されているが，いずれもシミュレーション試験結果しか示されていない。

単相信号から二相信号を生成する手法は PLL と組み合わせて “Advanced-PLL”と呼ばれ，いくつかの方法が提案されている。例えば，複素係数フィルタ[8]，ヒルベルト変換[9]，second order generalized integrator (SOGI)[10]，そして，double decoupled synchronous reference frame(DDSRF)[11]と呼ばれる手法などが提案されている。
単相信号を固定座標上のベクトルとし，これに直交する向きに大きさゼロのベクトルを考える。DDSRF を用いると，これら 2 つのベクトル(2 相信号)を回転座標上の 2 相信号に変換し，さらにそれぞれの信号を正相信号と逆相信号に分離して直接導出することが可能である。一方で，DDSRF 以外の他の手法では，固定座標上の二相，または三相信号しか得ることができないので，回転座標上の信号を得るためには，さらに追加処理が必要になる。
本論文の VSG 制御理論は，回転座標系上の信号を使って理論を展開する。さらに，VSG を適用すべき環境では，周波数が常時変動するため，パラメータを変更することなく，回転座標上の二相信号を生成する必要がある。こういった理由から，本論文では DDSRF を採用した[12]。

DDSRF は元々，正相信号と逆相信号を分離する手段であり，入力信号が単相の場合に限定して利用されるものではない。例えば，三相信号の逆相成分は主に不平衡成分を表すので，DDSRF によって逆相信号分離後の正相信号だけを PLL に入力し，位相や角速度の算出誤差を軽減することにも利用される。

本章で紹介するように，固定座標上三相信号を Clark 変換した二相信号のうち，一方が固定座標上における単相信号，他方がゼロの場合は，三相信号が極端に不平衡である場合と考えることもできる。

また，固定座標上の三相信号に対して通常用いられる Park 変換は，DDSRF の正相信号抽出のための処理の一部分を表しており，三相信号が平衡であることを仮定して，フィードバックやデカップル，フィルタリングといった DDSRF の残りの処理を省略していることになる(注13)。

DDSRF を含め，種々の Advanced-PLL[13]については，「付録 1.　Advanced PLL」で紹介することとする。

4.2. 単相 VSG 制御

4.2.1. 計測信号取り込み部分

三相用 VSG 制御を単相システムに拡張する。

入力される固定座標上の三相信号を回転座標上の二相信号に変換する部分には，一般的に dq 変換が用いられる。入力される信号が単相信号の場合には，この dq 変換をそのまま用いることが出来ないため DDSRF を利用した。これにより，三相システムにおける VSG の基本論理やソフトウェアを大幅に変更することなく，単相システムに対応することが可能になった。

図 4-1 は固定座標上の三相信号を回転座標上の二相信号に変換する部分のブロック図, 図 4-2 は固定座標上の単相の計測信号から回転座標上の二相信号を生成する部分のブロック図である。図 4-1 は図 3-2 で紫色の四角で囲われた部分に相当する。

(注13) 三相信号が平衡でなければ，回転座標上の信号が直流信号にならない。

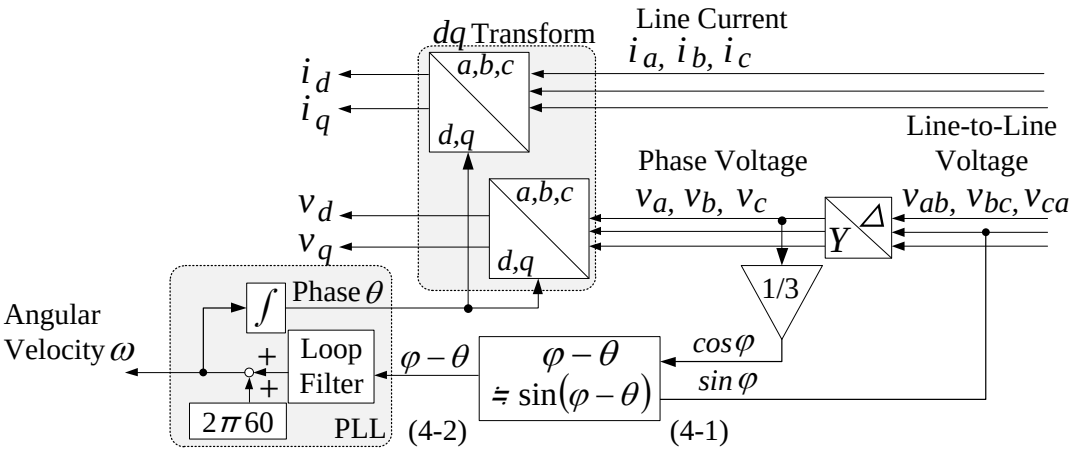


図 4-1. 回転座標上の二相信号生成方法(三相入力の場合).

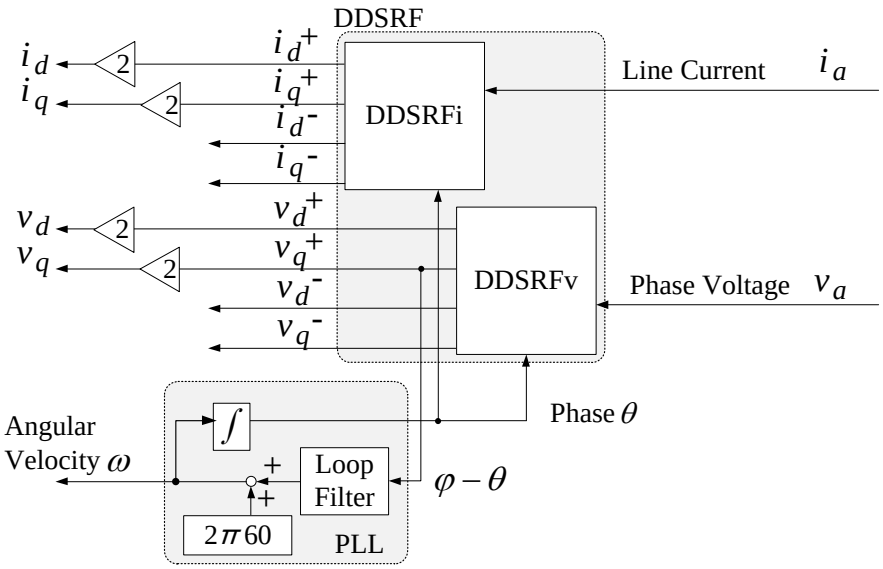


図 4-2. 回転座標上の二相信号生成方法(単相入力の場合).

dq 変換や DDSRF で用いる入力信号の位相を推定するため，それぞれ PLL と組み合わせている。図 4-1 で，三相入力信号の u 相の実位相 φ と推定位相 θ の差を算出する部分には，(4-1)，(4-2)式を用いている。

$$\begin{cases} |\boldsymbol{V}_g|\cos\varphi = \sqrt{3/2}v_u \\ |\boldsymbol{V}_g|\sin\varphi = \sqrt{1/2}(v_v - v_w) \end{cases} \quad \cdots\cdots (4\text{-}1)$$

$$\begin{aligned}&\sqrt{1/2}(v_b - v_c)\cos\theta - \sqrt{3/2}v_a \sin\theta \\ &\quad = |\boldsymbol{V}_g|\sin(\varphi-\theta) \cong |\boldsymbol{V}_g|(\varphi-\theta)\end{aligned} \quad \cdots\cdots (4\text{-}2)$$

4.2.2. 単相信号の正相信号と逆相信号への分解

固定座標系における 2 相のベクトルを$\boldsymbol{v}_\alpha$と$\boldsymbol{v}_\beta$とし，これらをまとめて$\boldsymbol{V}_{\alpha\beta}$と表記することにする。$\boldsymbol{v}_\alpha$を単相信号，$\boldsymbol{v}_\beta = 0$とし，入力信号$\boldsymbol{V}_{\alpha\beta}$を考える。

$\boldsymbol{v}_\alpha$も$\boldsymbol{v}_\beta$もそれぞれ，正相成分と逆相成分の和と考えると，入力信号$\boldsymbol{V}_{\alpha\beta}$は (4-3)式のように表現できる。ただしこれ以降は，$|\boldsymbol{V}_g| = V_g$と省略する。

$$\boldsymbol{V}_{\alpha\beta} = [\boldsymbol{v}_a \quad \boldsymbol{v}_\beta]^T = V_g[\cos\theta \quad 0]^T = \boldsymbol{V}_{\alpha\beta}^+ + \boldsymbol{V}_{\alpha\beta}^- \quad \cdots\cdots (4\text{-}3)$$

ここで$\boldsymbol{V}_{\alpha\beta}^+$は，$\boldsymbol{v}_\alpha$の正相成分$\boldsymbol{v}_\alpha^+$と$\boldsymbol{v}_\beta$の正相成分$\boldsymbol{v}_\beta^+$をまとめて表記したもの，$\boldsymbol{V}_{\alpha\beta}^-$は$\boldsymbol{v}_\alpha$の逆相成分$\boldsymbol{v}_\alpha^-$と$\boldsymbol{v}_\beta$の逆相成分$\boldsymbol{v}_\beta^-$をまとめて表記したものであり，(4-4)式のように表現できる。

$$\boldsymbol{V}_{\alpha\beta}^+ = \begin{bmatrix}\boldsymbol{v}_\alpha^+ \\ \boldsymbol{v}_\beta^+\end{bmatrix} = \frac{V_g}{2}\begin{bmatrix}\cos\theta \\ \sin\theta\end{bmatrix}, \quad \boldsymbol{V}_{\alpha\beta}^- = \begin{bmatrix}\boldsymbol{v}_\alpha^- \\ \boldsymbol{v}_\beta^-\end{bmatrix} = \frac{V_g}{2}\begin{bmatrix}\cos(-\theta) \\ \sin(-\theta)\end{bmatrix} \quad \cdots\cdots (4\text{-}4)$$

さらに，$\boldsymbol{V}_{\alpha\beta}^+$と$\boldsymbol{V}_{\alpha\beta}^-$は以下の(4-5)式の関係を満たす。

$$\begin{aligned}&\boldsymbol{V}_{\alpha\beta}^- = \boldsymbol{R}\boldsymbol{V}_{\alpha\beta}^+ \\ &\boldsymbol{R} = \begin{bmatrix}1 & 0 \\ 0 & -1\end{bmatrix}\end{aligned} \quad \cdots\cdots (4\text{-}5)$$

正相信号が抽出される回転座標と逆相信号が抽出される回転座標をそれぞれ，dq^+回転座標，dq^-回転座標と表す。

時計回りに角度θの回転行列$\boldsymbol{T}(\theta) = \begin{bmatrix}\cos\theta & \sin\theta \\ -\sin\theta & \cos\theta\end{bmatrix}$を考え，$\boldsymbol{T}^\pm = \boldsymbol{T}(\pm\theta)$，$\boldsymbol{T}^{\pm 2} = \boldsymbol{T}(\pm 2\theta)$と表記すると，固定座標系から回転座標系への変換は$\boldsymbol{T}^\pm$，$dq^\mp$回転座標から$dq^\pm$回転座標への変換は$\boldsymbol{T}^{\pm 2}$と表される。

これらの変換を使って(4-4)式を書き換えると，(4-6)式を得る。ここで$\boldsymbol{V}_{dq}^{+}$は，$\boldsymbol{v}_d$の正相成分$\boldsymbol{v}_d^{+}$と$\boldsymbol{v}_q$の正相成分$\boldsymbol{v}_q^{+}$をまとめて表記したもの，$\boldsymbol{V}_{dq}^{-}$は$\boldsymbol{v}_d$の逆相成分$\boldsymbol{v}_d^{-}$と$\boldsymbol{v}_q$の逆相成分$\boldsymbol{v}_q^{-}$をまとめて表記したものである。

$$\boldsymbol{V}_{dq}^{+}=\begin{bmatrix}\boldsymbol{v}_d^{+}\\ \boldsymbol{v}_q^{+}\end{bmatrix}=\boldsymbol{T}^{+}\boldsymbol{V}_{\alpha\beta}^{+},\quad \boldsymbol{V}_{dq}^{-}=\begin{bmatrix}\boldsymbol{v}_d^{-}\\ \boldsymbol{v}_q^{-}\end{bmatrix}=\boldsymbol{T}^{-}\boldsymbol{V}_{\alpha\beta}^{-} \quad \cdots\cdots(4\text{-}6)$$

(4-3)式と(4-6)式より，$\boldsymbol{v}_d^{-}=\boldsymbol{v}_d^{+}$かつ，$\boldsymbol{v}_q^{-}=-\boldsymbol{v}_q^{+}$であることが判り，この関係は電圧だけでなく電流など他の単相信号についても成立する。

4.2.3. DDSRF の理論

$\boldsymbol{v}_\alpha$を単相信号，$\boldsymbol{v}_\beta=0$とする電圧の入力信号$\boldsymbol{V}_{\alpha\beta}$を考え，DDSRF を用いてこれらの入力信号を，$dq^{+}$回転座標上の正相信号$\boldsymbol{v}_d^{+}$と$\boldsymbol{v}_q^{+}$，$dq^{-}$回転座標上の逆相信号$\boldsymbol{v}_d^{-}$と$\boldsymbol{v}_q^{-}$に分離する部分のブロック図を図 4-3(左図)に示す。

電流に関しても同様に，入力信号$\boldsymbol{I}_{\alpha\beta}$を正相信号$\boldsymbol{i}_d^{+}$と$\boldsymbol{i}_q^{+}$，逆相信号$\boldsymbol{i}_d^{-}$と$\boldsymbol{i}_q^{-}$に分離する部分のブロック図を図 4-3(右図)に示す。

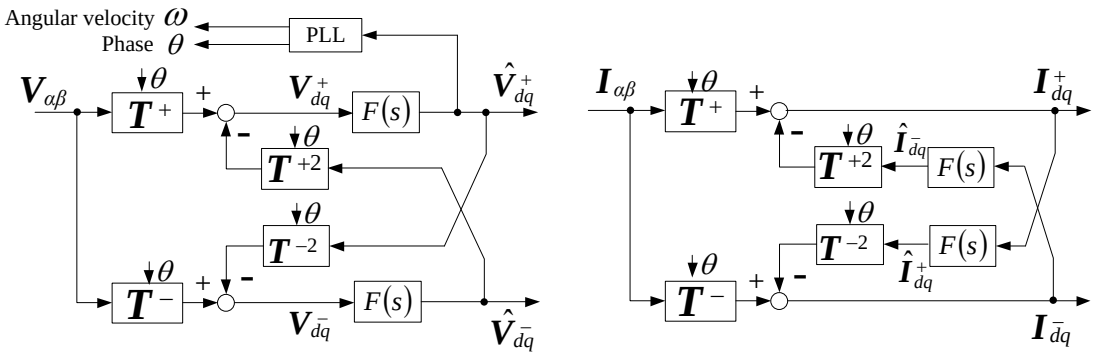


図 4-3. DDSRF によって入力信号を
回転座標上の正相信号と逆相信号に分離する部分のブロック図.

電圧に関する返還式は(4-3)式，(4-5)式で与えられる。

VSG 制御では電圧$\boldsymbol{V}_g$を計測し，これと PLL で推定する電圧$\boldsymbol{V}_g$の角速度ω_gがフィードバックされる。このため，電圧の正相成分としてフィルタ後の信号$\hat{\boldsymbol{V}}_{dq}^{+}$の代わりに，フィルタ前の信号$\boldsymbol{V}_{dq}^{+}$を用いた場合，系統の擾乱が VSG 制御内部に伝搬しやすくなる。実際に，シミュレーション試験と実機試験を行った結果，フィルタ後の$\hat{\boldsymbol{V}}_{dq}^{+}$を用いた方が VSG 制御を安定させることが出来たため，電圧に関してはフィルタ後の$\hat{\boldsymbol{V}}_{dq}^{+}$を VSG 制御に使用する

ことにした。

電圧と同様に，単相電流は(4-7)式，(4-8)式のように表される。

$$\boldsymbol{I}_{\alpha\beta} = \begin{bmatrix} i_a & 0 \end{bmatrix}^T \quad \cdots\cdots (4\text{-}7)$$

$$\boldsymbol{I}_{dq}^{+} = \begin{bmatrix} i_d^{+} \\ i_q^{+} \end{bmatrix}, \quad \boldsymbol{I}_{dq}^{-} = \begin{bmatrix} i_d^{-} \\ i_q^{-} \end{bmatrix} = \boldsymbol{R}\boldsymbol{I}_{dq}^{+} \quad \cdots\cdots (4\text{-}8)$$

電流においても，フィルタ前後の信号，$\boldsymbol{I}_{dq}^{+}$ と $\hat{\boldsymbol{I}}_{dq}^{+}$ の両方を得ることができるが，フィルタ後の信号 $\hat{\boldsymbol{I}}_{dq}^{+}$ を 8kHz で制御するマイナー電流フィードバック制御に使用すると，フィルタの遅延時間が電流制御の演算精度を下げるため，電流については電圧と異なり，フィルタ前の信号 $\boldsymbol{I}_{dq}^{+}$ を VSG 制御に使用することにした。

これ以降は，電圧に関する関係式(4-3)式，(4-5)式と図 4-3(左図)を参考にして，DDSRF の理論を説明する。

$F(s)$はローパスフィルタを表しており，dq^{+} 回転座標から逆相信号を，dq^{-} 回転座標から正相信号を除去する目的で利用する。これらの除去すべき信号は，基本周波数の 2 倍の周波数(基本周波数が 60Hz の場合は 120Hz)であるので，このローパスフィルタのカットオフ周波数をシミュレーション試験や実機試験から 42Hz と決定した。

図 4-4 は，DDSRF における正相信号処理と逆相信号処理のイメージ図である。

最上段の図において，固定座標上の入力信号$\boldsymbol{V}_{\alpha\beta}$ が，赤い棒$\boldsymbol{V}_{\alpha\beta}^{+}$ と青い棒$\boldsymbol{V}_{\alpha\beta}^{-}$ の和で表されるとする。

$\boldsymbol{V}_{\alpha\beta} = \boldsymbol{V}_{\alpha\beta}^{+} + \boldsymbol{V}_{\alpha\beta}^{-}$ に$\boldsymbol{T}^{+}$ および$\boldsymbol{T}^{-}$ を施すと，$\boldsymbol{V}_{\alpha\beta}^{+}$ と$\boldsymbol{V}_{\alpha\beta}^{-}$ それぞれのスペクトルが$-\omega$ および$+\omega$ シフトする。上から 2 段目の図以下は，左列が dq^{+} 回転座標を，右列が dq^{-} 回転座標を表している。

最終的には，最下段の図のように，dq^{+} 回転座標(左列)上の縦軸($\omega = 0$)上に$\boldsymbol{T}^{+}\boldsymbol{V}_{\alpha\beta}^{+}$ (正相信号)が，dq^{-} 回転座標(右列)上の縦軸($\omega = 0$)上に$\boldsymbol{T}^{-}\boldsymbol{V}_{\alpha\beta}^{-}$ (逆相信号)が直流成分として分離されることを目指す。しかし，dq^{+} 回転座標(左列)上には$\boldsymbol{T}^{+}\boldsymbol{V}_{\alpha\beta}^{-}$ (逆相信号)が，dq^{-} 回転座標(右列)上には$\boldsymbol{T}^{-}\boldsymbol{V}_{\alpha\beta}^{+}$ (正相信号)が存在しており，ローパスフィルタ $F(s)$を介しても，これらの信号は-2ω および$+2\omega$ の振動成分として残留する。

そこで，$\boldsymbol{T}^{+}\boldsymbol{V}_{\alpha\beta}$，$\boldsymbol{T}^{-}\boldsymbol{V}_{\alpha\beta}$ にローパスフィルタを介した信号$\hat{\boldsymbol{V}}_{dq}^{+}$，$\hat{\boldsymbol{V}}_{dq}^{-}$ に，それぞれ$\boldsymbol{T}^{-2}$，$\boldsymbol{T}^{+2}$ を施す。すると，スペクトルが$+2\omega$ および-2ω シフトし，互いに反対の回転座標である

dq^- 回転座標(右列)と dq^+ 回転座標(左列)上信号になる。ローパスフィルタ $F(s)$ で通過させた信号は，互いに反対の回転座標上では除去すべき信号と同じ振動信号であり，これらを $\boldsymbol{T}^-\boldsymbol{V}_{\alpha\beta}$ と $\boldsymbol{T}^+\boldsymbol{V}_{\alpha\beta}$ から減算する。

これらの一連の処理により，入力信号 $\boldsymbol{V}_{\alpha\beta}$ を直流の正相信号 $\boldsymbol{V}_{\alpha\beta}^+$ と逆相信号 $\boldsymbol{V}_{\alpha\beta}^-$ に分離することが可能になる。

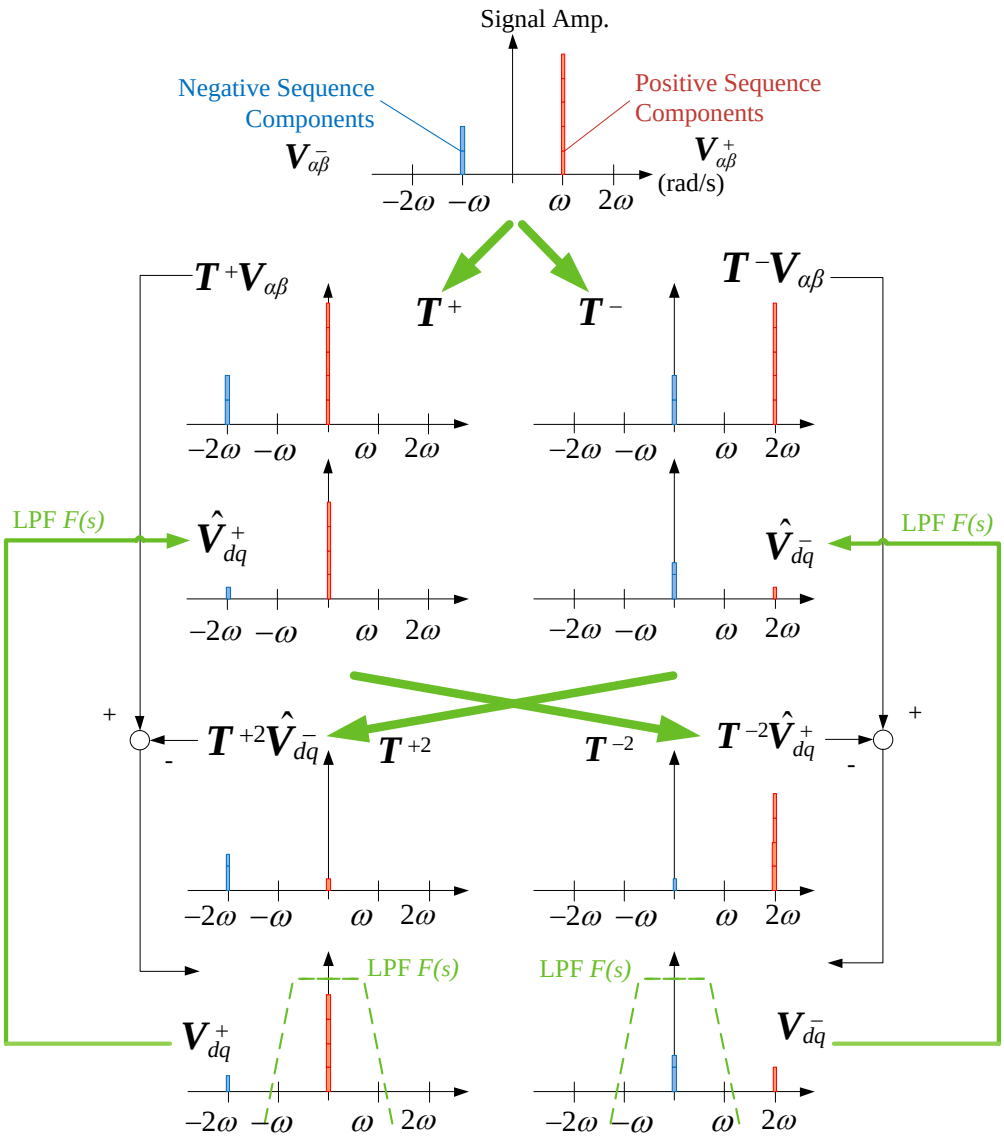


図 4-4. DDSRF における正相信号処理と逆相信号処理のイメージ図.

DDSRF の特性については，「付録 1. Advanced PLL」に示している。

図 4-4 では DDSRF を理解しやすくするために，$\hat{\boldsymbol{V}}_{dq}^+$ 中の逆相成分と $\hat{\boldsymbol{V}}_{dq}^-$ 中の正相成分が

残留しているように描いているが，実際にはそれらが完全に除去される(「付 1.2. Advanced PLL の周波数応答」参照)。

4.2.4. 単相インバータへの電流指令値出力部分

図 4-5 は，VSG 制御部から算出された電流指令値を使ってマイナー電流フィードバックループで PWM 変調率をインバータへ算出する部分のブロック図である。図 3-2 でオレンジ色の四角で囲われた部分に相当する。

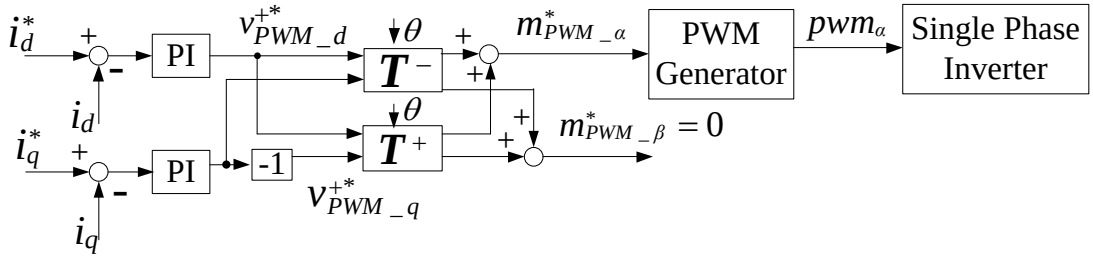


図 4-5. マイナー電流ループで PWM 変調率を計算する部分のブロック図.

インピーダンスモデルやマイナー電流フィードバックループの逆相成分は，q 軸信号の符号が逆であることを除き，正相成分と等価である。

図 4-5 において，インバータの電流指令値 $\boldsymbol{I}_{dq}^{+*} = [i_d^{+*} \quad i_q^{+*}]^T$ は，dq^+ 回転座標上の VSG 制御におけるインピーダンスモデルから第 3 章の(3-2)式を用いて算出される。

$G_{PI}(s)$ をフィードバックループ中の比例積分(PI)補償器のゲインとする。dq^+ 回転座標上におけるインバータ電圧指令値は，(4-9)式となる。

$$\begin{aligned}\boldsymbol{V}_{PWM_dq}^{+*} &= [V_{PWM_d}^{+*} \quad V_{PWM_q}^{+*}]^T \\ &= G_{PI}(s)\,(\boldsymbol{I}_{dq}^{+*} - \boldsymbol{I}_{dq}^{+})\end{aligned} \quad \cdots\cdots (4\text{-}9)$$

dq^- 回転座標上におけるインバータ電圧指令値は，(4-9)式を使って(4-10)式となる。

$$\begin{aligned}\boldsymbol{V}_{PWM_dq}^{-*} &= \begin{bmatrix} V_{PWM_d}^{-*} \\ V_{PWM_q}^{-*} \end{bmatrix} = \begin{bmatrix} V_{PWM_d}^{+*} \\ -V_{PWM_q}^{+*} \end{bmatrix} \\ &= \boldsymbol{R}\boldsymbol{V}_{PWM_dq}^{+*}\end{aligned} \quad \cdots\cdots (4\text{-}10)$$

固定座標系における PWM 変調率の算出は，(4-11)式で与えられる。これは，単相信号から正相信号と逆相信号を分離した処理と反対の処理を意味する。インバータは，PWM 指令値 $\boldsymbol{M}^{*}_{PWM}$ の α 成分により駆動される。

$$
\begin{aligned}
\boldsymbol{M}^{*}_{PWM} &= \boldsymbol{T}^{-}\boldsymbol{V}^{+*}_{PWM_dq} + \boldsymbol{T}^{+}\boldsymbol{V}^{-*}_{PWM_dq} \\
&= \left(\boldsymbol{T}^{-} + \boldsymbol{T}^{+}\boldsymbol{R}\right)\boldsymbol{V}^{+*}_{PWM_dq} \\
&= \begin{bmatrix} 2\cos\theta & -2\sin\theta \\ 0 & 0 \end{bmatrix}\boldsymbol{V}^{+*}_{PWM_dq} \\
&= 2\begin{bmatrix} V^{+*}_{PWM_d}\cos\theta - V^{+*}_{PWM_q}\sin\theta \\ 0 \end{bmatrix}
\end{aligned}
\qquad \cdots\cdots (4\text{-}11)
$$

4.3. 試験結果

本章では，シミュレーション試験結果と実機試験結果を示す。

シミュレーション試験に使用したシミュレータは Powersys 社製の EMTPWorks Ver. 2.5.0 である。

実機試験に使用したインバータは，三相システムにおける VSG の基本的制御を単相システムでも流用する目的から，三相システムの VSG と同じ構成の定格 50kW，6 アームインバータ(図 3-1 参照)を使用した。

VSG の機器定数と制御パラメータを表 4-1 に示す。

表 4-1. VSG の機器定数と制御パラメータ.

機器定数	Rated Capacity (VSG No.1)	50	kVA
	Rated Capacity (VSG No.2)	30	kVA
	AC Voltage of primary	202	V
	AC Voltage of secondary	400	V
	AC Reactor (Filter)	2	mH
	AC Capacitor (Filter)	75	μF
	DC Voltage	680	V
	DC Capacitor (Smooth)	9600	μF
	Switching Frequency	8	kHz
制御パラメータ	Moment of Inertia	2.4	s
	Virtual Reactance	0.8	pu
	Virtual Resistance	0.4	pu
	Droop (周波数変動 対 有効電力 および, 電圧変動 対 無効電力)	5	%
	Time Constant of Governor	0	s

4.3.1. シミュレーション試験結果

4-3-1-1 単相 VSG インバータを 1 機使った場合のシミュレーション試験

単相 VSG 制御インバータを 1 機使ったのシミュレーション試験構成図を図 4-6 に示す。

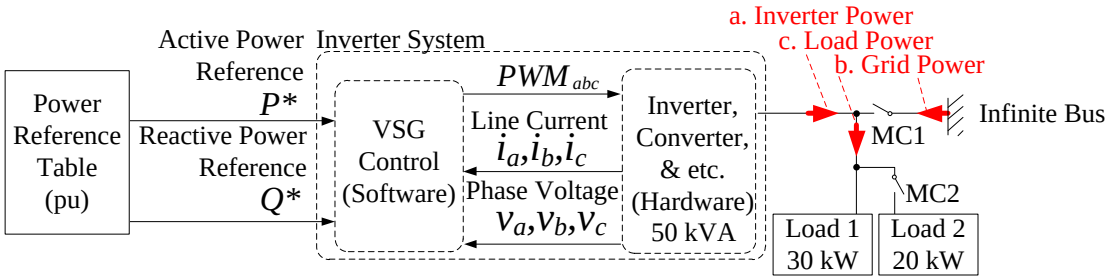


図 4-6. 単相 VSG 単機使用時の試験構成図.

シミュレーション試験条件のタイムチャートを表 4-2 に示す。全シミュレーション時間は 16.0s，シミュレーション刻み時間は 2.5μs である。

表 4-2. シミュレーション試験条件のタイムチャート（単機の場合）

time (s)	inverter	P^*(kW)	Q^*(kVar)	連系/自立	Load (kW)
0.0	off	0.0	0.0	連系	30.0
3.0	on	0.0	0.0	連系	30.0
5.0	on	10.0	0.0	連系	30.0
7.0	on	30.0	0.0	連系	30.0
10.0	on	30.0	0.0	自立	30.0
12.0	on	30.0	0.0	自立	50.0

シミュレーション試験では，有効電力指令のみを変化させ，無効電力指令は 0kVar のまま変化させていない。また有効電力の符号は，負荷へ給電する方向を正と決める。

最初に MC1:close，MC2:open とし，抵抗負荷 30kW を接続する。

シミュレーション開始 3.0s 後は，インバータ制御を起動する。このとき，VSG への出力電力指令値が 0kW であり，負荷電力 30kW は商用系統から給電されている。

シミュレーション開始 5.0s と 7.0s には，商用系統が負担していた負荷電力を，VSG が負担するように，有効電力指令値 P^* を 5.0s 後に 0kW→10kW，7.0s 後に 10kW→30kW と変更する。

シミュレーション開始 10.0s には，事故を模擬して MC1:open とし，VSG を商用系統から解列して自立運転に遷移させる。

シミュレーション開始 12.0s で，MC2:close とすることで，20kW の抵抗負荷を追加し，最終的に全 50kW の負荷が VSG から給電される。

単相 VSG 制御インバータのシミュレーション試験における出力電力，周波数の変化を図 4-7 に示す。

図 4-7 から判るように，シミュレーション試験全体を通して，負荷電力への安定した給電が継続されている。

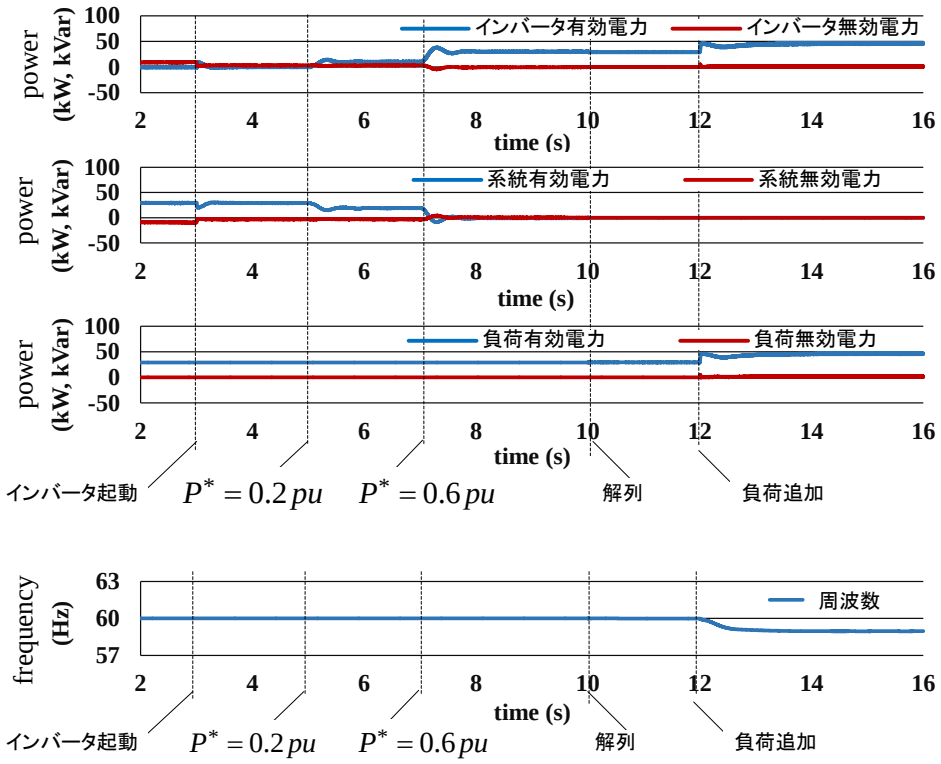


図 4-7. 単相 VSG(単機)出力電力の変化（シミュレーション試験).

図 4-8 は，系統と VSG の負荷分担が表 4-2 のタイムチャートに従って変化するイメージを示す。(a)は系統連系運転，(b)は自立運転である。

図 4-8(a)の図において，斜線 a-d，b-e と c-f は，VSG の周波数変動に対する有効電力のドループ特性を表している。

出力電流指令値の変さらに応じて，3.0s 後→5.0s 後→7.0s 後の間に a-d→b-e→c-f と変化する。

また，出力電力を表す直線は，出力電流指令値の変更と負荷の追加に応じて，3.0s 後→5.0s 後→7.0s 後間に 0→a-b→a-c と変化する。(負荷電力の供給元が，商用系統から VSG にシフトする。)

ここで，10.0s 後に MC1:open としても，周波数は 60Hz のまま変化しない。何故なら，VSG には出力電力指令が入力されており，負荷電力はすべて VSG から給電されているためである。

さらに図 4-8(b)の図において，自立運転中の 12.0s 後に負荷が追加され，出力電力を表す直線が a-c→i-f と変化する。自立運転中に負荷が追加されると，ドループ特性に従って周波数が低下する(a-i)。

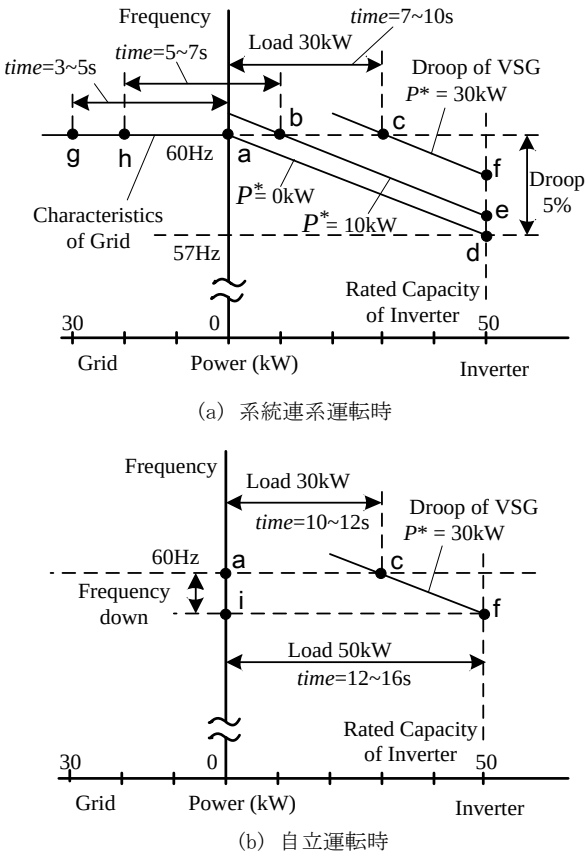


図 4-8. 系統と VSG の負荷分担のイメージ.

図 4-9 に，解列前後の VSG の三相交流電圧と電流の波形を示す。
電圧，電流のいずれにも，大きな変動は見られない。

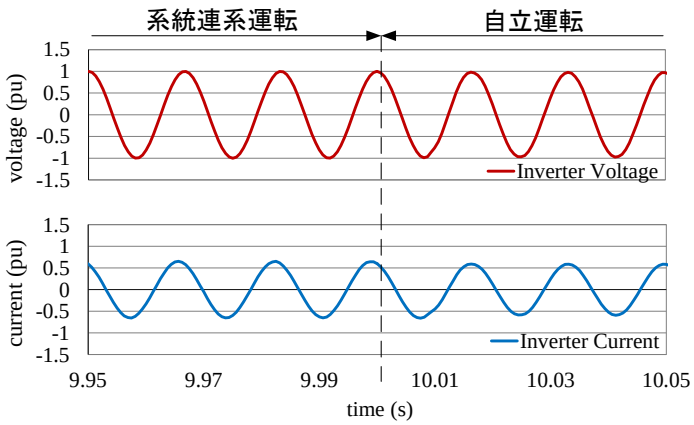


図 4-9. 解列前後の三相交流電圧と電流(シミュレーション試験結果).

4-3-1-2 単相 VSG インバータを 2 機使った場合のシミュレーション試験

単相 VSG 制御インバータを 2 機使った場合のシミュレーション試験を行った。シミュレーション試験構成図を図 4-10 に，シミュレーション試験条件のタイムチャートを表 4-3 に示す。

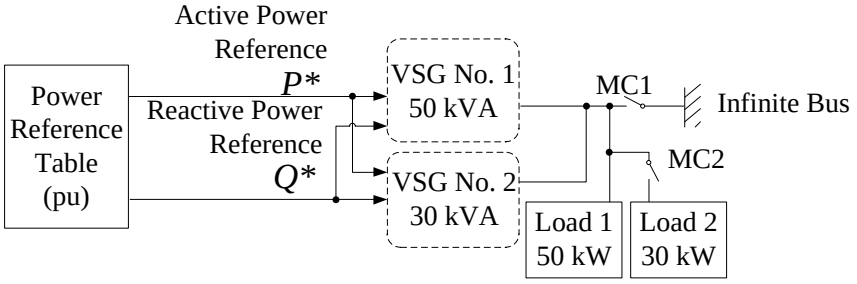


図 4-10. 単相 VSG 2 機使用時の試験構成図.

表 4-3. シミュレーション試験条件のタイムチャート（2 機の場合）

time (s)	inverter	P1* (kW)	P2* (kW)	Q1* (kVar)	Q2* (kVar)	連系/自立	Load (kW)
0.0	off	0.0	0.0	0.0	0.0	連系	50.0
3.0	on	0.0	0.0	0.0	0.0	連系	50.0
5.0	on	10.0	6.0	10.0	0.0	連系	50.0
7.0	on	30.0	18.0	30.0	0.0	連系	50.0
10.0	on	30.0	18.0	30.0	0.0	自立	50.0
12.0	on	30.0	18.0	30.0	0.0	自立	80.0

単相 VSG2 機並列運転のシミュレーション試験における出力電力，周波数の変化を図 4-11 に示す。ここでも，有効電力の符号は，負荷へ給電する方向を正と決める。

図 4-12 には，系統と 2 機の VSG がドループ特性に従って負荷分担を行うイメージを示す。斜線 j-f と k-m は，2 機の VSG の周波数変動に対する有効電力のドループ特性を表している。

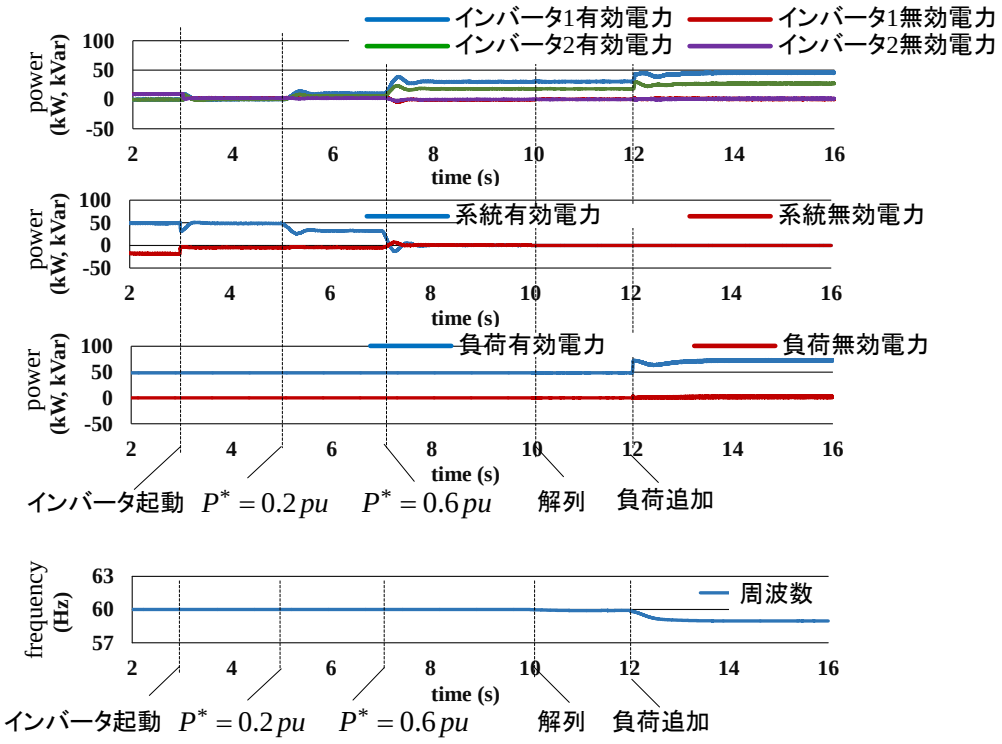


図 4-11. 単相 VSG2 機並列運転出力電力の変化（シミュレーション試験）.

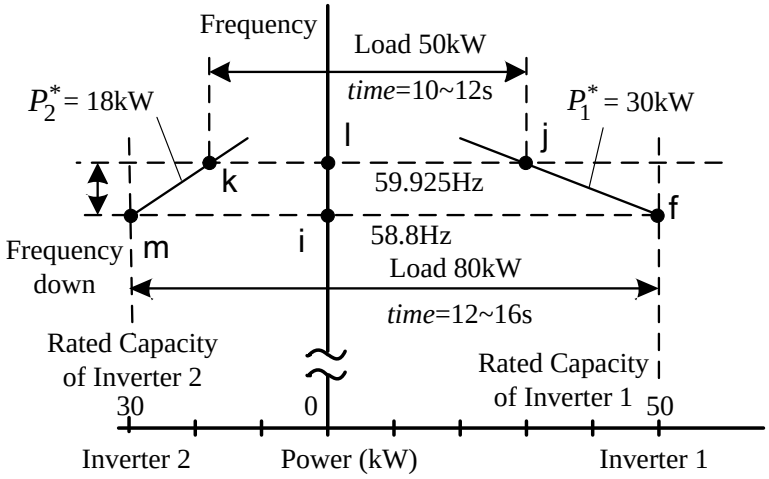


図 4-12. 2 機並列運転時の負荷分担のイメージ.

系統連系運転中の 2 機間の負荷配分については, VSG と商用電源間の負荷配分(図 4-8 に)と基本的に同じであるので，ここでの説明は省略する。

MC1:open として 2 機の VSG を系統から解列する瞬間の, 各 VSG の出力電力を表す線は,

l-j と k-l である。単機運転の時と同様に，解列の前に既に出力電力指令値が入力されていて，負荷電力はほとんど VSG から給電されているため，解列の瞬間の周波数の変動はほとんど無い。

自立運転中に負荷を追加すると，VSG No.1 の出力電力を表す直線は l-j→i-f となり，VSG No.2 の出力電力を表す直線は k-l→m-i と変化する。このとき，周波数は 58.8Hz まで下がる(l-i)。

図 4-11 の一番上のグラフは，同一のドループ特性を持つ 2 機の VSG が，その定格容量比(50kVA：30kVA)に応じて負荷を分担していることを表している。

4.3.2. 実機試験結果

実機試験に用いた装置の写真を図 4-13 に，制御基板の拡大写真を図 4-14 に示す。

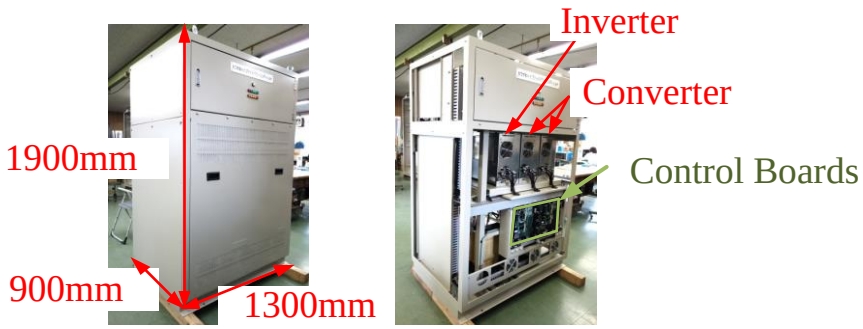


図 4-13. 実機試験に用いた装置.

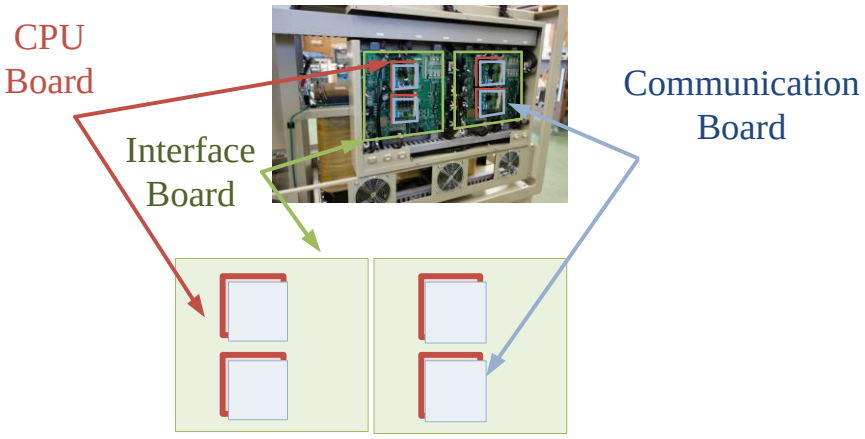


図 4-14. 制御基板拡大写真.

実機試験の構成図を図 4-15 に示す。

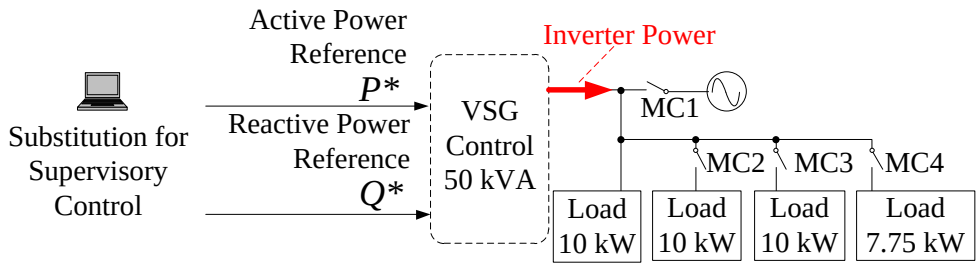


図 4-15. 単相 VSG 実機試験構成図.

赤い矢印は，インバータ出力電力の計測箇所を示す。
ここで，有効電力の符号は，負荷へ給電する方向を正と決める。
VSG は 50kVA の VSG No.1 の単機運転とする。

実機試験条件のタイムチャートを表 4-4 に示す。

表 4-4. 実機試験条件のタイムチャート

time (s)	inverter	P1* (kW)	Q1* (kVar)	連系/自立	Load (kW)
0.0	on	0.0	0.0	連系	10.0
5.0	on	10.0	0.0	連系	10.0
9.0	on	10.0	0.0	連系	20.0
10.0	on	20.0	0.0	連系	20.0
14.0	on	20.0	0.0	連系	30.0
15.0	on	30.0	0.0	連系	30.0
20.0	on	30.0	0.0	自立	30.0
26.0	on	30.0	0.0	自立	37.75

初め，抵抗負荷 10kW を接続し，系統連系の状態から開始する。
その後，MC2:close→MC3:close→MC4:close と順次負荷を追加し，最終的に全負荷は 37.75kW になる。
系統連系運転中は，その時々に接続されている全負荷量を VSG が分担するように，負荷量に応じて出力電力指令値を入力している。

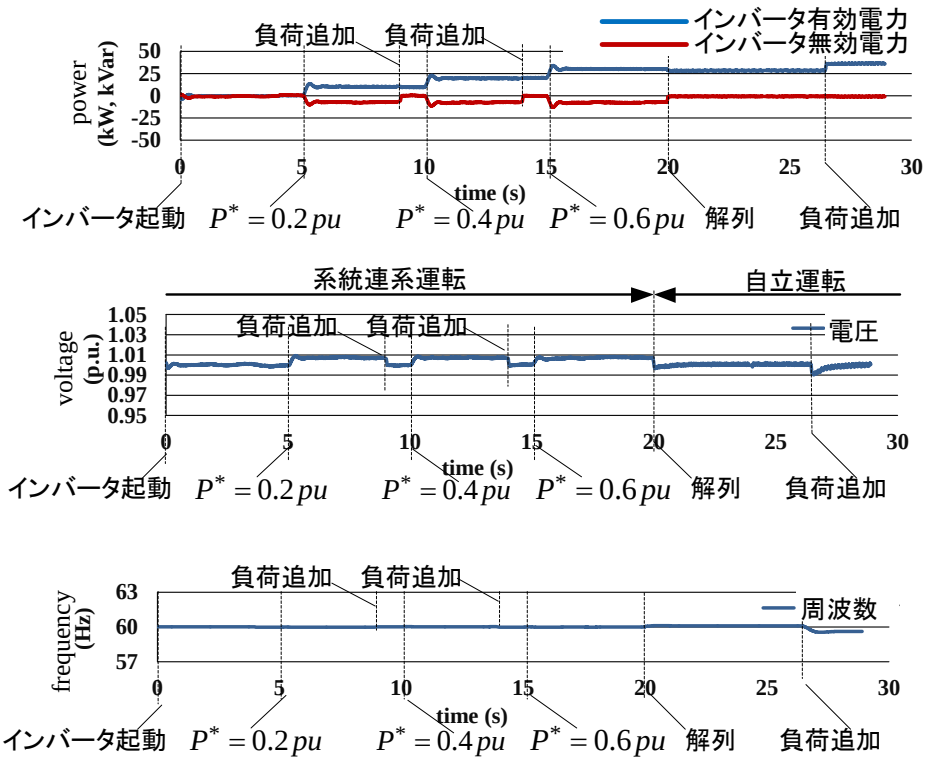


図 4-16. 単相 VSG 単機運転出力電力の変化（実機試験）.

単相 VSG 単機運転の実機試験における出力電力，電圧，周波数の変化を図 4-16 に示す。

図 4-16 の中段のグラフは系統電圧を表している。

負荷の追加とインバータ出力電力の変化に応じて，系統連系運転時でも電圧が変動している。これは，実験設備系統の電圧は高めに設定されているものの，インピーダンスも比較的大きいため，負荷電力に応じて電圧降下を起こしやすいためである。

例えば，試験開始直後は，約 10kW の負荷は実験設備系統から受電しており，このときの電圧は約 1.0pu である。ところが，試験開始 5.0s 後から 9.0s 後までは負荷電力 10kW をすべて VSG が分担している(実験設備系統からの受電電力はゼロである)ため，このときの系統電圧は約 1.01pu である。

さらに系統電圧が約 1.01pu であると，系統電圧を 1.0pu に制御する VSG の無効電力制御が自律的に働き，電圧変動に応じてドループ定数 5%に相当する無効電力-10kVar が出力される。

シミュレーション試験と同様に，試験開始 20.0s 後に MC1:open として系統から解列しても，負荷への給電が無瞬断で継続されている。また，周波数の変動が僅かであるのは，解列より前に，ほぼ全負荷電力を既に VSG が負担しているからである。

26.0s 後に負荷が追加されると，負荷電力に応じて，ドループ 5%に相当する自立運転中の周波数が減少する。

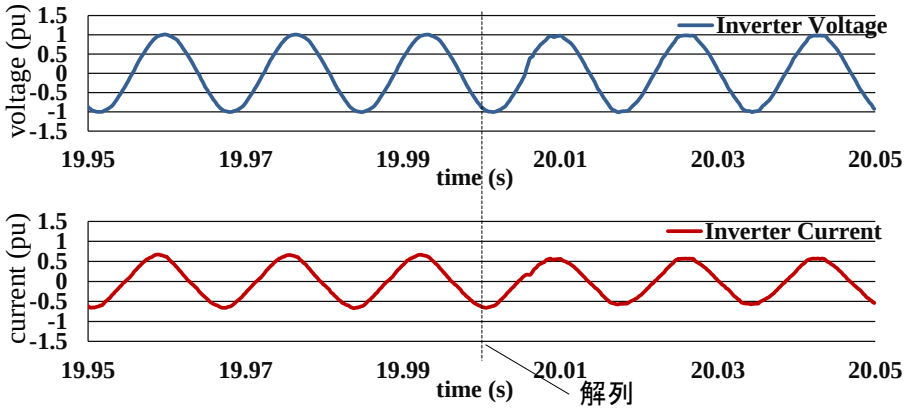


図 4-17　解列前後の三相交流電圧と電流(実機試験結果).

図 4-17 に，解列前後の VSG の三相交流電圧と電流の波形を示す。
シミュレーション試験と同様，電圧，電流のいずれにも，大きな変動は見られない。

また，自立運転中に波形の僅かな歪みが認められるがこれは，単相 VSG の実現を主目的とした本実験において，デッドタイム補償のような積極的な歪み改善機能を搭載していないからである。
この歪みが，VSG 制御や DDSRF 制御に由来するものではないことは，図 4-9 のシミュレーション波形で同様の歪みがほとんど認められないことから明らかである[14]。

4.4. まとめ

単相系統にインバータを接続し，電流，電圧の入出力部分に DDSRF を適用することで，三相インバータの VSG 制御の主要部分を変更することなく，VSG の基本運転(自立運転，系統連系運転，解列，並列運転，負荷分担)を実現することが出来た。

参考文献

[1] K. Sakimoto, Y. Miura, and T. Ise, “Stabilization of a Power System including Inverter Type Distributed Generators by the Virtual Synchronous Generator,” IEEJ Transaction on Power and Energy, Vol. 132, No.4, pp. 341-349, 2012 (in Japanese).

[2] Y. Hirase, K. Abe, K. Sugimoto, and Y. Shindo, “A grid-connected inverter with virtual synchronous generator model of algebraic type,” Electrical Engineering in Japan, Wiley, Vol. 184, Issue 4, pp. 10-21, 2013.

[3] K. Sakimoto, Y. Miura, and T. Ise, “Characteristics of Parallel Operation of Inverter Type Distributed Generators Operated by a Virtual Synchronous Generator,” IEEJ Transaction on Power and Energy, Vol. 133, No.2, pp. 186-194, 2013 (in Japanese).

[4] K. Sakimoto, K. Sugimoto, and Y. Shindo, “Low Voltage Ride Through Capability of a Grid Connected Inverter based on the Virtual Synchronous Generator,” in Proceedings of IEEE Intrnl. Conf. of Power Electronics and Drive Systems, pp. 1066-1071, 2013.

[5] C. Lung, T. Shintai, H. Kakigano, Y. Miura, and T. Ise, “Control Scheme of Uninterrupted Switching using a Virtual Synchronous Generator between Stand-Alone and Grid-Connected Operation of a Distributed Generation System for Houses,” IEEJ Transaction on Power and Energy, Vol.133, No.5, pp. 430-438, 2013 (in Japanese).

[6] Z. Zeng, R. Zhao, H. Yang, C. Cheng, and S. Tang, “Single-phase virtual synchronous generator for distributed energy sources”, Intrnl. Conf. on Electrical Machines and Systems (ICEMS) 2013, pp. 190-195, 2013.

[7] M. Torres, J. Espinoza, L. Moran, J. Rohten, and P. Melin, “Integration of a large-scale photovoltaic plant using a multilevel converter topology and virtual synchronous generator control”, IEEE 23rd International Symposium on Industrial Electronics (ISIE), pp. 2620-2624, 2014.

[8] A. Ohori, N. Hattori, and T. Funaki “Phase-Locked Loopusing Complex-Coefficient Filters for Grid-Connected Inverter,” IEEJ Transaction on Industry Applications, Vol. 133, No.4, pp. 388-394, 2013 (in Japanese).

[9] M. Saito, and T. Shimizu, “A Novel Control Method on Single Phase Grid Connectable Inverter with Hilbert Transformer: Single phase current control on d-q coordinate,” IEEJ Transaction on Industry Applications, Vol.121, No.3, pp. 1089-1090, 2001 (in Japanese).

[10] K. MOŻDŻYŃSKI, K. RAFAŁ, and M. BOBROWSKA-RAFAŁ, “Application of the second order generalized integrator in digital control systems”, ARCHIVES OF ELECTRICAL ENGINEERING, vol. 63, no. 3, pp. 423-437, 2014.

[11] D. Siemaszko, and A.-C. Rufer, “Power Compensation Approach and Double Frame Control for Grid Connected Converters,” in Proceedings of IEEE Intrnl. Conf. of Power Electronics and Drive Systems, pp. 1263-1268, 2013.

[12] Y. Hirase, O. Noro, E. Yoshimura, H. Nakagawa, K. Sakimoto, and Y. Shindo, ”Virtual Synchronous Generator Control with Double Decoupled Synchronous Reference Frame for Single-Phase Inverter”, IEEJ Journal of Industry Applications, Vol. 4, No.3, pp. 143-151, 2015.

[13] S. Golestan, M. Monfared, and F. D. Freijedo, “Design-Oriented Study of Advanced Synchronous Reference Frame Phase-Locked Loops (PLLs)”, IEEE Trans. Power Electronics, vol. 28, no. 2, pp. 765-778, Feb. 2013.

[14] T. Mannen, and H. Fujita, “Analysis and Compensation of Voltage Error Caused by the Dead Time in Three-Phase Voltage-Source Converters”, IEEJ Transaction on Industry Applications, Vol.134, No.4, pp. 412-420, (2014) (in Japanese).

5. 小規模系統における仮想同期発電機(VSG)制御による系統周波数の安定化

5.1. 背景

前章まででは，地球温暖化の主原因である CO_2 排出量を削減するために，化石燃料の使用を減らすべく，仮想同期発電機制御を搭載した電力変換装置について提案してきた。

蓄電設備または何らかの電源設備のエネルギーを利用してインバータに疑似慣性力を具備させることで，従来の系統連系インバータでは難しかった，インバータだけでの単独運転，複数のインバータどうしの並列運転，さらにインバータと同期発電機との並列運転も可能になることを説明した。

しかし最近では系統連系運転であっても，再生可能エネルギーを利用した分散電源が大量に導入されると，慣性力を持たない分散電源の出力電力が大きく急変するので，系統全体の電力品質が低下するという問題が顕著になってきている。

具体的には，周波数や電圧が不安定になるという問題が懸念されている。例えば風車など，1～2s 程度の周期でその出力が変動し，このことが系統の周波数の安定維持を難しくする。

また同様の事象は，使用電力が大きく変動するような負荷が接続された場合にも発生しやすい。

東京電力や関西電力といった本州上の大規模電力系統であれば，分散電源の導入比率は比較的低いため，系統不安定化問題は顕著にならないが，内燃機関を主電源とする離島では，分散電源が大量に接続されるとその問題は看過できない。

本論文で提案する VSG 制御では，発電機モデルに含まれるガバナモデルは応答遅れを無視して比例制御のみとし，これに動揺方程式を組み合わせて，有効電力と周波数を制御する系を極めて単純な一次遅れ式で表現している。その結果，この VSG 制御を搭載したインバータを，同期発電機とともにマイクログリッドに連系すると，単純にインバータと同期発電機が並列運転できるだけでなく，同期発電機間や同期機と負荷との間で生じるような共振を引き起こすことなく，系統の周波数を安定化できることが判った。

そこでまず，発電機のモデル化，周波数変動のメカニズム，VSG による系統周波数安定化の効果について解説し，次にシミュレーション試験と実機試験の双方で理論との一致を確認したので，本章ではこれについて述べる。

また，本論文で提案する VSG 制御は同期発電機を模擬しているが，外部に追加の安定化装置は必要としない。なぜなら，VSG 制御は同期発電機を模擬すると同時に，それ自身が

power system stabilizer(PSS)と同様に，過渡液な動安定性を改善する効果を持つからである。

系統安定化の技術として，automatic voltage regulator(AVR)や PSS といった様々な手法は，既に古くから提案されている[1]。

文献[1]は，同期発電機を線形モデル化して解析する代表的な文献であり，無限大母線に接続された同期発電機の同期化力やブレーキトルクに焦点を当てて，AVR や PSS の構成手法を検討している。

この文献の発表を機に，文献[2]-[4]などで，様々な同様の手法が発表されたものの，これらではすべて，同期発電機の外部に追加の安定化装置を必要とするものである。

文献[5]においても過渡応答に関する考察が行われているが，本章では，従来の同期発電機(SG)と，VSG の双方を線形モデル化し，これらと負荷モデルを接続して構成されるマイクログリッドにおいて，負荷電力の変動に対する系統周波数の変動を数式化して周波数解析を行った[6,7]。

5.2. 同期発電機と系統のモデル化

従来の同期発電機（SG)と，同期発電機相当の特性を持つ VSG を線形モデルで表す。

VSG は励磁系に AVR を持ち，無効電力と電圧においても自律的に制御を行う。そのため，VSG と SG との間の配電経路が長く電圧降下が大きい場合や，過渡的な電圧変動が大きい場合には，励磁系制御の影響も考慮する必要がある。しかし本論文では，VSG の周波数制御が応答できるような数 s から数十 s の時間オーダーにおける系統周波数安定化のみを議題とするため，簡単化のため励磁系は考慮せず，ガバナシステムのみを考慮した。

実際，「5.4.3　シミュレーション試験，実機試験，理論式の整合性」に後述するように，シミュレーション試験や実機試験では AVR 機能を考慮して試験を行ったが，上記の時間オーダーでは理論式と試験結果に大きな差は見られなかった。これは，励磁系が系統周波数安定化に大きな影響を及ぼさなかったためと推測する。

5.2.1. 同期発電機単機＋負荷の場合

まず，単機で動く同期発電機に，負荷が接続されている図 5-1， 図 5-2 のようなモデルを考える。図 5-1 は接続図，図 5-2 は制御ブロック図である。添え字の n は，後述する複数台の同期発電機並列運転を考慮して装置番号を表し， $n=1or2$ とする。

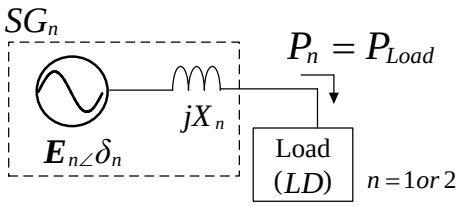


図 5-1. 単機の同期発電機(SG)に負荷が接続されている接続図.

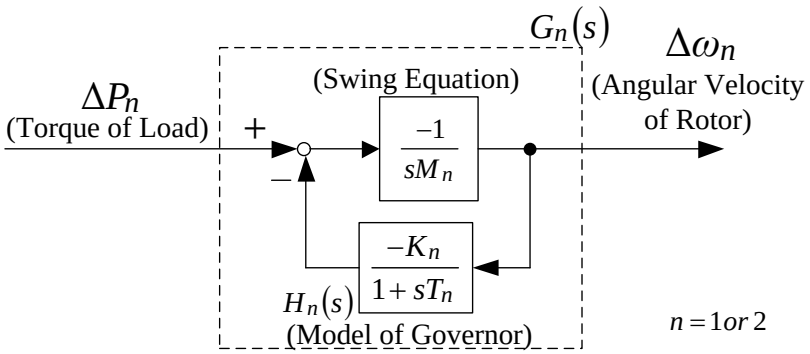


図 5-2. 単機の同期発電機(SG)と負荷の制御ブロック図.

図 5-1 と図 5-2 において，同期発電機 SG_n の誘起電圧 $\boldsymbol{E}_n$ の大きさを E_n，発電機角速度を ω_n，発電機位相を δ_n，インピーダンス(注14)を X_n とする。SG_n の出力電力を P_{In}，出力電力を P_n，単位慣性定数を M_n とする。

δ_n の単位は rad， M_n の単位は s，その他の単位は pu とする。ここで，微小変動を Δ で表している。

$H_n(s)=-K_n/(1+sT_n)$ は， SG_n におけるガバナシステムの特性を表す伝達関数とし，比例ゲイン K_n と一次遅れ時定数 T_n をパラメータにもつ。 K_n は周波数変動に対する有効電力のドループを表す定数の逆数(無単位)である。T_n はエンジンの応答や，電気系の遅延（単位は s）を模擬しており，これらは実際の同期発電機では決して 0s にならない。

また，実際の同期発電機のガバナシステムは複雑な構成をしているが，本論文ではガバナシステムを上記のように簡単な構成で表現する。

(注14) 同期リアクタンス X_d に相当する

$G_n(s)$をSG_nの出力電力変動量ΔP_nからロータ角速度変動量$\Delta\omega_n$までの伝達関数とすると，図 5-2 から，$G_n(s)$は動揺方程式とガバナモデルを組み合わせて，(5-1)式のように表される。$G_n(s)$は分母が 2 次の伝達関数となる。

$$G_n(s)=\frac{\Delta\omega_n}{\Delta P_n}=-\frac{1}{sM_n-H_n(s)}=-\frac{sT_n+1}{s^2M_nT_n+sM_n+K_n} \quad \cdots\cdots(5\text{-}1)$$

いま，SG_1 が VSG，SG_2 が従来の同期発電機 (SG)と仮定する。この場合，先程述べたエンジンや電気系の遅延を模擬する必要はなく，$T_1=0$ とすることができる。その場合，$G_1(s)$は 1 次遅れ関数$G_1(s)=-1/(sM_1+K_1)$となる。

「5.2.2 同期発電機 2 機＋負荷の場合」に後述するように，複数の同期機を並列運転すると同期化力が働くため，系全体の次数はどうしても高くなるが，VSG のガバナモデルと動揺方程式を組み合わせた伝達関数が一次遅れ関数で表されるならば，系全体の次数を極力低く出来るため，同期機間や同期機と負荷との間で起こり得る不必要な共振を低減できると期待できる。動揺方程式とガバナモデルを組み合わせた伝達関数が一次遅れ関数で表されるのは，エンジンや電気系の遅延T_1を 0 にできるからであり，この特性は実際の同期発電機(SG)では決して得られないものである。

図 3-2 のブロック図では，ガバナモデルと動揺方程式を組み合わせた伝達関数を$K_{VSG}/(1+sT_{VSG})$と表している。つまり，K_{VSG}やT_{VSG}は，K_1とM_1を使って，$K_{VSG}=1/K_1$，$T_{VSG}=M_1/K_1$と表すことができる。

5.2.2. 同期発電機 2 機＋負荷の場合

次に，同期発電機が 2 機連系していて，間に負荷が接続されている図 5-3，図 5-4 のようなモデルを考える。同様の同期発電機が 2 機以上ある場合は，類似性による縮約を適用し，1 機として考える[8]。つまり，VSG 群をSG_1，SG 群をSG_2と考えることができる。

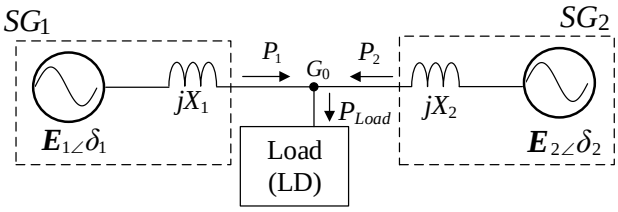


図 5-3. 2 機の同期発電機(SG)に負荷が接続されている接続図.

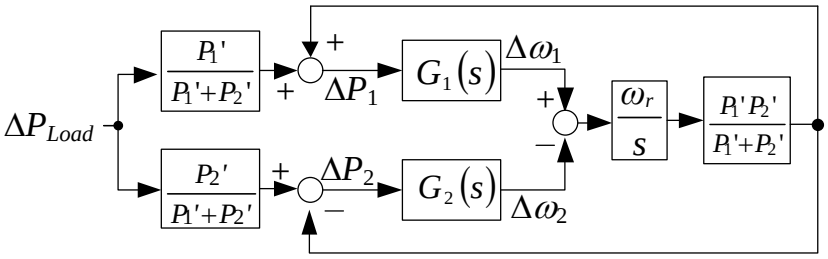


図 5-4.　2 機の同期発電機(SG)と負荷の制御ブロック図.

G_0 は負荷接続点（基準点）であり，この点の角速度を ω_g，電圧を V_g とする。また，系統の定格角速度を ω_r とする。ω_r の単位は rad/s，V_g，ω_g の単位は pu とする。

δ_1 と δ_2 はそれぞれ，負荷接続点 G_0 を基準とした SG_1，SG_2 の相差角であり，

$$\delta_1 = \omega_r \int (\omega_1 - \omega_g)dt,\ \ \delta_2 = \omega_r \int (\omega_2 - \omega_g)dt \quad \cdots\cdots (5\text{-}2)$$

と書けるので，その微小変化量は，

$$\Delta\delta_1 = \omega_r \int (\Delta\omega_1 - \Delta\omega_g)dt,\ \ \Delta\delta_2 = \omega_r \int (\Delta\omega_2 - \Delta\omega_g)dt \quad \cdots\cdots (5\text{-}3)$$

と表すことができる。これより，

$$\Delta\delta_1 - \Delta\delta_2 = \omega_r \int (\Delta\omega_1 - \Delta\omega_2)dt \quad \cdots\cdots (5\text{-}4)$$

を得る。SG_1 からの出力電力 P_1 と，SG_2 からの出力電力 P_2 の初期状態は次のように表される。ただし，図 5-3 の矢印の方向を正とする。

$$P_{10} = (E_{10}V_{g0} / X_1)\sin\delta_{10},\ \ P_{20} = (E_{20}V_{g0} / X_2)\sin\delta_{20} \quad \cdots\cdots (5\text{-}5)$$

よって，出力電力 P_1 と P_2 の微小変化量は，

$$\Delta P_1 = \frac{\partial P_1}{\partial \delta}\Delta\delta_1 = \frac{E_{10}V_{g0}}{X_1}\cos\delta_{10}\Delta\delta_1,\ \ \Delta P_2 = \frac{\partial P_2}{\partial \delta}\Delta\delta_2 = \frac{E_{20}V_{g0}}{X_2}\cos\delta_{20}\Delta\delta_2 \quad \cdots\cdots (5\text{-}6)$$

負荷電力の変動をΔP_{Load}とすると，$\Delta P_1 + \Delta P_2 = \Delta P_{Load}$であり，

$$P_1' = \left(E_{10}V_{g0} / X_1\right)\cos\delta_{10},\ \ P_2' = \left(E_{20}V_{g0} / X_2\right)\cos\delta_{20} \quad \cdots\cdots(5\text{-}7)$$

と置くと，$\Delta\delta_1 = \Delta P_1 / P_1'$，$\Delta\delta_2 = \Delta P_2 / P_2'$を得る。

ここで，P_1'，P_2'は，複数台の同期機発電機が並列運転するときに生じる「同期化力」であり，電圧変動を考慮しない本論文では定数としてよい。負荷電力の変動ΔP_{Load}は即ち，同期化力P_1'，P_2'に比例して分担されることが判る。

このことと，(5-7)式より，ラプラス領域において，

$$\frac{\Delta P_1}{P_1'} - \frac{\Delta P_2}{P_2'} = \frac{\omega_r\left(\Delta\omega_1 - \Delta\omega_2\right)}{s} \quad \cdots\cdots(5\text{-}8)$$

を得るので，$\Delta P_1 + \Delta P_2 = \Delta P_{Load}$を考慮すると，(5-8)式から，出力電力の微小変化量ΔP_1とΔP_2を求めることができ，

$$\begin{cases} \Delta P_1 = \dfrac{P_1'P_2'}{P_1' + P_2'}\dfrac{\omega_r\left(\Delta\omega_1 - \Delta\omega_2\right)}{s} + \dfrac{P_1'}{P_1' + P_2'}\Delta P_{Load} \\ \Delta P_2 = -\dfrac{P_1'P_2'}{P_1' + P_2'}\dfrac{\omega_r\left(\Delta\omega_1 - \Delta\omega_2\right)}{s} + \dfrac{P_2'}{P_1' + P_2'}\Delta P_{Load} \end{cases} \quad \cdots\cdots(5\text{-}9)$$

を得る。このブロック図を描いたものが図 5-4 である。

電力変動量ΔP_{Load}から角速度変動量$\Delta\omega_1$，$\Delta\omega_2$までそれぞれの伝達関数$G_1'(s)$，$G_2'(s)$は，同期化力P_1'，P_2'を使って，(5-10)式で与えられる。

$$\begin{cases} G_1'(s) = \dfrac{\left(\dfrac{1}{P_2'} - \dfrac{\omega_r}{s}G_2(s)\right)}{\left(\dfrac{1}{P_1'} - \dfrac{\omega_r}{s}G_1(s)\right) + \left(\dfrac{1}{P_2'} - \dfrac{\omega_r}{s}G_2(s)\right)}G_1(s) = \dfrac{G_1(s)}{1 + \dfrac{\dfrac{1}{P_1'} - \dfrac{\omega_r}{s}G_1(s)}{\dfrac{1}{P_2'} - \dfrac{\omega_r}{s}G_2(s)}} \\ G_2'(s) = \dfrac{\left(\dfrac{1}{P_1'} - \dfrac{\omega_r}{s}G_1(s)\right)}{\left(\dfrac{1}{P_1'} - \dfrac{\omega_r}{s}G_1(s)\right) + \left(\dfrac{1}{P_2'} - \dfrac{\omega_r}{s}G_2(s)\right)}G_2(s) = \dfrac{G_2(s)}{1 + \dfrac{\dfrac{1}{P_2'} - \dfrac{\omega_r}{s}G_2(s)}{\dfrac{1}{P_1'} - \dfrac{\omega_r}{s}G_1(s)}} \end{cases} \quad \cdots\cdots(5\text{-}10)$$

(5-10)式の最右項の分母の第 2 項に注目し，$\hat{G}_1(s)$，$\hat{G}_2(s)$を

$$\hat{G}_1(s)=\frac{1}{\frac{\omega_r}{s}G_1(s)-\frac{1}{P_1'}},\quad \hat{G}_2(s)=\frac{1}{\frac{\omega_r}{s}G_2(s)-\frac{1}{P_2'}} \quad\cdots\cdots(5\text{-}11)$$

とする。これは，同期機 SG_1 と SG_2 それぞれが無限大母線に接続している場合の，連系点位相変動から出力電力変動までの特性を表している。

SG_1 が VSG（$T_1=0$），SG_2 が従来の同期発電機(SG)と仮定して，(5-1)式における，$G_1(s)$ の分母を $N_1(s)$，$G_2(s)$ の分母 $N_2(s)$，$G_2(s)$ の分子を $N_2'(s)$ とすると，

$$\begin{cases} G_1(s)=-\dfrac{1}{sM_1+K_1}=-\dfrac{1}{N_1(s)} \\ G_2(s)=-\dfrac{sT_2+1}{s^2M_2T_2+sM_2+K_2}=-\dfrac{N_2'(s)}{N_2(s)} \end{cases} \quad\cdots\cdots(5\text{-}1\ \text{再掲載})$$

と書ける。これを使って(5-11)式を書き直すと，

$$\begin{cases} \hat{G}_1(s)=-P_1'\dfrac{sN_1(s)}{s^2M_1+sK_1+\omega_r P_1'} \\ \hat{G}_2(s)=-P_2'\dfrac{sN_2(s)}{s^3M_2T_2+s^2M_2+s(K_2+\omega_n T_2 P_2')+\omega_r P_2'} \end{cases} \quad\cdots\cdots(5\text{-}12)$$

となる。さらに，$\hat{G}_1(s)$の分母伝達関数を $D_1(s)$，$\hat{G}_2(s)$の分母伝達関数を $D_2(s)$とすると，

$$\begin{cases} \hat{G}_1(s)=-P_1'\dfrac{sN_1(s)}{D_1(s)} \\ \hat{G}_2(s)=-P_2'\dfrac{sN_2(s)}{D_2(s)} \end{cases} \quad\cdots\cdots(5\text{-}13)$$

と書ける。本論文の目的は，系統に接続された VSG が周波数を安定化させる効果を調べることであり，系統周波数と SG の周波数に大きな差がないと仮定して，(5-10)式の $G_2'(s)$ を新たに $\overline{G}(s)$ と置く。負荷変動から SG_2 の周波数変動を表す特性 $\overline{G}(s)$は，

$$
\begin{aligned}
\overline{G}(s) &= G_2(s)\frac{1}{1+\hat{G}_1(s)/\hat{G}_2(s)} \\
&= \left(-\frac{N_2'(s)}{N_2(s)}\right)\left(P_2'\frac{N2(s)D1(s)}{P_1'N1(s)D2(s)+P_2'N2(s)D1(s)}\right) \\
&= -P_2'N_2'(s)\frac{D1(s)}{P_1'N1(s)D2(s)+P_2'N2(s)D1(s)}
\end{aligned}
\quad \cdots\cdots (5\text{-}14)
$$

と表すことができる。つまり，$\tilde{G}(s)=\hat{G}_1(s)/\hat{G}_2(s)$ の特性に注目すれば，或る程度の $\overline{G}(s)$ の特性を把握できることが判る。

5.3. 周波数特性

負荷変動から SG_2 の周波数変動を表す特性 $\overline{G}(s)$ を調べる。

$$
\overline{G}(s) = G_2(s)\frac{1}{1+\tilde{G}(s)} = G_2(s)\frac{1}{1+\dfrac{\hat{G}_1(s)}{\hat{G}_2(s)}} \quad \cdots\cdots (5\text{-}14\ \text{再掲載})
$$

であるので，$\hat{G}_1(s)$，$\hat{G}_2(s)$，$\tilde{G}(s)$，$1/\tilde{G}(s)$，$G_2(s)$ を順番に調べていくことで，最終的に $\overline{G}(s)$ の周波数特性を得る。

表 5-1 に示す 2 機の同期機の制御パラメータを使って，(5-14)式で表される SG_2 の周波数変動を表す特性 $\overline{G}(s)$ を算出する。

表 5-1. 2 機の同期機の制御パラメータ.

SG_1 (VSG)	Rated Capacity	W_1 (kVA)	100
	Moment of Inertia	M_1 (s)	1.0
	Reactance	X_1 (pu)	0.4
	Droop (周波数変動 対 有効電力)	Dr_1 (%)	5
	Inverse of droop	K_1 (-)	20
	Time Constant of Governor	T_1 (s)	0
SG_2	Rated Capacity	W_2 (kVA)	100
	Moment of Inertia	M_2 (s)	1.625
	Reactance	X_2 (pu)	0.418
	Droop (周波数変動 対 有効電力)	Dr_2 (%)	5
	Inverse of droop	K_2 (-)	20
	Time Constant of Governor	T_2 (s)	0.2

図 5-5 は，$\hat{G}_1(s)$ と $\hat{G}_2(s)$ の周波数特性を，図 5-6 は $\tilde{G}(s)=\hat{G}_1(s)/\hat{G}_2(s)$ の特性を，図 5-7 は，$1/(1+\tilde{G}(s))$ と $G_2(s)$ の特性を，図 5-8 は $G_2(s)$ と $\overline{G}(s)$ の特性を表している。

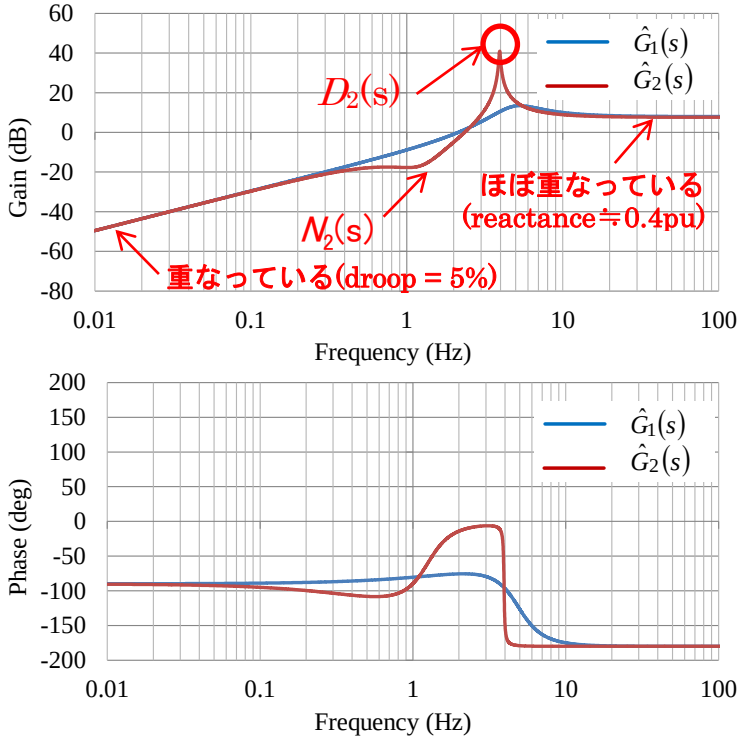


図 5-5.　$\hat{G}_1(s)$(青)と $\hat{G}_2(s)$(赤)の周波数特性.

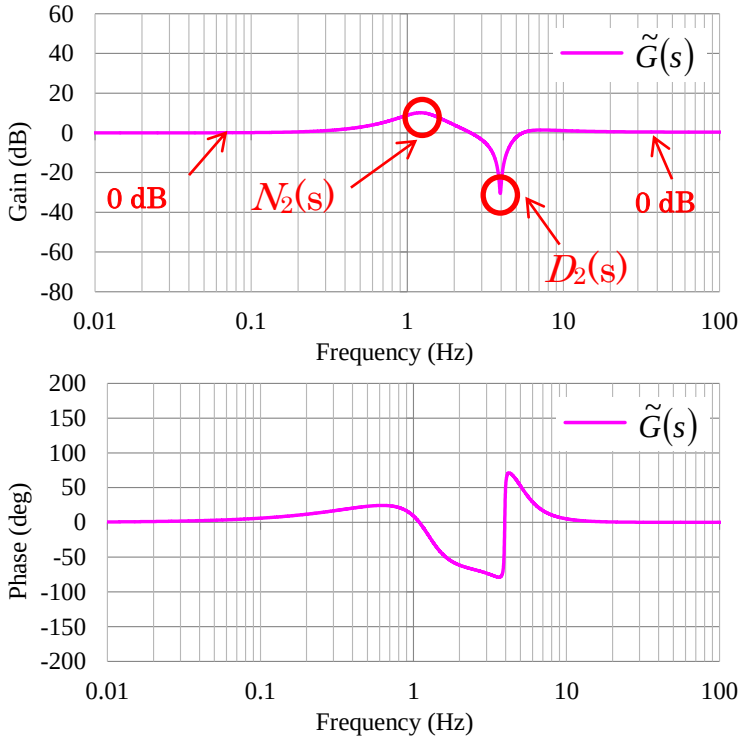


図 5-6.　$\tilde{G}(s)$の周波数特性.

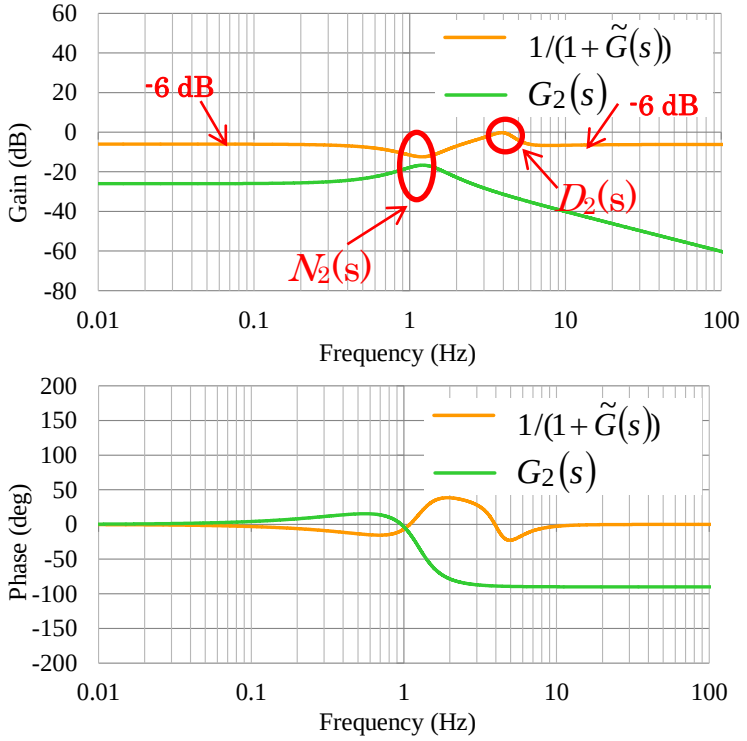


図 5-7. $1/(1+\tilde{G}(s))$(オレンジ)と $G_2(s)$(緑)の周波数特性.

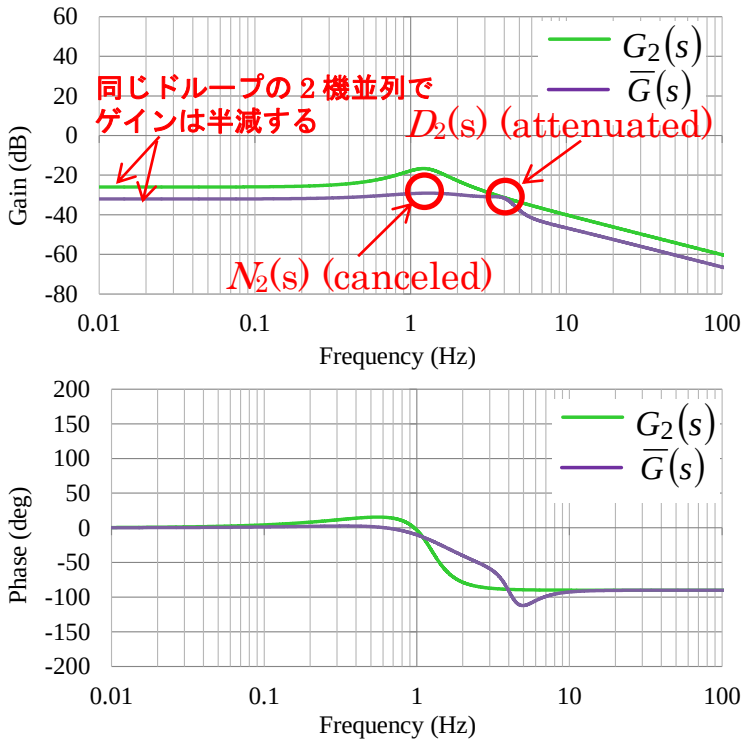


図 5-8. $G_2(s)$(緑)と $\bar{G}(s)$(紫)の周波数特性.

グラフの低周波領域は，2 機並列運転の定常状態を表しており，表 5-1 のドループ定数で負荷配分が決定される。

図 5-5 の特性計測では，定格容量が同じ 2 機の同期機のパラメータのうち，ドループ定数をともに 5%と等しく設定しているため，定常状態において負荷を均等に分担する。そのため，双方のゲイングラフが重なっている。

逆に，グラフの高周波領域では，ソフトウェアによる制御が過渡応答に追いつかないため，ハードウェアのパラメータ(機器定数)が支配的に特性を決定することになる。

図 5-5 の特性計測では，定格容量が同じ 2 機のリアクタンスをともに約 0.4pu と設定しているため，過渡状態の特性もほぼ等しくなり，双方のゲイングラフが重なっている。

(5-13)式より，図 5-5 の $\hat{G}_1(s)$ のグラフ(青色)は $D_1(s)$ に起因する極を持ち，$\hat{G}_2(s)$ のグラフ(赤色)は $D_2(s)$ に起因する極を持つ。これらは同期化の過程で生じるものであるが，表 5-1 のパラメータでは $D_2(s)$ に起因する極の影響が大きく，4Hz 付近のゲインが 40dB 以上の値となっている。

図 5-6 の $\tilde{G}(s)$ のグラフ(ピンク色)は，図 5-5 の $\hat{G}_1(s)$ のグラフ(青色)から，$\hat{G}_2(s)$ のグラフ(赤色)を減算することで得られる。4Hz 付近のゲインは-30dB 程度であり，$D_2(s)$ に起因する極の影響は若干軽減される。さらに，図 5-7 の $1/(1+\tilde{G}(s))$ のグラフ(オレンジ色)は，図 5-6 の $\tilde{G}(s)$ のグラフ(ピンク色)を縦軸方向で反転させて縦横，横軸それぞれの方向で，相当分シフトした形になっている。これにより，$D_2(s)$ に起因する 4Hz 付近の極ではゲインが 0dB 程度になる。

最終的に $\tilde{G}(s)=\hat{G}_1(s)/\hat{G}_2(s)$ であるので，図 5-7 の $1/(1+\tilde{G}(s))$ のグラフ(オレンジ色)のグラフと $G_2(s)$ のグラフ(緑色)を足し合わせて，図 5-8 の $\overline{G}(s)$ のグラフ(紫色)を得ることができる。$G_2(s)$ のグラフ(緑色)は，1.25Hz 付近に SG_2 自身の特性 $N_2(s)$ に起因する極を持つ。$\overline{G}(s)$ を見ると，4Hz 付近の $D_2(s)$ に起因する極(同期化に関する極)では $G_2(s)$ を足し合わせることでゲインが-30dB 近くまで大きく減衰され，同時に 1.25Hz 付近の $N_2(s)$ に起因する極(SG_2 自身の特性に関する極)でもゲインが-30dB 近くまで大きく減衰されていることが判る。

5.4. 試験結果

上述した理論の正当性を確認するため，シミュレーション試験と実機試験を行った。
図 5-9 にシステム構成図を示す。

シミュレーション試験と実機試験で用いる負荷はすべて有効電力負荷とし，VSG を含めたすべての同期機は，AVR に関する機能を持つとする。

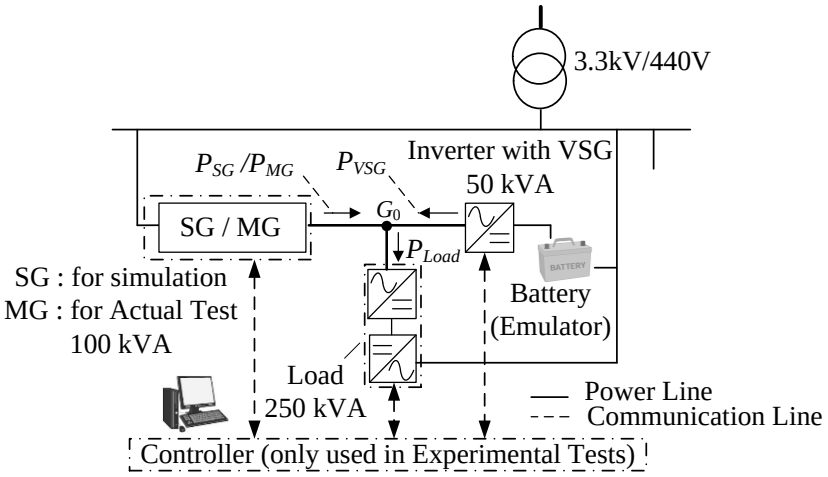


図 5-9.　シミュレーション試験および実機試験のシステム構成図.

5.4.1. シミュレーション試験結果

表 5-2 は，シミュレーションで設定した，2 機の同期機のパラメータを表す。

表 5-2. シミュレーション試験における 2 機の同期機のパラメータ.

			(a) -	(b) SG	(c) SG	(d) VSG
SG_1	Rated Capacity	W_1 (kVA)	-	100	100	100
	Moment of Inertia	M_1 (s)	-	1.625	1.0	1.0
	Reactance	X_1 (pu)	-	0.4	0.4	0.4
	Droop (周波数変動 対 有効電力)	Dr_1 (%)	-	5	5	5
	Inverse of droop	K_1 (-)	-	20	20	20
	Time Constant of Governor	T_1 (s)	-	0.2	0.2	0
			(a) SG	(b) SG	(c) SG	(d) SG
SG_2	Rated Capacity	W_2 (kVA)	100	100	100	100
	Moment of Inertia	M_2 (s)	1.625	1.625	1.625	1.625
	Reactance	X_2 (pu)	0.418	0.418	0.418	0.418
	Droop (周波数変動 対 有効電力)	Dr_2 (%)	5	5	5	5
	Inverse of droop	K_2 (-)	20	20	20	20
	Time Constant of Governor	T_2 (s)	0.2	0.2	0.2	0.2

2 機の定格容量は 100kVA，ドループ定数は 5%で等しいとする。

リアクタンス X_1 と X_2 は，同期発電機の過渡リアクタンスに相当する。

また「5.3. 周波数特性」では，初期状態における出力電力が $P_{10} = P_{20} = 0$ となるように，$\delta_{10} = \delta_{20} = 0$ かつ $E_{f10} = E_{f20} = V_{g0} = 1.0$ と仮定して周波数特性を算出した。

一方でシミュレーション試験では, 定常負荷 50kW は変動負荷を追加する前から既に SG_2 から給電されているものとした。

ケース(a)は同期発電機 SG_2 の単機運転，ケース(b)-(d)は同期発電機 SG_1 と SG_2 の並列運転であり，中でもケース(d)は，$T_1 = 0$ で SG_1 が VSG の場合に相当する。

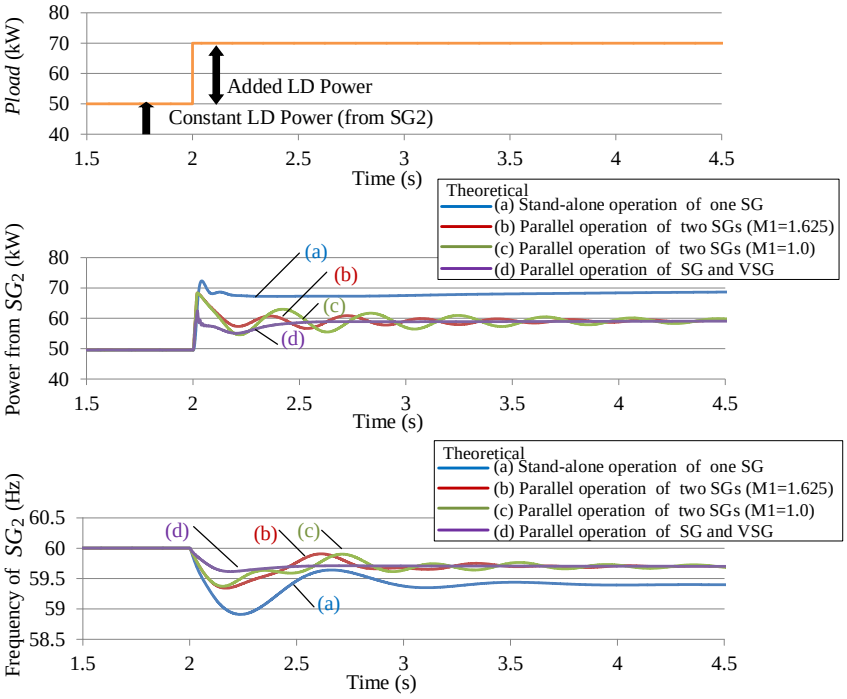


図 5-10. ステップ応答(シミュレーション).

図 5-10 に，負荷電力がステップ状に追加された場合の応答(シミュレーション試験結果)を示す。

上段のグラフは，接続する負荷電力(指令)を表している。

シミュレーション開始直後から，固定負荷 50kW が接続されて SG_2 から給電されており，開始 2.0s 後に+20kW の負荷がステップ的に追加される。

中段のグラフは，SG_2 の出力電力を表しており，下段のグラフは SG_2 の周波数を表している。並列する VSG(SG_1)が SG_2 の出力を安定させることの確認が目的であり，系統の周波数は厳密には SG_2 の周波数とは異なるが，ここでは簡単のため，SG_2 の周波数を表示している。

追加する負荷容量と同期機のドループ特性に従って周波数が低下することが想定されるので，たとえば SG_2 単機運転のケース(a)の場合であれば，0.6Hz (= 0.2*0.05*60 Hz)の周波数低下が想定される。しかしシミュレーション試験結果では，整定状態で 0.6Hz 低下するものの，負荷追加直後の過渡状態では，最大 1.1Hz 程度低下している。これは，過渡状態においてはドループ特性よりもガバナシステムの特性や慣性といった動特性の影響が大きいことを表している。

さらに，ケース(b)-(d)では同容量で同一ドループ定数の 2 機が並列運転を行うので，SG_2 の単機運転と比較して，整定後の周波数変動量がおよそ半減することは容易に予測できるが，

同期発電機どうしの並列運転を表すケース(b)と(c)では，過渡状態において周波数が細かく振動しており，同期発電機と VSG の並列運転を表すケース(d)と比較しても，その変動量は大きい。これは，2 機の同期発電機間において，その特性の違いから，共振が起こるためと考えられる。

一方で，SG_1 が VSG の場合のケース(d)では，ケース(b)と(c)に比べて周波数は振動しない。これは前述したとおり，VSG のガバナモデルが比例制御だけのために，ガバナモデルと慣性を合わせた伝達関数を一次遅れ式で表すことが可能であり，発電機間の共振を抑えることが可能であるからである。

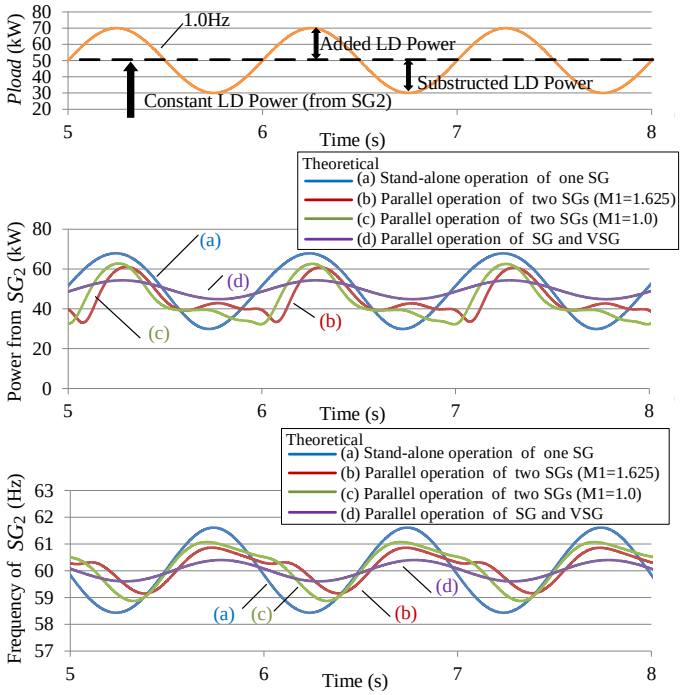


図 5-11. 負荷電力が正弦波に変化する場合の応答(シミュレーション).

図 5-11 に，負荷電力が正弦波状に変化する場合の応答(シミュレーション試験結果)を示す。

ステップ応答と同様に，上段のグラフは，負荷電力(指令)を表している。

シミュレーション試験開始直後から，固定負荷 50kW が接続されて SG_2 から給電されており，開始 2.0s 後に+20kW の追加負荷を正弦波状に振動させる。
負荷電力の振動周波数は 1.0Hz とする。
中段のグラフは，SG_2 の出力電力を，下段のグラフは SG_2 の周波数を表している。

この試験においても，ケース(a)では，容量とドループ定数から計算すると，±0.6Hz (377 ± 3.77 rad/s)の周波数変動が想定されるものの，シミュレーション試験結果では，これを超える変動量が見られる。これは，負荷と SG_2 の間の共振によるもので，さらにケース(b)と(c)で過渡的に周波数が大きく歪むのは，発電機間の共振によるものと考えられる。

5.4.2. 実機試験結果

表 5-3 に，実機試験で使用する 2 機の同期機の制御パラメータと機器定数を示す。

VSG に使用するインバータの定格容量は 50kVA なので, 100kVA に換算したときに表 5-2 のケース(a)(SG_2 のみの単機運転)，或いはケース(d)(SG_1 と SG_2 の 2 機並列運転)と等価なパラメータになるような値を設定した。

表 5-3. 2 機の同期機の制御パラメータと機器定数.

VSG	Hardware	Rated Capacity	50	kVA
		AC Voltage of primary	440	V
		AC Voltage of secondary	400	V
		AC Reactor (Filter)	954.5	μH
		AC Capacitor (Filter)	75	μF
		DC Voltage	680	V
		DC Capacitor (Smooth)	9600	μF
		Switching Frequency	8	kHz
	Software	Moment of Inertia	2	s
		Virtual Reactance	0.2	pu
		Virtual Resistance	0.2	pu
		Droop (周波数変動 対 有効電力)	2.5	%
		Time Constant of Governor	0	s
MG	Hardware	Rated Capacity	100	kVA
		AC Voltage	440	V
		Moment of Inertia	1.625	s
		Synchronous Reactance (Xd)	3.45	pu
		Transient Reactance (Xd')	0.418	pu
	Software	Droop (周波数変動 対 有効電力)	5	%
		Time Constant of Governor	0.2	s
Load	Hardware	Rated Capacity	250	kW
		AC Voltage	440	V
		Switching Frequency	8	kHz
	Software	Fluctuation Frequency	0.1 - 10	Hz

図 5-12 に実機試験で使用した機器の写真を示す。システム構成図は図 5-9 である。

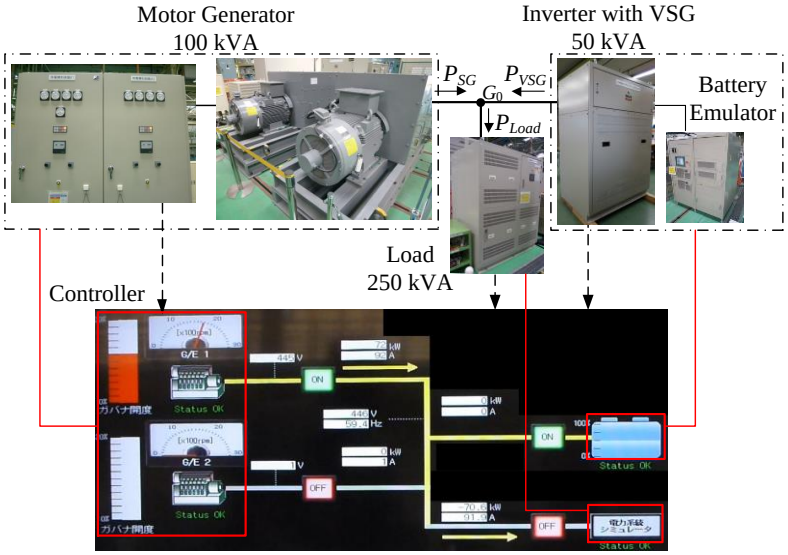


図 5-12. 実機試験で使用した機器の写真.

実機試験では，蓄電池，同期発電機の代わりに，それぞれ蓄電池模擬装置，モーター—発電機のセット(MG セット)を使用した。MG セットのモータはディーゼルエンジンの特性を模擬するように予めプログラムされている。

また，250kW のインバータ 2 台を直流部で接続し，可変負荷として使用した。

これら蓄電池模擬装置や可変負荷用インバータの，出力指令値に対する応答は，本論文における試験(負荷電力がおよそ 0.1～10Hz の範囲の周波数で変動する試験)の範囲において十分に早く，遅延は問題にならない。

ここでも，定常負荷 50kW は変動負荷を追加する前から既に MG から給電されているものとし，MG の周波数を計測した。

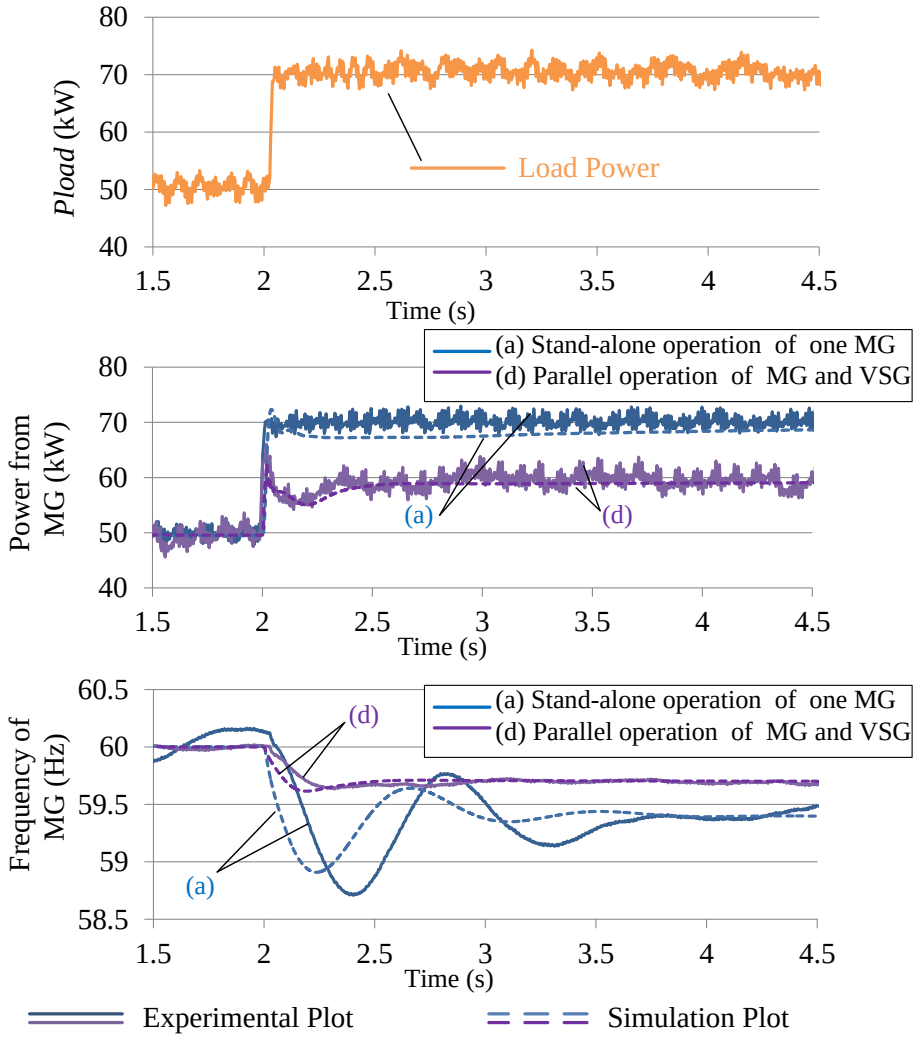


図 5-13. ステップ応答(実機試験).

図 5-13 に，負荷電力がステップ状に追加された場合の応答(実機試験結果)を示す。実線が実機試験結果で，破線がシミュレーション試験結果(図 5-10 のケース(a)と(d))を表している。

上段のグラフは，負荷電力を表している。中段のグラフは，MG 出力電力を表している。下段のグラフは，MG の周波数を表している。シミュレーションと同様に簡単のため，MG の周波数を系統の周波数として表示している。ケース(a)と(d)における MG の周波数が，シミュレーション試験よりも実機試験の方が応答遅れを含んでいる。この違いは，実証設備に，シミュレーション試験では考慮されていない装置上の応答遅れが含まれているためと考えられる。

以上の点で相違があるものの，過渡状態の傾向は，シミュレーション試験と実機試験で一致している。

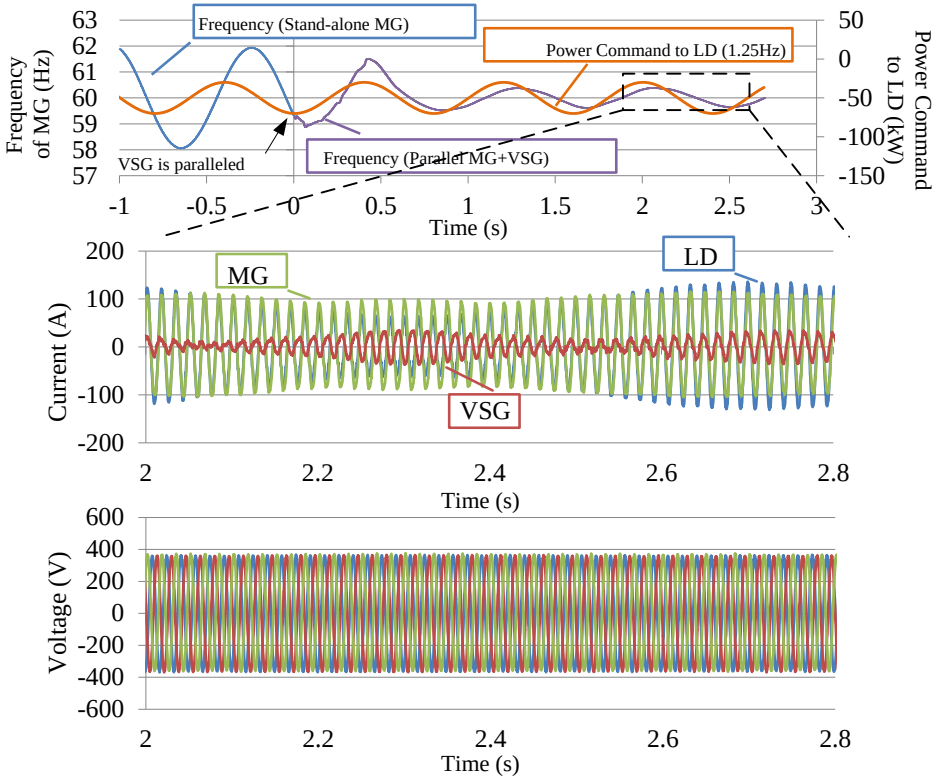


図 5-14. 負荷電力が正弦波に変化する場合の応答(実機試験).

同様に図 5-14 に，負荷電力が正弦波状に変化する場合の応答（実機試験結果）を示す。

上段のグラフの青色の実線と紫色の実線は，ともに MG の周波数を表しており，左軸の値で示されている。0s 以前の青色の実線は，MG の単機運転(ケース(a))を表しており，0s で VSG を同期投入し，その後の紫色の実線は MG と VSG の並列運転(ケース(d))を表している。オレンジ色のグラフは右軸の値で示されており，負荷へ入力する電力指令値を表している(注15)。

中段のグラフは，試験開始 2.0s から 2.8s の間における MG，VSG，負荷の電流を表しており，下段のグラフは同じ時間帯のそれぞれの電圧を表している。

いずれの電圧にも大きな乱れはないので，中段の電流は，結局電力の増減を表していると見ることができる。

MG(緑色)の電力がほぼ一定である(周波数が一定である)ということは，負荷(青色)の電力の増減分を VSG(赤色)の電力が担っていることが判る。

(注15) 実際の負荷電力は未計測。

5.4.3. シミュレーション試験，実機試験，理論式の整合性

前節 5.3 と同様に，負荷電力の変動に対する系統周波数の変動について，周波数特性を調べる。

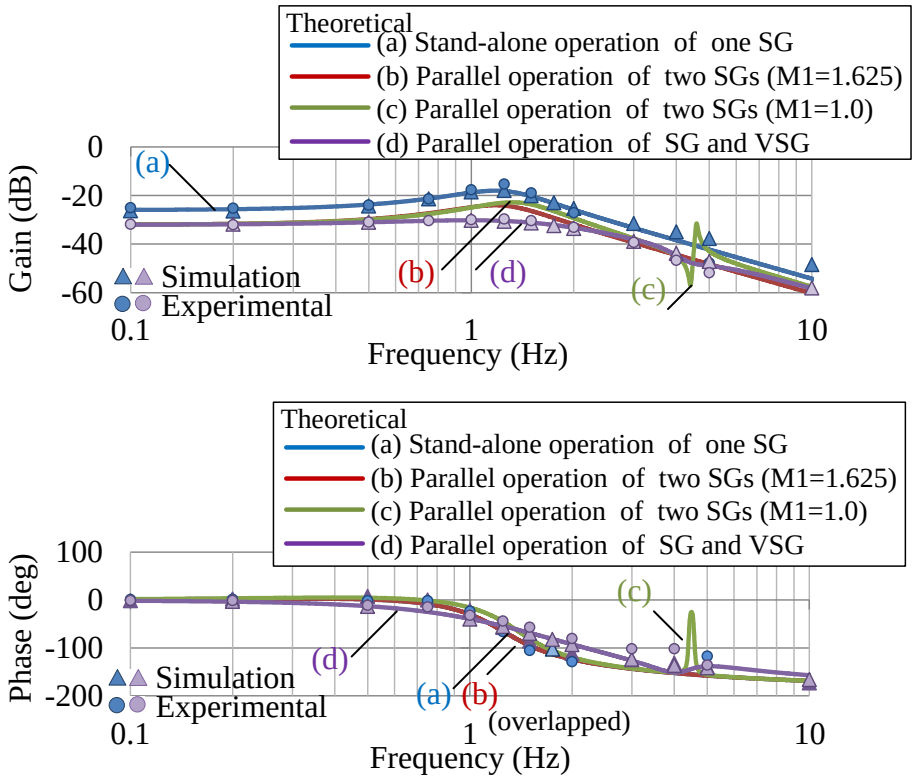


図 5-15. シミュレーション試験と実機試験から算出した周波数特性(負荷電力変動から SG_2 (MG)の周波数変動まで)のグラフを，理論式から算出した周波数特性のグラフに重ねた図.

図 5-15 は，理論式から算出した周波数特性のグラフに，シミュレーション試験と実機試験から算出した周波数特性(負荷電力変動から SG_2 (MG)の周波数変動まで)のグラフを重ねた図である。

シミュレーション試験と実機試験は，表 5-2 のケース(a)(青色)とケース(d)(紫色)において負荷を 0.1Hz，0.2Hz，0.5Hz，・・・10Hz の周波数で振動させ，その結果から算出している。

三角印はシミュレーション試験の結果から算出した値を，丸印は実機試験の結果から算出した値を示している。

図 5-15 から，2 種類の共振が確認できる。

1.2Hz 付近の共振は，SG_2(MG)固有の特性(5.2 における $N_2(s)$)が原因で起こる SG_2 と負荷との間に起こる共振であり，ケース(a)におけるこの周波数でのゲインはおよそ-15dB である。ケース(b)と(c)においても，同じ原因で起こる 1.2Hz 付近のゲインは減衰されずに残っている。この現象は，図 5-10 や図 5-11 の過渡応答のグラフでは，出力電力や周波数が負荷電力変動よりも高い周波数で振動する様子として表れている。

さらにケース(c)においては，4Hz から 5Hz 付近で，慣性が異なる 2 機が並列して同期化する際に生じる，それぞれの特性(5.2 における $D_1(s)$ と $D_2(s)$)に起因した 2 機間の共振が見られる。

一方，ケース(d) においては，1.2Hz 付近の共振は大きく抑制され，ゲインは-30 dB まで下がる。また，4Hz から 5Hz にかけても，2 機の慣性は異なるものの，共振は十分に抑制されている。これは，VSG が一次遅れ関数で表現されるため，同期化で次数の上がるシステム全体の次数が極力抑制されている効果を表している。

5.5. まとめ

本章では，無限大母線の存在しないようなマイクログリッドにおいて，複数の同期機間や同期機と負荷との間に生じる共振のメカニズムを考察した。

一般的な同期発電機では，ガバナシステムの特性を表す式と動揺方程式を合わせた系が最低でも 2 次式以上の複雑な式で表現されるため，電力が変動する負荷との間に共振を起こしやすく，また，他の同期機との間においても，同期化で更なる共振を起こしやすい。

一方で，単純な一次遅れ式で表現される VSG は，その特性によって負荷や同期機との間の共振を抑制することができる。

本章で行ったシミュレーション試験や実機試験では，実際の AVR 機能を含めて試験を行っているが，理論式と試験結果に大きな差は見られなかった。この結果は，数 s から数十 s の時間オーダーでは，励磁系が系統周波数安定化に大きな影響を及ぼさなかったことを示している。しかし例えば，VSG と SG(MG)との間の配電経路が長く電圧降下が大きい場合や，過渡的な電圧変動が大きい場合には，励磁系制御の影響も考慮する必要があるものの，これについては未検討である。

またガバナシステムも，実際に適用されるシステムはより複雑である。

以上より，今後は励磁系・複雑なガバナシステムを含め，系全体の特性を把握することが課題であり，モード解析なども取り入れて更なる考察を行いたい。

参考文献

[1] F. P. Demello and C. Concordia, “Concepts of synchronous machine stability as affected by excitation control,” IEEE Trans. on Power Apparatus and Systems, PAS-88, 4, Apr. 1969, pp. 316-329, 1969.

[2] O. Funayama, T. Yuasa, K. Hirayama, and S. Nohara, “A simple design method for power system stabilizers, and their field test results,” IEEJ Transactions of the Institute of Electrical Engineers of Japan. B, vol. 101, no. 5, pp. 271-278, 1981 (in Japanese).

[3] S. Komami, S. Kimura, T. Komukai, and K. Koyanagi, “Effect of load characteristics on dynamic stability of power systems,” IEEJ transactions of the Institute of Electrical Engineers of Japan. B, vol. 107, no. 7, pp. 341-348, 1987 (in Japanese).

[4] Y. Kitauchi, H. Taniguchi, T. Shirasaki, Y. Ichikawa, M. Amano, and M. Banjo, “Setting scheme and experimental verification of multi-input PSS parameters for damping low frequency power swing in multi-machine power system,” IEEJ Transactions on Power and Energy, vol. 122, no. 1, pp. 137-144, 2002 (in Japanese).

[5] J. Liu, Y. Miura, and T. Ise, “Dynamic characteristics and stability comparisons between virtual synchronous generator and droop control in inverter-based distributed generators,” in Proceedings of International Power Electronics Conference (IPEC), pp. 1536-1543, Hiroshima, Japan, 2014.

[6] Y. Hirase, O. Noro, K. Sugimoto, K. Sakimoto, Y. Shindo, and T. Ise, “Effects and Analysis of Suppressing Frequency Fluctuations in Microgrids Using Virtual Synchronous Generator Control”, in Proceedings of 41st Annual Conference of the IEEE Industrial Electronics Society (IECON), pp. 000043-000049, November 9th-12th, Yokohama, Japan, 2015.

[7] Y. Hirase, O. Noro, K. Sugimoto, K. Sakimoto, Y. Shindo, and T. Ise, “Effects of Suppressing Frequency Fluctuations by Parallel Operation of Virtual Synchronous Generator in Microgrids”, in Proceedings of 7th Annual IEEE Energy Conversion Congress & Exposition (ECCE), pp. 3694–3701, September 20th-24th, Montreal, Canada, 2015.

[8] 新田目倖造：「電力系統技術計算の応用」,電気書院, pp. 315, 1981.

6. 結論

大規模商用系統が存在しない離島やスモールコミュニティで集中管理制御を用いなくても，インバータを介して系統に接続される分散電源が自律分散制御的に安定して電圧や周波数を維持できるようにするため，これまでに様々な仮想同期発電機(Virtual Synchronous Generator : VSG)制御が提案されてきた。本論文では特に，電流制御型インバータに搭載する VSG 制御を提案し，なおかつ小規模系統においても安定した運転が可能である結果を得ることができた。以下に成果を要約する。

第 1 章では，CO2 排出量を低減するためには様々な電源の組み合わせが不可欠であることを説明し，これを実現するための手法として，蓄電池併設インバータに搭載する VSG 制御を提案し，本研究の目的と位置づけを明らかにした。

第 2 章では，VSG と同様のコンセプトをもつ研究を紹介し，本研究との違いについて整理した。

第 3 章では，電流制御電圧出力型三相インバータに搭載する VSG 制御を解説し，シミュレーションと実機試験の双方で特性検証した結果を示した。

VSG 制御はインバータに疑似慣性力を具備させる制御手法で，インバータに回転形の同期発電機と同様な慣性特性を持たせ，上位層における集中管理制御なしで自律分散的に上記並列運転に関する問題を解決できる手法である。これまでにも，VSG 制御と同様のコンセプトを持つ多くの手法が研究されているが，例えば発電機の模擬に Park の微分方程式による発電機モデルを詳細に用いた場合，発電機モデルが高次の方程式になり，同期機相互間の干渉の原因となる。そこで，VSG 制御されたインバータを含む複数の同期機から構成されるシステムの安定な並列運転を実現するため，本論文における VSG 制御では，発電機モデルに含まれるガバナモデルを比例制御のみとし，これに動揺方程式を組み合わせて，有効電力と周波数を制御する系を極めて単純な一次遅れ式で表現した。

また，発電機電機子電流に相当するインバータ電流を算出する部分においても Park の微分方程式を忠実に再現するのではなく，微分項を省略して定常状態のみを考慮したベクトル図を使ってインピーダンスを考慮した。これにより，系統の電圧変動時などにおける過電流の抑制や，不平衡負荷や高調波を含む非線形負荷に対する電力供給を，電流制御型インバータで実現することができた。

さらに，AVR の応答に相当する特性を模擬する制御系も搭載しており，電圧や力率の制御についても，従来の発電機と同様の運用が可能になった。

第 4 章では，第 3 章で述べた三相システムにおける VSG 制御を基本的に変更することなく単相システムに展開するために必要な DDSRF 制御について解説した。単相システムにおいても，三相システムと同様に，シミュレーションと実機試験の双方で特性検証した結果を示した。

VSG 制御は全て，回転する二相座標上で構成されている。VSG を一般の電力系統や比較的大規模な工場などの三相系統に接続する場合には，電圧や電流の三相交流瞬時値と VSG の二相座標との間には通常の三相/二相回転座標変換(dq 変換)を用いれば良いが，一般家庭などの単相系統に連系する場合には別の変換手法が必要である。そこで，単相/二相変換に Double Decoupled Synchronous Reference Frame (DDSRF)と呼ばれる手法を Phase Locked Loop (PLL)と組み合わせて使用することで，上記 VSG 制御の基本機構を変更することなく，単相系統においても VSG 制御インバータを実現することができた。

第 5 章では，系統規模が小容量の離島などを想定し，同期発電機の有効電力・周波数制御を線形モデル化し，負荷電力変動に対する影響を考察した。その結果，負荷変動と共振して系統の周波数が大きく変動する現象の原因は二種類あり，一つは同期発電機自身の特性によって生じるもの，もう一つは同期発電機の並列運転時に発生する同期化力から生じるものであることが判った。そこで，負荷電力変動によって周波数が大きく変動するような同期発電機を有する系統に，上述のような有効電力・周波数制御が比例ガバナと疑似慣性だけで表現される VSG 制御を適用すると，先述の 2 種類の周波数変動現象を共に減衰することができた。これは，比例ガバナと疑似慣性を合わせた VSG 制御の特性が単純な一次遅れ関数で表現され，これが系全体の次数を下げて共振を抑制したからである。

同期発電機と VSG の並列運転においても，シミュレーションと実機試験の双方で特性検証し，それぞれの結果が理論通りの特性を示していることを確認した。

以上より，三相システム，単相システムのいずれにおいても，VSG 制御が電力系統を自律安定的に制御可能であることがシミュレーション試験および実機試験によって実証された。ただしこれは，従来の同期発電機のガバナフリー制御に相当するもので，複雑なガバナシステムとの相互関係や，励磁系との相互関係については，今後考察すべき課題である。

また，ガバナフリー制御は数十 s 以下のオーダーにおいて実現されるものであり，数分から数十 min のオーダーにおいては，従来の同期発電機における Automatic Frequency Control(AFC)のような別の周波数調整を検討すべきであり，これについても今後検討を要する。

謝辞

大阪大学に 2015 年 4 月より博士後期課程にて 1 年在籍させていただき，研究を行ってまいりました。この間，数多くの方々のご指導・ご支援頂きながら本論文を執筆するに至りました。ここにご指導・ご支援くださった皆様に感謝の意を表します。

本研究の全過程を通じて，終始懇切なご指導とご鞭撻を賜りました，大阪大学大学院工学研究科・伊瀬敏史教授に謹んで深く感謝の意を表します。

本研究の遂行にあたり，終始適切なご教示とご指導を頂きました大阪大学大学院工学研究科・舟木剛教授，三浦友史准教授に謹んで深く感謝の意を表します。

本論文をまとめるにあたり，適切なご指導とご指摘を賜りました大阪大学大学院工学研究科・高井重昌教授，谷野哲三教授，大阪大学レーザーエネルギー学研究センター・白神宏之教授に厚く御礼申し上げます。

大阪大学大学院工学研究科電気電子情報工学専攻・伊瀬研究室の皆様には，ご支援，ご教示を頂きました。ここに深く感謝いたします。

本研究の成果は，著者の属する川重テクノロジー株式会社システム開発事業部機電システム部において得られたものです。本研究を進めるにあたり，多大なるご助言，ご支援頂きました，川重テクノロジー株式会社および川崎重工業株式会社システム技術開発センターの関係者の方々に厚く御礼申し上げます。

研究業績

学術論文（査読あり）

[1] 平瀬祐子，阿部一広，杉本和繁，進藤裕司，「代数型仮想発電機モデルによる系統連系インバータ」, pp. 371-380,　電気学会論文誌 B (電力・エネルギー部門誌) Vol. 132, No.4, 2012.

[2] Y. Hirase, O. Noro, E. Yoshimura, H. Nakagawa, K. Sakimoto, and Y. Shindo, ”Virtual Synchronous Generator Control with Double Decoupled Synchronous Reference Frame for Single-Phase Inverter”, pp. 143-151, IEEJ Journal of Industry Applications, Vol. 4, No.3, 2015.

国際会議

（口頭発表，査読あり）

[1] Y. Hirase, O. Noro, E. Yoshimura, H. Nakagawa, K. Sakimoto, and Y. Shindo, “Virtual Synchronous Generator Control with Double Decoupled Synchronous Reference Frame for Single-Phase Inverter”, in Proceedings of International Power Electronics Conference (IPEC), pp. 1552-1559, May 18th-21st, Hiroshima, Japan, 2014.

[2] Y. Hirase, H. Nakagawa, K. Edo, and N. Tokuda, “Power Condhitioner System With Virtual Synchronous Generator Control”, in Proceedings of Grand Renewable Energy (GRE), pp. 1–6, July 27th-August 1st, Tokyo, Japan, 2014.

[3] Y. Hirase, O. Noro, K. Sugimoto, K. Sakimoto, Y. Shindo, and T. Ise, “Effects and Analysis of Suppressing Frequency Fluctuations in Microgrids Using Virtual Synchronous Generator Control”, in Proceedings of 41st Annual Conference of the IEEE Industrial Electronics Society (IECON), pp. 000043-000049, November 9th-12th, Yokohama, Japan, 2015.

（ポスター発表，査読あり）

[4] Y. Hirase, O. Noro, K. Sugimoto, K. Sakimoto, Y. Shindo, and T. Ise, “Effects of Suppressing Frequency Fluctuations by Parallel Operation of Virtual Synchronous Generator in Microgrids”, in Proceedings of 7th Annual IEEE Energy Conversion Congress & Exposition (ECCE), pp.3694–3701, September 20th-24th, Montreal, Canada, 2015.

（口頭発表，査読なし）

[5] Y. Hirase, and K. Sakimoto, “Power Conditioner System with Virtual Synchronous Generator Control” , Tianjin 2014 Symposium on Microgrids, November 13th-14th, Tianjin, China, 2014.

国内学会における発表

（口頭発表，査読なし）

[1] 平瀬祐子，阿部一広，杉本和繁，進藤裕司，「代数型仮想発電機モデルによる系統連系インバータ」，平成 23 年電気学会 B 部門大会.

特許

[1] 杉本和繁，川村正英，坂田健太郎，小川光哉，津田健太郎，飯坂豪文，平瀬祐子，「複合発電システム向け電力変換装置」，WO2013/008413.

[2] 杉本和繁, 平瀬祐子, 高橋桂, 吉村英治, 桂省吾,「電力変換制御装置」, 特願 2012-285915.

[3] 崎元謙一，平瀬祐子，吉村英治，桂省吾，中川英彦，野呂治，進藤裕司，「単相系統に接続される電力変換装置」，特願 2014-093894.

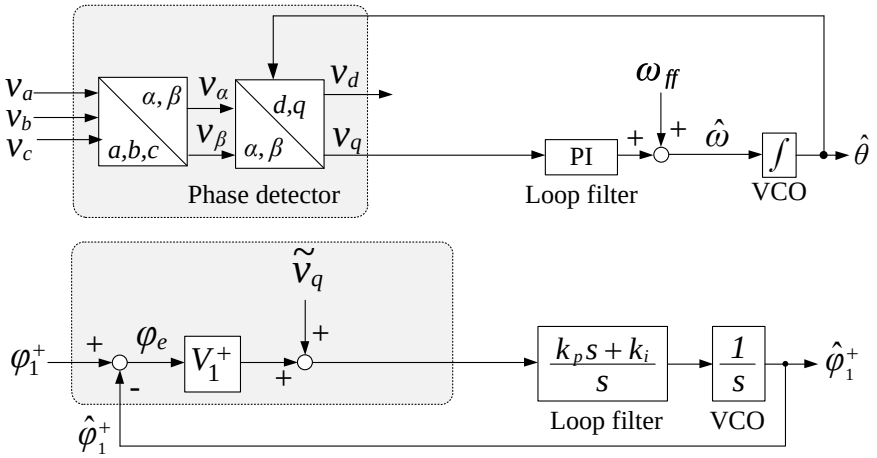
付録 1.　Advanced PLL

付 1.1.　Advanced PLL の紹介

「4. 単相システムを対象とした仮想同期発電機(VSG)制御」では，DDSRF を PLL と組み合わせ単相システムで利用したが, DDSRF は元々正相信号と逆相信号を分離する手法であり，逆相信号が三相システムの不平衡成分を表すことから，三相システムでは不平衡対策として用いられることが多い。

PLL と組み合わせて位相や角速度を得る手法は”Advanced PLL”と呼ばれ，DDSRF の他にも数多く研究されている[1-6]。ここでは，これらを解説している各文献を引用し，従来手法による PLL もあわせて比較検討を行う。

<u>従来手法の PLL[6]</u>



付図 1-1. 従来手法の PLL システムブロック図.

一般的に用いられる従来手法の PLL を，付図 1-1 の上側に示す。

入力信号は固定座標系で正相信号と逆相信号をともに含む信号で$\boldsymbol{V}_{abc}=[v_a,v_b,v_c]$，これを Clark 変換した信号が$\boldsymbol{V}_{\alpha\beta}=[v_\alpha,v_\beta]$，さらにこれを Park 変換した信号が$\boldsymbol{V}_{dq}=[v_d,v_q]$である。$v_q$は推定位相差を意味し，ループフィルタを意味する比例積分(PI)補償器へ入力される。PI 補償の固有角周波数を$\omega_z=k_i/k_p$，カットオフ周波数をF_zとする。この出力に基準角速度ω_{ff}を加算したものが推定角速度$\hat{\omega}$であり，電圧比例発振器(VCO)を意味する積分器で推定角速度$\hat{\omega}$を積分して推定位相$\hat{\theta}$を得る。この$\hat{\theta}$は Park 変換に用いられる。

付図 1-1 の下側の図は，付図 1-1 の上側の図の小信号モデルを表している。入力信号の

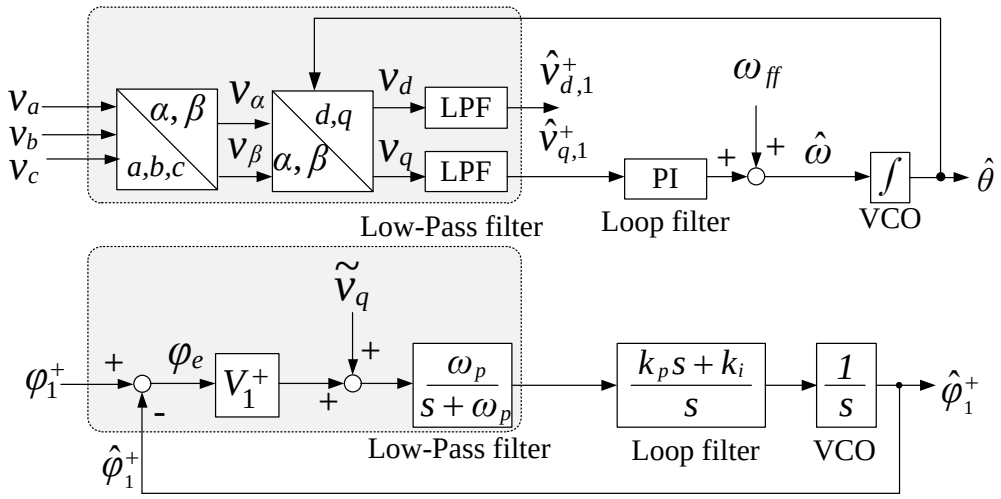
Park 変換後の信号を $v_d \cong V_1^+ + \tilde{v}_d$，$v_q \cong V_1^+\left(\varphi_1^+ - \hat{\varphi}_1^+\right) + \tilde{v}_q = V_1^+\varphi_e + \tilde{v}_q$ と近似し，このうち q 軸信号のパスを表している。ここで，$\tilde{v}_d, \tilde{v}_q$ はそれぞれ d, q 軸の外乱を意味する。また，ループフィルタを意味する比例積分(PI)補償器の比例ゲインを k_p，積分ゲインを k_i とする。

<u>Low-Pass Filter Synchronous Reference Framed (LSRF) PLL[6]</u>

従来手法の PLL では，外乱(不平衡成分や高調波成分)の影響は大きい。

そこで，ループフィルタへ入力される位相誤差を事前にローパスフィルタ(LPF)に通し，可能な限り外乱信号を除去する手法，Low-Pass Filter Synchronous Framed(LSRF) PLL が提案されている。

付図 1-2 にそのシステムブロック図を示す。



付図 1-2. LSRF PLL システムブロック図.

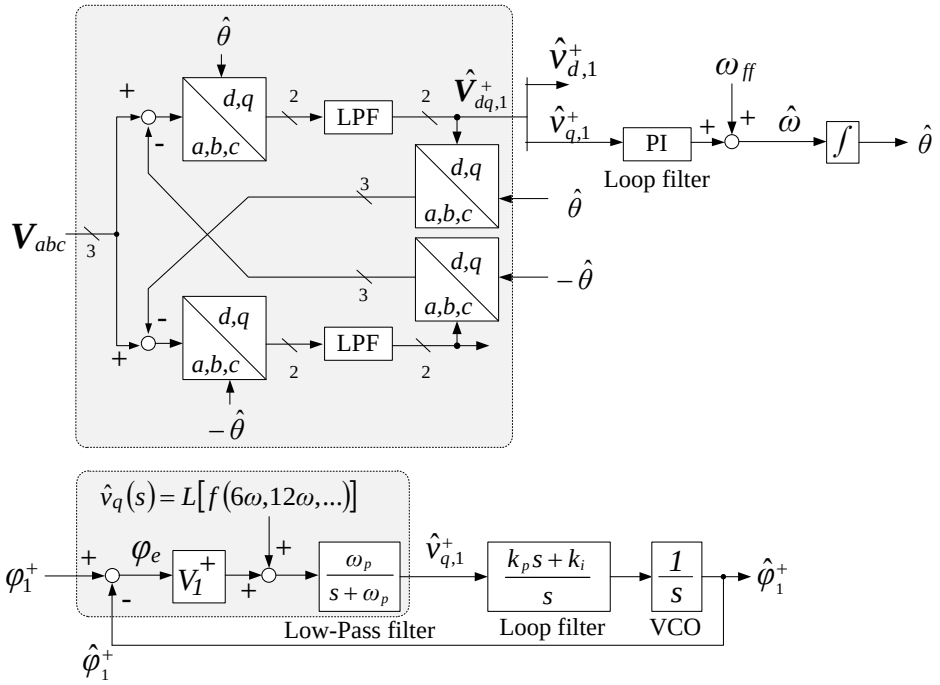
付図 1-1 と同様に，付図 1-2 上側の図は，Clark-Park 変換(dq 変換)を使ったブロック図を示しており，付図 1-2 下側の図は，その小信号モデルを表している。付図 1-1 から追加された LPF の固有角周波数を ω_p，カットオフ周波数を F_p とし，その伝達関数を $\omega_p/(s+\omega_p)$ で表す。

この手法では入力信号を実係数 LPF に通しているので，正相側の演算だけを行うことになる (Positive Sequence Calculator(PSC))。そのため，外乱の逆相成分を完全に除去し切れない。

Multi Reference Framed (MRF) PLL[6]

LSRF より高いフィルタ効果を得られる手法として，Multi Reference Framed(MRF) PLL が紹介されている。これは，正相と逆相をそれぞれ別々に複素係数フィルタに通して外乱信号を除去する手法である。

付図 1-3 に MRF PLL のシステムブロック図を示す。各パラメータは LSRF と同様とする。



付図 1-3. MRF PLL システムブロック図.

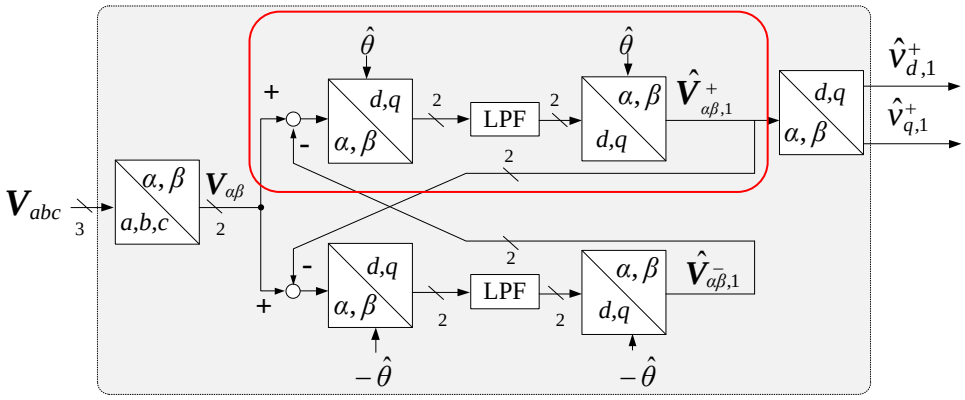
付図 1-3 の外乱信号 $\hat{v}_q(s)=L[f(6\omega,12\omega,...)]$ は，主に高調波成分のみで，逆相成分 2ω が含まれないことに注意する。これは，主な高調波成分は LPF を通しても完全には除去できないものの(注16)，正逆相それぞれに dq 変換を行うことで，逆相成分 2ω は完全に除去されることを示している。

MRF では Clark-Park 変換(とその逆変換)を用いているため，$\alpha\beta$ 固定座標系での信号を取り扱わないが，Double-Decoupled Synchronous Reference Framed (DDSRF) PLL[4]の場

(注16) 高調波も，正相と逆相を個別に複素係数フィルタに通す過程で，ある程度は除去される。

合は，　Clark 変換(とその逆変換)と Park 変換(とその逆変換)を明示的に分けている(注17)ので，$\alpha\beta$ 固定座標系での信号 $\boldsymbol{V}_{\alpha\beta}$ が，固定座標系内での正相信号 $\hat{\boldsymbol{V}}^{+}_{\alpha\beta,1}$ と逆相信号 $\hat{\boldsymbol{V}}^{-}_{\alpha\beta,1}$ に分離される過程を把握しやすい。

付図 1-4 に DDSRF PLL のシステムブロック図(正相信号を抽出する部分のみ)を示す。



付図 1-4. DDSRF PLL システムブロック図（正相抽出部のみ).

赤枠で囲んだ部分が $\boldsymbol{V}_{\alpha\beta}$ を正相信号 $\hat{\boldsymbol{V}}^{+}_{\alpha\beta,1}$ と逆相信号 $\hat{\boldsymbol{V}}^{-}_{\alpha\beta,1}$ する部分であり，これは複素係数フィルタ[1]として知られる。この伝達関数を(付 1-1)式に示す。ここで，LPF の伝達関数 $LPF(s)$ は，(付 1-2)式に表される。

$$\hat{\boldsymbol{V}}^{+}_{\alpha\beta,1}(s)=\frac{\omega_p}{s^2+2\omega_p s+\hat{\omega}^2}\begin{bmatrix} s & -\hat{\omega} \\ \hat{\omega} & s \end{bmatrix}\boldsymbol{V}_{\alpha\beta}(s) \quad \cdots\cdots \text{(付 1-1)}$$

$$LPF(s)=\begin{bmatrix} \dfrac{\omega_p}{s+\omega_p} & 0 \\ 0 & \dfrac{\omega_p}{s+\omega_p} \end{bmatrix} \quad \cdots\cdots \text{(付 1-2)}$$

<u>Dual Second-Order Generalized Integrated (DSOGI) PLL[3]</u>

LSRF は実係数フィルタを用いて正相信号のみの計算を行い，MRF(DDSRF)では複素係数フィルタを用いて正相信号と逆相信号の双方の計算を行う。いずれも三相交流信号をフィルタに通して dq 直流信号を得る手法で，LSRF は MRF の特殊なケースとも言える。

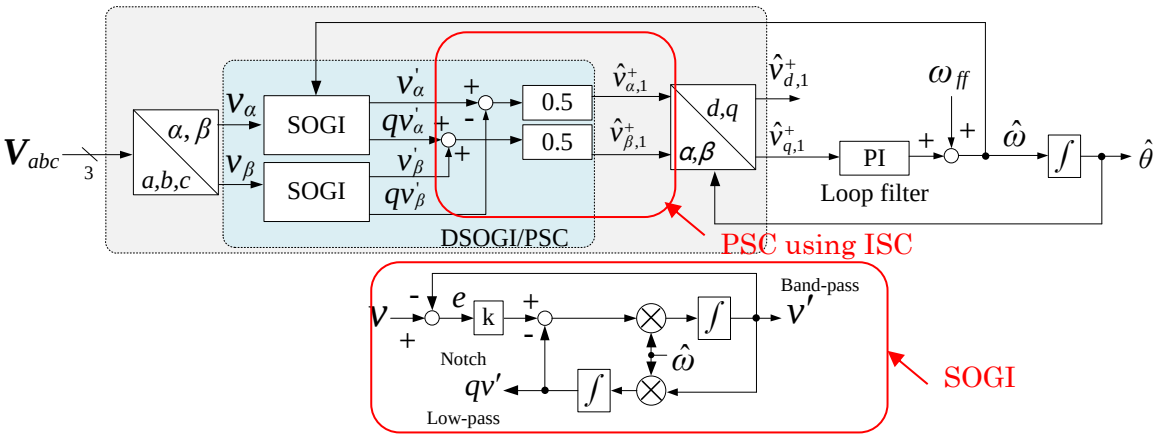
これらの手法とは別に，Second-Order Generalized Integrator(SOGI)と呼ばれる手法を

(注17) 2 相信号の演算になる DDSRF は，3 相信号の演算になる MRF よりも，若干 CPU 負荷が軽くなる。

使って Clark 変換後の信号 v_α と v_β のそれぞれの直交 2 信号を算出し，それらから instantaneous symmetrical calculator(ISC) と呼ばれる手法で入力信号の正相信号を得る(PSC)手法として，Dual Second-Order Generalized Integrated(DSOGI) PLL が紹介されている。

付図 1-5 に DSOGI PLL のシステムブロック図を示す。

付図 1-5 上側の図の中の赤枠は instantaneous symmetrical components(ISC)を使って positive-sequence calculation(PSC)を行う部分で，付図 1-5 下側の図の赤枠は上側の図の 1 つの SOGI の詳細を示している。



付図 1-5. DSOGI PLL システムブロック図.

ISC は，2 相における対称座標法と等価であることを以下に示す。

周波数 ω の任意の三相信号(入力信号)を，

$$\boldsymbol{v}=\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}=\begin{bmatrix} a\cos(\omega t+\varphi_a) \\ b\cos(\omega t+\varphi_b) \\ c\cos(\omega t+\varphi_c) \end{bmatrix}=\begin{bmatrix} a_r \\ b_r \\ c_r \end{bmatrix}\cos\omega t-\begin{bmatrix} a_i \\ b_i \\ c_i \end{bmatrix}\sin\omega t \quad \cdots\cdots\text{(付 1-3)}$$

とおき，$\boldsymbol{v}=\boldsymbol{v}_1+\boldsymbol{v}_2+\boldsymbol{v}_0$ となる正相($\boldsymbol{v}_1$)，逆相($\boldsymbol{v}_2$)，零相($\boldsymbol{v}_0$)の成分に分解する対称座標変換を考える。ここで，信号($\boldsymbol{v}$)，正相($\boldsymbol{v}_1$)，逆相($\boldsymbol{v}_2$)，零相($\boldsymbol{v}_0$)はそれぞれ，3 要素の組をひとまとめにして 1 つの信号と表記したものであり，3 次元のベクトルとして表現している。正相($\boldsymbol{v}_1$)は各要素の位相が 2/3 π ずつ遅れている信号，逆相($\boldsymbol{v}_2$)は各要素の位相が 2/3 π ずつ進んでいる信号，零相($\boldsymbol{v}_0$)は各要素の位相が同期して変動する信号であり，

$$
\begin{cases}
\boldsymbol{v}_1 = \begin{bmatrix} v_1\cos(\omega t+\varphi_1) \\ v_1\cos(\omega t-(2/3)\pi+\varphi_1) \\ v_1\cos(\omega t+(2/3)\pi+\varphi_1) \end{bmatrix} = \begin{pmatrix} v_{1r} \\ -(1/2)v_{1r}+(\sqrt{3}/2)v_{1i} \\ -(1/2)v_{1r}-(\sqrt{3}/2)v_{1i} \end{pmatrix}\cos\omega t - \begin{pmatrix} v_{1i} \\ -(\sqrt{3}/2)v_{1r}-(1/2)v_{1i} \\ (\sqrt{3}/2)v_{1r}-(1/2)v_{1i} \end{pmatrix}\sin\omega t \\
\boldsymbol{v}_2 = \begin{bmatrix} v_2\cos(\omega t+\varphi_2) \\ v_2\cos(\omega t+(2/3)\pi+\varphi_2) \\ v_2\cos(\omega t-(2/3)\pi+\varphi_2) \end{bmatrix} = \begin{pmatrix} v_{2r} \\ -(1/2)v_{2r}-(\sqrt{3}/2)v_{2i} \\ -(1/2)v_{2r}+(\sqrt{3}/2)v_{2i} \end{pmatrix}\cos\omega t - \begin{pmatrix} v_{2i} \\ (\sqrt{3}/2)v_{2r}-(1/2)v_{2i} \\ -(\sqrt{3}/2)v_{2r}-(1/2)v_{2i} \end{pmatrix}\sin\omega t \\
\boldsymbol{v}_0 = \begin{bmatrix} v_0\cos(\omega t+\varphi_0) \\ v_0\cos(\omega t+\varphi_0) \\ v_0\cos(\omega t+\varphi_0) \end{bmatrix} = \begin{pmatrix} v_{0r} \\ v_{0r} \\ v_{0r} \end{pmatrix}\cos\omega t - \begin{pmatrix} v_{0i} \\ v_{0i} \\ v_{0i} \end{pmatrix}\sin\omega t
\end{cases}
$$

……(付 1-4)

と表現される。

ここで，$\dot{a}=a_r+ja_i$，$\dot{b}=b_r+jb_i$，$\dot{c}=c_r+jc_i$，$\dot{v}_1=v_{1r}+jv_{1i}$，$\dot{v}_2=v_{2r}+jv_{2i}$，$\dot{v}_0=v_{0r}+jv_{0i}$ とおくと，対称座標変換は，

$$
\begin{bmatrix} \dot{v}_1 \\ \dot{v}_2 \\ \dot{v}_0 \end{bmatrix} = \frac{1}{3}\begin{bmatrix} 1 & \alpha & \alpha^2 \\ 1 & \alpha^2 & \alpha \\ 1 & 1 & 1 \end{bmatrix}\begin{bmatrix} \dot{a} \\ \dot{b} \\ \dot{c} \end{bmatrix} \quad where\,\alpha = e^{j\frac{2}{3}\pi} = \frac{-1+j\sqrt{3}}{2}
$$

……(付 1-5)

と表現される。対象座標変換後の信号のうち，例えば正相信号($\boldsymbol{v}_1$)は，

$$
\boldsymbol{v}_1 = \begin{bmatrix} \frac{1}{3} & -\frac{1}{6} & -\frac{1}{6} \\ -\frac{1}{6} & \frac{1}{3} & -\frac{1}{6} \\ -\frac{1}{6} & -\frac{1}{6} & \frac{1}{3} \end{bmatrix}\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} + \frac{1}{2\sqrt{3}}\begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix}\begin{bmatrix} qv_a \\ qv_b \\ qv_c \end{bmatrix}
$$

……(付 1-6)

という関係を得ることができる。ここで，$[q\boldsymbol{v}_a, q\boldsymbol{v}_b, q\boldsymbol{v}_c]^t$ は，$[\boldsymbol{v}_a, \boldsymbol{v}_b, \boldsymbol{v}_c]^t$ に対して 90deg 進んだ直交成分である。

(付 1-6)式に Clark 変換

$$
\boldsymbol{C} = \begin{bmatrix} \sqrt{2/3} & -1/\sqrt{6} & -1/\sqrt{6} \\ 0 & 1/\sqrt{2} & -1/\sqrt{2} \\ 1/\sqrt{3} & 1/\sqrt{3} & 1/\sqrt{3} \end{bmatrix}
$$

……(付 1-7)

を施して，$[v_a, v_b, v_c]^t = C[v_\alpha, v_\beta, v_0]^t$ とすると，

$$
\begin{aligned}
\boldsymbol{C}\boldsymbol{v}_1 &= \boldsymbol{C}\left\{\begin{bmatrix} \frac{1}{3} & -\frac{1}{6} & -\frac{1}{6} \\ -\frac{1}{6} & \frac{1}{3} & -\frac{1}{6} \\ -\frac{1}{6} & -\frac{1}{6} & \frac{1}{3} \end{bmatrix}\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} + \frac{1}{2\sqrt{3}}\begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix}\begin{bmatrix} qv_a \\ qv_b \\ qv_c \end{bmatrix}\right\} \\
&= \boldsymbol{C}\left\{\begin{bmatrix} \frac{1}{3} & -\frac{1}{6} & -\frac{1}{6} \\ -\frac{1}{6} & \frac{1}{3} & -\frac{1}{6} \\ -\frac{1}{6} & -\frac{1}{6} & \frac{1}{3} \end{bmatrix}\boldsymbol{C}^{-1}\begin{bmatrix} v_\alpha \\ v_\beta \\ v_0 \end{bmatrix} + \frac{1}{2\sqrt{3}}\begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix}\boldsymbol{C}^{-1}\begin{bmatrix} qv_\alpha \\ qv_\beta \\ qv_0 \end{bmatrix}\right\} \quad \cdots\cdots\cdots\cdots\text{(付 1-8)} \\
&= \begin{pmatrix} (1/2)v_\alpha + (1/2)qv_\beta \\ (1/2)v_\beta - (1/2)qv_\alpha \\ 0 \end{pmatrix}
\end{aligned}
$$

を得る。これは，付図 1-5 上側の図の中の赤枠と等価になる。(Orthogonal Signal Generator(OSG)とも言う。)

1 組(2 つ)の SOGI は，逆相(-1 次)の信号を除去する目的で使われており，除去したい調波に応じた数（例えば, 5 次と 11 次を除去したければ, さらに 2 組(4 つ)など)に合わせて SOGI の組を増やすと良い。

入力信号が単相の場合には，v_α を入力信号とし，$v_\beta = 0$ とすれば良い。

SOGI に v が入力されると，v' とそれから 90deg 遅れた信号 qv' の 2 信号が得られる。

SOGI の中の k は，ダンピングファクタとされる定数である。

ここで，$v \to v'$ までの特性 $D(s)$ は，$\hat{\omega} = 2\pi 60\,\text{rad/s}$ 中心のバンドパス特性を表す。

バンド幅は，推定角速度 $\hat{\omega} = 2\pi 60\,\text{rad/s}$ とダンピングファクタ k に依存し，k が小さいほどバンド幅が小さくなる。即ちフィルタ能力が高くなる。また，$\hat{\omega} = \omega$ に整定したときの出力は，ゲインが 0dB，即ち振幅が入力と同じになる。

また，$v \to qv'$ までの特性 $Q(s)$ はカットオフ周波数 60Hz のローパス特性を表す。

ここでも，$\hat{\omega} = \omega$ に整定したときの出力は，ゲインが 0dB，即ち振幅が入力と全く同じであり，位相は 90deg 遅れになる。

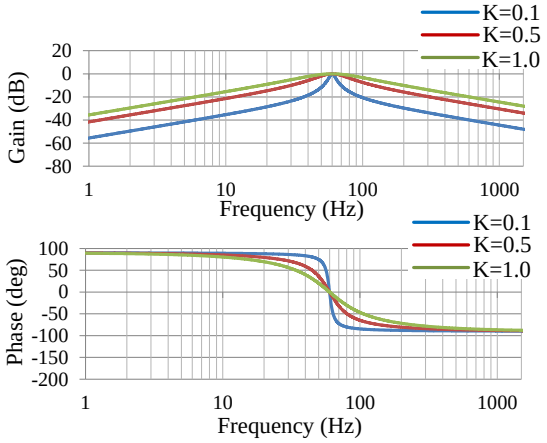
さらに，$e = v - v'$ とすると，$v \to e$ までの特性 $E(s)$ がノッチ特性を表すことは明らかである。

DSOGI+ISC(PSC)の伝達関数を(付 1-9)式に示す。ここで，$v \to v'$ までの特性 $D(s)$，$v \to qv'$ までの特性 $Q(s)$ は，(付 1-10)式に表される。

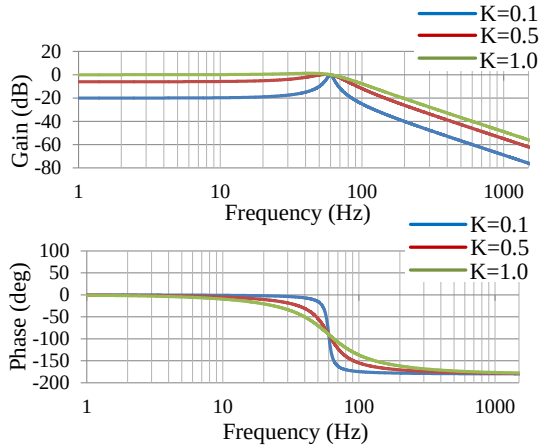
$$\begin{aligned}\hat{v}^{+}_{\alpha\beta,1}(s) &= \frac{1}{2}\begin{bmatrix} D(s) & -Q(s) \\ Q(s) & D(s) \end{bmatrix} v_{\alpha\beta,1}(s) \\ &= \frac{1}{2}\frac{k\hat{\omega}}{s^2 + k\hat{\omega}s + \hat{\omega}^2}\begin{bmatrix} s & -\hat{\omega} \\ \hat{\omega} & s \end{bmatrix} v_{\alpha\beta,1}(s)\end{aligned} \quad \cdots\cdots\text{(付 1-9)}$$

$$\begin{cases} D(s) = \dfrac{v'(s)}{v(s)} = \dfrac{k\hat{\omega}s}{s^2 + k\hat{\omega}s + \hat{\omega}^2} \\ Q(s) = \dfrac{qv'(s)}{v(s)} = \dfrac{k\hat{\omega}^2}{s^2 + k\hat{\omega}s + \hat{\omega}^2} \end{cases} \quad \cdots\cdots\text{(付 1-10)}$$

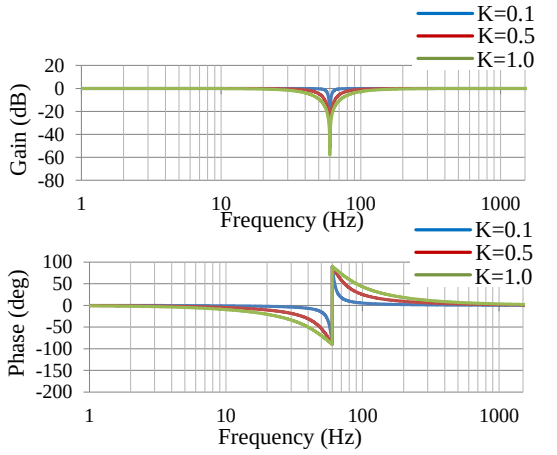
$\hat{\omega} = 2\pi 60\,\mathrm{rad/s}$ に整定しているとし，ダンピングファクタ k を変えて $v \to v'$ までの特性 $D(s)$，$v \to qv'$ までの特性 $Q(s)$，$v \to e$ までの特性 $E(s)$ の周波数特性を算出したものを，付図 1-6 から付図 1-8 に示す。



付図 1-6.　$v \rightarrow v'$ までの特性 $D(s)$.



付図 1-7.　$v \rightarrow qv'$ までの特性 $Q(s)$.



付図 1-8.　$v \rightarrow e$ までの特性 $E(s)$.

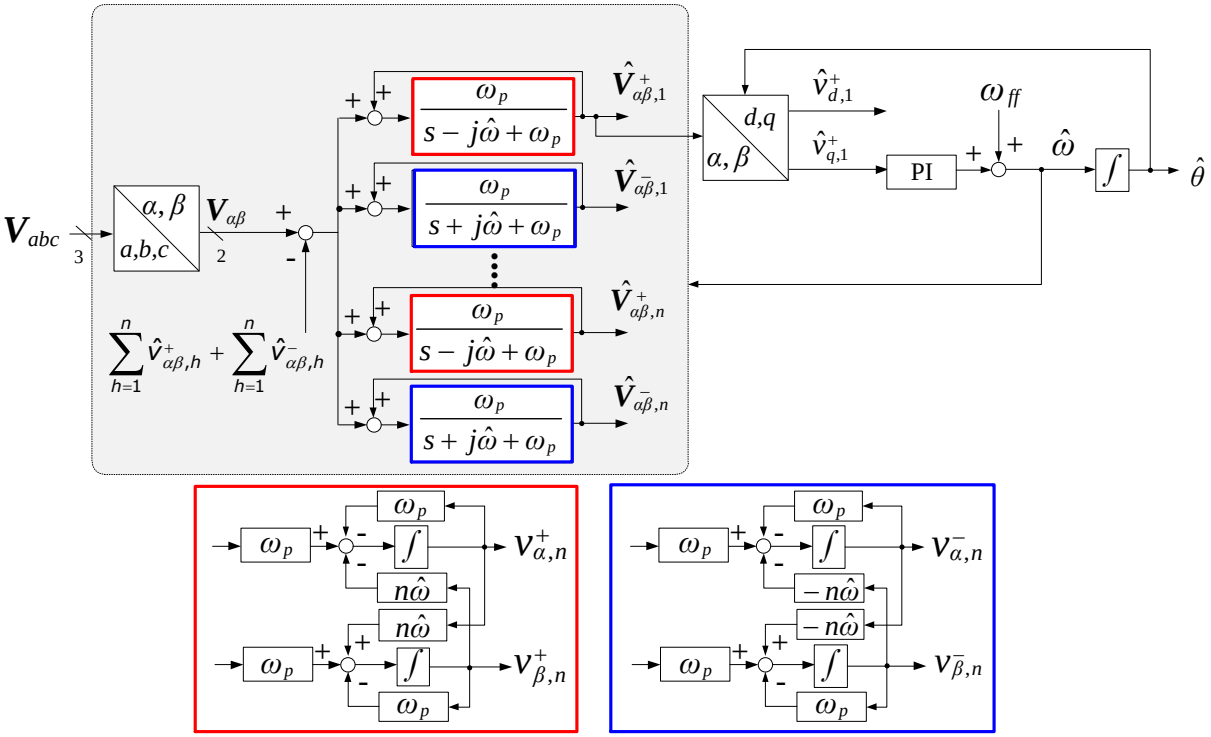
(付 1-1)式と(付 1-2)式，(付 1-9)式と(付 1-10)式を比較して，MRF と DSOGI が等価であると証明できる。ここで，$\omega_p = k\hat{\omega}/2$ となる。

いま，SOGI の中のダンピングファクタ k が重要な役割をしていることが想像できる。文献[3]では，k がバンド幅や過渡特性を左右するもので，これらはトレードオフの関係にあると紹介されている。

Multiple Complex Coefficient Filtered (MCCF) PLL[6]

前節において，除去したい調波に応じた数だけ SOGI の組み合わせを搭載すると紹介したが，同様に，除去したい調波に応じた数だけ MRF の複素係数フィルタを搭載する手法が，Multiple Complex Coefficient Filtered(MCCF) PLL である。

付図 1-9 に MCCF PLL のシステムブロック図を示す。



付図 1-9. MCCF PLL システムブロック図.

付図 1-9 上側の図の赤枠は，MCCF PLL を表している。赤枠は，正相信号の，青枠は，逆相信号の演算を行う，n 次の複素係数フィルタで，付図 1-9 下側の左と右にそれぞれのブロック図を示している。

MRF では，正相(ω)の信号を得るために逆相($-\omega$)の信号をフィードバックしてきて減算

し, 逆相($-\omega$)の信号を得るために正相(ω)の信号をフィードバックしてきて減算していたのに対し, MCCF では, 入力信号からすべての次数に分離された信号の合計$\sum_{h=1}^{n}\hat{\boldsymbol{V}}_{\alpha\beta,h}^{+}+\sum_{h=1}^{n}\hat{\boldsymbol{V}}_{\alpha\beta,h}^{-}$を減算し，自分自身の次数の信号を足し戻している。即ち，自分自身の次数の信号以外をフィードバックしてきて減算している。MRF(DDSRF)は MCCF の 1 ケースと言える。

付 1.2.　Advanced PLL の周波数応答

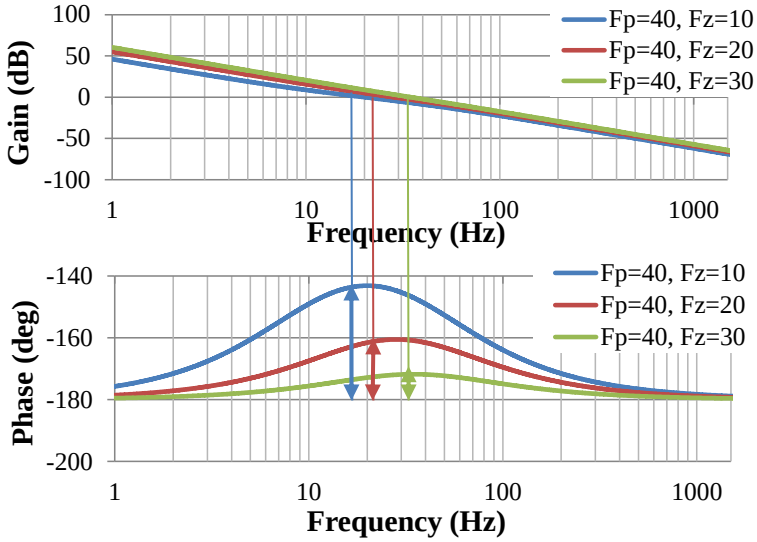
文献[6]では，LSRF とその他の手法 MRF(DDSRF), DSOGI, MCCF の小信号モデルがすべて等価であるとし，小信号モデルのみで特性を解析している。しかし，MRF(DDSRF), DSOGI, MCCF では正相信号と逆相信号の両方を使って演算するため，LSRF の小信号モデルとその他の手法の小信号モデルは等価にならない。このことを以下に示す。

LSRF の小信号モデル(付図 1-2 下側の図)において，入力信号の位相$\Delta\varphi_1^+$から推定位相$\Delta\hat{\varphi}_1^+$までの一巡伝達関数は，(付 1-11)式のように表される。ここで，LPF の固有角周波数はω_p，カットオフ周波数はF_pであり，PLL の PI 補償の固有角周波数は$\omega_z=k_i/k_p$，カットオフ周波数はF_zであった。

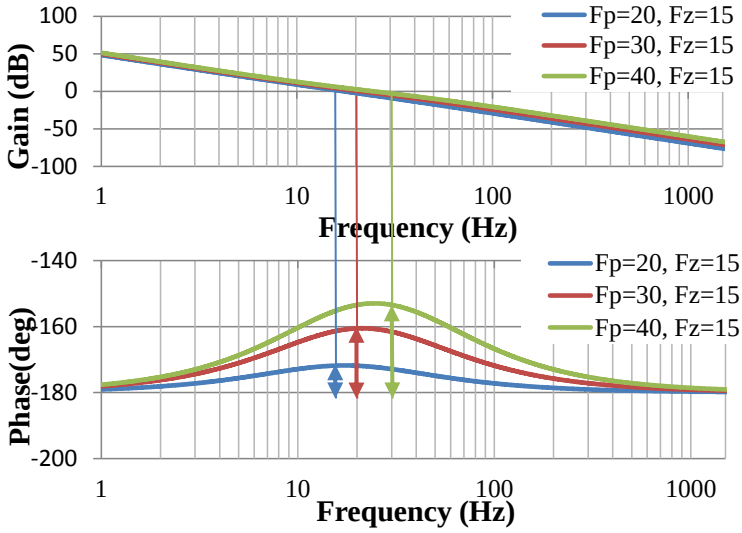
$$\frac{\Delta\hat{\varphi}_1^+}{\Delta\varphi_1^+}=\frac{\omega_p}{s+\omega_p}\frac{sk_p+k_i}{s}\frac{1}{s}=\frac{\omega_p\left(sk_p+k_i\right)}{s^2\left(s+\omega_p\right)} \quad \cdots\cdots\text{(付 1-11)}$$

付図 1-10 は LPF のカットオフ周波数$F_p=40\,\mathrm{Hz}$で固定とし, PI 補償のカットオフ周波数F_zを変えた場合の，小信号モデルから算出した周波数特性である。

付図 1-11 は PI 補償のカットオフ周波数$F_z=15\,\mathrm{Hz}$で固定とし，LPF のカットオフ周波数F_pを変えた場合の，小信号モデルから算出した周波数特性である。



付図 1-10. 小信号モデルから算出した周波数特性（$F_p = 40$ Hz 固定で F_z を変えた場合).



付図 1-11. 小信号モデルから算出した周波数特性（$F_z = 15$ Hz 固定で F_p を変えた場合).

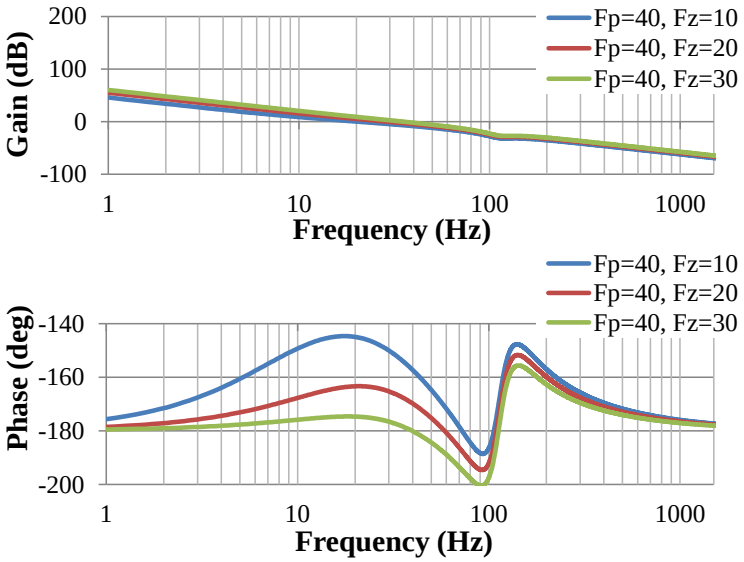
一方で，DDSRF モデル(付図 1-3(MRF)上の図の正相抽出部を付図 1-4(DDSRF)に置き換えたもの)から小信号モデルを導いたもの(注18)を使って，入力信号の位相 $\Delta\theta$ から推定位相 $\Delta\hat{\theta}$ までの一巡伝達関数を求めると，(付 1-12)式のようになる。

$$\frac{\Delta\hat{\theta}}{\Delta\theta} = -\frac{\omega_p\left(\left(s+2\omega_p\right)s^2 + 4\hat{\omega}^2\left(s+\omega_p\right)\right)}{\left(s+2\omega_p\right)^2 s^2 + 4\hat{\omega}^2\left(s+\omega_p\right)^2}\frac{sk_p + k_i}{s}\frac{1}{s} \quad \cdots\cdots\text{(付 1-12)}$$

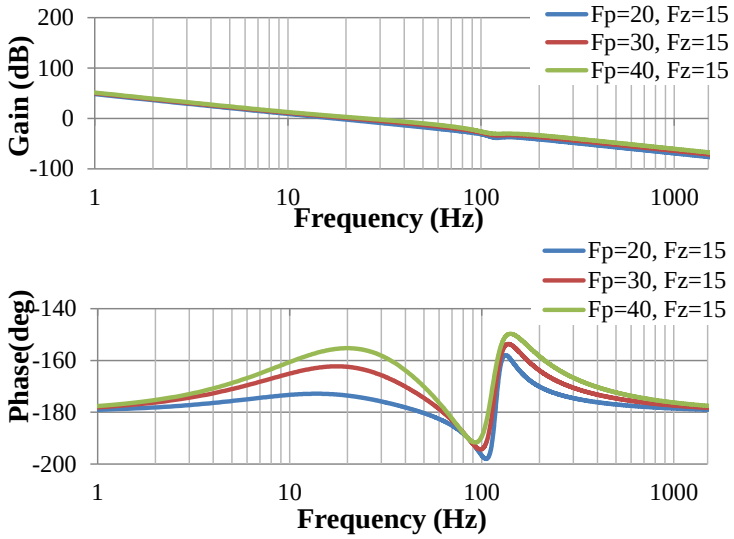
(注18) 正相・逆相両信号の演算を考慮し，微小信号の変化を線形近似したもの。

付図 1-12 は LPF のカットオフ周波数 $F_p = 40$ Hz で固定とし, PI 補償のカットオフ周波数 F_z を変えた場合の，回転座標変換を含む DDSRF モデルから算出した周波数特性である。

付図 1-13 は PI 補償のカットオフ周波数 $F_z = 15$ Hz で固定とし，LPF のカットオフ周波数 F_p を変えた場合の, 回転座標変換を含む DDSRF モデルから算出した周波数特性である。



付図 1-12. 回転座標変改を含む DDSRF モデルから算出した周波数特性
（$F_p = 40$ Hz 固定で F_z を変えた場合）.



付図 1-13. 回転座標変改を含む DDSRF モデルから算出した周波数特性
（$F_z = 15$ Hz 固定で F_p を変えた場合）.

LSRF モデルから算出した周波数特性(付図 1-10, 付図 1-11)では, 一巡伝達関数のゲイン交点を $\omega_c = \sqrt{\omega_p \omega_z}$ となるように調整すれば良い。付図 1-10 では青色で描かれている $F_p = 40\,\mathrm{Hz}$, $F_z = 10\,\mathrm{Hz}$ の場合に, 付図 1-11 では緑色で描かれている $F_p = 40\,\mathrm{Hz}$, $F_z = 15\,\mathrm{Hz}$ の場合に，十分な位相余裕が確保できている。

しかし，正相・逆相両方の演算を含む DDSRF モデルから算出した周波数特性(付図 1-12, 付図 1-13)では，基本周波数の 2 倍の周波数である 120Hz 付近で系が不安定になる。そのため，位相交点周波数が 120Hz 付近にならないように，DDSRF のパラメータを調整する必要がある。

参考文献

[1] A. Ohori, N. Hattori, and T. Funaki “Phase-Locked Loopusing Complex- Coefficient Filters for Grid-Connected Inverter,” IEEJ Transaction on Industry Applications, Vol. 133, No.4, pp. 388-394, 2013 (in Japanese).

[2] M. Saito, and T. Shimizu, “A Novel Control Method on Single Phase Grid Connectable Inverter with Hilbert Transformer: Single phase current control on d-q coordinate,” IEEJ Transaction on Industry Applications, Vol.121, No.3, pp. 1089-1090, 2001 (in Japanese).

[3] K. MOŻDŻYŃSKI, K. RAFAŁ, and M. BOBROWSKA-RAFAŁ, “Application of the second order generalized integrator in digital control systems”, ARCHIVES OF ELECTRICAL ENGINEERING, vol. 63, no. 3, pp. 423-437, 2014.

[4] D. Siemaszko, and A.-C. Rufer, “Power Compensation Approach and Double Frame Control for Grid Connected Converters,” in Proceedings of IEEE Intrnl. Conf. of Power Electronics and Drive Systems, pp. 1263-1268, 2013.

[5] Y. Hirase, O. Noro, E. Yoshimura, H. Nakagawa, K. Sakimoto, and Y. Shindo, ”Virtual Synchronous Generator Control with Double Decoupled Synchronous Reference Frame for Single-Phase Inverter”, pp. 143-151, IEEJ Journal of Industry Applications, Vol. 4, No.3, 2015.

[6] S. Golestan, M. Monfared, and F. D. Freijedo, “Design-Oriented Study of Advanced Synchronous Reference Frame Phase-Locked Loops (PLLs)”, IEEE Trans. Power Electronics, vol. 28, no. 2, pp. 765-778, Feb. 2013.