Osaka University Knowledge Archive

Title	広帯域総合通信網における同報トラヒック収容技術に関する研究
Author(s)	戸出, 英樹
Citation	大阪大学, 1997, 博士論文
Version Type	VoR
URL	https://doi.org/10.11501/3129179
rights	
Note	

Osaka University Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

Osaka University

広帯域総合通信網における同報トラヒック収容技術に関する研究

１９９６年７月

戸　出　英　樹

広帯域総合通信網における同報トラヒック収容技術に関する研究

１９９６年７月

戸　出　英　樹

278-3

謝辞

本論文は，筆者が大阪大学大学院在学中，並びに大阪大学工学部通信工学科在職中に，大阪大学工学部通信工学科 池田 博昌 教授，故手塚 慶一 同名誉教授の御指導の下に行った研究の成果をまとめたものである．池田 博昌 教授には，本研究を遂行し，その成果をまとめるに当たり，終始懇切丁寧なる御指導と御鞭撻を賜わった．また，故手塚 慶一 名誉教授には，大阪大学工学部において通信網工学講座配属以来，研究分野への最初の手ほどきを与えて戴き，博士後期課程在学中，御厚情溢れる御薫陶を賜わった．御指導戴いた両先生に，深甚なる感謝の意を表する．

大阪大学工学部，同大学院において，御教示賜わり，また，本研究に関し御審査戴いた大阪大学産業科学研究所 北橋 忠宏 教授，同学工学部通信工学科 倉薗 貞夫 教授，森永 規彦 教授，前田 肇 教授，小牧 省三 教授，児玉 裕治 教授，同学大学院電子情報エネルギー工学専攻 長谷川 晃 教授，大阪大学産業科学研究所 元田 浩 教授 に衷心より御礼申し上げる．

通信網工学講座において，本研究を遂行するに当たり，関西大学工学部電子工学科 岡田 博美 教授，並びに 大阪大学工学部通信工学科 山本 幹 助教授には，昼夜をおかず熱心な御指導，御助言を戴いた．ここに衷心より感謝申し上げる．

本研究の途上，大阪大学基礎工学部情報工学科 宮原 秀夫 教授，並びに 村田正幸 助教授，同学工学部情報システム工学科 滝根 哲哉 助教授には，貴重な御助言を戴いた．ここに厚く御礼申し上げる．

通信網工学講座配属以来，大阪大学経済学部 真田 英彦 教授，同学大学院言語文化研究科 中西 暉 教授，同学産業科学研究所 馬場口 登 助教授，神戸商船大学 井上 健 助教授，和歌山大学工学部 内尾 文隆 助教授，大阪大学工学部 後藤 嘉代子 技官には，公私にわたり種々の面で御支援を賜った．また，信州大学経済学部 六浦 光一 教授，神戸大学国際文化学部 大月 一弘 助教授にも御助言を戴いた．ここに心から御礼申し上

げる．

通信網工学講座において，直接，本研究の内容に関連して熱心な御討論を戴いた，太田 能 博士 (現，群馬大学工学部助手)，酒井 康晴 氏 (現，関西電力)，尾尻 健 氏に深謝申し上げる．

さらに，筆者が属した研究関連グループにおいて，小林 真也 博士 (現，金沢大学工学部講師)，石田 朗 博士 (現，信州大学経済学部講師)，荒木 正 氏 (現，住友電工)，平田 稔人 氏 (現，四国電力)，崔 永福 博士 (現，東明情報大学情報通信工学科講師)，上山 憲昭 博士 (現在，南カリフォルニア大学留学中)，上野 喜昭 氏 (現，松下電工)，野瀬 夏樹 氏，西村 和人 氏，Komwut Wipsitwarakun 氏をはじめ，通信網工学講座の諸兄には多くの御助言と御協力を戴いた．ここに感謝の意を表する．

最後に本研究遂行の支えとなった両親に感謝する次第である．

序文

本論文は，筆者が大阪大学大学院工学研究科 (通信工学専攻) 並びに大阪大学工学部通信工学科において行った，広帯域総合通信網における同報トラヒック収容に関する研究成果をまとめたものであり，以下の 7 章で構成される．

第 1 章は序論であり，将来の情報通信インフラストラクチャとして活発に研究されている広帯域サービス総合通信網の技術課題を挙げ，特に主要なサービス形態となるであろう同報サービスの収容に関する研究の現状について述べる．そして，本論文の位置付け並びに目的を明確にする．

第 2 章では ATM 網に代表される高速パケット交換網に同報トラヒックを収容することが交換機特性に及ぼす影響を定量的に評価する．定常的に出力回線に特定のトラヒック負荷がかかる環境で，交換機にかかる印加負荷を一定にしつつ，放送性を有し交換機において複製される必要があるセルを混在させた場合のセル廃棄率特性を解析により導出する．また，その解析結果に基づき，同報セルを適切な割合で収容することが交換機に及ぼす影響を定量的に評価する．その結果，呼設定時になるべく放送性の高い呼を一定の割合で各交換機に均一に処理させるような経路設定アルゴリズムを導入することにより，出回線における負荷変動が生じた場合でも特定出力端子の負荷集中に対する特性劣化を軽減することが可能となることを指摘する．

第 3 章では，同報セル収容に対する親和性の高い ATM 交換機アーキテクチャを提案する．本章では，各出力回線対応にバッファを配置するいわゆる出力バッファ型に注目し，出力バッファへの交換部が出力端子競合を原理的に許さない時間多重型交換構造を有するアーキテクチャを採用する．提案交換機はセル交換に伴うヘッダ処理制御を前セルの交換処理中に行う先行制御を特徴とし，入力側にもバッファを配置し，入出力バッファ間のフロー制御を実行することにより性能向上を図る．本章ではまず，この先行制御型交換機の原理並びに特徴を明確にし，セル交換部の動作速度に制約をも

つ場合の性能を理論解析により明らかにする．また，入出力バッファ間のフロー制御を実装することによる効果をシミュレーション解析により明らかにする．

第4章では，第3章における先行制御型交換機のように各出力回線対応にバッファを有する形態ではなく，幾つかの出力回線でバッファを共有する共有出力バッファ型交換機のアーキテクチャを提案する．本アーキテクチャでは交換部に時間多重型構成ではなく，空間分割型構成を採用する．そのため出力端子競合は発生し得るものの，大規模化に伴う動作速度ボトルネックを解消することが可能となる．本アーキテクチャは，出力端子競合並びに共有出力バッファ溢れに伴うセル廃棄に関する不公平を回避する機構を有する．出力端子競合に対する上記の公平化機構の効果を理論解析により，出力バッファ溢れに対する公平化効果を計算機シミュレーションにより明らかにする．

第5章では，第2章の検討結果に基づき，任意の同報呼に対し木状の経路を探索する経路選択問題で，特に木状経路の分岐ノードにおける分岐数を地理的に分散させる，つまり，セル複製を実行する交換機を地理的に分散させる2つのアルゴリズム (枝付加型アルゴリズムとループ構成型アルゴリズム) を提案する．本アルゴリズムはグラフ理論におけるスタイナー木アルゴリズムに経路の迂回度を反映する閾値の概念を導入したものである．この閾値を操作することにより経路上の各交換機におけるコピー機能に関する負担を分散させることが可能となる．本章ではシミュレーション解析により両提案アルゴリズムの性能評価を行い，交換機における分岐数の地理的分散効果の観点からは従来アルゴリズムよりも有効であることを明らかにする．

第6章では，ATM網を前提とした同報サービスを収容するための経路設定方式について述べる．まず，VP(Virtual Path) 環境の下で同報呼を収容するためのVP使用法を明らかにする．次にVP環境下で同報トラヒックを効率的に収容するための網構成法を提案する．本方式は同報呼を収容するために論理的なVP網をATM網内に構成するものであり，セルの複製機能を有する中継ノード (コピーノード) を限定することができ，低コストの網構成が可能となる．さらに，コピーノードが限定されたVP環境下での経路選択アルゴリズム (Copy Node Restriction: CNR と Improved CNR) を提案する．本アルゴリズムはVP環境を指向しており，経路設定と同時にVP設定を確定することができる．最後に，計算機シミュレーションにより，本アルゴリズムが他の代表的なアルゴリズムに比べ有効であることを明らかにする．

第7章は結論であり，本論文で得られた緒結果を総括する．

目次

謝辞 i

第1章 緒論 1

第2章 ATM交換機における同報セル収容効果 9

2.1 緒言 9

2.2 対象交換機アーキテクチャ 11

2.3 性能解析 13

2.3.1 仮定 13

2.3.2 出力端子へのセル到着バッチサイズ分布 14

2.3.3 出力バッファ内セル数分布とセル廃棄率 19

2.4 数値結果 20

2.4.1 パラメータ設定 20

2.4.2 単一セル到着条件 22

2.4.3 バッチセル到着条件 28

2.5 結言 29

第3章 先行制御型交換機–CASCHスイッチ– 31

3.1 緒言 31

3.2 スイッチ構成 32

3.2.1 基本原理 32

3.2.2 動作原理 35

3.2.3 動作タイミング 38

3.2.4 CASCH スイッチの特徴 39
3.2.5 CASCH スイッチの発展性 40
3.3 システム構成 41
3.3.1 各構成要素の実装方法 41
3.3.2 高速化手法 42
3.4 交換速度制約に関する性能解析 43
3.4.1 対象交換機と仮定 43
3.4.2 入出力バッファの待ち行列モデル 44
3.4.3 入力バッファの解析 44
3.4.4 出力バッファの解析 45
3.5 交換速度制約の定量的評価 47
3.6 スイッチ内フロー制御 50
3.6.1 フロー制御機構 50
3.6.2 フロー制御の評価 51
3.7 結言 53

第 4 章 公平な出力端子競合機能をもつ共有出力バッファ型交換機 55
4.1 緒言 55
4.2 共有出力バッファ型交換機アーキテクチャ 56
4.2.1 ノンコンテンション型構成 57
4.2.2 コンテンション型構成 58
4.3 改良コンテンション型アーキテクチャ 60
4.3.1 公平な出力競合調停手順 60
4.3.2 公平性を考慮したアーキテクチャ 61
4.3.3 アドレス付加の手順 63
4.4 出力端子競合に関する性能解析 64
4.4.1 仮定 65
4.4.2 ランダム規律の場合の各端子別セル廃棄率 65
4.4.3 公平規律の場合の各端子別セル廃棄率 67
4.4.4 数値結果 69
4.5 スイッチ全体に関する性能解析 71

4.5.1 シミュレーションモデル 72
4.5.2 数値結果 73
4.5.3 アドレス付加制約の影響 76
4.6 結言 78

第5章 分岐数制約を考慮した同報経路選択方式 79
5.1 緒言 79
5.2 経路選択手順 81
5.3 広帯域総合網における同報経路選択の基本方針 82
5.4 トラヒック分散型同報経路選択アルゴリズム 84
5.4.1 アルゴリズムの基本原理 84
5.4.2 枝付加型アルゴリズム 84
5.4.3 ループ構成型アルゴリズム 86
5.5 性能評価 91
5.5.1 モデルと仮定 91
5.5.2 数値結果 93
5.6 確定的分岐数制約条件への改良 97
5.7 要求通信品質に応じたコスト導出関数の提案と評価 99
5.7.1 ATM 網に適したコスト導出関数 99
5.7.2 各種コスト導出関数による選択経路特性 102
5.7.3 QOS を考慮したコスト導出関数の提案 104
5.7.4 提案コスト導出関数による選択経路の評価 107
5.8 結言 111

第6章 ATM 網に適した同報トラヒック収容方式 113
6.1 緒言 113
6.2 同報トラヒックに対する VP 設定 114
6.2.1 同報通信に対する VP 設定法 114
6.2.2 結合型 VP 方式 116
6.3 同報サービスに適した網構成 118
6.4 一般的な同報経路選択アルゴリズムの問題点 120

6.5 VP 環境に適した同報経路選択アルゴリズム 121
6.5.1 CNR アルゴリズム 121
6.5.2 I-CNR アルゴリズム 125
6.6 性能評価 126
6.6.1 シミュレーションモデル 126
6.6.2 基本特性 129
6.6.3 VP ホップ制約 133
6.6.4 実際の通信網への適用可能性 138
6.7 結言 141

第 7 章 結論 **143**

参考文献 **149**

付録 **159**

A ループ構成型アルゴリズムに対する停止性の証明 159
B 条件付ランダムグラフの構築法 161
C ATM 交換機内バッファのセル数分布 163
D ATM 交換機内バッファのセル廃棄率 166

第 1 章

緒論

電気通信技術は今日に至るまで約 150 年間に亘って発展を遂げてきた．現在では，経済，社会，文化等あらゆる分野において情報化が進み，電気通信は物理的距離を克服し情報を迅速かつ正確に伝達する手段として，必要不可欠な基盤技術となっている．特に近年，電話サービスなど既存のメディアのみならず，電気通信と情報処理が融合したデータ通信，高速高機能化したファクシミリ，WWW(World Wide Web) を利用したデータベースアクセス，CATV などの映像配信，TV 電話，VOD(ビデオ・オン・デマンド) など，多様なサービスの実現に関する社会的需要は増加の一途を辿っている．

このような，社会的状況の変化に加え，電気通信網を取り巻く技術的，制度的状況も大きく変化している．技術面では，電気通信網の発展を支えるディジタル通信，電子交換 [1]，さらに光通信 [2] などの通信技術の進歩，並びにコンピュータの小型化・高性能化に代表される，LSI 技術の発展に支えられた技術革新が挙げられる．一方，制度面では，通信事業制度の改革に伴い，通信事業分野に民間事業体の新規参入による競争原理が導入され，今後の電気通信技術の発展，新しい通信事業の展開に向けての活力が培われている．

以上の状況が三味一体となり，将来の高度情報化に向けて種々のメディアを総括的に扱うことができる新しいディジタル通信網を実現しようという気運が高まり，サービス総合ディジタル通信網 (Integrated Services Digital Network: ISDN)[3]–[5] という概念が生まれた．ISDN の実現により，複数の加入者線と加入者番号を使用していたユーザは単一インタフェースでサービスを享受できるようになった．1988 年，わが国においても「INS(Information Network System)」という名で既存の電気通信網を基盤とする 64kbps をベースとした狭帯域 ISDN (N–ISDN: Narrowband ISDN) の商用サー

ビスを世界に先駆けて開始している．

以上の背景より，ISDN は実現されるに到ったが，今後も通信サービスはますます多様化し，扱うべきトラヒックも高速かつ大容量になるものと考えられる．しかし，既存の電気通信網の使用を前提とする N-ISDN ではチャネル速度が 64kbps～1536kbps，または 1920kbps と比較的低速であるため，音声や低速データ通信等を収容することは可能であるが，今後，サービスの主流となることが期待される高精細動画像通信や高速データ通信等の高速かつ大容量通信サービスを提供することは困難である．これらのサービスを提供するには現行の N-ISDN のチャネル速度を越える数 Mb/s から数百 Mb/s の通信速度が必要であり，膨大な情報を柔軟に伝送・処理する次世代の通信網，いわゆる広帯域 ISDN (B-ISDN : Broadband ISDN) の実現が必要不可欠となる [6][7]．世界各国の様々な研究機関が，B-ISDN の実現に向けての研究・開発を行っているが，B-ISDN を実現する伝送方式としては，ITU-T(International Telecommunication Union – Telecommunication Standardization Sector) において非同期転送モード (ATM: Asynchronous Transfer Mode) 方式 [8]-[10] が勧告されている．

ATM 方式では全ての情報を一定長に分割し，固定長のヘッダを付加することで「セル」と呼ばれる 53 バイトの伝送単位を構成する．セル伝送時にはヘッダ内に記述されたラベル情報に基づき，ハードウェア的に高速交換・伝送を行う．このようにあらゆる情報を極めて小さいセル単位で一元的に処理することにより，速度変動を伴う種々のトラヒックや伝送速度が異なるトラヒックの統合が可能となることから，ATM はマルチメディア通信網実現のための極めて有望な伝送方式として脚光を浴びている．ATM 方式に基づく通信網における重要な特徴の 1 つとして，VC/VP(Virtual Channel/ Virtual Path)[9][11] による伝達網の階層化が挙げられる．VP は各呼に割り当てるチャネル (VC) を集約させた論理的な束であり，VP をクロスコネクティング単位とすることで，クロスコネクトでの高速交換が可能となるとともに，回線障害時のセルフヒーリング処理 [12]-[17] や呼設定時の経路選択処理等を簡単化することができる．また，VP を対象とした可変容量制御機能 [18][19] を利用すれば，VP に割り当てられる帯域をトラヒック状況に応じて動的に変更することができ，経済的な通信網の構築が可能となる．

将来の ATM 網における成熟したサービス統合の実現に向けて，高性能交換機の開発や，レート制御・輻輳制御など通信品質を維持するための種々のトラヒック制御 [20][21]，あるいは網管理制御の確立等，通信基盤を構築するための種々の技術的問題を解決し

なければならない [22]．さらに ATM 網では，会話型サービス・検索型サービス・多地点型サービスといった従来個々の網で提供されていた様々な通信サービス形態を如何にして一つの網に収容し，ユーザに提供するかという非常に重要な問題が存在する．特に，CATV や VOD，TV 会議等に代表される画像トラヒック [23] を主とした多地点型の通信サービスに対するユーザのニーズは極めて大きく，それらの通信サービスを ATM 網上で実現する同報通信制御技術の確立は ATM 網を一般家庭にまで普及させるため，さらには新たな通信ニーズを開拓するためにも必要不可欠である．本論文では以降，不特定多数への情報伝達を行う放送サービス (Broadcast Service) を含め，多地点に対し情報を伝達する様々なサービス (Multipoint Service) を総称して「同報サービス (Multicast Service)」と定義する．双方向多地点間通信サービスも，1 対多型通信の重ね合わせで実現可能であることから，1 対多型つまり同報通信を基本として議論を展開する．

従来の 1 対 1 通信に属する他の通信サービスとは異なり，1 つの送信ノードから複数の受信ノードに同一情報を分配する同報通信サービスを実現するための技術的課題は，同報トラヒック処理に適した交換機アーキテクチャの構築問題や情報の伝送方法，経路選択問題，さらには網トポロジの構成問題にまで波及する [24]．このため，同報サービスの実現に際しては，個々の制御技術のみに注目するのではなく，総括的な観点から同報トラヒックに関する制御技術全体を掌握し，同報トラヒックを網に収容することが要求される．

現在までの同報トラヒック収容問題を扱った研究を大別すると，特に ATM 交換機に情報複製機能を付加することにより同報サービスの収容を目指した交換機アーキテクチャ面からの接近法 [25]–[29]，ATM 網を含む一般のパケット型交換網を対象とした同報トラヒックの経路選択法に関する接近法 [30]–[47]，高度 IN(Intelligent Network) において交換ノードが同報トラヒックを処理する際の呼モデルに関する接近法 [48]–[50] などが挙げられる．

同報セル処理機能を有する交換機に注目すると，コピー・ルーチング分離型 [25]–[29] とコピー・ルーチング同時型 [51]–[68] に大別される．前者は，バッチャ・バンヤン網 [69][70] に代表されるように，小規模のスイッチエレメントを多段接続した構成の ATM 交換機の前段に，セルコピーを実行する専用モジュールを配備することにより，同報トラヒックの収容を図るものである．一方，後者は共有媒体を介して出力バッファに

セルを伝送する，いわゆる出力バッファ型交換機 [51]–[63][69][70] や，共有メモリを介して入出力端子間の交換を実現する，いわゆる共有メモリ型交換機 [64]–[70] に代表されるように，同報セル処理のために特別なモジュールなどを付与するのではなく，原理的に1対1型交換機アーキテクチャ自身に同報セル処理機能を具備できるものである．一般に，前者に比べ後者のアーキテクチャは同報セルを収容することによる性能劣化が少ない．

交換機面に関する研究成果の大部分はセルコピー機能を実現するアーキテクチャを提案するものであり，同報セルを収容することにより交換機性能に与える影響を定量的に評価したものは少ない．文献 [71] では，代表的な交換機アーキテクチャの1つである入力バッファ型交換機 [69][70][72]–[78] を対象に，同報セルを交換することによる交換機の性能をスループットの面から定量的に評価している．しかし，セル廃棄性能面で入力バッファ型よりも優れ [79]–[81]，現在，製品化も積極的に進められている出力バッファ型アーキテクチャ，あるいは共有メモリ型アーキテクチャに対する十分な検討はなされていない．特に，交換機に印加される負荷に偏りがあるような現実的な環境を想定して，交換機に及ぼす影響を明らかにすることは重要である．

一方，経路選択問題は複数のノードに属する端末間を接続する問題であり，静的同報経路選択 [31]–[44] と動的同報経路選択 [45][46] に大別される．静的とは同報接続の参加者が予め決まっていて，その接続の最初から最後まで経路が変化しないことを意味し，具体例としてテレビ会議や同報ファイル転送，遠隔教育，予約型ビデオなどが挙げられる．動的とは初期経路選択の後，時間的に参加者の追加・離脱があり，それに伴い経路が変化することを意味する．具体例として一般放送，ニアビデオオンデマンドなどが挙げられる．

一般に，同報経路選択問題はグラフ理論的な手法に従い，木状の経路を選択する問題に帰着される．経路選択の指針は，リンクに割り当てられたコストの総和を最小にすることである．ここでコストとは，グラフ理論で用いられる定義と同様，リンクの選択されやすさを表す指標であり，コストが大きいリンク程選択に値しないことを意味する．通常，コストには負荷や伝搬遅延，あるいは，末端ノードのセル廃棄率などを反映した値を対応づける．既に提案されている同報経路選択方式は，動的，静的双方において，網トポロジや網上のトラヒック状況のみを経路選択の指標として考慮しつつ経路を選択しているのが現状である．

ところで，ATM 網環境における交換機の同報セル処理機構の実装法によっては，セルコピーに関する過度の負担は，交換機性能そのものの劣化につながる場合がある．また，インパクトの大きい同報トラヒックの処理に関する負担が特定のノードに過度に集中すると，それ以降，他のトラヒックがそのノードを使用することが困難になり，迂回経路を選択せざるを得なくなるということも考えられる．以上の考察から，同報経路を選択する際に，リンクコスト最小化という従来の目的関数のみならず，交換ノードが同報トラヒックを収容することにより被る影響を考慮して経路選択に反映させるという観点を新たに設けることは極めて重要である．これは，木状経路を設定する際の分岐点に相当するノードを適切に設定する必要があることを意味する．

上述の議論の通り，従来の同報トラヒックを対象とした研究は，それぞれが個々の制御技術のみを研究対象としており，総轄的な観点から同報サービス実現化問題を論じたものは見られない．特に，ATM 網環境を対象とした場合，各コネクション毎に設定される VC に加え，網の運用・管理の効率化を図るために VP の概念が適用されることを考慮に入れて同報トラヒックの収容問題を扱う必要がある．具体的な問題としては，同報トラヒックの収容に適した VP 網の構築法を提示すると共に，グラフ理論的な多地点型経路選択問題を VP レベルの設定問題に対応付けることが挙げられる．これらの問題は ATM 網上で同報サービスを実現するためには克服すべき重要な研究課題であると言える．

本論文では，以上の背景から，B–ISDN(ATM 網) に 1 対多型の同報サービスを収容する際に必要とされる要素技術の総合的な確立を目的として研究を展開している．研究の視点として，交換ノードに関する視点，経路選択に関する視点，並びに ATM 網への適用に関する視点の 3 つに注目する．まず，交換機に関する視点として，ATM 網に対し同報トラヒックの収容を行った場合に，交換機に与える性能の変化を定量的に評価する．さらに，同報セル収容に適した交換機アーキテクチャの 1 つである出力バッファ型アーキテクチャを基本とする交換機の提案を行い，従来の出力バッファ型交換機の性能との比較を行うことによりその有効性を明らかにする．経路選択に関する視点としては，交換機に関する視点から得られた同報トラヒック印加が交換機に与えるインパクトの評価結果を踏まえて，経路選択問題に “ノード当たりのセルコピーに関する処理の地理的分散” という新たな目的関数の導入を図る．この着眼点に基づき新たな経路選択アルゴリズムを提案し，コストと同報トラヒック処理分散の両面から特

性を評価し，その有効性を明らかにする．さらに，ATM 網への適用に関する視点として，VP の使用が前提となる ATM 網環境に注目し，上述した同報トラヒック収容に適した VP 網の構築，並びに VP 設定問題と経路選択問題の融合を目指した具体的な方策を提唱する．また，具体的な VP 設定レベルの経路選択法を提案すると共に，その有効性を定量的に明らかにする．評価指標としては，経路選択の指標と同様，コスト最小化のみならず，同報セル処理に関する負担の分散化を取り入れ，計算時間も含めて総合的に評価する．

上記の通り，B–ISDN 環境における同報トラヒック収容の実現を最終目的として，以下の手順で研究を進行する．

第2章では ATM 網に代表される高速パケット交換網に同報トラヒックを収容することが交換機特性に及ぼす影響を定量的に評価する [82]–[84]．既に基本特性が検討されている入力バッファ型アーキテクチャではなく，主要交換機アーキテクチャの1つである出力バッファ型アーキテクチャについて詳細に検討を行う．出力バッファ型アーキテクチャは，交換基盤の時分割多重的な処理により，出力バッファにセルが同時到着した場合でもバッファに空きがある限り全てのセルを収容できる“ノンコンテンション型アーキテクチャ[51]–[56]”と，空間分割多重的な動作をする交換基盤のため，同時に到着したセルの特定バッファへの収容数に制約がある“コンテンション型アーキテクチャ[57]–[63]”に分類される．本論文では，双方のアーキテクチャを対象として評価を行っている．その結果，特定の交換機が一定の負荷を処理するという条件の下では，従来の1対1通信のみのトラヒックを対象とした場合と比べ，交換対象セルとして同報セルを多く含めることにより，出回線の負荷変動が起こった場合でも，かなり安全側のセル廃棄率特性が得られることを示す．

第3章は，同報セル収容に対する親和性の高い ATM 交換機アーキテクチャについて議論する．本章では，各出力回線対応にバッファを配置するいわゆる出力バッファ型に注目し，交換部から出力バッファへセルが格納される際の競合を原理的に許さない時間多重型交換構造を有するノンコンテンション型アーキテクチャを提案する [52][85]–[88]．提案交換機は，セル交換に伴うヘッダ処理制御を前セルの交換処理中にパイプライン処理的に行う，いわゆる先行制御を特徴とする．これにより，ヘッダ解析と出力バッファへの格納を逐次的に行う従来の時分割多重型の ATM 交換機と比較して，より多くの時間をヘッダ解析処理に費やすことが可能となり処理速度ボトルネックが緩和さ

れることから，より大規模な交換機が実現可能となる．また，入力側にもバッファを配置し，入出力バッファ間のフロー制御を実行することにより性能向上を図ることも主要な特徴である．本章ではまず，この先行制御型交換機の構成，動作原理並びに特徴を明確にする．次に，セル交換部の動作速度に制約がある場合の性能をセル廃棄率の面から理論解析により明らかにする [89][90]．また，入出力バッファ間のフロー制御を実装することによる効果をシミュレーション解析により明らかにする．これにより，提案アーキテクチャが，従来の出力バッファ型を上回るセル廃棄率性能を有することを実証する．

第 4 章は，第 3 章における先行制御型交換機のように各出力回線対応にバッファを有する形態ではなく，幾つかの出力回線でバッファを共有することにより，性能向上を図った，共有出力バッファ型交換機のアーキテクチャに関して議論する．本章では，交換部に時間多重型構成ではなく，空間多重型構成を採用したコンテンション型アーキテクチャを提案する．そのため代表的なコンテンション型アーキテクチャであるノックアウトスイッチと同様，出力端子競合は発生し得るものの，大規模化に伴う動作速度ボトルネックを解消することが可能となる．共有出力バッファ型構造においては，複数の出回線を幾つかのバッファで共有するため，出力端子競合並びに共有出力バッファ溢れに伴うセル廃棄に関連し，共有された出力端子間で不公平が生じる可能性がある．本章では，その様な不公平性を回避するための交換処理手順を明らかにする．さらに，その手順を実現する交換機の具体的な構成法を提示する [91]–[93]．次に，出力端子競合に対する上記の公平化機構の効果を理論解析により明らかにする．また，提案アーキテクチャに代表的なバッファ利用規律を適用した場合の交換機性能を計算機シミュレーションにより明らかにする．これにより，上記の 2 つの機構として，公平な出力端子競合に関しては公平規律を採用し，公平なバッファ利用に関しては，SMXQ(Sharing with MaXimum Queue length)[94] を採用することにより，従来のランダム端子競合・完全共有型あるいは，ランダム端子競合・単純個別出力バッファ型交換機に比べ優れたセル廃棄率性能を有することを実証する．

第 5 章では，第 2 章の検討結果に基づき，任意の同報呼に対し木状の経路を探索する経路選択問題について考察する．特に木状経路の分岐ノードにおける分岐数を地理的に分散させる，つまり，セル複製を実行する交換機を地理的に分散させることを目的として，送受信ノード集合を接続する木状経路に対する最小コスト化と，交換ノー

ドにおける情報複製処理に関する負担の分散化のトレードオフ解を見出す2つのアルゴリズムを提案する [43][44][95]–[97]. 本章では，シミュレーション解析により両提案アルゴリズムの性能評価を行い，交換機における分岐数の地理的分散効果の観点からは従来アルゴリズムよりも有効であることを明らかにする.

本章ではさらに，経路選択の指標となるリンクコストの設定法について考察する. 具体的には，経路選択アルゴリズム実行の際のコスト導出関数 [98] に着目し，全サービスに対して一律なコスト導出関数を適用するのではなく，異なるサービス品質を要求する呼毎に要求に応じた形状調整が可能なコスト導出関数を適用することを提唱し，有効なコスト導出関数の形状を提案している [99]–[102].

第6章では，まず，同報トラヒックをVPに収容する方法を分類し，特徴比較を行う. 次に，従来のVP制御法との親和性を考慮しつつ，要求条件を充足する同報トラヒックのVP制御法として，結合型VP方式 (Combined VP 方式) を提案する [103]–[106]. 提案方式は，CATV等の同報分配サービスだけでなく選択性のあるTV電話等の同報サービスを収容する場合においても有効であり，網資源の有効利用を図りつつVPI番号の有効利用を図ることができる. そのため，大規模網においても同報サービスを収容することが可能となる. また，本章では，提案方式を基に同報機能を実現するのに適した網構成として "仮想コピー網" の概念を提唱し，その網環境を対象とした同報経路選択の際に必要となる同報経路選択アルゴリズムについて検討を行う. 具体的には，従来提案されているパケット交換網を対象とした同報経路選択アルゴリズムの問題点を明確化し，それらの問題点を解消する同報経路選択アルゴリズムとして，ATM網に対しても適用可能な2つの近似アルゴリズム,「コピーノード制限 (CNR:CopyNode Restriction) 法」，並びに「改良型コピーノード制限法 (改良型CNR法)」を提案する. 提案アルゴリズムに関しては，計算機シミュレーションによる従来手法との性能比較からその有効性を検証する. 最後に，網構成法と併せて本アルゴリズムの実際の通信網への適用に関しても考察を行う.

第7章は結論であり，本論文で得られた緒結果を総括する.

第 2 章

ATM 交換機における同報セル収容効果

2.1 緒言

B-ISDN においてはテレビ会議や放送サービスなどの同報トラヒックが多く収容されることが予想されるため，同報トラヒックの処理能力が ATM 交換機に対する極めて重要な要求条件となる．また，ATM 交換機を公衆網としてではなく，次世代マルチメディア LAN の基幹スイッチ として使用するいわゆる ATM-LAN の開発，標準化が ATM-Forum[107]-[109] などの組織により急ピッチで進められており，公衆網としての通信基盤構築の前段階としての急速な普及が期待される．このようなマルチメディア LAN 環境で ATM 交換機を使用する場合には，論理的なサブネットワーク内での同報アプリケーションの使用などによりますます放送性を有するトラヒックの割合が増大するものと考えられる．

これに対し，現在までに提案されている ATM 交換機アーキテクチャに対する性能評価 [79][110][111] はその大部分が 1 対 1 型トラヒック到着のみを仮定したものであり，同報トラヒックに主眼をおいた交換機アーキテクチャの性能評価はほとんどなされていない．

これまでに，入力バッファ型交換機アーキテクチャを対象に同報セル到着における交換機の性能解析が行われている [71]．しかし，放送型伝送媒体を交換基盤 (Switch Fabric ; バッファ部を除く交換機本体と定義する) とし，出力バッファにセルを分配する，いわゆる出力バッファ型交換機アーキテクチャを対象とする同報セル到着における交換機の性能評価は未だなされていない．

ところで，交換機の出力端子には，平均的に常に均質な負荷はかからず，地理的要

因，網管理上の要因などにより統計的に選択されやすい端子とそうではない端子が存在すると考えられる．このような環境において，1 対 1 セル到着のみを対象とする場合には，出力端子選択確率に従い到着負荷の確率相当分が各出力端子にかかるものとして評価できる．しかし，同報性を有するセルの到着を含む場合，対応する出力端子に向けて分配される複数のコピーセルは，同時に同じ出力端子には到着し得ないという制約をもつ．具体的に言えば，ある交換機に i 個の異なる出力端子への交換を所望する 1 個の同報セルが到着した場合，目的端子が全て異なるため，特定の端子に注目すれば確実に $i-1$ 個の複製されたセルは別の端子を目指すことになる．従って，交換機が同報セルを処理する場合，1 対 1 セル到着条件に対する評価のように各到着セルの目的出力端子を単純に各端子固有の選択確率相当分の割合で振り分けられなくなる．すなわち，同報トラヒックを多く処理する状態ほど，個別セル到着と比べて選択確率が他より高い出力端子への実質上のトラヒック配分は少なくなり，選択確率が他より低い出力端子への配分は多くなると考えられる．

本章では以上の考察に基づき，出力バッファ型交換機の全出力端子から出るトラヒックの合計が一定の条件において，その内訳を 1 対 1 セルのみで構成する場合と，同報性を有するトラヒックを意図的に一定の割合で処理する場合に対して出力バッファ型交換機の性能評価を行う．評価に際し，特定出力端子の定常的な選択確率が各々異なる不均質負荷条件を考える．但し，呼設定レベルの制御が機能することを前提にしているため，全出力端子にかかる実効負荷は一定に固定されているものと仮定する．出力バッファ型交換機アーキテクチャとして，交換基盤で出力端子競合がないタイプ [51]–[56] と出力端子競合があるタイプ [57]–[63] の 2 種類を解析対象とする．また，到着トラヒックに関しても，同一出力端子を目指す同報セルが特定の入力端子に単独で到着する通常の環境に加え，過度のバースト到着を想定し，同報セルが集団到着する場合についても評価を行う．

本評価により，統計的に選択されやすい出力端子 (選択確率が大きい端子) に対し，同報セルを収容することによるセル廃棄率特性の改善効果を明らかにする．この結果から，各交換機においては，経路選択制御や呼受付制御など呼設定レベルでなるべく同報性の高いトラヒックを一定割合含むような網制御を行うことにより，平均的に負荷が集中しやすい端子への過度な負荷集中を予防できることを明らかにする．

2.2 対象交換機アーキテクチャ

ATM 交換機をバッファの配置に基づき分類すると，図 2.1に示す通り入力バッファ型，出力バッファ型，共有メモリ型，クロスポイントバッファ型アーキテクチャに分類することが可能である [112][79][80]．入力バッファ型は HOL(Head Of the Line) ブロッキングにより高スループットが得られない [79][80] という問題点を有する．HOL ブロッキングとは，入回線対応の入力バッファの先頭で特定出力端子への交換が許可されるのを待つセルのために，他の出力端子への交換を所望する後続のセルが交換できない状況を意味する．クロスポイントバッファ型 [113][114] はバッファ位置が多数に分散するため，ハードウエア及び制御面で複雑となり，LSI 化の面からも問題が多い．共有メモリ型交換機はスループット性能の面では最も優れたものである．しかし，交換機の内部速度に超高速性を必要とし大規模化が困難である．これに対し，出力バッファ型交換機は比較的良好なスループット特性を有し，放送性を有するセルの交換に対する親和性も高く，出回線対応の各種バッファ制御等も容易に実装されることから，現在，最も一般的なアーキテクチャとなっており，小規模で基本機能のみを有する交換機は製品化レベルに到達している．本章では，以上の考察に基づき，出力バッファ型交換機を対象とし，放送性を有するセルが混在する環境下での性能をセル廃棄率の面から明らかにする．

出力バッファ型交換機はその動作原理の違いから，1 セル時間中に特定の出力端子に収容されるセル間で出力端子競合が生じないタイプ [51]–[56](ノンコンテンション型) と出力端子競合が生じるタイプ [57]–[63](コンテンション型) の 2 種類に大別される．但し，両交換機の出力バッファの前段の交換基盤内部は，ノックアウトスイッチ [57][58] における並列放送バス構成のようにノンブロッキングであるものとする．

ノンコンテンション型交換機は，その交換基盤の動作速度が回線速度 (V) の入力端子数倍で動作 (メモリのアクセス速度は $(N_i+1)\times V$; $1\times V$は出回線へのバッファ送出に対応) し，1 セル伝送時間を入力端子数 (N_i) 個に分割した微小時間毎に，到着セルを出力バッファに格納する (時分割交換)．そのため，特定の出力端子に到着するセル数は微小時間間隔毎に高々1 個であり，出力端子競合は起こり得ない．これに対し，コンテンション型交換機は 1 セル伝送時間毎に全入力端子から同時に所望の出力端子に向けてセルが伝送され，各出力バッファでは同時に到着する最大 N_i(入力端子数) 個

の出力競合セルのうち $L(\ll N_i)$ 個までを収容する能力をもつ．この機構の妥当性は「ノックアウト原理 [57][61]」に基づく．ノックアウト原理とは，1 セル時間毎に各入力端子に同時に到着したセルが全て同一出力端子を目指す可能性はあるが，その確率は無視できるほど小さく，同一出力端子に同時に収容されるセル数を入力端子数 N_i に比べて非常に小さい数 L (以降，ノックアウトしきい値と呼ぶ) に制限しても出力競合により廃棄されるセル数は十分小さいというものである．ノックアウト原理に関する評価については文献 [57][61] で検証されているものの，それらは 1 対 1 トラヒック到着を仮定したものであり，同報トラヒック到着環境におけるノックアウト原理の検討は不十分である．

本論文では，上記の 2 種類のアーキテクチャに関して解析を行う．図 2.2に対象出力バッファ型交換機の概略を示す．

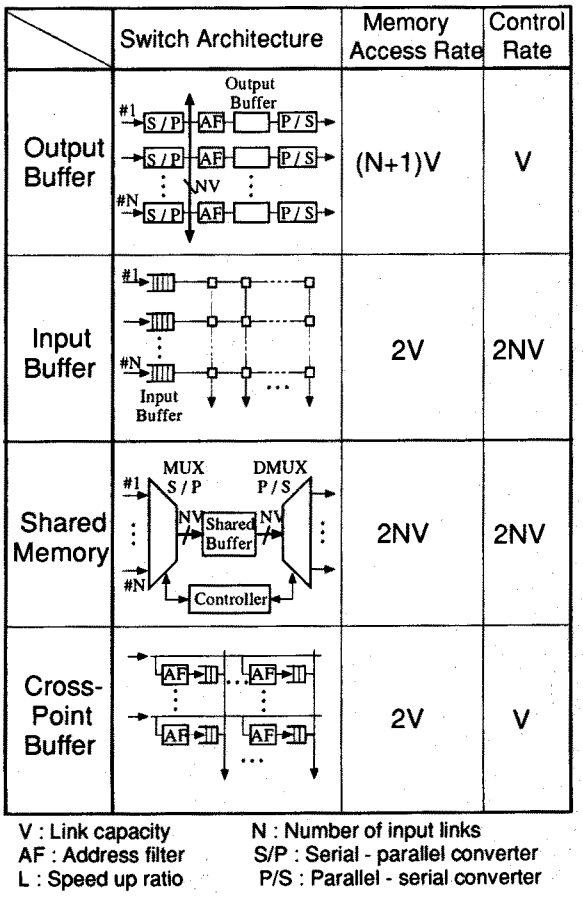


図 2.1 交換機アーキテクチャの分類

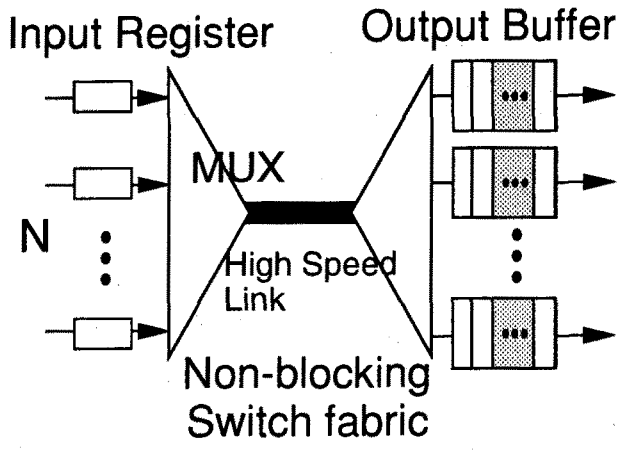


図 2.2 出力バッファ型交換機アーキテクチャ

2.3 性能解析

2.3.1 仮定

本章の目的は，統計的に出力端子の選択確率に不均衡が存在する場合に対し，同報トラヒックが混在する (意図的に同報トラヒックを混在させる) ことによる出力端子に関する負荷分散効果が性能に与える影響を見ることにある．本来，一般的な同報サービスのトラヒック特性を反映した到着過程を適用すべきであるが，本章では簡単のためベルヌーイ到着を仮定する．なお，ベルヌーイ到着したものが単一のセルである一般的なモデル (単一セル到着) とベルヌーイ到着したものが複数個のセル集団であるモデル (バッチセル到着；過度に危険側のバースト到着を想定) の 2 通りを対象とする．バッチサイズ到着による近似解析はバーストセル到着に対する解析の最悪特性を示す [61] ことから，交換機の性能を評価する上で過度に安全側の近似であると言える．

以下にそれぞれの場合における仮定を示す．

- 単一セル到着
  各入力端子において同報セルが確率ρでベルヌーイ到着する．

- バッチセル到着
  各入力端子において同報セルが平均バッチサイズTの幾何分布 (または一定分布) に従い集団ベルヌーイ到着する．

バッチセル到着で幾何分布を仮定した場合，理論的には同時に無限大のバッチサイズ到着も許されることになり，有限出力バッファ容量の仮定のもとでは，非常に厳しいセル廃棄特性を示すものと考えられる．

同報セルの目的端子群は出力端子の中から個別の選択確率に従ってランダムに選択されるものとする．同報セルの目的端子数分布に関しては任意の分布を設定できるものとする．以上のように，対象交換機の出力端子にかかるトラヒックに関しては不均質負荷条件を仮定し解析を行う．

2.3.2 出力端子へのセル到着バッチサイズ分布

【パラメータ定義】

解析に際し，以下のパラメータを定義する．

$\tilde{a}$: 1 セル時間の始めにセルの到着があった入力端子数を表す確率変数.

$\tilde{b}$: 1 セル時間の終わりに交換基盤を経て特定の出力端子に到着する総セル数を表す確率変数.

$\tilde{c}$: 入力端子に対する到着セル (以降オリジナルセルと呼ぶ) の分配出力端子数 (同報数) を表す確率変数.

N_i: 総入力端子数.

N_o: 総出力端子数.

$a(i), \hat{a}(z)$: $P_r[\tilde{a} = i]$,及びその母関数.

$b(i), c(i)$: $a(i)$ の定義と同様.

【単一セル到着】

<u>・ノンコンテンション型の場合</u>

1 オリジナルセルの同報数が l のとき，注目端子 d を目指す (この事象を $S_d = 1$ と表現する) 確率は次のようになる．

$$P_r[S_d = 1/\tilde{c} = l] = \sum_{\boldsymbol{v}} P_{v_1} \cdot \frac{P_{v_2}}{1 - P_{v_1}} \cdot \cdots \cdot \frac{P_{v_l}}{1 - \sum_{i=1}^{l-1} P_{v_i}} \tag{2.1}$$

但し $\boldsymbol{v}$ は， $\boldsymbol{v} = (v_1, v_2, \ldots, v_l)$ なる l 次元ベクトルであり，各要素 v_i に関する次の 3 つの制約を満足する．

- $0 \leq v_i \leq N_o$,
- $v_i \neq v_j \qquad (i \neq j)$,
- $v_k = d$ となる第 k 要素が存在する．

任意の i 個の入力端子にオリジナルセルの到着があるという条件下で，その中の任意の k 個のセル (同報セルも含む) が特定出力バッファ d に到着する確率は以下のようになる．

$$P_r[\tilde{b}_I = k/\tilde{a} = i] = \begin{pmatrix} i \\ k \end{pmatrix} {X_d}^k (1 - X_d)^{i-k} \tag{2.2}$$

ここで，

$$X_d = \sum_{j=1}^{N_o} c(j) P_r[S_d = 1/\tilde{c} = j] \tag{2.3}$$

従って，$P_r[\tilde{b}_I = k/\tilde{a} = i]$ の母関数は，

$$\begin{aligned} \hat{b}_I(z/\tilde{a} = i) &= \sum_{k=0}^{\infty} \begin{pmatrix} i \\ k \end{pmatrix} {X_d}^k (1 - X_d)^{i-k} \cdot z^k \\ &= [X_d \cdot (z - 1) + 1]^i \end{aligned} \tag{2.4}$$

となる．

故に，1 セル時間中に特定出力バッファに到着するセル数分布 $b_I(k)$ の母関数は式 (2.4) の条件を除くことにより次式のようになる．

$$\begin{aligned} \hat{b}_I(z) &= \sum_{i=0}^{N_i} P_r[\tilde{a} = i] \cdot \hat{b}_I(z/\tilde{a} = i) \\ &= \hat{a}(X_d \cdot (z - 1) + 1) \end{aligned} \tag{2.5}$$

ここで，1 セル時間の先頭で，ある入力端子に到着がある確率をρ(ベルヌーイ到着) と定義すると，1 セル時間に入力端子に到着するセル数分布 $P_r[\tilde{a}=i]$ は

$$P_r[\tilde{a}=i] = \begin{pmatrix} N_i \\ i \end{pmatrix} \rho^i (1-\rho)^{N_i - i} \tag{2.6}$$

である．故に，母関数は

$$\begin{aligned} \hat{a}(z) &= \sum_{i=0}^{\infty} \begin{pmatrix} N_i \\ i \end{pmatrix} (\rho z)^i \cdot (1-\rho)^{N_i - i} \\ &= [1-\rho+\rho z]^{N_i} \end{aligned} \tag{2.7}$$

となる．従って，式 (2.5) は以下のように表される．

$$\begin{aligned} \hat{b}_I(z) &= [1-\rho+\rho\{X_d(z-1)+1\}]^{N_i} \\ &= [\rho X_d z + 1 - \rho X_d]^{N_i} \\ &= \sum_{k=0}^{N_i} \begin{pmatrix} N_i \\ k \end{pmatrix} (1-\rho X_d)^{N_i - k} (\rho X_d \cdot z)^k \end{aligned} \tag{2.8}$$

故に，特定出力バッファに到着するセル数分布 $b_I(k)$ は，

$$\begin{aligned} P_r[\tilde{b}_I = k] &\triangleq b_I(k) \\ &= \begin{pmatrix} N_i \\ k \end{pmatrix} (1-\rho X_d)^{N_i - k} (\rho X_d)^k \end{aligned} \tag{2.9}$$

となる．

<u>・コンテンション型の場合</u>

L 個以上のセルが同時に注目する出力端子を目指しても L 個までしか到着を許さない．

注目出力への到着バッチサイズ分布 $b^c(k)$ は，式 (2.9) を用いて，

$$b^c(k) = \begin{cases} b_I(k) & (0 \le k < L) \\ \sum_{i=L}^{N_i} b_I(i) & (\ k = L) \\ 0 & (\text{otherwise}) \end{cases} \tag{2.10}$$

となる．また，交換基盤でのノックアウト機構によるセル廃棄率 (注目出力端子を目指すセルの廃棄率) は以下のようになる．

$$BL_{SF} = \frac{\sum_{i=L+1}^{N_i}(i-L)b_I(i)}{\sum_{i=0}^{N_i} ib_I(i)} \tag{2.11}$$

【バッチセル到着】

<u>・ノンコンテンション型の場合</u>

$\tilde{b}_{II}$ を 1 セル時間で特定の出力端子 d に到着したセル数を表す確率変数とする．

この条件の場合，I. で導出した式 (2.9)，$P_r[\tilde{b}_I = k] = b_I(k)$ は特定端子 d を目的端子に含む到着オリジナルセル数分布ではなく，特定端子 d を目指すセル到着があった入線数分布と考えることができる．

セル到着があった入線数$\tilde{b}_I$が kのときの条件付き出力バッファ到着セル数分布は，

$$P_r[\tilde{b}_{II} = m/\tilde{b}_I = k] = r^{(k)}(m)$$

である．但し，$r(i)$ は到着セルの集団到着サイズ分布を表し，(k) は k重畳込みを表す．

故に，条件付き母関数は

$$\hat{b}_{II}(z/\tilde{b}_I = k) = [\hat{r}(z)]^k$$

となる．b_Iに関する条件を取り除くことにより，

$$\begin{aligned} \hat{b}_{II}(z) &= \sum_{k=0}^{N_i} b_I(k)[\hat{r}(z)]^k \\ &= \hat{b}_I(\hat{r}(z)) \end{aligned} \tag{2.12}$$

ここで，バッチサイズ分布 $r(i)$ が幾何分布に従うとき，

$$P_r[\tilde{r} = i] \triangleq r(i) = \begin{cases} \frac{1}{T}(1-\frac{1}{T})^{i-1} & (i > 0) \\ 0 & (\text{otherwise}) \end{cases} \tag{2.13}$$

より，母関数は

$$\hat{r}(z) = \frac{1}{1-T}\left\{1 - \frac{1}{1-\left(1-\frac{1}{T}\right)z}\right\} \tag{2.14}$$

となる．故に，

$$
\begin{aligned}
\hat{b}_{II}(z) &= \hat{b}_I(\hat{r}(z)) \\
&= \left[\rho X_d \cdot \frac{1}{1-T}\left\{1-\frac{1}{1-\left(1-\frac{1}{T}\right)z}\right\}+1-\rho X_d\right]^{N_i} \\
&= \sum_{k=0}^{N_i}\begin{pmatrix} N_i \\ k \end{pmatrix}\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i-k}\left(\rho X_d\cdot\frac{1}{T-1}\right)^k\left\{\frac{1}{1-\left(1-\frac{1}{T}\right)z}\right\}^k
\end{aligned}
$$

ここで，$\frac{1}{m!}(n+m)(n+m-1)\cdots(n+1)\alpha^n \overset{z-Tr}{\Longleftrightarrow} \frac{1}{(1-\alpha z)^{m+1}}$ より，

$$
\begin{aligned}
\hat{b}_{II}(z) &= \sum_{k=1}^{N_i}\begin{pmatrix} N_i \\ k \end{pmatrix}\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i-k}\left(\rho X_d\cdot\frac{1}{T-1}\right)^k \\
&\quad \cdot\sum_{n=0}^{\infty}\frac{1}{(k-1)!}(n+k-1)(n+k-2)\cdots(n+1)\left(1-\frac{1}{T}\right)^n z^n \\
&\quad +\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i} \\
&= \sum_{n=1}^{\infty}\left(1-\frac{1}{T}\right)^n z^n\cdot\sum_{k=1}^{N_i}\begin{pmatrix} N_i \\ k \end{pmatrix}\begin{pmatrix} n+k-1 \\ k-1 \end{pmatrix} \\
&\quad \cdot\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i-k}\left(\rho X_d\cdot\frac{1}{T-1}\right)^k+\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i}
\end{aligned}
\tag{2.15}
$$

従って，

$$
\begin{aligned}
b_{II}(n) &= \left(1-\frac{1}{T}\right)^n\sum_{k=1}^{N_i}\begin{pmatrix} N_i \\ k \end{pmatrix}\begin{pmatrix} n+k-1 \\ k-1 \end{pmatrix}\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i-k} \\
&\quad \cdot\left(\rho X_d\cdot\frac{1}{T-1}\right)^k+\delta(n)\left(1-\rho X_d\cdot\frac{T}{T-1}\right)^{N_i}
\end{aligned}
\tag{2.16}
$$

となる．

一方，バッチサイズ分布が平均 T の一定分布に従うとき，$r(i)=\delta(i-T)$ より，母関数は $\hat{r}(z)=Z^T$ となる．式 (2.12) より

$$
\begin{aligned}
\hat{b}_{II}(z) &= \hat{b}_I(z^T) \\
&= \left[\rho X_d z^T+1-\rho X_d\right]^{N_i}
\end{aligned}
$$

$$= \sum_{k=0}^{N_i} \begin{pmatrix} N_i \\ k \end{pmatrix} (1-\rho X_d)^{N_i-k} (\rho X_d)^k z^{kT}$$

である。故に,

$$b_{II}(n) = \begin{cases} \begin{pmatrix} N_i \\ k \end{pmatrix} (1-\rho X_d)^{N_i-k} (\rho X_d)^k & (n = kT; k = 1, 2, \cdots) \\ 0 & \text{(otherwise)} \end{cases} \tag{2.17}$$

となる.

・コンテンション型の場合

上式の b_I^c, b_I を b_{II}^c, b_{II} に置き換えることにより到着バッチサイズ分布が得られる. 但し, 実際のバーストトラヒックをバッチセル到着に近似して同一セル時間に全ての交換が可能であるとした場合, ノックアウトセル廃棄率の評価が単一セル到着の場合と比べて過度に安全側になるため, 有意な評価は困難であると考えられる.

2.3.3 出力バッファ内セル数分布とセル廃棄率

解析の際の確率変数を以下のように定義する.

$\tilde{q}_n^+$: 時刻 n において到着事象が終了した直後のバッファ内セル数

$\tilde{q}_n$: 時刻 n における到着事象の直前のバッファ内セル数

$\tilde{b}_n$: 時刻 n におけるセルの集団到着サイズ

$\tilde{y}_n$: 時刻 $n \sim n+1$ におけるセルの集団サービス数

S: 出力バッファ容量

解析対象交換機の出力バッファは, 回線の 1 セル処理時間で正規化された離散時間系列に従って同期的に処理される. 従って, 対象バッファは離散時間待ち行列モデルとしてモデル化される. 到着時間間隔並びにサービス時間間隔は共に平均 1 の一定分布に従うものとする. つまり単位時間ごとに到着事象とサービス事象 (但し, 各事象の集団サイズは 0 の場合も存在する) が確率 1 で生起する. また, 状態遷移を伴う各離

散時点においては，前時点におけるセルのサービス事象が終了した後，新たなセルの到着事象が生起し，その後新たなサービス事象が生起するものと仮定する．解析対象となる待ち行列モデルをケンドール表記すると，D(X)/D/1/Sとなる (D：一定分布，X：集団到着サイズを表す確率変数，S：システム内セル数).

出力バッファ内セル数分布を導出するための解析の詳細は付録 C. に記す．付録 C. では，汎用性を高めるために，集団セル到着・集団セルサービスがある離散時間バッファを対象としてマルコフ解析を行っており，セル時間単位の到着や退去を伴う ATM 環境における種々のモデルへの適用が可能である．

本章で対象とする出力バッファ型交換機モデルにおいては，当該出力バッファへの同時到着バッチサイズ分布 $b(k)$ は，前節で得られた分布，つまり，単一セル到着モデル，バッチセル到着モデルそれぞれに対し，$b_I(k)$ または $b_{II}(k)$ を使用する．また，本章では出力バッファを対象とするため，付録 C. における 1 セル時間当たりの退去セルサイズ L は固定値 1 となる．以上のパラメータが決定されれば，付録 C. の手順に従い計算することにより，出力バッファ内セル数分布 $q(k), (k = 1, \cdots, S)$ が数値的に確定する．

次に，前節で得られた到着バッチサイズ分布 $b(k)$ と上記の $q(k)$ により，出力バッファのセル廃棄率を得る．具体的な手順は付録 D. に示す．最終的に，以下のセル廃棄率が得られる．

$$P_{loss} = \frac{1}{E[\tilde{b}]} \cdot \sum_{k=0}^{S} q(k) \cdot \sum_{i=S-k+1}^{\infty} (k + i - S) b(i) \tag{2.18}$$

2.4 数値結果

2.4.1 パラメータ設定

数値解析を行うに当たり各種パラメータを設定する．

MC： 同報数．到着同報セルの目的端子数．

MR： 同報セル率．入力端子に到着した全セルに対する同報セル (目的出力端子が複数であるセル) の割合．

N: スイッチサイズ．本解析では，入力端子数と出力端子数は等しいと仮定するため，入(出)力端子数を意味する．

L: ノックアウトしきい値．コンテンション型交換機におけるノックアウト原理に基づく出力バッファへの同時到着収容可能最大セル数．

G: 選択確率ギャップ．Hot Spot 条件における端子1の選択確率 p_1の他端子の選択確率 p_iに対する増分 ($\frac{p_1-p_i}{p_i}, i \neq 1$)．

S: 出力バッファ容量．

T: 平均到着バッチサイズ．

以降の性能評価に際し，対象モデルの簡単化のため各入力端子へのセル到着に関して次の仮定を設ける．オリジナルセルの平均到着率をρ_{org}とする．レートρ_{org}で到着したオリジナルセルは，確率MRで一定同報数MCの同報セルであるとし，確率$(1-MR)$で非同報(1対1)セルであるものとする．但し，各入力端子に到着する実効セル到着率ρ_{eff}(同報セルは同報数分のセル到着とみなした場合のセル到着率)は一定値とする．このとき全出回線に実際にかかる負荷は$N \times \rho_{eff}$(固定)となる．また，上記のパラメータ間には，

$$\rho_{eff} = \rho_{org} \cdot MR \cdot MC + \rho_{org} \cdot (1 - MR) \cdot 1$$

なる関係式が成立する．

本解析では，各出力端子の選択確率がそれぞれ異なる状況を仮定している．従って，様々な出力端子への負荷条件を評価することが可能である．本章では，代表的な不均一出力負荷条件であるHot Spot 条件に着目し，性能評価を行う．Hot Spot 条件とは，特定の出力端子のみに負荷が集中する条件を意味し，他の出力端子に関する負荷条件は同一である．具体的には，出力端子1に関する選択確率p_1がその他の端子iに関する選択確率$p_i, (i \neq 1)$よりも大きい状態を仮定し，$G = \frac{p_1-p_i}{p_i}, i \neq 1$なるパラメータにより，Hot Spot 条件の程度を規定する．なお，Hot Spot 条件の対象は，同報セル，非同報セルの双方とする．

以降の解析において，各入力端子に対する実効セル到着率ρ_{eff}は，一定値0.85に固定する．

2.4.2 単一セル到着条件

(1). 同報数の影響

図 2.3 は，種々の MRにおける同報セルの同報数とセル廃棄率との関係を示したグラフである．スイッチサイズは小規模 ATM-LAN を想定して $N = 8$，バッファサイズ $S = 100$，実効セル到着率$\rho_{eff} = 0.85$，Hot spot 条件 $G = 0.1$ とし，同報セル率 $MR = 0.0$(1 対 1 セルのみ)$, 0.1, 0.5, 1.0$(同報セルのみ) の各場合について MCを変化させたときのセル廃棄率を求めた．$MR = 0.1$ の特性より，交換処理トラヒックとして放送セルもしくは同報数が大きな同報セルを僅かに含めるだけで負荷集中端子において大きなロス率低下現象が見られることがわかる．非負荷集中端子 (以降のグラフでは代表として端子 2 と表示している) に関しては，若干ながらセル廃棄率が増大する傾向にあることがわかる．同報セルの同報数 MCが増大すると，同報セル中の $MC - 1$ セルは少なくとも非負荷集中端子を目指すことになるため，負荷集中端子以外の端子を目指すセル数が実質的に増大するためと考えられる．

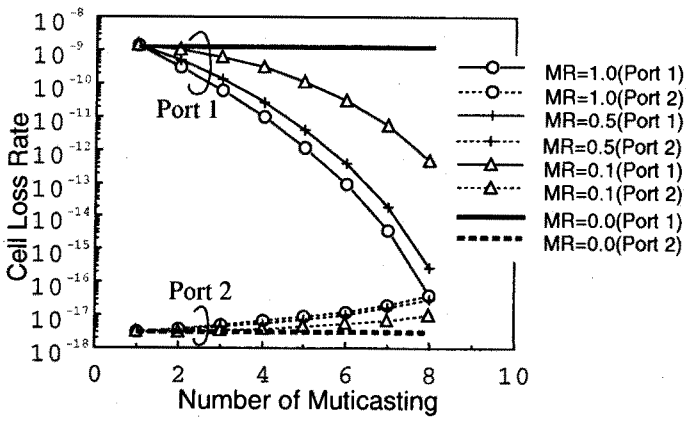
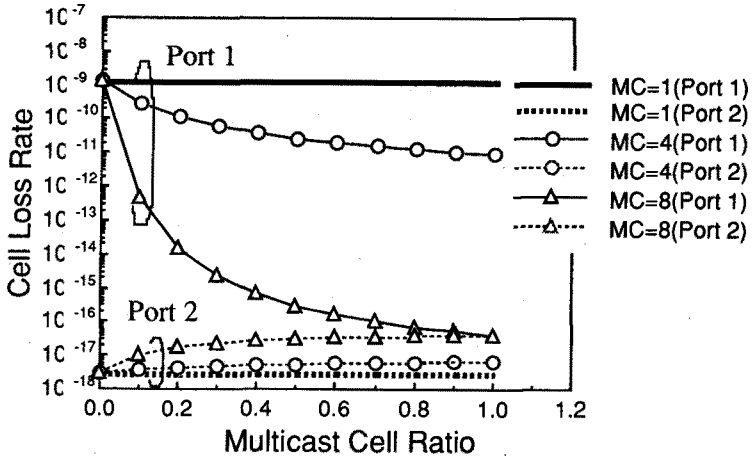


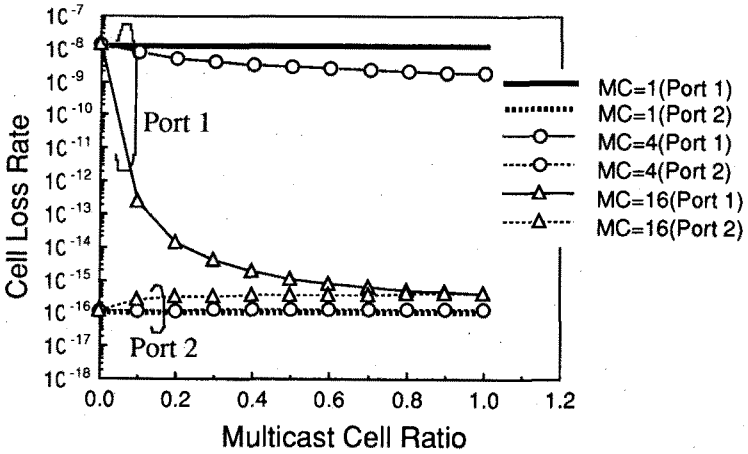
図 2.3 種々の MR に対する同報数とセル廃棄率

(2). 同報セル率の影響

図 2.4(a)(b) は，同報数 MCを固定とした場合の同報セル率 MRの変化に対するセル廃棄率特性である．(a) は，$MC = 8$(放送セル)，MR：(可変) 以外は図 2.3と同一の条件である．(b) はスイッチサイズ $N = 16$ にした場合の特性を表す．



(a) N=8



(b) N=16

図 2.4 種々の MC に対する同報セル率とセル廃棄率

(a),(b) より，まず，負荷が集中しない端子 2 に関しては，MRの変化に伴うセル廃棄率の変化は非常に小さい．次に，負荷が集中する端子 1 に注目すると，同報セルの放送性が高い程，ロス率低減効果が大きくなることがわかる (7 桁オーダで減少)．また，実際に全出回線にかかる総負荷が一定である条件の下で同報セルを 0.3 程度含めるだけでかなりのロス率低減効果が得られる．(b) における $MC = 4$ における特性から，スイッチサイズに対して小さい同報数では，廃棄率改善効果も小さいと言える．これは，同報セルの同報数が小さい場合，印加負荷の中で確実に負荷集中端子を選択しな

いトラヒック量 (同報トラヒック中で負荷集中端子以外を目指す残りのトラヒック量) が減少するためである．以上の考察によれば，統計的に負荷が集中しやすい出力端子を事前に推定できるならば，同報性の低いトラヒックでも経路選択制御で当該端子への収容割合を増加させることにより，その端子の廃棄率劣化の予防策になるものと考えられる．同報トラヒックは木状経路を設定する性質上，経路の分岐点 (セル複製ノード) を変更することによりこのような制御が比較的容易に実現できる可能性がある．

(3). スイッチサイズの影響

図 2.5 は，$MC = N$(放送セルのみ), $S = 100$, $\rho_{eff} = 0.85$, $G = 0.1$ の条件下で MRをパラメータとしたときのスイッチサイズとセル廃棄率の関係を示したものである．端子 1 の特性に注目する．$MR = 0$(1 対 1 セルのみ) のとき，スイッチサイズ Nが大きくなるにつれてセル廃棄率は増加する．これは，スイッチサイズの増加に伴い，1 端子に同時到着し得るセル数が増加することに起因する．放送セルを混在させた場合 ($MR > 0$)，Nが大きくなるにつれて，前述の理由によりセル廃棄率が増加する要因が存在する．また，N の増加に伴い，セルが放送として全端子に公平に分配されることが多くなり，実質的に Hot spot 条件が緩和されることになる．従って，Nの増加に対しセル廃棄率の減少効果が生じることになる．上記の双方の効果の大小により，放送セルを含む場合の特性は最大値を有するカーブを描いている．Nの値がある程度大きい領域では，後者の理由による廃棄率減少効果が大きくなると言える．端子 2 の特性に関しては，後者の Hot spot 条件の緩和により逆に実質的な負荷が増加することになり，スイッチサイズの増加に対してセル廃棄率は単調増加傾向となっている．

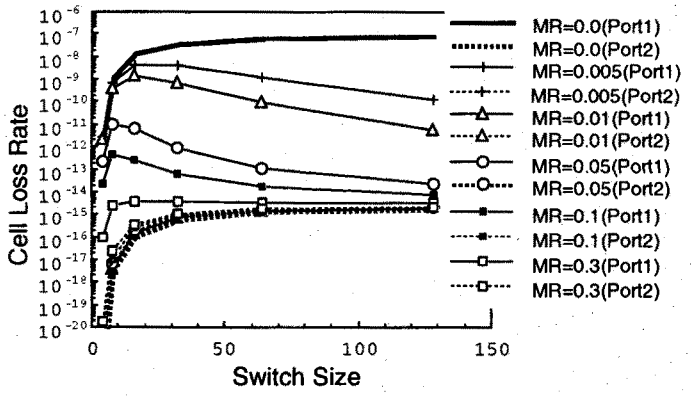


図 2.5 種々の MR に対するスイッチサイズとセル廃棄率

(4). ノックアウト数の影響

コンテンション型交換機において，ノックアウトしきい値を変化させたときのノックアウト機構によるセル廃棄率特性を調べる．図 2.6 は，(2). と同様のパラメータ設定の下でのノックアウトしきい値とセル廃棄率の関係である．グラフより，しきい値の増加に伴い，急激に廃棄率が減少していることがわかる．また，同報セル比 MRが変化してもセル廃棄率特性は変わらない．端子 1,2 の特性比較から，負荷の集中度が $G = 0.1$ 程度では，特性に大きな差異が見られないことも明らかとなった．

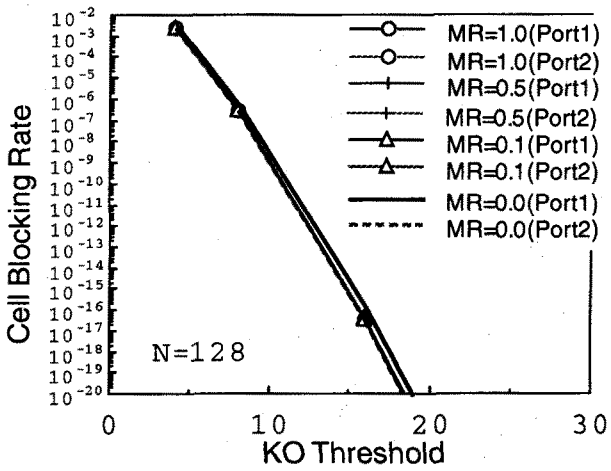


図 2.6 種々の MR に対するノックアウトしきい値とセル廃棄率

(5). 入力負荷の影響

入力負荷の変化がセル廃棄率特性に与える影響を評価する．図 2.7(a),(b) は，$N = 16$ で，それぞれ (a)$MC = N$(放送セル), (b)$MC = 4$ の場合の実効セル到着率とセル廃棄率の関係を表す．(a)$MC = N$ は加入者交換機あるいは ATM–LAN などの放送性の高い環境を想定しており，CATV などのアプリケーションなどが対象として考えられる．(b)$MC = 4$ は公衆網としての B–ISDN において同報サービスを提供する際の中継交換機におけるセルコピーなどを想定している．(a) より，同報セルが全て放送セルの場合は，同報セル率が僅かに増大するだけで負荷集中端子 1 の特性が非集中端子 2 の特性に収束することがわかる．(b) から同報数が小さい場合には，同報セル率増加に対する端子 1 の特性改善効果は小さく，1 対 1 セルのみが存在する場合の特性と大きく変わらない．

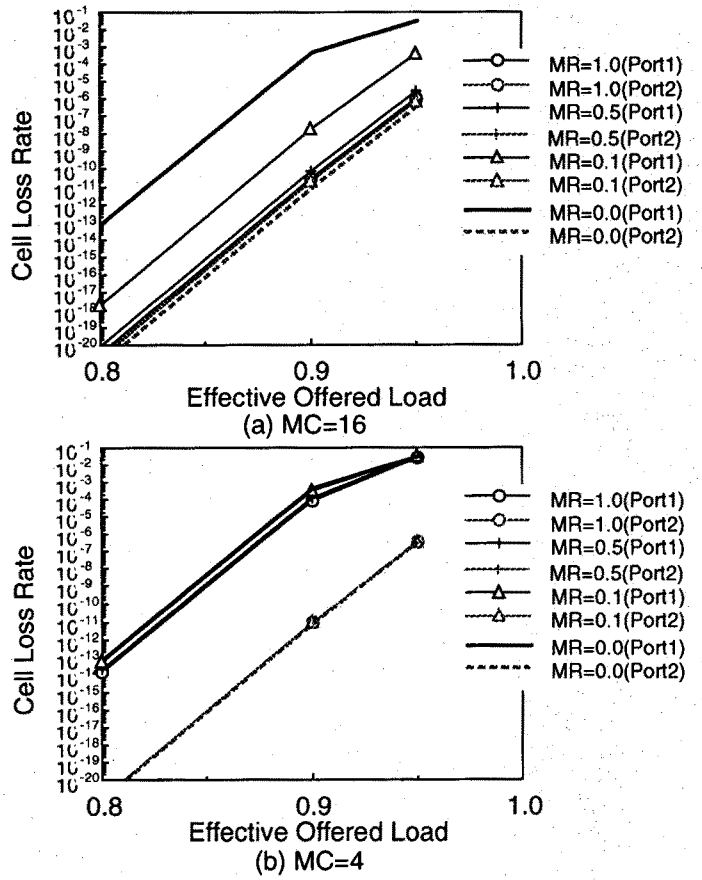


図 2.7 種々の MR に対する実効セル到着率とセル廃棄率

(6). 出力端子選択の不均質性の影響

図 2.8は，$N = 16$，$MC = N$，$S = 100$，$\rho_{eff} = 0.85$，MR : パラメータの場合における選択確率ギャップとセル廃棄率の関係を表す．図より，選択確率ギャップ (G) が大きくなるにつれて端子 1 と端子 2 の廃棄率の差が大きく開き，特に負荷集中端子 1 のセル廃棄率の悪化が甚大である．確率ギャップが 50%以内のオーバーロード領域では，僅かに放送セルが加わるだけで端子 1 の特性は大きく改善されている．当然ではあるが，全てが放送セルのときは，確率ギャップの値に依存せず両者の特性は常に一定である．

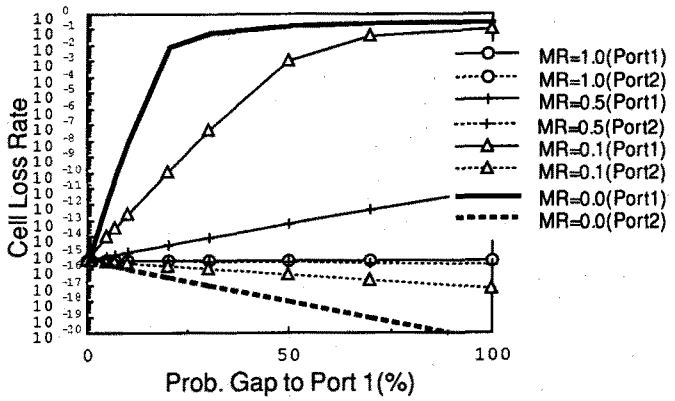


図 2.8 ホットスポット条件下での選択確率ギャップ G とセル廃棄率

図 2.9は，コンテンション型交換機を対象とした場合の確率ギャップとノックアウト機構によるセル廃棄率の関係を表す．但し，各種変数の設定は基本的に図 2.8と同様であり，ノックアウトしきい値を $L = 8$ とした．グラフより，負荷の不均一度が増すにつれて端子 1 の廃棄率特性は大きく劣化し，逆に端子 2—Nの特性は若干ながら改善されることがわかる．50%の確率ギャップで端子 1 の廃棄率のオーダは 1 桁程度大きくなっている．

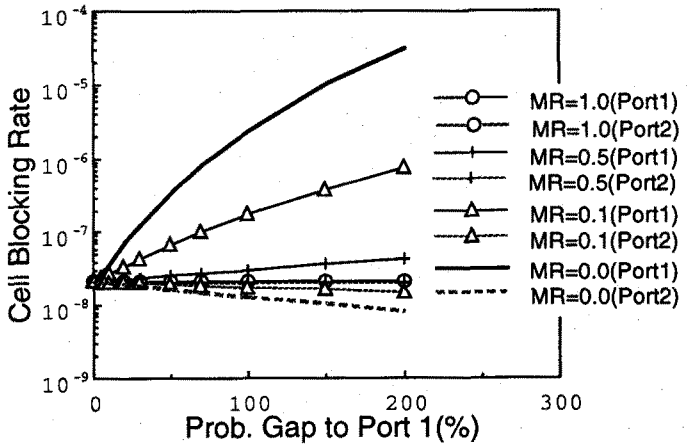


図 2.9 コンテンション型交換機におけるホットスポット条件下での選択確率ギャップ (Port1/Port2) と交換基盤でのブロッキング確率

(7). バッファサイズの影響

本節では，放送セル混在下におけるバッファサイズとセル廃棄率の関係を検討する．図 2.10は，$N = 16$，$MC = N$の場合におけるセル廃棄率特性である．グラフより，放送セルを含むことによるセル廃棄率改善効果は大きく，放送セルを僅かに含む $MR = 0.1$ の場合でも，負荷集中端子 1 のセル廃棄率はバッファ容量が 50 のときで 2 桁，100 のときで 4 桁のオーダで改善されている．

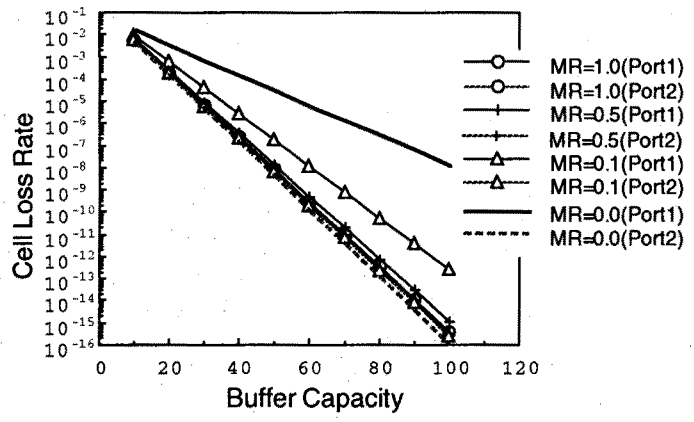


図 2.10 種々の MR に対する出力バッファサイズとセル廃棄率

2.4.3 バッチセル到着条件

図 2.11は，平均サイズ 2 のバッチ到着の場合におけるセル廃棄率を $MR = 0.1$ の場合を例にとり示したものである．図中の Geom，Determ は，バッチサイズがそれぞれ幾何分布 (Geometrical distribution)，一定分布 (Deterministic distribution) に従う場合を意味し，No-Batch は単一セル到着の場合である．図 2.11において，全体の傾向は図 2.3と同様であるが，廃棄率の絶対値がバッチ到着により大きくなることがわかる．到着バッチサイズに変動がある場合の方が全体のセル廃棄率が大きくなることもわかる．

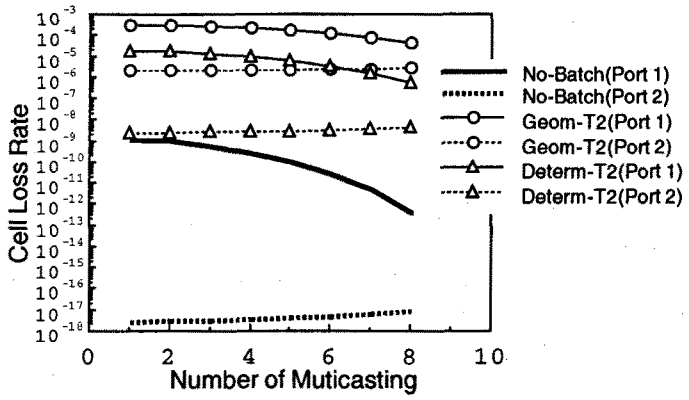


図 2.11 MR=0.1 の場合の同報数とセル廃棄率

2.5 結言

本章では，呼接続要求発生の出回線別不均衡，または収容呼種の不均衡などにより，到着セルが各出回線を選択する確率が平均的に異なるような環境において，出力バッファ型交換機に 1 対 1 呼のみを処理させるのではなく，放送性を有する呼を意図的に収容することにより，特定端子への統計的な負荷集中の緩和効果が得られることを数値解析により定量的に明らかにした．

解析は，特定出力端子の選択確率を各々独立に設定できるなど，一般性をもたせた環境を想定した．解析結果より，統計的に不均質な出力端子選択確率で，かつ全交換機にかかる負荷が一定の場合には，同報セルを多く含むような交換機環境にするほど選択率の高い端子のセル廃棄率特性が大きく改善されることが明らかとなった．従って，ATM 方式をベースとした加入者系の放送分配サービスや ATM-LAN などの放送性の高いトラヒックをかなり高い割合で収容することが予想される場合には，従来の 1 対 1 通信のみのトラヒックを対象とした場合と比べ，交換処理対象セルとして同報性の高いセルを多く含めることにより，出回線の負荷変動に対してかなり安全側の特性が得られることが明らかとなった．このことから，呼設定時になるべく放送性の高い呼を一定の割合で各交換機に均一に処理させるような呼設定アルゴリズムを導入することにより，出回線における統計的な負荷の割合が変動してしまった場合においても特定出力端子の負荷集中に対する特性劣化を軽減することが可能となる．

第 3 章

先行制御型交換機–CASCH スイッチ–

3.1 緒言

近年，ATM 環境に適合する新しい交換機アーキテクチャに関する研究が活発に行われている．本章では，性能面及び放送機能の実現容易性の観点から，構成要素に放送型伝送路を採用した新しい時分割型 ATM 交換機を提案する．提案アーキテクチャでは出力端子のみならず入力端子対応にもバッファを配置する．本章で提案する交換機の大きな特徴として，“放送型伝送路を基盤としている”，“交換制御とセル交換を分離し交換制御を先行させる”，の 2 点が挙げられる．ATM 方式を採用するネットワークすなわち B–ISDN においては，同報トラヒックの需要は飛躍的に増大するものと考えられ，ATM 交換機アーキテクチャに対して同報トラヒックの処理能力が要求される．この点を考慮して，同報サービスの提供が容易に実現できる放送型伝送路を交換機アーキテクチャの主要構成要素として採用した．従来発表されている放送型伝送路を用いた ATM 交換機アーキテクチャは，セルのヘッダ部を各受信端子で解析した後に所望のセルを収容する形態をとっている．この形態と比較して，交換制御とセル交換を分離し交換制御を先行させる方式においては，交換制御に割り当てる時間が長くなり同報サービスなど複雑なサービス形態に対する対応がとりやすいという特徴がある．本アーキテクチャは，十分高速 (回線速度×入力端子数) に動作する放送型伝送路を交換基盤とするため内部衝突，出力端子競合の起こらない理想的な出力バッファ型アーキテクチャを基本とし，交換制御に対する高速動作要求を緩和し，その実現性を高めることを目指している．また，制御に割り当てる時間を長くとれることから，様々な付加的機能が実現でき，放送型伝送路においてセルを直列伝送するという原理上，可変

長パケットへの対応も可能であるといった特徴を有しており，いわば次世代 B-ISDN 交換機として位置付けることもできる．

本章では，次に本アーキテクチャを含む放送型伝送路を用いた時分割型 ATM 交換機一般に対し，交換機の内部速度に制約がある場合のセル廃棄率特性を理論解析し，性能評価を行う．本解析により，スイッチ全体のセル廃棄は主に入力バッファあふれが原因であること，及びセル廃棄率特性はスイッチの利用率が 1 より小さい領域では十分良好であることを明らかにする．

さらに，本交換機アーキテクチャでは，出力端子別に設置された出力バッファに加え，入力側にもバッファを設置し，入出力バッファ間でフロー制御を協調的に行うことを提案している．この機構の実装により，負荷変動に強靭であり，かつ従来の出力バッファ型を上回るセル廃棄率性能が実現可能であることを計算機シミュレーションにより明らかにする．

3.2 スイッチ構成

3.2.1 基本原理

現在までに様々な ATM 交換機アーキテクチャが提案されている [69][70] が，2.2節図 2.1の分類のようにバッファの配置ではなく，これらを交換機内で入力端子から出力端子へのセル交換を実現する伝送媒体により分類すると，

- 空間分割伝送路
- 放送型伝送路
- メモリ (共有メモリ)

の 3 つに分類できる．

「空間分割伝送路」を用いた ATM 交換機では，バッチャ・バンヤン網 [72][73] を用いた交換機 [69][70] やクロスバ型構成 [113][114] をとる交換機などが代表的なものとして挙げられる．各入力端子に到着したセルは，同期をとって複数個交換機へ投入され，空間的に並列に交換処理が行われる．特に前者はヘッダ内のアドレス情報を解析しつつ交換処理を実行し (自己ルーチング)，所望の交換経路が決定した後，セル本体をそ

の経路に従って伝送する (図 3.1(a)). この場合, セルヘッダ部の解析とセル全体の交換制御が複合的に実行されていると言える. この方式の欠点として, 並列伝送を行っているセル間の衝突 (内部競合や出力端子競合) によるスループットの低下, 同報サービスへの対応が複雑になることなどが挙げられる.

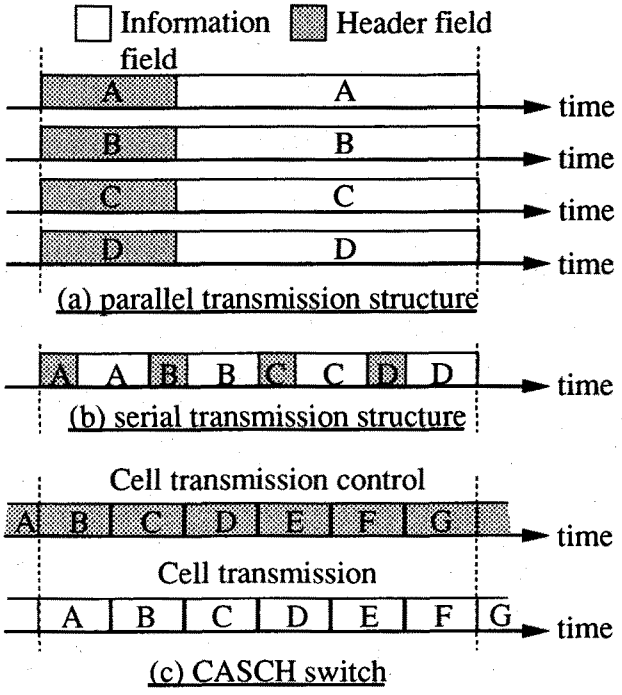


図 3.1 ATM 交換機におけるセル交換モード

「放送型伝送路」を用いた ATM 交換機としては, Knockout スイッチ [57]–[59] 及び ATOM スイッチ [51] が代表的なものとして挙げられる. 前者はコンテンション型アーキテクチャに属する. 各入力端子ごとに全出力端子へ接続された放送型伝送路を有し, 伝送速度は回線速度に等しい. 各入力端子に到着したセルは空間的に並列に所望の出力端子へ伝送される. 各出力端子では全入力端子から同時に到着したセルのうち, 特定個数までのセルを出力バッファに収容し, その個数を越えて到着したセルは廃棄される. 従来のコンテンション型では, ATM 網でサポートすべき同報サービスの割合が増大すると出力競合によるセル廃棄が増大すると考えられる. 後者はノンコンテンション型アーキテクチャに属する. 全入力端子で単一の超高速放送型伝送路を共有する形態であり, 伝送速度は回線速度の入力端子数倍である. この方式は, 伝送路を時分割した上で 1 入力端子があるタイムスロットを占有する交換形態であるため, 前者

と異なり，原理的に内部競合や出力競合が全く起こらない．また，伝送路自体が放送機能を有しているので，同報サービスへの対応が容易に図れるという利点を有している．両者とも，各出力端子においてセルヘッダ部の解析を行い，目的アドレスが該当出力端子であれば収容する．従ってセル交換制御 (ヘッダ解析) とセル交換動作 (入出力端子間におけるセル本体の授受) はシリアルに行われる (図 3.1(b)).

「共有メモリ」を用いた ATM 交換機の代表的なものとして，Prelude スイッチ [64][65] が挙げられる．各入力端子に到着したセルは，時分割多重された上で共有メモリに収容される．また，これとは別系統でセルのヘッダ部の解析を行い，その結果をもとに出力側での共有メモリからのセル読み出しタイミングを制御する．この方法では，出力側において共有メモリからセルを読み出すという動作を行う以前に予め読み出すべきセルの特定を行う必要があり，セルヘッダ解析を別系統にすることはスイッチ構成上の必須条件となる．つまり，交換制御とセル交換は分離され並列に実行される．この方式では，ある時点において共有メモリからのセル読み出し操作を行える出力端子は唯一つであることから，同報サービスを提供する場合には同報すべき出力端子数に対応する回数だけ，メモリからのセル読み出し操作を逐次実行する必要がある．更に，この様なサービスに対し，特別なハードウェア機構を実装する必要があるなど同報サービスへの対応が若干困難となる．

B–ISDN においては，テレビ会議や放送サービスなどの各種同報トラヒックを主体としたサービスが主流になると考えられる．従って，B–ISDN に適用される ATM 交換機の満たすべき条件として，同報サービスへの適用性は欠くことのできないものの一つである．そこで，本論文においては，スイッチ自体が放送機能を有するという点を考慮して，上記の分類において，放送型伝送路を用いた交換機の範疇に属する新しい ATM 交換機アーキテクチャを提案する．

従来の放送型伝送路を用いた ATM 交換機アーキテクチャにおいては，アドレスフィルタなどを用いてヘッダ部の解析を行った後にセルを収容するという形態をとっており，ヘッダ処理に高速性が要求された．それ故，交換機内の伝送路自体が放送機能をもっているにもかかわらず，同報サービスを実現する付加的な制御の高速処理が困難であるといった問題がある．本論文で提案するアーキテクチャにおいては，放送型伝送路を用いた出力バッファ型 ATM 交換機に対しては必須条件とはならない交換制御とセル交換の分離をあえて行うことにより，交換制御に割り当てることのできる時間

を増加させ，同報機能など複雑な機能の実現性を高める．具体的には，図 3.1(c) に示すように交換制御とセル交換動作を分離し，交換制御をセル交換動作に先行してパイプライン的に実行することにより，両動作をシリアルに実行する場合に比べて長い時間を交換制御に割り当てることが可能となる．以下，本アーキテクチャをその特徴から CASCH スイッチ (Control Ahead with Splitted replica of Cell Header)[52][85]-[88] と呼ぶ．次節において,CASCH スイッチの動作原理を明らかにする．

3.2.2 動作原理

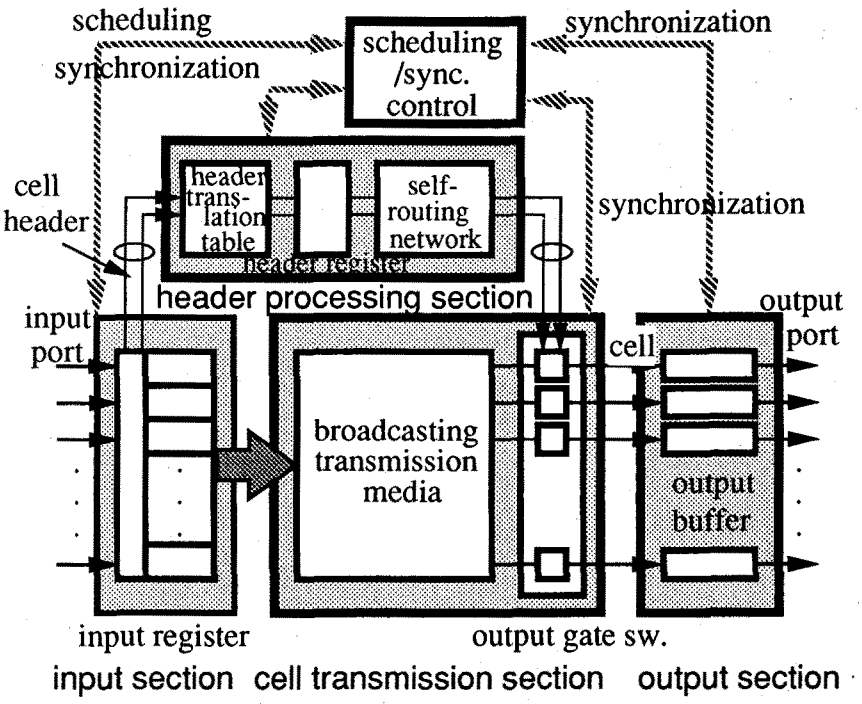


図 3.2 CASCH スイッチの基本システム構成

CASCH スイッチの基本構成図を図 3.2に示す．交換機は，入力部，制御部，セル交換部，出力部の 4 つの主要構成要素からなる．交換機は全体に同期がとられている．

入力部にセルが到着すると，まず，セルヘッダ抽出部においてヘッダのコピーを作成し，それらのコピーをヘッダ処理部内のアドレス変換テーブルへ転送する．アドレス変換により得られた出力情報はスケジューリング・同期制御部へ転送される．スケジューリング部ではこの出力情報を基に，優先権制御や入出力部相互間のフロー制御

等に関連してセル送出スケジューリングを行い，決定したセル送出順序に従って出力情報を自己ルーチング網へ送出する．出力情報は自己ルーチング網を経て所望の出力ゲートへ送信される．出力部において，ヘッダ情報を受信した出力ゲートは ON 状態になり，セル本体の到着を待つ．一方，スケジューリング同期制御部では，出力ゲートの導通時刻に合わせて対象となるセル本体が出力ゲートへ到着するように，入力部へ送出許可信号を伝送する．送出許可を受けたセルは放送型伝送路を経て出力ゲートへ到着し，ON 状態にある所望の出力ゲートにおいてのみそのセルを出力バッファへ収容する．出力ゲートでは，到着セルの収容が終了する時間後に OFF 状態になる．

スイッチの各主要構成部は，以下のような構成並びに機能をもつ．

入力部

前段にはセルヘッダ抽出部が配置される．CASCH スイッチの基盤となる放送型伝送路に速度制限がなく，CASCH スイッチに付加的な制御を施さない場合には，後段にシフトレジスタのような一時記憶用のバッファが配置される．但し，これは対象セルが入力部において放送型伝送路への送出を許可されるまで，一時的に待機する 1 セル分の格納場所である．なお，放送型伝送路に速度制限がある場合や，スケジューリング制御あるいはフロー制御等を実現する場合には，セルを意図的に入力部において滞留させるための FIFO バッファを設置する必要がある．

セルヘッダ抽出部では，入力ポートへ到着したセルからヘッダのコピーを作成し，交換制御を先行させるために制御部へとヘッダのコピーを送出する．ヘッダがコピーされたセル (ヘッダを除去していない完全な形のセル) は，全入力ポートで共有する放送型伝送路へ送出される時点 (これはスケジュール同期制御により決定される) まで入力バッファ内で待たされる．

制御部

制御部はヘッダ処理部とスケジューリング・同期制御部に細分される．ヘッダ処理部は，ヘッダ変換表，1 つのセルヘッダを格納するキャパシティをもつレジスタ及び自己ルーチング網からなる．図 3.3にヘッダ処理部の構成図を示す．ヘッダ変換表及びレジスタは各入力端子に対応して一つずつ用意されている．ヘッダ変換表は，入力部から送出されてくるヘッダコピーに含まれるアドレス情報を，スイッチ内アドレスに変換するための対応表であり，呼設定時に作成される．レ

ジスタは自己ルーチング網へのヘッダ投入時期を入力部からのセル送出タイミングと合わせるための一時的なセルヘッダ格納場所である．ヘッダ変換テーブルから得られた出力情報は自己ルーチング網により出力ゲートに送信され，その信号に従って所望の出力ゲートのみがON状態となり，放送型伝送路上を送出されて来るセルを収容できる状態になる．スケジューリング・同期制御部では，優先権制御や入出力部相互間のフロー制御等に関連してセル送出スケジューリングを行い，決定したセル送出順序に従って入力部へ送出許可信号を伝送する．また，入力部，セル交換部，出力部の各動作のタイミングを合わせるため，各部に同期信号を送信する．スイッチ各部ではその信号を基に同期的に動作することになる．

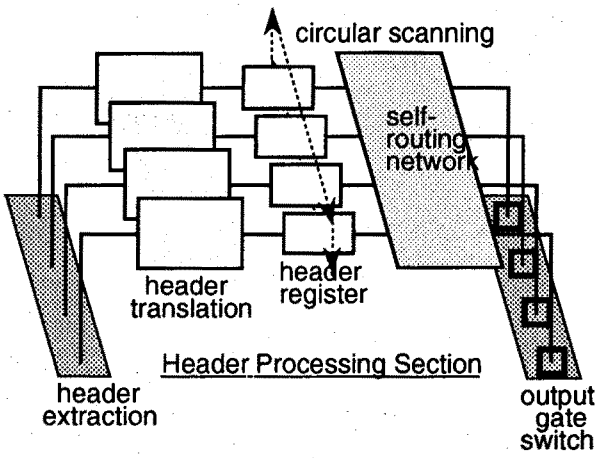


図 3.3 ヘッダ処理部の構成

セル交換部

セル交換部は，放送型伝送路と出力端子選択スイッチゲートから構成される．放送型伝送路は入力部より送出されたセルを全出力端子へと伝送する．なお，放送型伝送路上でセルは時間多重されており，1セル処理時間中は該当セルのみ処理される．出力端子選択スイッチゲートは，ヘッダ処理部から自己ルーチング網を通して送出されてきたヘッダをトリガーとして開かれる．この動作はセルが放送型伝送路を介して所望の出力端子に到着した時点に同期するよう制御される．

出力部

出力部には，交換機の交換能力と出力端子の伝送処理能力との速度差を吸収する出力バッファが設けられている．

3.2.3 動作タイミング

上記のような概要をもつ CASCH スイッチの全体的なスイッチ動作をタイムチャート化したものが図 3.4である．

スイッチ動作は 2 つのプロセスに大別される．ヘッダ処理プロセスとセル交換プロセスである．ヘッダ処理プロセスは，ヘッダ抽出時間 T_{read}，ヘッダ処理時間 $T_{routing}$(ヘッダ変換表参照時間 + 自己ルーチング網通過時間)，ゲート導通 (OFF → ON) 時間 T_{ON} の合計であり，一方，交換機内でフロー制御や優先制御などの機能を付加する場合には，それによるオーバーヘッドも含まれる．

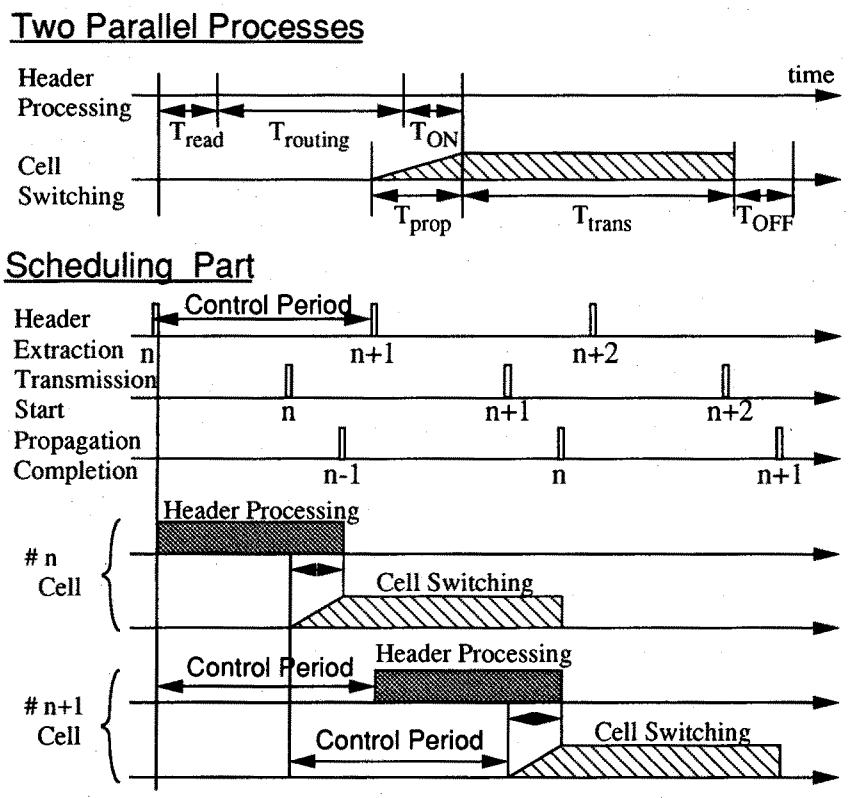


図 3.4 交換動作タイミングダイアグラム

セル交換プロセスは放送型伝送路内最小伝搬遅延 T_{prop}，セル伝送時間 T_{trans}，ゲート遮断 (ON → OFF) 時間 T_{OFF}の合計である．伝送路の利用効率が最大になるようにスイッチが動作するためには，次の 2 つの条件を満足する必要がある．まず，最初に出力ゲートが ON 状態になった時点 (ヘッダ処理プロセス終了時点) よりも伝送路内最小伝搬遅延 T_{prop}だけ前に入力部における対象セル送出を開始することが挙げられる．次に，セルの交換が終了した時点 (セル交換プロセスの終了時点) では，次ステップのヘッダ処理が終了していることが挙げられる．このとき，スケジューリング・同期制御部では，$T_{trans}+T_{OFF}$ なる一定の制御周期で，スイッチ全体を動作させることになる．

3.2.4 CASCH スイッチの特徴

このような基本構成をとる CASCH スイッチは以下の特徴を有している．

(1) 機能分散: 交換制御機能はヘッダ処理部，セル交換機能はセル交換部と各機能を分離した上で機能分散を施している．

(2) 先行制御型: セル本体から抽出したヘッダ情報を基に，予めセル送出タイミングを制御しておき，セルの送出と同期してゲートの開閉を実行するという形態をとるため，セル送出に先行して交換制御が施される．

上記の特徴をもち，かつ放送型伝送路を用いているために，CASCH スイッチは以下の利点をもつ．

- 非閉塞 (ノンブロッキング) 網である．
- 放送型伝送路におけるセルの伝送形態は直列伝送形態をとるために，スイッチ内部でのブロッキングは全く起こらない．
- 出力端子競合が起こらない．
- 同一出力端子を目指す複数のセルが同時に出力端子へ到着することがないので，出力端子競合が全く起こらない．
- スイッチ制御部の高速動作が緩和される．

- セル交換と交換制御を分離し並列実行することにより，従来のシリアル処理時に比べ単純計算で約 9 倍 (48 バイト／5 バイト) の時間を交換制御に割り当てることができる．

- 交換要素が少ない．

  · バッチャ・バンヤン網：$N(\log_2 N)^2$

  · マトリックス型：N^2

  · CASCH スイッチ：N

  但し，N：入・出力端子数

- 同報機能が容易に実現できる．
  全出力端子へとセルが到着するので，出力ゲートの制御により簡単に同報 (放送も含む) 機能が実現できる．

但し，セルは交換機内で直列に処理されるため，セル交換部に超高速動作が要求される点，並びに放送型伝送路を使用しているために LSI 化が多少困難である点で問題がある．これらの問題点は光回路素子の実用化に伴い，将来的には解消されるものと考えられる．

3.2.5 CASCH スイッチの発展性

CASCH スイッチでは，交換制御に割り当てることのできる時間がシリアル処理を行う場合に比べて長くなるので，更に高い機能を付加できる可能性も有している．また，次世代 ATM 交換機に対応した機能を付加することもできる．具体的には，

- 優先権制御が容易に実現できる．
  セル交換スケジューリングに関して，セル送出順序の決定を入力部からのセル送出に先立って行えるために，優先権制御が比較的容易に実現できる．

- 交換機内フロー制御が容易に実現できる．
  スケジュール部において，入力部からのセル送出を制御することにより，交換機にフロー制御機能が付加できる．

- 可変長セルに対応可能である．
  現在，セル長に関してはヘッダ 5 バイト，情報フィールド 48 バイトで合意が得られているが，動画像サービスなどの高速性を有するトラヒックに対してはこのセル構成ではオーバーヘッドが大きく，将来の B–ISDN においてはさらに長いパケット長が採用される可能性がある．セルの直列伝送を行うという原理上，本交換機はこのような可変長パケットにも十分対応可能である．

3.3 システム構成

3.3.1 各構成要素の実装方法

CASCH スイッチの各主要部位に対する実装方法を検討する．

＜放送型伝送路＞

伝送メディアには，放送型伝送路であること並びに，セルの直列処理が可能となるだけの伝送速度，すなわち入・出力端子のセル伝送速度の N 倍の伝送速度が要求される．これを実現する伝送媒体として，超高速光リングや高速バス，スターカプラなどの光分岐回路が考えられる．

＜ヘッダ処理部＞

ヘッダ処理部において，ヘッダを所望の出力端子へ送出する役目を担っている自己ルーチング網には，1 セル処理時間中に 1 つのヘッダのみが入力される．従って自己ルーチング網内部及び出力におけるヘッダの競合が全く起こらないので，単なるバンヤン網で構成できる．また，単にデコーダのみで構成することも可能である．

＜入力部＞

入力部から放送型伝送路へのセルの送出は直列に行われるので，各入力端子が直接放送型伝送路に接続されている必要性はない．そこで，入力端子からの到着セルを一カ所に集めて，伝送路への送出点を一カ所にし，セル送出制御を容易にする単一入力方式と，各入力端子から入力バッファを介して直接伝送メディアと接続する複数入力方式の 2 通りの実現方法がある．

上記の構成要素の実装手法の組合せにより，CASCH スイッチの構成方法としては多くのものが考えれれる．それらの一例として，図 3.5に放送型伝送路として超高速リングを用い，入力部と放送型伝送路の接続方法として単一入力方式を用いた CASCH スイッチの構成例を示す．

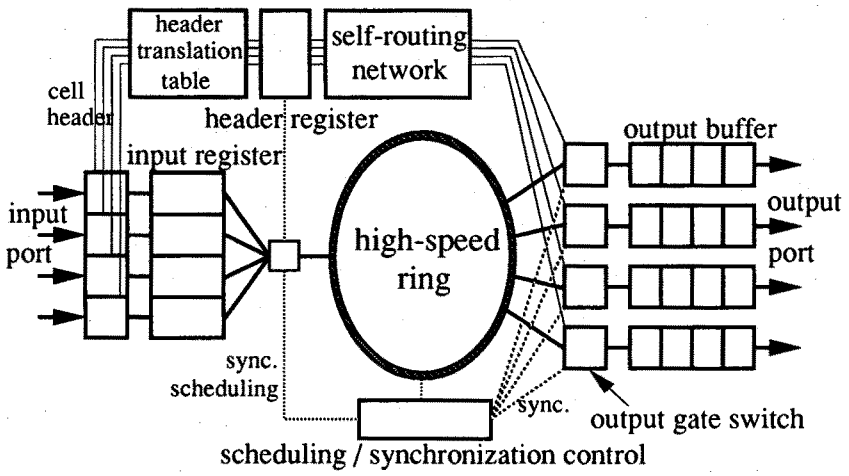


図 3.5 CASCH スイッチ構成例 (リング-単一入力方式)

3.3.2 高速化手法

CASCH スイッチにおいては，放送型伝送路に入・出力端子のセル伝送速度の N 倍の伝送速度が要求される．従って，広域網に適用する場合などスイッチサイズが大きい場合には，この部分にかなりの高速動作が要求される．CASCH スイッチは，交換制御とセル交換を同期をとりながら並列に実行するので，交換機全体の高速化には，ヘッダ処理部とセル交換部の双方の高速化が要求される．

CASCH スイッチの高速化手法としては，シリアル・パラレル (S/P) 変換の実装が挙げられる．入力部に到着したセルは S/P 変換され，いくつかの部分に分割される．分割されたセルは，それぞれに用意されたセル交換部を通して出力端子へと交換される．出力端子側で P/S 変換を施し分割されたセルを再構成する．ヘッダ処理部も複数個用意し，並列処理を行うことによりこの部分の高速化を実現する．但し，セル交換部において一セル処理時間中には唯一つのセルのみが S/P 展開されて処理されるので，個々のセル交換部にヘッダ処理部を構築する必要はなく，全体として一つのヘッダ処理部があればよい．

3.4 交換速度制約に関する性能解析

CASCH スイッチはセルの直列伝送を行う時分割型交換機であるため，内部動作速度の超高速性が要求される．前章では，交換機内部の高速動作がセルの S/P 変換による空間的並列展開により実現できることを示した．しかし，将来ますます高度情報化が進み国際的な大規模 ATM 網が構築されるに至っては，素子の物理的速度限界などから，交換機内部速度の超高速性の実現が困難になる可能性がある．また，トラヒック制御などにより，交換機が低負荷状態でしか使用されない環境も考えられる．この様な状況に対し，交換速度に制限をもつ ATM 交換機の性能を把握し適切な網設計を行うことは，今後重要な課題となる．

そこで，本節では放送型伝送路を交換基盤とする時分割型 ATM 交換機に対し，交換速度に制約がある場合の性能をセル廃棄率の面から解析する．具体的には，スイッチ動作速度が回線速度の $L(\leq N$: 入力端子数) 倍で動作する場合のセル廃棄率特性をマルコフ解析により明らかにする．文献 [89][90] に示したように，Trangia[110] の手法に基づき再帰演算手法を用いて解を得ることも可能である．本節の算出法では，文献 [89][90] の手法と比較して，解の算出に際し多少のメモリ量が必要となるが，計算時間は少なくなる．

3.4.1 対象交換機と仮定

本節では，CASCH スイッチの交換速度低下に伴う交換機のセル廃棄率特性を解析する．交換速度が低下した場合，入・出回線の 1 セル伝送処理時間中に交換機で処理できないセルを待機させるために入力側にバッファが必要となる．ここでは，全入力端子で共有される FIFO バッファ(以降，入力共有 FIFO バッファと呼ぶ) を入力端子側に配置するものと仮定する．なお，解析に関する仮定は以下の通りである．

【仮定】

- 回線の 1 セル伝送処理時間を 1 で正規化する．
- 全入力端子への到着はベルヌーイ過程であり，等しい平均到着率 p をもつ．
- 出力端からのセルの送出は平均 1 の一定分布をなす．
- 入力バッファは全ての入力端子により共有される．

- 各到着セルは，等確率で任意の出力端子を選択する．
- 交換速度は，回線速度の L 倍 $(1 \leq L \leq N)$ である．
- 入力部には全端子共有 FIFO バッファ，出力部には各端子別 FIFO バッファを配置する．

3.4.2 入出力バッファの待ち行列モデル

2.3.3節のモデルと同様，解析対象交換機の入出力バッファは，回線の 1 セル処理時間で正規化された離散時間系列に従って同期的に処理される．従って，入出力バッファは共に離散時間待ち行列モデルとしてモデル化される．入力共有 FIFO バッファへのセルの到着は最大 N(入力端子数) の集団到着をなし，セルのサービスは最大 $L(\leq N)$ の集団サービスをなす．到着時間間隔並びにサービス時間間隔は共に平均 1 の一定分布に従うものとする．つまり単位時間ごとに到着事象とサービス事象 (但し，各事象の集団サイズは 0 の場合も存在する) が確率 1 で生起する．また，状態遷移を伴う各離散時点においては，前時点におけるセルのサービス事象が終了した後，新たなセルの到着事象が生起し，その後新たなサービス事象が生起するものと仮定する．また，出力バッファも入力バッファと同様にモデル化される．但し，セルの到着は最大 L の集団到着をなし，セルのサービスは単位時間当たり 1 セルである．待ち行列モデルは図 3.6に示すような D(X)/D(Y)/1/Sとなる (D：一定分布，X：集団到着サイズを表す確率変数，Y：集団サービスのバッチサイズを表す確率変数，S：システム内セル数)．

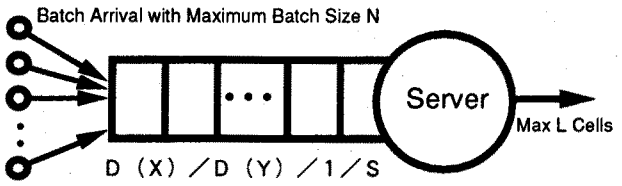


図 3.6 共有入力 FIFO バッファの待ち行列モデル

3.4.3 入力バッファの解析

解析の際の確率変数を以下のように定義する．

$\tilde{q}_n$: 時刻 n における系内セル数

$\tilde{q}_n^+$: 時刻 n で到着事象が終了した直後の系内セル数

$\tilde{b}_n$: 時刻 n におけるセルの集団到着サイズ

$\tilde{y}_n$: 時刻 n におけるセルの集団サービスサイズ

入力バッファ内セル数分布の解析に関する詳細は付録 C. に記す．付録 C. では，集団セル到着・集団セルサービスがある離散時間バッファを対象としてマルコフ解析を行っている．以下実際に解析を行う際に必要となる同時到着バッチサイズ分布 $b(k)$ と退去セルサイズを規定する．

集団到着サイズ$\tilde{b}_n$は N個の呼源からのベルヌーイ到着の総数で表現される．従って，$\tilde{b}_n$は時刻 n に依存しないことから，以降$\tilde{b}_n$を$\tilde{b}$と記述する．$\tilde{b}$の確率分布 $b(k)$ は二項分布をなし，以下のように記述される．

$$\begin{aligned} b(k) &= P_r[\tilde{b} = k] \\ &= \begin{pmatrix} N \\ k \end{pmatrix} p^k (1-p)^{N-k} \qquad k = 0, 1, 2, \ldots, N \end{aligned} \tag{3.1}$$

一方，1 セル時間当たりの退去セルサイズは交換基盤の処理速度により決定される．本章では，交換基盤の処理速度は回線速度の L 倍 $(1 \leq L \leq N)$ であると仮定しているため，バッファの退去セルサイズは L(パラメータ) とする．

以上のパラメータが決定されれば，付録 C. の手順に従って計算することにより，バッファ内セル数分布 $q(k), (k = 1, \cdots, S)$ が数値的に確定する．

次に，式 (3.1) の到着バッチサイズ分布 $b(k)$ と上記の $q(k)$ により，出力バッファのセル廃棄率を得る．具体的な手順は付録 D. に示す．最終的に，以下のセル廃棄率が得られる．

$$P_{loss} = \frac{1}{E[\tilde{b}]} \cdot \sum_{k=0}^{S} q(k) \cdot \sum_{i=S-k+1}^{\infty} (k + i - S) b(i) \tag{3.2}$$

3.4.4 出力バッファの解析

付録 C. の式 (C.1) で導いた確率変数間の関係式$\tilde{q}_n^+ = \min(\tilde{q}_n + \tilde{b}_n, S)$ より，$\tilde{q}^+$の確率分布 $q^+(k)$ は，$\tilde{q}$及び$\tilde{b}$の確率分布を用いて次のように表現することができる．

$$q^+(k) = P_r[\tilde{q}^+ = k]$$

$$= \begin{cases} q(k) \star b(k) & (k < S) \\ \sum_{i=S}^{\infty} q(i) \star b(i) & (k = S) \\ 0 & (k > S) \end{cases} \tag{3.3}$$

但し，$\star$は離散畳み込み演算である．

入力バッファにおけるサービス (退去) バッチサイズの確率分布 $y(k)$ は, 全確率の法則と式 (C.1), 式 (C.2), 式 (3.3) より,

$$\begin{aligned} y(k) &= P_r[\tilde{y} = k] \\ &= \sum_{i=0}^{S} P_r[\tilde{q}^+ = i] \cdot P_r[\tilde{y} = k | \tilde{q}^+ = i] \\ &= \begin{cases} P_r[\tilde{q}^+ = k] & (k < L) \\ P_r[L \leq \tilde{q}^+ \leq S] & (k = L) \\ 0 & (k > L) \end{cases} \end{aligned} \tag{3.4}$$

となる．従って，特定の出力端子へのセル到着は以下のような確率分布 $b_o(k)$ に従う集団到着をなす．

$$\begin{aligned} b_o(j) &= P_r[\tilde{b}_o = j] \\ &= \sum_{i=0}^{L} y(i) \cdot \begin{pmatrix} i \\ j \end{pmatrix} \left(\frac{1}{N}\right)^j \left(1 - \frac{1}{N}\right)^{i-j} \\ &= P_r[L \leq \tilde{q}^+ \leq S] \cdot \begin{pmatrix} L \\ j \end{pmatrix} \left(\frac{1}{N}\right)^j \left(1 - \frac{1}{N}\right)^{L-j} \\ &\quad + \sum_{i=0}^{L-1} P_r[\tilde{q}^+ = i] \cdot \begin{pmatrix} i \\ j \end{pmatrix} \left(\frac{1}{N}\right)^j \left(1 - \frac{1}{N}\right)^{i-j} \end{aligned} \tag{3.5}$$

出力バッファのセル廃棄率は，入力バッファにおける解析と同様にして得られる．但し，セルの集団到着サイズ$\tilde{b}_o$の確率分布は式 (3.5) に従う．

3.5 交換速度制約の定量的評価

(1). セル廃棄率特性

図 3.7,3.8,3.9に，各々交換機サイズが 16×16 の場合における入力バッファ，出力バッファ，並びにスイッチ内セル廃棄率特性を示す．但し，入力共有バッファ容量は合計 100 セル分，出力バッファ容量は 50 セル分とする．

図 3.7より，対象スイッチの交換能力の低下に伴い，スイッチの利用率が 1 (平均到着率 $p = L/N$) に達する直前で入力バッファのセル廃棄率が急激に増大する．この付近での特性変化が極めて急峻であることから，ATM 網の適切な運用のためには，エンド・ツー・エンドでなんらかのフロー制御を施し，各スイッチの入力トラヒック量がこの値を越えないように制限を加える必要が生じる．

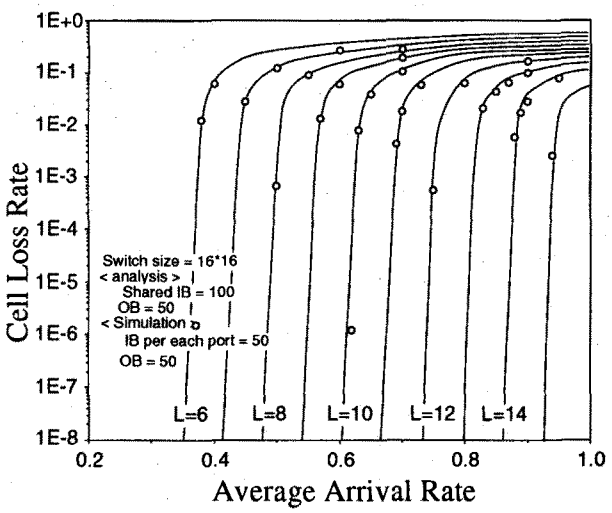


図 3.7 入力バッファセル廃棄率 (解析結果とシミュレーションとの比較)

図 3.8より，出力バッファのセル廃棄率特性は均質負荷条件下ではかなり良好であり，L の値が小さくなるにつれて廃棄率が改善されることがわかる．L についての最悪特性となる $L = 16$(交換速度に制約がない) の場合でさえ，平均到着率 p が 0.87 以下であれば，セル廃棄率は 10^{-7}以下を達成できる．また，$L = 16$ 以外の場合において，平均到着率 p を増加しても廃棄率特性が悪化しない状態 (飽和状態) が観測される．これは，ある程度の負荷を超えると交換機はほぼ確率 1 で最大処理数である L 個のセルを処理するようになり，各出力端子への平均到着率λ_oは $L/16$ に固定されるためである．

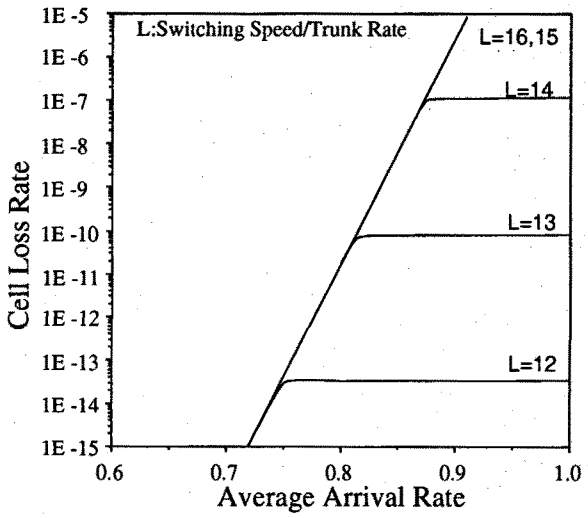


図 3.8 出力バッファセル廃棄率

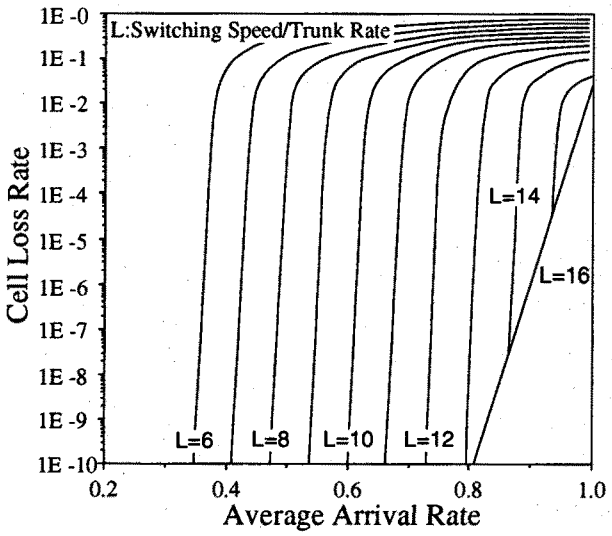


図 3.9 スイッチ内セル廃棄率

スイッチ内セル廃棄率は全到着セルに対するスイッチ全体で廃棄されるセルの割合として定義される．つまり，入力バッファセル廃棄率を IP_{loss}，平均出力バッファセル廃棄率を OP_{loss} とすると，スイッチ内セル廃棄率は，$IP_{loss} + (1 - IP_{loss}) \times OP_{loss}$ で表現される．図 3.9のスイッチ内セル廃棄率特性を図 3.7,3.8と比較することにより，入力バッファあふれ及び出力バッファあふれの各々がスイッチ全体のセル廃棄率特性を支配する領域を区分することができる．具体的に，出力バッファあふれが原因でスイッ

チ全体のセル廃棄率特性が 10^{-7} を上回るのは 0.87 以上のスイッチへの平均到着率を有し，かつ，スイッチの利用率が 1 を越えない ($p < L/N$) 範囲のみであり，その他の場合には主に入力バッファあふれがスイッチ全体のセル廃棄率劣化の主要因である．

(2). シミュレーションとの比較

図 3.7でプロットされた点は，入力バッファが各端子ごとに 50 セル分設置された場合のセル廃棄率特性をシミュレーションにより示したものである．このグラフから，十分な容量のバッファが割り当てられた状態では，個別入力バッファ型交換機においても共有入力 FIFO バッファ型に対して得たセル廃棄率特性とほぼ同様の特性が得られることがわかる．

(3). 入力バッファ容量の効果

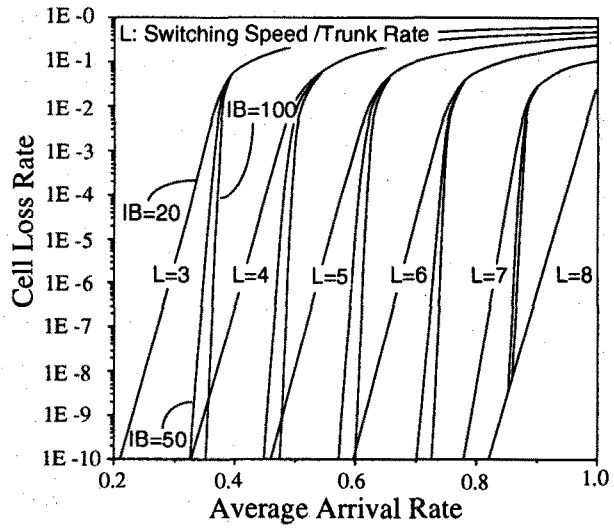


図 3.10 スイッチ内セル廃棄率 (入力バッファ容量可変)

図 3.10は入力共有バッファ容量が 20,50,100 セル分である場合のセル廃棄率特性である．但し，交換機サイズは 8×8 であり，出力バッファ容量は各端子毎に 50 セル分とする．グラフより，入力バッファ容量が不足すると (IB= 20 の場合) かなり小さい入力負荷からセル廃棄率特性の劣化が見られる．バッファ容量を増大させると特性劣化が改善される (IB=50) が，ある程度のバッファ容量を超えるとその改善効果は非常

に小さくなり，それ以上のバッファ容量ではほぼ同様なセル廃棄率特性が実現されることがわかる．

3.6 スイッチ内フロー制御

3.6.1 フロー制御機構

CASCHスイッチにおいては，放送型伝送路を伝送媒体とする他の時分割型出力バッファ交換機と比べてセル伝送に要する時間が長くなる．それ故，付加的な制御が比較的容易に実装可能であると考えられる．そこで，CASCHスイッチにおいて入出力バッファ間にフロー制御を実装することを想定する．これにより，特定の出力端子への一時的なトラヒック集中に起因する出力バッファあふれの防止を図る．バースト的なトラヒック条件の基では，出力バッファ型交換機は入力バッファ型交換機よりも悪いセル廃棄率特性を示すことがある [115]．入力バッファ型交換機では，共通の出力端子を目指すセルが各入力端子に分散されるという，構造上のバッファ共有効果を有するためである．入力部にもバッファを配置し，スイッチ内フロー制御を実装することにより，基本的には出力バッファ型に属するCASCHスイッチに上記のバッファ共有効果を期待することが可能となる．

フロー制御機構は以下の通りである．出力バッファがfullになるとスケジューリング・同期制御部へ通知信号を送る．スケジューリング・同期制御部では，任意の入力端子からfullである出力端子を目指すセルの送出を停止する．その間，これらのセルは入力端子で蓄積されている．full状態の出力バッファに既定の空き容量が生じた時点でスケジューリング部へ伝送許可を表す通知信号を通知し，入力バッファで待機状態であったセルの送出がスケジューリングされる．この操作により，特定の出力端子を目指すセルが一時的に集中した場合においても入力側のバッファによりある程度のセル廃棄に関する救済が可能となり，従来の出力バッファ型交換機を上回るセル廃棄率性能の実現が期待できる．

3.6.2 フロー制御の評価

【モデルと仮定】

本節では，計算機シミュレーションにより，スイッチ内フロー制御の効果をセル廃棄率の面から評価する．但し，スイッチ内フロー制御の理想的な性能改善効果を知るために，制御に関する処理時間は無視できるものと仮定している．

入力バッファとしてFIFOバッファを仮定した場合，入力バッファ側のHOL(Head Of the Line)ブロッキングによる特性劣化が問題となる．そこで，特定入力バッファのHOLセルがフロー制御により交換を規制された場合には，順次2,3,$\cdots$,IB番目(IBは入力バッファ容量)のセルが交換対象となるバッファ機構を仮定する．

さらに，本制御機構を実装した場合，原理的に出力バッファでのセル廃棄は発生しない．入力バッファのセル廃棄方策に関して，以下の2つの規律を採用することを仮定し，それぞれ評価する．

Policy 1: 入力バッファがあふれる場合，到着セルを廃棄する．

Policy 2: 入力バッファがあふれる場合，HOLセルを廃棄し，到着セルを最後尾に収容する．

また，セル到着過程としてはバースト到着を考慮し，図3.11に示すような形態で状態が遷移するMMBP(Markov Modulated Bernoulli Process)を仮定する．

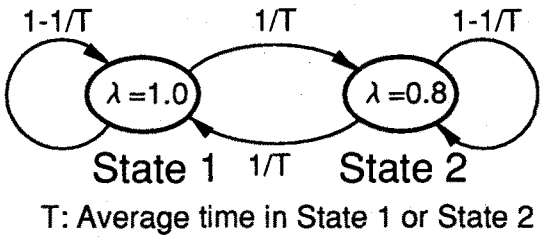


図 3.11 到着過程の2状態MMBPモデル

【セル廃棄率特性】

図3.12は，フロー制御機構の実装の有無に対するセル廃棄率特性を，異なる入出力バッファ容量の配分に対して表示したものである．スイッチサイズは16 × 16であり，

端子当たりの入力バッファの容量 (IB) と出力バッファの容量 (OB) の総和は 20(固定) とした．また，MMBP の各状態の継続時間 Tは 10 セル時間とした．

両 Policy において，入力バッファの容量配分が大きくなるにつれてセル廃棄率性能が改善されることがわかる．また，Policy 2 は Policy 1 に比べ，同一バッファ配分の場合は良好なセル廃棄率性能を示している．しかし，その改善効果はさほど大きいものではないことがわかる．

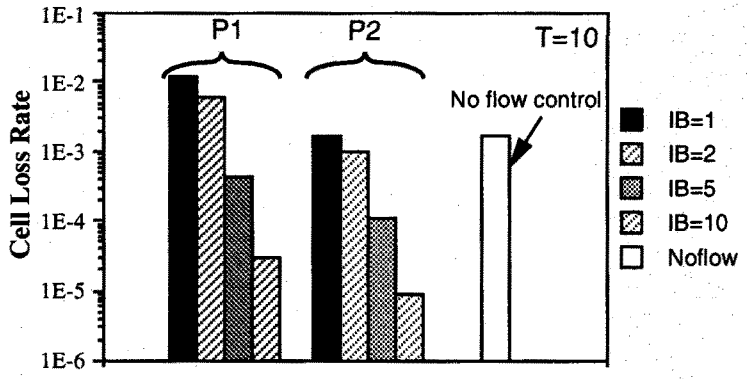


図 3.12 フロー制御下でのセル廃棄率

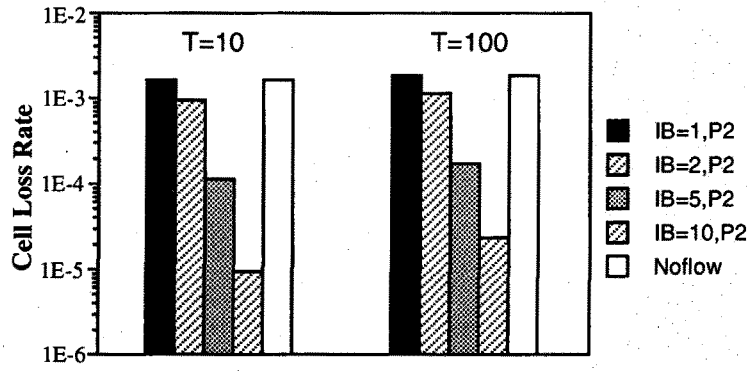


図 3.13 異なる MMBP パラメータに対するセル廃棄率

図 3.13は，MMBP の各状態の継続時間 Tがそれぞれ 10,100 である場合に対するセル廃棄率特性である．結果より，Tの値に関わらず，Policy 2 のフロー制御を実装し，5 セル程度の入力バッファを設置することにより，1 桁程度のオーダでセル廃棄率が改善されている．入力バッファ容量をさらに増加させると (10 セル) さらに大幅なセル廃棄率の改善が可能となる．しかし，それに伴い，各入力バッファのセルスキャン操

作の実現が困難となる．それ故，実装上の問題を考慮に入れてできるだけ多くの入力バッファを配置し，スキャンすることが性能改善につながると言える．

3.7 結言

本章ではまず，放送型伝送路を用いた新しい時分割型 ATM 交換機を提案した．本交換機は，入力端子から出力端子へのセル交換と交換制御動作を別系統に分離し，セル交換に先立ち交換制御を行うことを特徴とする．それにより，制御動作の高速性を緩和すると共に，制御時間オーバーヘッドを解消でき，高性能かつ高い実現性を有する交換機アーキテクチャの構築が期待される．また，本交換機は制御時間を長くとれることにより，将来の多種多様な新サービスに対応するための付加機能を柔軟に追加でき，可変長セルにも対応可能であるという点で次世代 B-ISDN にも適用できる交換機アーキテクチャである．

次に，放送型伝送路を用いた出力端子競合及び内部衝突のない時分割型 ATM 交換機一般に対し，交換機の内部速度に制約がある場合のセル廃棄率特性を解析し，性能評価を行った．その結果，交換機の内部速度に対する制約が大きい場合においても，スイッチの利用率が 1 より僅かに小さい領域では十分なセル廃棄率特性の得られることを明らかにした．

さらに，入出力バッファ間フロー制御を実装することにより，バースト的なセル到着に対しても強靭な交換機となり，従来の出力バッファ型交換機のセル廃棄率性能を越える性能を実現することができることを明らかにした．入力バッファの容量配分については，送出すべきセルのスキャンニングに対する実装上の問題を考慮に入れて，できるだけ多く配置することがセル廃棄率性能の改善につながると言える．

第 4 章

公平な出力端子競合機能をもつ共有出力バッファ型交換機

4.1 緒言

代表的な ATM 交換機アーキテクチャの中で，出力バッファ型交換機アーキテクチャは，今後 B-ISDN において幅広いサービス展開が予想される同報サービスを比較的容易に実現でき，セル廃棄率等の性能面でも入力バッファ型に比べて優れている [79]．しかし，出力バッファ型では出力端子毎に個別にバッファを配しているため，特定出力端子への一時的な負荷集中に対してはセル廃棄が増大するという問題がある．一方，共有メモリ型は，セル廃棄率の面で最も優れているが，メモリへの高速なランダムアクセスを要するため大規模化が困難である．以上の考察から，大規模 ATM 交換機に適したアーキテクチャとして，出力バッファ型を基盤とし一定数の出力端子毎に共有メモリを配した，いわゆる共有出力バッファ型交換機アーキテクチャが有効であると推察される．

出力バッファを共有化することにより，交換機全体のスループットの増大が期待される．しかし，不均質な負荷が与えられた場合，共有出力バッファ型交換機は，従来の個別出力バッファを配した交換機と比べて，負荷が集中する端子を含む共有出力バッファにおいて出力端子間のスループット差が増大する可能性がある．これは全出力端子に対し，本来セルが廃棄されるべき割合で廃棄が行われていないことを意味し，出力端子間のスループットに不公平が生じていると言える．また，ノックアウトスイッチ [57]–[59] に代表されるような交換基盤 (入力端子と各出力端子を結ぶ伝送媒体) に出

力競合が生じるタイプにおいても，同一共有出力バッファを目指す複数セル間の出力競合の際，従来は最大 N個 (N：入力端子数) のうち $M(M \ll N)$ 個をランダムに選択し，バッファへ通過させたが，この場合特定の出力端子に負荷が集中すると，同時刻にその端子を目指すセルを多数通過させることになる．そのため，競合に勝利するセルの目的出力端子間に不公平が生じる．

本章では，これらの不公平性を解消するために，複数の出力端子を収容する共有出力バッファ型交換機に対し一出力端子が使用できる最大容量を規定するバッファ制限方式 (Sharing with Maximum Queues : SMXQ[94]) を採用することを考える．また，出力競合の際，各出力端子を目指すセル数を均等にバッファ内に収容する機構を有する改良コンテンション型アーキテクチャを提案する [91]–[93]．前者のバッファリング方策により，各出力端子を目指すセルのバッファ内最大数が規定されることになるため，特定の出力端子を目指すセルのみがバッファを占有することができなくなり，出力端子間のスループットの均等化が期待される．後者のアーキテクチャは，出力端子競合によりバッファ内に格納されるセルの選択を行う際，ランダムに行うのではなく，各出力端子を目指すセル数を均等化することによって，様々なトラヒック変動に対して各出力端子のスループットを公平に配分することができる．また，これらの提案方式により，スイッチ全体のスループット増加も期待される．

上記の提案方式を評価するため，数値解析並びに計算機シミュレーションにより従来方式との比較を行い，提案方式の有効性を実証する．最後に以上の方式に対する総合的な評価により，本方式を適用した共有出力バッファ型交換機アーキテクチャが優れた性能を有することを明らかにする．

4.2 共有出力バッファ型交換機アーキテクチャ

共有出力バッファ型交換機は個別出力バッファ型同様，ノンコンテンション型とコンテンション型の 2 つのタイプに分類される (2.2節を参照)．本節では，ノンコンテンション型，コンテンション型の共有出力バッファ交換機の原理，特徴について言及する．

4.2.1 ノンコンテンション型構成

ノンコンテンション型の基本構成を図4.1に示す．以下に基本的な動作原理，並びに特徴を述べる．

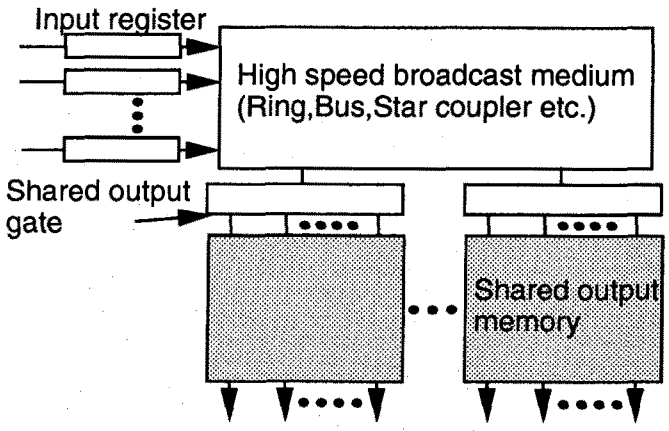


図 4.1 ノンコンテンション型アーキテクチャ

【動作原理】

交換機にセルが到着すると，入力レジスタに収容される．そして，ヘッダ変換操作により，ルーチングビット RB，パスの識別符号 x をヘッダに書き込む．交換は時分割的に実行され，1 セル伝送時間を全入力端子数個に分割した微小時間間隔毎に入力端子に到着したセルが順次，目的共有出力バッファに収容される．共有出力バッファは収容されている全ての出力端子に対し，時分割的に読み出し操作を行い，対象となる端子を目指すセルを順次出力回線毎に設けられた出力レジスタに一時的に蓄積し，ヘッダ内の識別符号 x を出方路上のパスの識別符号にヘッダ変換した後，セルを出力回線に送出する．

ここで，ルーチングビット RB の使用方法に関して，個別出力バッファ型では RB の全情報を用いて目的出力端子を識別するのに対し，共有出力バッファ型では RB の上位 Rビット (Rは $\log_2 T$以上の最小の整数；T＝共有出力バッファ数) のみを用いて目的共有出力バッファを識別し，残りのビットにより共有出力バッファ内の出力端子を識別する．

【特徴】

- 非閉塞 (ノンブロッキング) 網である.
  交換基盤は放送型伝送路で構成されているため非閉塞である.
- 交換基盤から所望の出力バッファへセルを格納する際の競合 (出力端子競合) が起こらない.
- L 個 ($L < N$: N=入出力端子数) の出力端子を 1 つの共有メモリで収容するため, 個別バッファ型よりもスイッチ全体に渡るセル廃棄率特性の面で優れている.
- 交換基盤の動作は入出力回線速度の入力端子数倍である.
- 共有メモリは入出力端子の N倍の速度で高速に書き込み L 倍の速度で読み出す. つまり, メモリアクセス速度は NLV(Vは回線速度) である.
- セルは交換機内で直列に処理されるため, 交換基盤に超高速動作が要求される.

4.2.2 コンテンション型構成

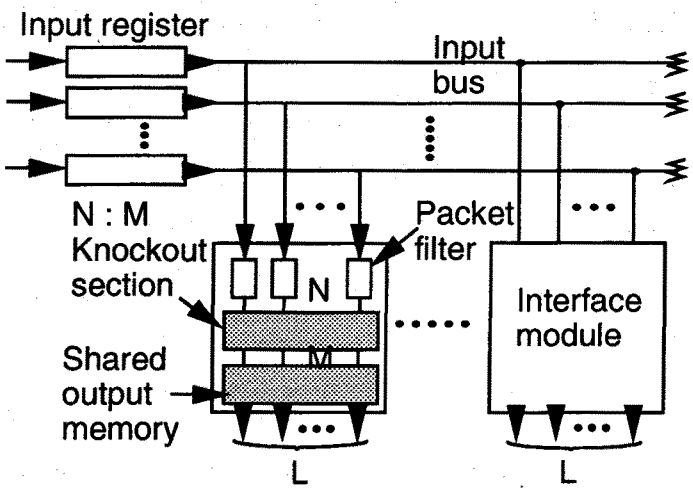


図 4.2 コンテンション型アーキテクチャ

ノックアウトスイッチ [57]-[59] などに代表されるタイプである. 本アーキテクチャはノックアウト原理 [57][61] に基づき, 同一出力モジュールを目指すセル間で勝ち抜

き戦を行い，特定数以内のセルのみをバッファ内に格納する．コンテンション型の基本構成を図 4.2に示す．以下に基本的な動作原理，並びに特徴を述べる．

【動作原理】

到着セルはノンコンテンション型と同様にヘッダ変換された後，空間的に並列に配置された放送型伝送路を通じて全インタフェースモジュールへ送信される．目的出力端子を含むインタフェースモジュールに送られたセルはパケットフィルタで RB の共有出力バッファ番号識別部をチェックされた後，通過を許されたセルのみがノックアウト競合部に渡される．ノックアウト競合部ではフィルタを通過したセル (最大入力端子数 N個まで同時に到着し得る) の中から，最大 $M(\ll N)$ 個までをランダムに共有出力バッファに収容する．選択されなかったセルは廃棄されることになる．共有出力バッファの動作はノンコンテンション型と同様である．

【特徴】

- 非閉塞 (ノンブロッキング) 網である．
- ノックアウト原理 [57][61] に基づく出力競合機構を有する．
- 1 セル時間に特定の共有メモリを目指すセルが $M(L < M \ll N)$ 個以上ある場合，M個まで収容し，それ以外は廃棄する．
- L 個の出力端子を 1 つの共有メモリで収容するため，個別バッファ型よりもスイッチ全体に渡るセル廃棄率特性の面で優れている．
- 交換基盤の動作は入出力回線速度に等しい．
- 共有メモリは入出力端子の $M(\ll N)$ 倍の速度で書き込み L 倍の速度で読み出す．つまり，メモリアクセス速度は MLV(Vは回線速度) である．
- 出力競合の際，競合に勝利するセルをランダムに選択するため，同時にバッファに入力されるセルの目的出力端子間に不公平が生じる可能性がある．

4.3 改良コンテンション型アーキテクチャ

4.3.1 公平な出力競合調停手順

前節で述べたコンテンション型アーキテクチャでは，出力競合の調停方法がランダム選択であることより，不均質負荷条件において同一の共有出力バッファに入力されるセルの目的出力端子間に不公平が生じる可能性がある．そこで本節では各出力端子を目指すセル数を均等化するように競合の勝利セルを決定する出力競合調停手順を提案する．バッファに同時に入力されるセルの目的端子番号を分散させることにより，共有出力バッファから各出力回線に同時に送出されるセル数が増加し，共有出力バッファのスループットの向上が期待される．また，これにより平均的に共有バッファ内に滞留するセル数が減少し，セル廃棄の改善効果が期待できる．上記の不公平性を改善する方法を以下に示す．

【公平な出力端子競合調停手順】

入力端子数を N，出力競合時に各共有出力バッファに同時に入力される最大セル数を Mとする．各共有出力バッファについて，同時にその共有出力バッファを目指す全てのセルを対象に以下の操作を行う．

1. 各セルの目指す出力端子番号に関してソーティングを行い，小さいものから順に並べる．

2. 同一目的出力端子番号を有するセルに対し，1から順に付加アドレスを装着する．

3. 付加アドレスに従ってソーティングを行う．この際，付加アドレスの等しいものについては，ランダムにその順番を定める．

4. 先頭から M個までを通過させ，以降は廃棄する．

各共有出力バッファについて上記の操作を行うことにより，出力端子のセル通過数の均等化が図れ，公平性が実現される．図4.3に共有出力バッファの共有端子数 $L = 4$(出力端子番号 1–4 を収容すると仮定)，ノックアウト原理に基づく出力競合によりバッファへの同時アクセスが許可される最大セル数 $M = 8$ の場合における上記の手順の

具体例を示す．この例では，注目共有出力バッファを目指すセルの同時到着数は 12 である．

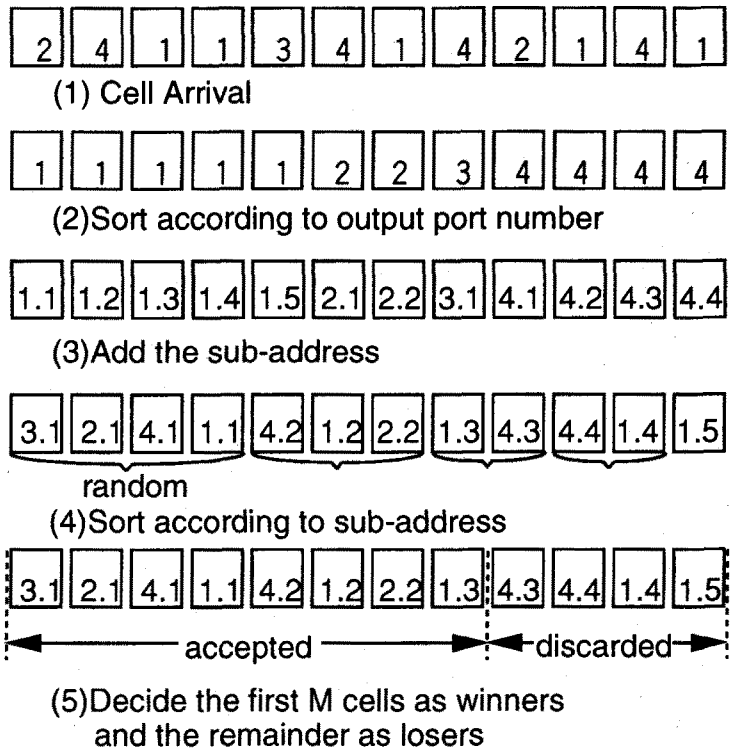


図 4.3 公平な出力競合解決手順例

4.3.2 公平性を考慮したアーキテクチャ

本節では，前節の公平性を考慮した出力競合調停手順を実現する改良コンテンション型アーキテクチャを提案する．基本構成は図 4.4となる．改良コンテンション型は大別して入力部，ソーティング部，インタフェースモジュール部からなる．

(1) 入力部

ノンコンテンション型，コンテンション型と同様，入力レジスタ，ヘッダ変換機能からなる．

(2) ソーティング部

ソーティング部はバッチャ網 [72] に代表される (目的出力端子番号による) ソーティング網，付加アドレス部，放送型伝送路により構成される．出力端子番号に

よるソーティング網は後述の付加アドレスによるソーティング網と共に公平性を考慮した出力端子競合を実現する部分となる．付加アドレス部はインタフェースモジュール内に設置されたソーティング網で同一出力端子番号を目指すセルを識別するための番号を付加する．

(3) インタフェースモジュール部

インタフェースモジュール部は，アドレスフィルタ，(付加アドレスによる) ソーティング網，それに接続された共有出力バッファからなる．対応する出力端子集合 (実際には，共有出力バッファ番号) を目指すセルのみが取り入れられる．付加アドレスによるソーティング網は端から M 個の出力線のみが共有出力バッファに接続されており，この出力線を通過したセルが競合に勝利したことになる．共有出力バッファの基本的な機構はコンテンション型の場合と同様である．

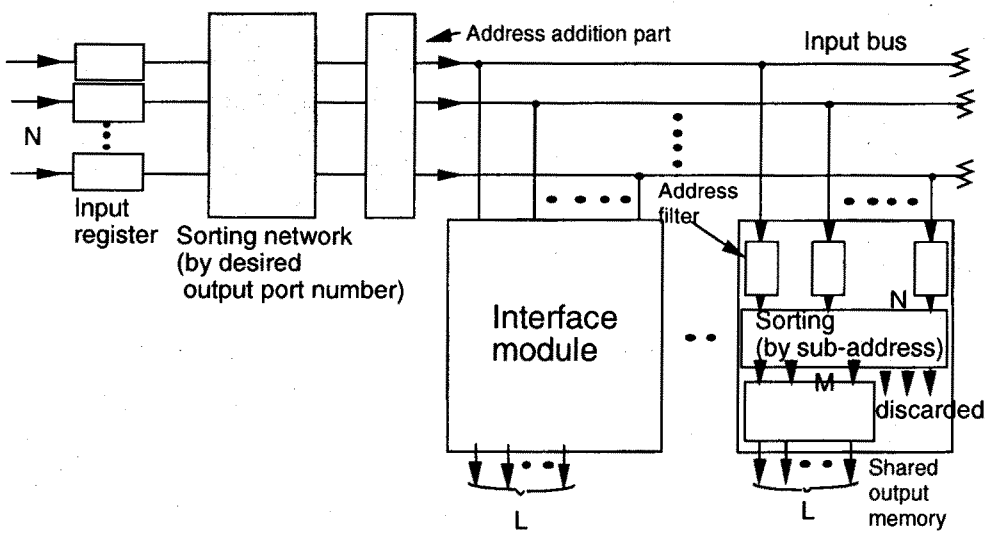


図 4.4 改良コンテンション型アーキテクチャ

【動作原理】

入力部でヘッダ変換された到着セルは，同時刻に次段のソーティング網へ伝送され，目的出力端子番号に従ってソーティングされる．その後，付加アドレス部により同一出力端子を目指すセルを識別するアドレスが付加される．アドレス付加されたセルは放送型伝送路を通して全インタフェースモジュールへ分配される．目的出力端子を含む

インタフェースモジュールに送られたセルはアドレスフィルタを通過する．最大N(入出力端子数) 個までの同時に通過し得るセルは，ソーティング網により付加アドレスに従ってソートされる．ソーティング網出力の端からM個以内に経路設定されたセルは，出力競合の勝者としてインタフェースモジュール内のバッファに格納され，所望の出力端子から出力される．それ以外のセルは敗者として棄却される．出力バッファの動作はコンテンション型と同様である．

4.3.3 アドレス付加の手順

改良コンテンション型アーキテクチャは，不均一トラヒック状況下において，出力端子競合の際に同一共有出力バッファを目指すセル数を目的出力端子別に均等化し，さらに，これにより共有出力バッファ全体のスループットの向上を図ることを構成目的とする．この目的を実現するために，本アーキテクチャは付加アドレス装置部を有する．本節では，付加アドレス部の実装方法について考察する．ソーティングされたセルに対し，シリアルにアドレスを付加したのでは，全ての入力端子にセルが到着する場合を想定してアドレス付加にかかる時間を設計しなければならず，交換処理の高速化の妨げとなる．この点を考慮して，並列処理的なアドレス付加機構によりアドレス付加の高速化を図る方法を提示する．

以下に具体的な手順と共に，例を用いて説明する．

【アドレス付加手順】

1. ソーティングされた全セルに対し，初期値として付加アドレスを “0” にセットする．

2. 隣接した2つのセルに着目し，上位 (目的端子番号が大) に位置するセルは下位のセルと目的端子番号を比較し，同一であればアドレスの値をそのまま保持し，異なれば付加アドレスを “1” にセットする．

3. 手順 2. と同様に下位の目的端子番号を比較し，2つのセルの目的端子番号が同一かつ隣接下位のセルのアドレスが1以上の場合は，そのアドレスの値をインクリメントした値をセットする．

4. 手順 3. を決められた回数だけ繰り返す.

この方法は，アドレス付加操作を有限回数 $K(< N$: 入力端子数) 回実行することにより，同一目的端子を目指すセルに対し 1 から Kのアドレスを付加することができる．但し，同一目的端子を目指すセルが K個を上回る場合は付加アドレスが “0” のセルが残ることになる．本方式では，付加アドレスの優先順位は高い方から $(1, 2, \cdots, K, 0)$ の順に設定しており，アドレス “0” のセルは最も廃棄されやすいことになる．本方式では，アドレス付加回数 Kにより，出力端子競合の性能が決定される．具体的なアドレス付加の例を図 4.5に示す．この例は $K = 2$ の場合であり，各ステップにおいて付加アドレスが更新されていることがわかる．3 個以上同時に到着した 1，4 の端子を目指すセルには 0 の付加アドレスがつくものがある．これらのセルが最も廃棄される可能性が高い．

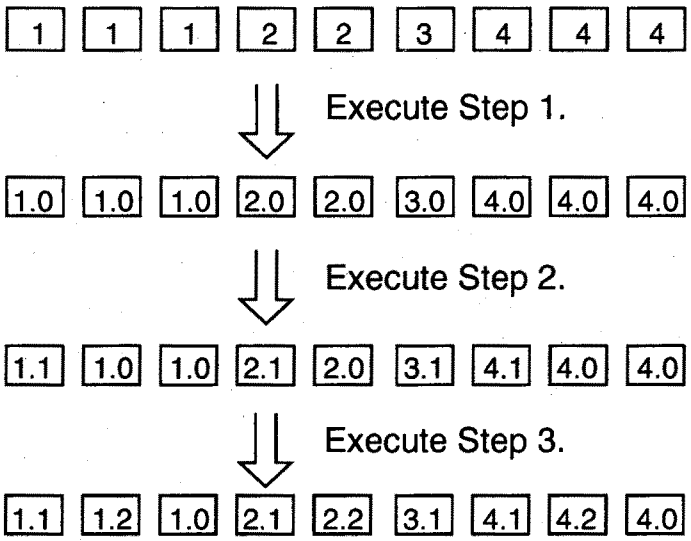


図 4.5 アドレス付加手順例 (K=2)

4.4 出力端子競合に関する性能解析

本節では，コンテンション型共有出力バッファ交換機を対象とし，ランダム規律と本論文で提案した公平規律とで，出力端子競合によるセル廃棄特性にどのような差異が見られるのかを評価する．

4.4.1 仮定

本解析における仮定は以下の通りである．

- 交換機の入出力端子数を N，1つの共有出力バッファ当たりの出力端子数を L とする．
- 出力競合時に各共有出力バッファに同時に収容可能なセル数を Mとする．
- 各入力端子へのセル到着は確率ρのベルヌーイ到着である．
- 注目共有バッファへの負荷は確率 p_iで出力端子 i へ配分される．
- 共有出力バッファでのセル廃棄は考えない (バッファ容量を無限大と仮定).

4.4.2 ランダム規律の場合の各端子別セル廃棄率

ランダム競合の場合における出力競合による共有バッファ当たりのセル廃棄率は文献 [60] により以下の式で与えられている．

$$B_{sw} = \frac{1}{L\rho} \cdot \sum_{j=M+1}^{N} (j - M) \cdot b(j) \tag{4.1}$$

但し，$b(j)$ は1セル時間当たりの特定の共有出力バッファへのセル到着バッチサイズ分布であり，均質負荷条件 (各到着セルの目的出力端子番号がランダムに選択される) においては，

$$b(j) \triangleq \begin{pmatrix} N \\ j \end{pmatrix} \left(1 - \frac{L}{N} \cdot \rho\right)^{N-j} \left(\frac{L}{N}\rho\right)^{j} \tag{4.2}$$

となる．しかし，文献 [60] では1つの共有バッファへ到着する各端子別のセルの特性は解析及び検討されていない．

これに対し，本論文では出力端子間のセル廃棄の公平性について検討するため，共有バッファ全体に対するセル廃棄率でなく，各出力端子別のセル廃棄率を導出する．また，公平性に関する評価をする際，均質負荷条件のみならず一時的に発生し得るより厳しい不均質負荷条件を仮定しておく必要がある．この特定の状態は，式 (4.2) の$\frac{L}{N}$の

値を$\frac{L}{N}\cdot\gamma(\gamma\geq 1)$とすることで表現できる．つまり，式 (4.2) は次のようになる．

$$b(j)=\begin{pmatrix} N \\ j \end{pmatrix}\left(1-\frac{L}{N}\gamma\cdot\rho\right)^{N-j}\left(\frac{L}{N}\gamma\cdot\rho\right)^{j}$$

但し，γ は特定共有出力バッファにかかる負荷の不均質度を表し，$\gamma=1$ の場合に各バッファにかかる負荷が均等となる．

さて，j個のセルが特定の共有メモリへ到着すると仮定する．j個の到着セルのうち端子 u を目指すセルが i_u個存在する確率は，

$$\begin{pmatrix} j \\ i_u \end{pmatrix} p_u^{i_u}(1-p_u)^{j-i_u}$$

となる．$j>M$のとき，対象とする共有バッファ全体で $j-M$個のセルが廃棄される．このうち k個が注目する出力端子 u を目指す i_u個のセルの中から廃棄され，残りの $j-M-k$個がその他の端子を目指す $j-i_u$個のセルの中から廃棄される確率は

$$\frac{\begin{pmatrix} i_u \\ k \end{pmatrix}\begin{pmatrix} j-i_u \\ j-M-k \end{pmatrix}}{\begin{pmatrix} j \\ j-M \end{pmatrix}}$$

で表される．従って，このとき特定の端子 u を目指す i_u個のセルのうち廃棄されるセル数の期待値 $\mathrm{E}(j,i_u)$ は

$$\mathrm{E}(j,i_u)=\sum_{k=0}^{j-M}k\cdot\frac{\begin{pmatrix} i_u \\ k \end{pmatrix}\begin{pmatrix} j-i_u \\ j-M-k \end{pmatrix}}{\begin{pmatrix} j \\ j-M \end{pmatrix}} \tag{4.3}$$

となる．但し，$\begin{pmatrix} x \\ y \end{pmatrix}$で $x<y$の場合の値は 0 とする．また，特定の共有メモリに到着するセルの中で端子 u を目指すセルの期待値は $N\rho\cdot\frac{L}{N}\gamma\cdot p_u=L\rho\cdot\gamma\cdot p_u$となる．従っ

て，ランダム競合の場合のセル廃棄率 $B_{sw}^{R}(u)$ は次のように表される．

$$B_{sw}^{R}(u) = \frac{1}{L\rho\cdot\gamma\cdot p_u}\cdot\sum_{j=M+1}^{N} b(j)\sum_{i_u=1}^{j}\begin{pmatrix} j \\ i_u \end{pmatrix} p_u^{i_u}(1-p_u)^{j-i_u} \times \mathrm{E}(j,i_u) \tag{4.4}$$

なお，比較のための指標として，ランダム競合の際の最悪ケースのセル廃棄率を導出すると次のようになる．

$$B_{sw}^{W}(u) = \frac{1}{L\rho\cdot\gamma\cdot p_u}\cdot\sum_{j=M+1}^{N} b(j)\sum_{i_u=1}^{j}\begin{pmatrix} j \\ i_u \end{pmatrix} p_u^{i_u}(1-p_u)^{j-i_u} \times \min(j-M,i_u) \tag{4.5}$$

4.4.3 公平規律の場合の各端子別セル廃棄率

まず，以下の変数を定義する．

【定義】

$\boldsymbol{I}^{(1)}$: $\boldsymbol{I}^{(1)} \triangleq (i_1^{(1)}, i_2^{(1)}, \ldots, i_L^{(1)}) = (i_1, i_2, \ldots, i_L)$
端子別セル到着個数ベクトル．各要素は対応する出力端子を目指すセル数を表す．

$\boldsymbol{I}^{(k)}$: $\boldsymbol{I}^{(k)} \triangleq (\max(i_1^{(k-1)}-1,0),\ldots,\max(i_L^{(k-1)}-1,0))$ $(k=2,3,\ldots)$
ベクトル$\boldsymbol{I}^{(k-1)}$に対し 1 以上の値をもつ要素は 1 減じ，0 の値をもつ要素は 0 のままとする．

$S(\boldsymbol{I}^{(k)})$: $S(\boldsymbol{I}^{(k)}) \triangleq \sum_{j=1}^{L} H(i_j^{(k)})$, 但し，$H(k) \triangleq \begin{cases} 1 & (k>0) \\ 0 & (\text{otherwise}) \end{cases}$
ベクトル$\boldsymbol{I}^{(k)}$の 1 以上の要素数を表す．

$R(k)$: $R(k) \triangleq M - \sum_{j=1}^{k} S(\boldsymbol{I}^{(j)})$ $(k=1,2,\ldots)$, , $R(0) \triangleq M$
k回目の勝利セル選択後の未決定 (残余) 勝利者数を意味し，負の値は k回目の選択後に過剰に選択したセル数を表す．

μ: $R(k)<0$ が成立する最小の $k(k>0)$ の値をμとする．
$\hat{\boldsymbol{I}}^{(\mu)} \triangleq (\hat{i}_1^{(\mu)}, \hat{i}_2^{(\mu)}, \ldots, \hat{i}_L^{(\mu)})$

表 4.1 $I^{(1)} = (4,3,2,1)$, L=4, M=6 の場合の各変数値

k	$\boldsymbol{I}^{(k)}$	$S(\boldsymbol{I}^{(k)})$	$R(k)$
0			6(=M)
1	(4,3,2,1)	4	2
2	(3,2,1,0)	3	-1
3	(2,1,0,0)		(μ=2)

j 個のセルが特定の共有メモリへ到着すると仮定する．このとき，端子別セル到着個数ベクトル$\boldsymbol{I}^{(1)}$が生起する確率は

$$\frac{j!}{i_1!i_2!\cdots i_L!}p_1^{i_1}p_2^{i_2}\cdots p_L^{i_L}$$

となる (均質負荷条件の場合は，$p_1^{i_1}p_2^{i_2}\cdots p_L^{i_L} = \left(\frac{1}{L}\right)^j$ となる)．この場合，端子 u を目指すセルの中で出力競合に負けるセル数の期待値は次のようになる．

$$\left[\frac{R(\mu-1)}{S(\hat{\boldsymbol{I}}^{(\mu)})}\cdot(\hat{i}_u^{(\mu)}-1)-\frac{R(\mu)}{S(\hat{\boldsymbol{I}}^{(\mu)})}\cdot\hat{i}_u^{(\mu)}\right]H(\hat{i}_u^{(\mu)}) \tag{4.6}$$

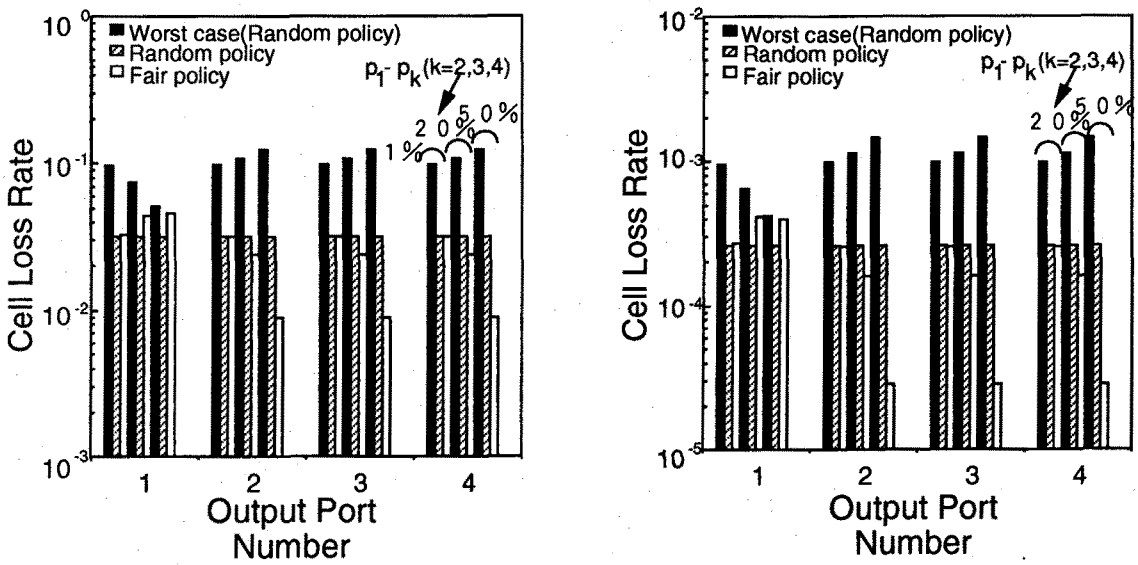
表 4.1に $L = 4, M = 6$ でセル到着個数ベクトル$\boldsymbol{I}^{(1)} = (4,3,2,1)$ の場合における $\boldsymbol{I}^{(k)}, S(\hat{\boldsymbol{I}}^{(k)}), R(k)$ の値を示す．この例では$\mu = 2$ となり，端子 1 の平均セル廃棄個数は式 (4.6) に従って，$\frac{2}{3}(3-1)+\frac{1}{3}\cdot 3 = \frac{7}{3}$ となる．

以上より，端子 u を目指すセルの出力端子競合によるセル廃棄率は以下のようになる．

$$\begin{aligned} B_{sw}^F(u) &= \frac{1}{L\rho\cdot\gamma\cdot p_u}\cdot\sum_{j=M+1}^{N}b(j)\sum_{\substack{i_1\geq 0,i_2\geq 0,\ldots,i_L\geq 0\\ i_1+i_2+\cdots+i_L=j}}\frac{j!}{i_1!i_2!\cdots i_L!}p_1^{i_1}p_2^{i_2}\cdots p_L^{i_L} \\ &\quad\times\left[\frac{R(\mu-1)}{S(\hat{\boldsymbol{I}}^{(\mu)})}\cdot(\hat{i}_u^{(\mu)}-1)-\frac{R(\mu)}{S(\hat{\boldsymbol{I}}^{(\mu)})}\cdot\hat{i}_u^{(\mu)}\right]H(\hat{i}_u^{(\mu)}) \end{aligned} \tag{4.7}$$

4.4.4 数値結果

(1). 負荷集中の影響

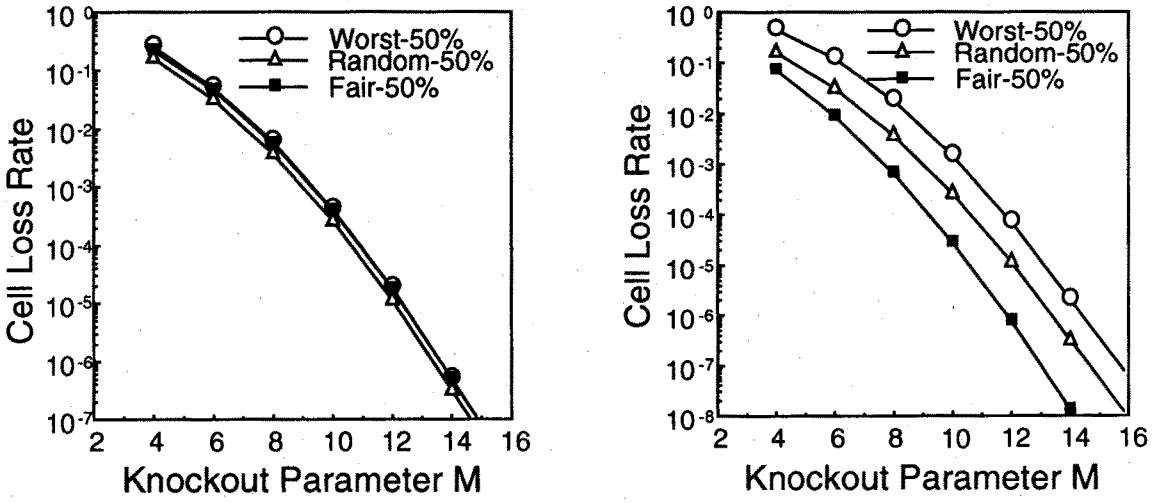


(a)$M = 6$ (b)$M = 10$

図 4.6 特定出力端子への負荷集中条件におけるセル廃棄率特性

$32 \times 32(N = 32)$, $L = 4$ のスイッチを対象とし，$\rho = 0.95$, $\gamma = 1$(均質負荷条件) の場合で出力端子 1–4 を収容するバッファに注目する．このバッファに対し，端子 1 の選択確率 p_1が p_2–p_4よりそれぞれ 1%，20%，50%大きい状況におけるランダム規律，最悪ケース，公平規律の各場合の出力端子競合によるセル廃棄率を $M = 6, 10$ の場合について図 4.4.4(a),(b) にそれぞれ示す．$M = 6, 10$ の場合共に同一共有バッファに属する出力端子間の不均質条件が増大するにつれて公平規律とランダム規律の間の廃棄率の差も増大しており，50%の選択確率ギャップの場合には公平規律の方がランダム規律に比べ，負荷集中端子 1 のセル廃棄率はやや劣化するものの，負荷の少ない端子 2–4 の廃棄率は改善されていることがわかる．さらに，ランダム規律の場合には最悪ケースの場合まで特性が劣化する危険性があるのに対し，公平規律の場合はこれ以上特性が劣化する可能性はない．以上の結果より，特定の出力共有バッファにかかる全体の負荷が高く，かつそのバッファに属する個々の端子間の負荷が著しく偏った状況下では公平規律にすることにより，高い廃棄率改善効果が得られることが明らかとなった．

(2). ノックアウトパラメータの影響



(a)Port 1 (Load-concentrated port) (b)Port 2–4 (Non concentrated ports)

図 4.7 ノックアウトパラメータ Mの影響

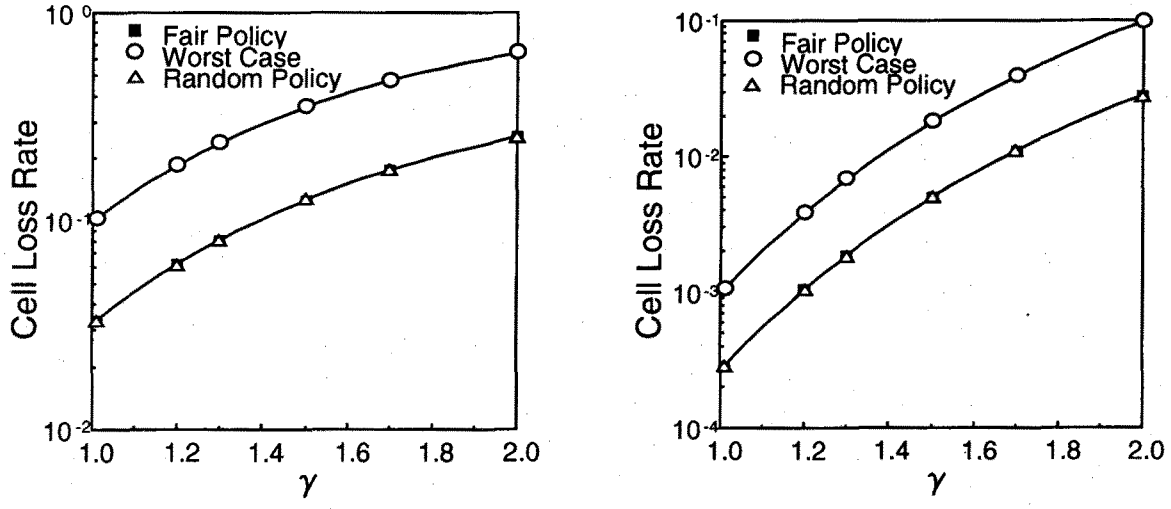
負荷集中端子とその他の端子間に 50%の選択確率ギャップがある場合に対し，Mを変化させたときのセル廃棄率特性を図 4.7に示す．図 4.7(a),(b) はそれぞれ負荷が集中している端子 1 とその他の端子 2–4 のセル廃棄率特性を表す．(a) より，負荷集中端子の特性は公平規律を採用することにより僅かに劣化しているが，その他の端子に関しては (b) より全ての M の値に渡って 10^{-1} 程度の改善効果が見られる．また，50%の選択確率ギャップがある条件において端子 2–4 が 10^{-6}のセル廃棄率を満足するためには，ランダム規律では $M \geq 14$ を満たす必要があるのに対し，公平規律では $M \geq 12$ で良いことがわかる．

(3). パラメータγの影響

$M = 6, 10$ の他は上記と同様のスイッチに対し，$\rho = 0.95$，出力端子 1–4 の選択確率 p_1–p_4が同一 $(= 1/4)$ の条件下でγを変化させた場合における各規律のセル廃棄率特性を図 4.8に示す．特定の共有出力バッファを目指すセルが増大した不均質状態下では，均質な状態に比べて大幅にセル廃棄率が増大することがわかる．図においてランダム規律と公平規律の特性が一致しているのは，バッファ内の端子の選択確率が等しいた

め，公平規律による特定の端子に対するセル廃棄の救済効果と制裁効果が相殺されるからである．

なお，公平規律の適用により，出力競合に勝利したセルの目的端子はほぼ均等に分散されるため，共有メモリにおけるスループット改善効果が期待される．これに関しては次節で検討する．



(a)$M = 6$ (b)$M = 10$

図 4.8 パラメータγの影響

4.5 スイッチ全体に関する性能解析

本節では，共有出力バッファ型交換機に対し不均一負荷条件下でのバッファに共有される出力端子間の不公平なスループット配分を解消する 2 種類の方策に関して検討する．第一の方策は前節で提案したとおり，コンテンション型アーキテクチャを対象とした公平な出力競合調停手順の適用 (改良コンテンション型アーキテクチャ) である．第二の方策は，共有バッファにおいて単一出力端子の最大使用可能容量に上界を与えるバッファ制限方式 (Sharing with Maximum Queues :SMXQ [94]，共有出力バッファにおける公平性を考慮した改良) であり，この方策はノンコンテンション型，コンテンション型両方に適用可能である．

上記の 2 種類の方策の有効性を調べるため，各改良方策またはその組み合わせに対し，出力端子間におけるスループット配分の公平性，また公平性を考慮した上での全

体でのスループットの向上性について，従来の個別バッファ型あるいは改良を行わない共有出力バッファ型と比較することにより検討を行う．なお，本節における各特性は計算機シミュレーションによるものである．

4.5.1 シミュレーションモデル

本シミュレーションでは，$16 \times 16(N = 16)$，$M = 6$，$L = 4$ のスイッチを対象とし，各入力端子への平均到着率$\rho = 0.8$，各出力端子の選択確率が以下のようなモデルを採用する．

- モデル (1)：定常的不均質負荷状態
  1 番の出力端子を目指す確率のみ他の出力端子 2–16 を目指す確率より 10%(または 50%) 高い値に設定
  出力端子 No.1 $\cdots$ 15.6%(または 53.1%)
  No.2–No.16 $\cdots$ 5.6%(または 3.1%)

- モデル (2)：不均質負荷状態と均質負荷状態が交互に繰り返す
  各状態の継続時間は平均 20 の幾何分布に従う．

  (不均質負荷状態)： モデル (1) と同様

  (均質負荷状態：) 全出力端子に対し同一の選択確率
  出力端子 No.1–No.16 $\cdots 1/16 = 6.3\%$

本シミュレーションでは，端子 1–4 を収容するバッファに注目する．端子 1–4 で共有されるバッファの容量は 20 とし，端子当たりの使用可能最大バッファ量を規定する方式 (SMXQ) を適用した場合のバッファ規制値 Sは 7 とする．過度の不均質条件下でも負荷集中していない端子の品質をある限度保証できるよう Sの値は個別バッファ型 (Complete Partitioning:CP) に近い値を採用した．

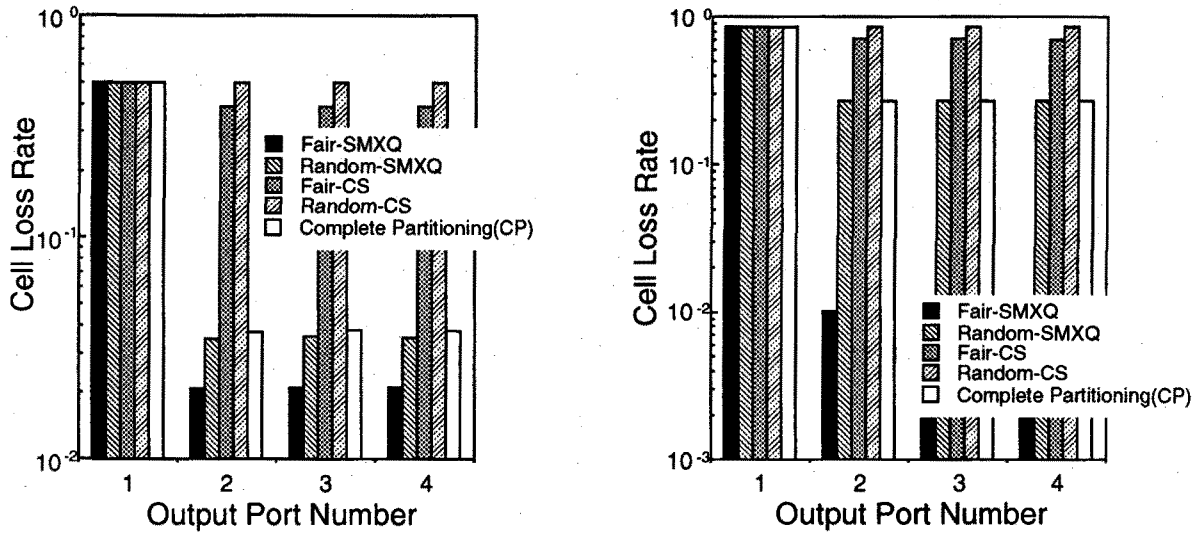
4.5.2 数値結果

(1). 出力端子別セル廃棄率特性

前節に示したモデル (1), (2) において，出力競合調停手順，バッファ制限方式を適用した場合の出力端子別のセル廃棄率をそれぞれ図 4.9，図 4.10に示す．なお，比較対象として合計 20 のバッファ容量を各端子当たり個別に 5 セル分ずつ使用可能とする個別バッファ型 (CP) の特性を示す．

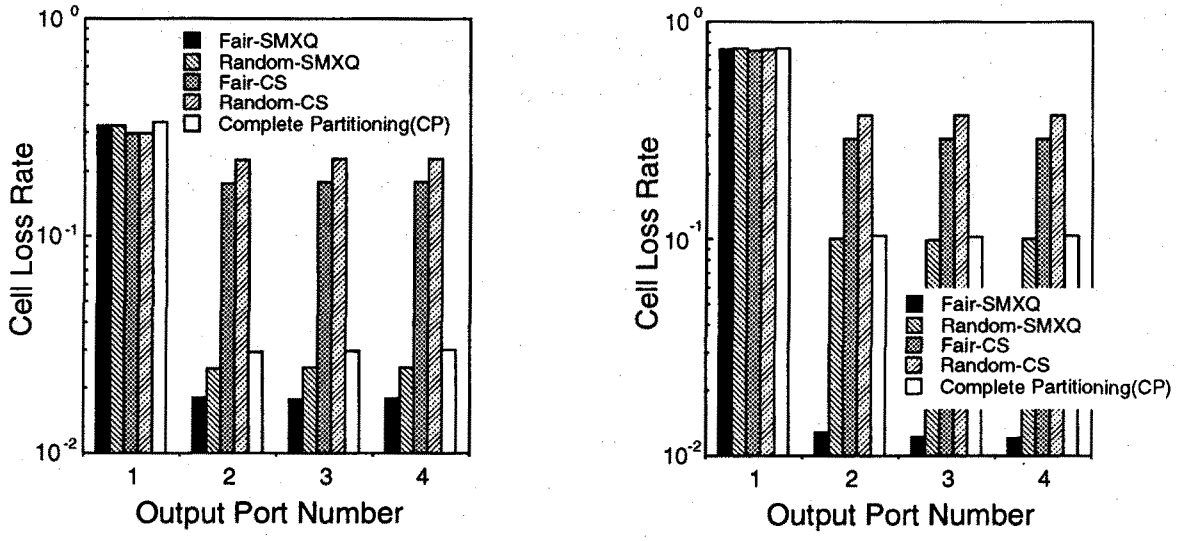
“ランダム規律 – バッファ完全共有 (Complete Sharing: CS)” では，個別バッファ (CP) の場合に比べ負荷が集中する端子のセル廃棄率が僅かに低く，負荷が集中しない端子の廃棄率が高い．“公平規律 – CS” では “ランダム規律 – CS” に比べ，負荷が集中しない端子のセル廃棄率は若干減少している．一方，SMXQ を適用した場合は，CS の場合に比べて負荷が集中する端子のセル廃棄率はほぼ同じ値で，負荷が集中しない端子のセル廃棄率が大きく減少し，個別バッファ型 (CP) の値以下の特性を実現している．また，SMXQ を適用した条件下での出力競合調停規律を比較すると，ランダム規律よりも公平規律の方が負荷が集中しない端子のセル廃棄率を大きく減少させていることがわかる．つまり，公平規律を実現する改良コンテンション型により，負荷集中端子のスループットは不変のまま，負荷の集中しない端子のスループットを増加させることができる．

以上の考察より以下のことが確認された．本来の個別バッファでの出力端子間のスループットの割合は共有することにより崩れ，出力端子間のスループットに不公平性が生じる．しかしながら本節で述べた 2 方式を使用することにより，本来の個別バッファの場合のスループットの割合に接近させることができ，出力端子間のスループットの公平性を実現していると言える．



(a)10% gap case (b)50% gap case

図 4.9 出力端子別セル廃棄率特性 (モデル (1))

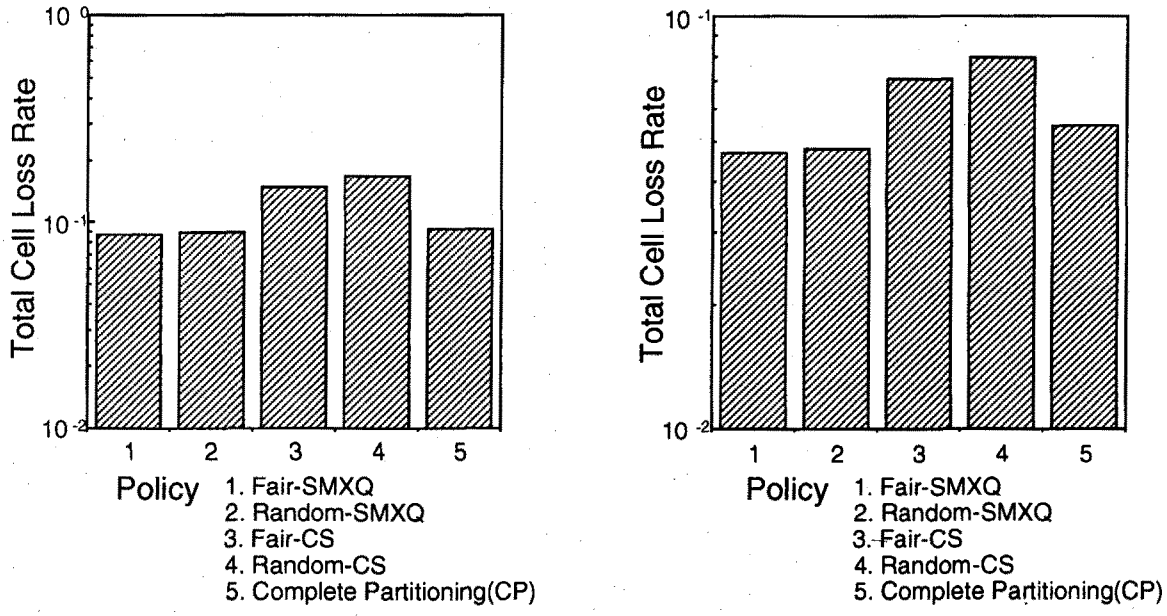


(a)10% gap case (b)50% gap case

図 4.10 出力端子別セル廃棄率特性 (モデル (2))

(2). スイッチ全体のセル廃棄率特性

10% ギャップの場合の，モデル (1)，モデル (2) におけるスイッチ全体のセル廃棄率をそれぞれ図 4.11(a),(b) に示す．結果より，非常に不均質な負荷条件においては，完全共有 (CS) にすることにより負荷集中端子を目指すセルがバッファを占有することになるため，その他の端子を目指すセルにも被害を及ぼし，個別バッファ型 (CP) の場合に比べてもスイッチ全体のセル廃棄率の劣化が見られる．これに対し，SMXQ と公平規律を併用することにより，僅かながら CP の全体廃棄率を下回ることがわかる．



(a)10% gap case (b)50% gap case

図 4.11 スイッチ全体のセル廃棄率特性

(3). 総合的考察

最後に両方式の特徴を相互に比較した総合的な検討を行う．本シミュレーションモデルにおいては，一端子当たりの使用可能な最大容量を規定するバッファ制限方式 (SMXQ) と公平な出力競合調停手順の 2 方式を比較すると前者の方が良好な結果が得られている．しかし，この方式においては，頻繁なトラヒック変動に対して規制値を適切な値に変化させることは非常に困難であり，半固定的な規制値設定になるものと考えられる．つまりバッファ制限方式はトラヒック変動に対する柔軟性に欠けている

と言える．図 4.12 に端子 1,2 の選択確率が他の端子に比べて共に 10% 高い (それ以外は不変) 条件 (モデル (3)) におけるセル廃棄率特性を示す．但し，SMXQ の規制値を $S = 7$ に設定した場合に加えて，$S = 10$ に設定した場合も併記した．$S = 7$ の場合は SMXQ にすることにより，特に公平規律では CP よりも優れた非負荷集中端子のセル廃棄率特性を実現しているが，SMXQ の S を 10 に増加させるだけで CP よりも特性が劣化し，CS($S = 20$) の特性に近づくことがわかる．つまり，S の設定は負荷条件に対して極めて敏感であり，適切な値に適応的に変更することは困難であると言える．

以上の考察より，適切なバッファ方策のみならず，公平なバッファへのアクセス許可による出力端子間のスループット配分が可能な改良コンテンション型アーキテクチャを併用することにより，入力トラヒックパターンに依存せずセル廃棄率性能面で優れた交換機アーキテクチャが実現すると言える．

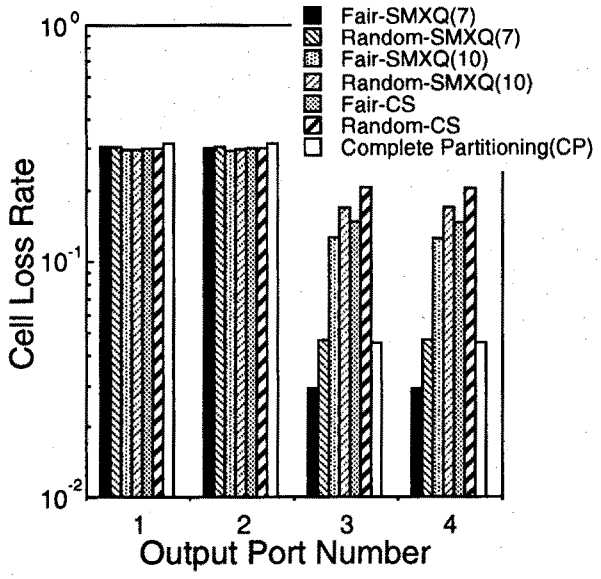


図 4.12 2 端子に負荷が集中した場合のセル廃棄率特性

4.5.3 アドレス付加制約の影響

以下では，付加アドレス部において優先順位の付加操作回数 K を限定したときの交換機の廃棄率特性の評価を行う．前節と同様の交換機をシミュレーション対象とし，負荷状態は以下のパラメータに従うものとする．但し，出力共有バッファの規制値 S に関しては，$S = 20$(完全共有 CS) とする．

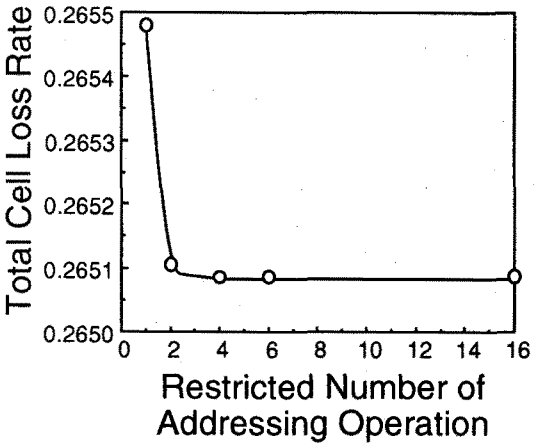
【パラメータ設定】

- 平均到着率：0.8

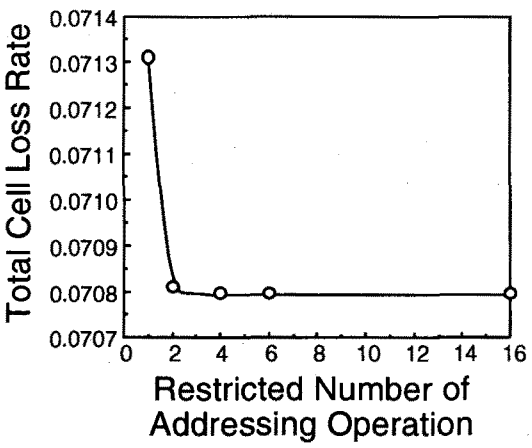
- 出力端子を目指す確率：定常的不均質負荷状態
  1 番の出力端子を目指す確率のみ他の 2–16 番の端子を目指す確率より 10% 及び 50%高い値に設定.

改良コンテンション型 (バッファ規制値なし：CS) アーキテクチャを対象とし，他の出力端子に対する出力端子 1 への負荷の増分が 10%の場合と 50%の場合におけるセル廃棄率特性をそれぞれ図 4.13(a),(b) に示す．但し，上記のグラフでは付加アドレス部でのアドレス付加操作回数 K をパラメータとしている．

図より，全般に K の値に対して廃棄率に大きな変動は見られない．K の値が 2 を越えるあたりで既にセル廃棄率は一定となり，アドレス付加操作制限のない場合 ($K = N = 16$) の特性と等しくなっている．これより，アドレス付加操作はかなり少ない回数で十分良好な特性が得られることがわかる．この付加操作に要する時間の短縮により交換機の高速動作を図ることが可能となる．



(a)10% gap case



(b)50% gap case

図 4.13 アドレス付加回数を制限した場合におけるセル廃棄率特性

4.6 結言

本章では，ATMに適した大規模交換機アーキテクチャとして，特定個数の出力端子毎に共有メモリを配し，前段に設置されたノンブロッキング交換基盤で各共有メモリにセルを分配する，いわゆる共有出力バッファ型交換機に注目し，特に，出力端子競合を許す交換機で同一共有メモリに属する端子間の公平なスループット配分を実現できるアーキテクチャを提案した．さらに，出力端子競合規律として，ランダム規律の場合と，提案アーキテクチャで実現可能な公平規律の場合におけるセル廃棄率を数値解析により導出した．数値結果より，同一共有メモリ内に属する端子間の不均質条件が増大するにつれて公平規律の場合がランダム規律と比べて優れた廃棄率特性を有することが明らかとなった．また，共有メモリも含めたスイッチ全体の廃棄率特性を提案アーキテクチャの場合，並びに端子当たりの使用可能バッファ容量を制限するバッファ規律を適用した場合それぞれについてシミュレーションにより調べた．その結果，ランダム規律によるアーキテクチャと比べて，両方式ともに従来の個別出力バッファ型に近い各端子毎のスループット配分を実現でき，さらに個別バッファ型に比べ全体のスループット改善が図られることが明らかとなった．改良アーキテクチャとバッファ制御を併用することにより，種々のトラヒックパターンに対しても柔軟かつ効果的にスループット改善効果の得られることがわかった．

第 5 章

分岐数制約を考慮した同報経路選択方式

5.1 緒言

広帯域総合通信網において各交換点がパケットコピー機能を備えていると仮定した場合，同報トラヒックを網へ収容する方法としては，1つの送信ノードと全受信ノードの間に木状の経路 (同報経路) を設定し，経路が枝分かれする交換点において送信ノードから来たパケットをコピーし，分岐方向に分配する方法が網資源の有効利用の面から有効である．従来，そのような木状の経路選択としては，各交換点間に存在する通信回線にその回線の使用効率や伝搬遅延などに基づく重み係数 (コスト) を与え，選択される回線のコストの総和ができるだけ小さくなるような経路を選択する方法が考えられていた．この場合の経路選択問題は1つの送信ノードと複数の受信ノードを接続する最小木を求める問題とみなすことができ，これはグラフ理論におけるスタイナー木問題 (Steiner Tree Problem)[116] に相当する．スタイナー木問題は NP 完全 (NP-complete) な問題であるため，その解法は近似解法に依らざるを得ない．従って，現在までに提案されてきた多くの同報経路選択アルゴリズムも近似アルゴリズム [30]-[47] であり，その主たる目的は経路全体のコストを可能な限り最小にすることであった．しかし，実際の通信網においては網資源の有効利用のみならず，同報トラヒックの通信品質並びに同報トラヒックが各交換機や他のトラヒックにどのような影響を与えるかということについて考慮する必要がある．

もし特定の交換ノードに対して同報パケットに関する過度のコピー処理を許すならば，幾つかの問題が発生する．第一に，交換ノードの容量が限定された同報呼により占有されることが起こり得る．これは，その後に生起する他の一般トラヒックの性能

に対し，悪影響を及ぼすことにつながる．第二に，バッチャ・バンヤン型交換機に代表される，いわゆる入力バッファ型交換機においては，多量の複製を要求するパケットは入力バッファの先頭で長時間待たされることになる．これは，その入力バッファを通過する他のパケットに対するHOL(Head Of the Line)ブロッキングの原因となる．もし，適切な同報経路選択アルゴリズムにより，ノード当たりのパケットコピー処理がある値以下に制限されれば，その交換ノードで処理される他のトラヒックに対する性能劣化の防止につながるものと考えられる．故に，網資源の公平な利用の観点からは，交換ノード当たりのパケットコピー数の制限は考慮すべき重要な目的関数の一つである．本章では，中継交換ノードにおけるパケットコピー数を制限する同報経路選択アルゴリズムを提案する．これらのアルゴリズムは，基本的に静的アルゴリズムに属するが，一方のアルゴリズムは動的経路選択にも適用することができる．提案アルゴリズムにより，全コストの最小化とパケットコピー処理の地理的分散化のトレードオフ解を得ることができる．計算機シミュレーションによる性能評価により，これらのアルゴリズムは，全木コストの増大による犠牲を小さく抑えつつ，ノード当たりのパケットコピー処理の負担を減少させることが可能であることを示す．

本章では次に，要求される通信品質(Quality of Service: QOS)に応じた経路選択方式を規定する．本方式では，各リンクにコスト値を付与し，そのコスト値を用いてグラフ理論における最小コスト経路選択アルゴリズムにより経路選択を行う．但し，経路選択に使用するコスト値は，種々の通信品質を要求するサービスクラスに応じて，適切な形状に調整可能なコスト導出関数により決定する．本論文で提案するコスト導出関数は分類パラメータをもち，網内遅延やデータ転送単位の廃棄率などユーザのサービス要求品質に従ってその値を決定する．本章では，それぞれ，遅延要求に厳しいクラス，寛容なクラス(，中間クラス)に属する2(または3)呼種が混在する環境において提案方式を評価する．コスト導出関数の有効性を明らかにすることが目的であることから，簡単のため評価の際の対象サービスは1対1通信に限定している．但し，提案方式は，同報サービスにおいても同様に適用可能である．シミュレーションにより，提案方式は，従来のコスト導出関数を全ての呼に対して画一的に使用した場合よりも，異なる網内遅延要求(目標QOS)に応じた経路を選択することが可能であるとともに，網内負荷均等化の効果が期待されることを明らかにする．

5.2 経路選択手順

まず本論文では，呼設定は以下の手順により実行されるものとする．

(1) ユーザが接続要求を発生したとき，送受信端末アドレス，サービスクラス，要求帯域幅などのユーザ情報を含むリクエスト信号を送信側加入者交換ノードに送出する．

(2) 送信側加入者ノードは，ユーザ情報に基づき，対応するコスト導出関数により各リンクコストを決定する．その後，決定されたリンクのコスト値を基に，既存の経路選択アルゴリズム (同報呼の場合には同報経路選択アルゴリズム，1対1呼の場合には最小コスト経路選択アルゴリズム) を適用することにより受信側ノードへ到達する所望の経路を得る．1対1呼に対する最小コスト経路を見出す代表的なアルゴリズムとしては，Dijkstra アルゴリズム [98][117]，Bellman-Ford[98](または Distance Vector[118]) アルゴリズムが挙げられる．

(3) ルーチングテーブルを更新することにより，決定された経路 (例えば VC：バーチャルチャネルや VP:バーチャルパス) が実際に設定される．同時に，経路上のリンクの使用帯域幅を要求帯域幅だけ増加させる．

(4) 呼解放時には，接続経路上のルーチングテーブルから対応部分を削除し，経由リンクの使用帯域幅から解放呼の要求帯域幅分を減少させる．

本論文においては，経路選択問題をグラフ理論における最小コスト経路探索問題ととらえる．具体的な規定を以下に示す．

- ノード i から j へのトラヒックを伝送するリンク l_{ij} に対し，リンクの利用可能度を反映した値であるコスト値 w_{ij} を割り当てる．

- コスト値 w_{ij} は，コスト導出関数 D_{ij} により導出される．コスト導出関数とは，各リンク l_{ij} の実際のコスト値 w_{ij} を決定する関数であり，経路選択の方針によりその形状は異なる．例えば，$D_{ij} = F_{ij}d_{ij}$ (F_{ij} はリンク l_{ij} の使用帯域幅 [cells/sec],d_{ij} はリンクの伝搬遅延 [sec]) というコスト導出関数の形状を採用し，$d_{ij} = 50 \times 10^{-6}$[sec]，呼接続要求時のリンク l_{ij} の使用帯域幅が 10^6[cells/sec] であると仮定した場合，リンク l_{ij} に対するコスト値 w_{ij} は 50 となる．

- 決定されたリンクのコスト値 w_{ij} を参照して，送信ノードから目的ノードへ至る経路の中で，経路を構成するリンクのコストの総和が最小 ($\min[\sum_{k=1}^{n} w_{i_{k-1}i_k}]$, 但し，$i_0, i_1, \ldots, i_n (n \geq 1)$ は送信ノード i_0 から受信ノード i_n までの経路に沿ったノード系列) となるもの，すなわち最小コスト解を見出す．

経路選択を遂行するためには，呼設定時に与えられた送受信端末のアドレスやサービスクラス，要求帯域幅などのユーザ情報と，網内の各リンクの利用可能帯域幅やリンク長などの網情報の 2 種類の情報が必要である．

本章では，5.3節より同報経路選択問題について考察し，5.7節において広帯域総合通信網の経路選択に適したコストの設定法について言及する．

5.3 広帯域総合網における同報経路選択の基本方針

同報トラヒックを B-ISDN に収容する際には，同報トラヒックが各交換機に与える影響や他のトラヒックの通信品質に及ぼす影響などを考慮する必要がある．本節では，同報トラヒックを収容する際に生じる幾つかの問題点に焦点を当てる．その問題を解決するために必要な経路選択指標を明らかにする．

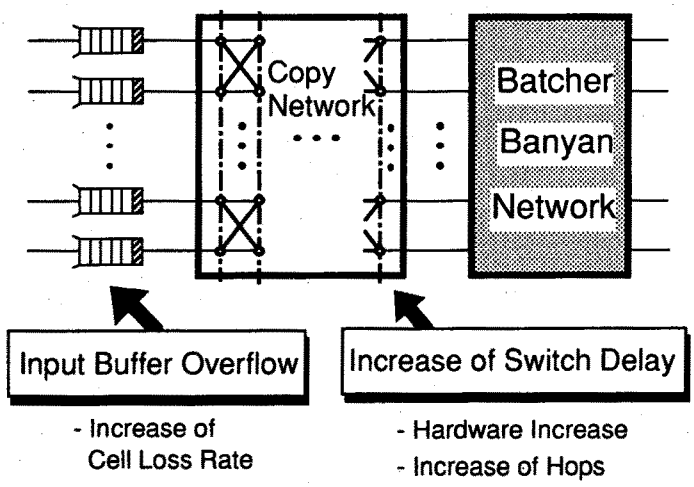


図 5.1 入力バッファ型交換機における同報トラヒック収容の問題点

同報トラヒックを収容することにより生じる第一の問題点は，導入する交換機の種類により，同報トラヒックを含む全通過トラヒックの通信品質が劣化し得るというこ

とである．図5.1に入力バッファ型の交換機(バッチャ・バンヤン網)で起こり得る問題点を示す．入力バッファ型の交換機では，入力バッファと交換基盤の中間にコピー網を付加することにより同報機能を実現している．そのため，各入力端子から到着した放送性の高いセルが同時に入力バッファの先頭に存在する場合，1セル時間における最大コピー数が出力端子の個数に制限されているため，1つの同報セルのみが処理され，他の同報セルと一般の1対1セルは全て待たされるという状況が発生し得る．大量の同報トラヒックを収容することにより，このようなHOLブロッキングが1対1セルのみの場合に比べて極めて頻繁に発生するようになる．結果として，交換機のスループットが低下し，各セルの交換機内遅延やセル廃棄率の劣化を招くことになる．一方，ノックアウトスイッチなどの出力端子競合を許す出力バッファ型交換機についても収容する同報トラヒックの増大により，特定の出力端子に同時到着したセルのバッファ格納に関する競合(出力端子競合)が増加し，セル廃棄は増大する．

第二の問題点は，交換機のアーキテクチャに依らず，同報トラヒックが他のトラヒックに通信品質の面で大きな影響を与え得ることである．同報トラヒックが同一交換機に集中するとその交換機は分岐数分の1対1トラヒックが同時に収容されることに相当する．そのため，特定の交換機に同報トラヒックが集中すると，後に生起した他の一般トラヒックは，その交換ノードを選択することが困難となる．結果として，一般トラヒックは迂回経路を選択することになり，遅延特性における性能劣化を被ることになる．

上記の2つの問題点に加え，第2章で明らかにされた結果より，呼設定時になるべく放送性の高い呼を各交換機に均一に処理させるような呼設定アルゴリズムを導入することにより，出回線における統計的な負荷の割合が変動してしまった場合においても特定出力端子の負荷集中に対する特性劣化を軽減することが可能となる．

本章では，以上の考察に基づき，交換機のコピー操作に関する負荷を分散させる効果を有する経路選択アルゴリズムについて検討を行う．

5.4 トラヒック分散型同報経路選択アルゴリズム

5.4.1 アルゴリズムの基本原理

本章では，交換機の分岐数を制限した経路選択アルゴリズムを提案するに当たり，2つの方法を基本としている．1つの方法は，同報経路を求める際，交換機の分岐数を少なくするように逐次的に経路 (経路を構成するリンク) を求めていく方法である．この方法は，静的経路選択問題に適用できるだけでなく，動的経路選択問題にも適用できるという特徴をもつ．但し，この方法は局所的な最適化の積み重ねであり，経路全体に渡る最適化の操作を行わないため，必ずしも最適経路が得られるとは限らない．もう1つの方法は，まず最初に初期木となる同報経路を求めておき，その初期木に対して全体のコストを低減化しつつ，分岐点における分岐数を分散させていくような木変換操作を行う方法である．この方法を動的経路選択問題に適用する場合には経路の設定変更が必要となる．そのため，現実的な適用対象としては静的経路選択となる．しかし，経路全体に渡る最適化操作を行うことができるため，1番目の方法よりも交換機の分岐数を分散させることが可能であると考えられる．

以下では，1番目の方法に対応するものとして，枝付加型アルゴリズムを，また，2番目の方法に対応するものとしてはループ構成型アルゴリズムを提案し，それぞれのアルゴリズムが有する特徴について述べる．

5.4.2 枝付加型アルゴリズム

枝付加型アルゴリズムは，送信ノードから逐次的にリンクを付加していくことにより最終的な木状経路を得るという従来の代表的なアプローチに対する改良であり，分岐数の集中度と経路の迂回度 (閾値) の概念を導入しているのが特徴である．文献 [36]–[38] における基本アルゴリズムを “アルゴリズム A” と呼ぶ．枝付加型アルゴリズムの詳細は以下の通りである．

【枝付加型アルゴリズム】

(1) 送信ノードと各受信ノード間の最小コストパスの中からリンク数最大のパスを選択し，それを初期木 T_s とする．

(2)T_sとノード $D_i(\in D)$ 間の各最小コストパス MCP$(T_s - D_i)(i = 1, 2, \cdots)$ を見出す．但し，Dは木T_sにまだ含まれていない目的ノード集合である．MCP$(T_s - D_i)$ に加えて，MCP$(T_s - D_i)$ のコストとの差がある値 (例：MCP$(T_s - D_i)$ のコストの T_1%) 以内である $T_s - D_i$間のパス集合 P_iを保存しておく．この差 (T_1%) は閾値であり，パラメータとして与えられる．

(3)(2) で得られた MCP$(T_s - D_i)(i = 1, 2, \cdots)$ の中で，最小コストであるパスの目的ノードを D_jとする．このパスを枝付加型アルゴリズムの "基準パス" と呼ぶ．

(4)D_jに対応するパス集合 P_jの中で，交換点における分岐が最小であるパスを選択し，これを木 T_sに加える．

(5) 上記の (2)-(4) を全目的ノードがT_sに含まれるまで繰り返す．

但し，以降で記述されているノードの分岐数とは，そのノードに接続されている同報経路のリンク数であり，そのノードが同報経路の受信ノードである場合にはノードから受信端末へのリンク数も考慮して，[同報経路の接続リンク数 + 1] をそのノードの分岐数と定義する．

基本となるアルゴリズム A と枝付加型アルゴリズム (「枝付加型」と記す) との違いを明確にするために，比較例を図 5.2に示す．

アルゴリズム A の目的は，木状経路に沿っての全リンクコストの総和が最小になることであるため，図 5.2(a) のノード a に見られるように 1 つのノードで集中的に経路が分岐するような場合を許している．これに対し，本章で提案した「枝付加型」では，経路の迂回度 (閾値) という概念を設けることにより，このような分岐数の集中を回避し，かつコストの低減化を図ることができる．

図 5.2を目的ノード b に注目して説明すると，従来のアルゴリズム A では，ノード b から木 T_sに至るパスを求める際に，最小コストのパスであるノード b から a に至るパス (Path 1) を選択し，それを木 T_sに付け加える．それに対し,「枝付加型」では，まず経路選択時に閾値 (パスの迂回度) を設定しておき (図 5.2では閾値をコスト値 1 と設定)，最小コストパスとのコストの差が閾値以内であるノード b から c に至るパス (Path 2) を Path 1 と併せて，木 T_sに付加する候補のパスとする．そして候補のパスの中から，分岐数の低減化が最も図られるパスを選択し，それを木に付け加える．図

5.2では，Path 1 を付け加えた場合はノード b における分岐数は 4，Path 2 を付け加えた場合では分岐数は 3 となることから，Path 2 が選択されて木 T_s に接続される．

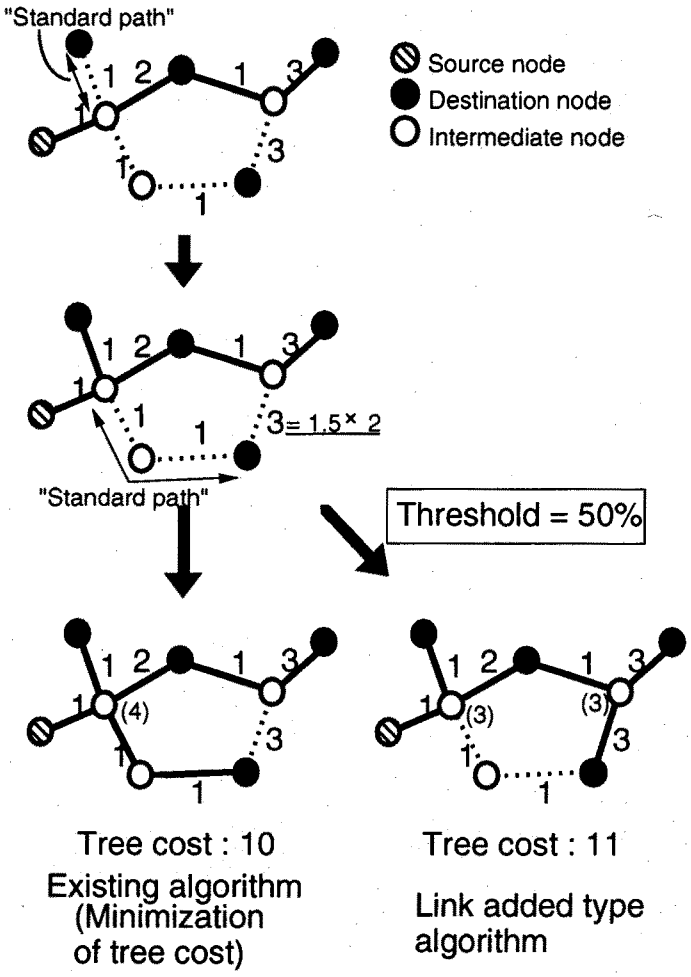


図 5.2 アルゴリズム A と枝付加型アルゴリズムとの比較例

5.4.3 ループ構成型アルゴリズム

ループ構成型アルゴリズムは，初期木に対し一時的にループを構成し，後に適切なリンクを切断する操作を繰り返すことにより解を得るアルゴリズムの改良である．本アルゴリズムにおいても，構成したループから削除する枝の候補を決定する際に，閾値の概念を導入している．文献 [36] で提案されている基本となるアルゴリズムを “アルゴリズム B” と呼ぶ．アルゴリズム B では 2 つの木変換操作を行っているが，本アルゴリズムでは，計算時間並びにアルゴリズムの収束性の保証の観点から，2 番目の

木変換操作は行わないものとする．ループ構成型アルゴリズムの詳細は以下の通りである．

【ループ構成型アルゴリズム】

(1) 各送受信ノードペアに対し，最小コスト (複数存在する場合は最小段数のもの) を導出し，それらの重ね合わせを初期木 T_sとする．

(2) 以下の木変換操作を T_sの全コストが変化しなくなるまで繰り返す．

[木変換操作]

1. 木 T_s上の 2 ノード u, vを端点にもち，かつ木 T_sに含まれないリンク l_{uv}(以下，“追加リンク”) を選択し，l_{uv}を木 T_sに追加することによって木の中にループを構成する．

2. ループを構成するパスの中で最大コストをもつパス (“基準パス”) を求め，そのコストとの差が予め設定しておいた値 (例：最大コストの T_2%) 以下となるパス及び追加リンク l_{uv}を削除対象パスとする．

3. 削除対象パスに接続している両端ノードの木 T_s上における分岐数を求め，それらを加え合わせた値をそのパスの “分岐数集中値” とする．

4. 分岐数集中値が最も大きいパスを除去する．但し分岐数集中値の最大パス集合に追加リンク l_{uv}が含まれる場合には優先的に l_{uv}をループから除去する．

上記のように，本アルゴリズムでは最小コストの経路から閾値以内のコスト劣化を許容する代わりに各交換点での分岐数を分散させる．従来アルゴリズムとの違いを明らかにするために，アルゴリズム B とループ構成型アルゴリズムとの比較例を図 5.3に示す．

アルゴリズム B もアルゴリズム A と同様に総コストの低減化のみを目的としていたため，図 5.3(a) のノード a のように特定ノードに分岐数が集中するような場合が起こり得た．これに対し「ループ構成型」は,「枝付加型」と同様に閾値の概念を導入し，さらに “分岐数集中値” という指標を新たに導入することにより，分岐数の集中を回避しつつ，さらに迂回した場合のコストの増大を極力減少させるアルゴリズムである．図

5.3を用いてその手順を具体的に説明する．アルゴリズム B では，まず初期木に対し，Path 2 を追加パスとして付加することによりループを意図的に構成する．ループを構成するパス (Path 1-4) の中からコスト最大のパス (Path 3；基準パス) を選択し，それを除去することで経路全体のコストの低減化 (15 → 13) を図っていた．しかし,「ループ構成型」では分岐数の集中を回避するために削除するパスの対象を広げ，その中から最もノード分岐の地理的分散が達成できるパスを選択し，削除する方法を採用している．また,「ループ構成型」ではコストの低減化も考慮し，削除対象パスとしては最大コストパス (基準パス) からの差が閾値で定められた値以内のパスを選択している．図 5.3では，基準パスはコスト 5 の Path 3 であるため，閾値を固定的に 1 とすると，コストが 5 から 4 までのパス (Path 1, Path 3) が選択される．アルゴリズムの収束性を保証するため，削除対象パスとして，さらに追加リンク (Path 2) が付加される．次に，その中から最もノード分岐の地理的分散が図られるパスを選択してループから削除するのであるが，本アルゴリズムではその指標として “分岐数集中値” という量を定義している．ここで分岐数集中値とは，そのパスを削除した場合，ノード分岐の地理的分散がどの程度達成できるかという指標を表す量であり，この値の最も大きいパスを除去することによりノード分岐の地理的分散が可能となる．

図 5.4により分岐数集中値の算出法を具体的に説明する．まず，各々の削除対象パスの両端ノードに注目し，両端ノードのそれぞれについての分岐数を求める．そして得られた 2 つの分岐数を加え合わせ，その値を削除対象パスの分岐数集中値とする．図 5.4では削除対象パスは Path 1,2,3 である．まず Path 1 の分岐数集中値を求めると，Path 1 の両端ノード a,b の分岐数はそれぞれ 4,3 であるため，その分岐数集中値は 7 となる．同様に Path 2，Path 3 の分岐数集中値は共に 6 となる．削除対象パスの中で分岐数集中値の最も大きいパスは Path 1 であることより，Path 1 がループから削除される．この操作より，従来のアルゴリズムではノード a に集中していた分岐数 (=4) をノード a(分岐数 3) とノード d(分岐数 2) に分散させることが可能となる．

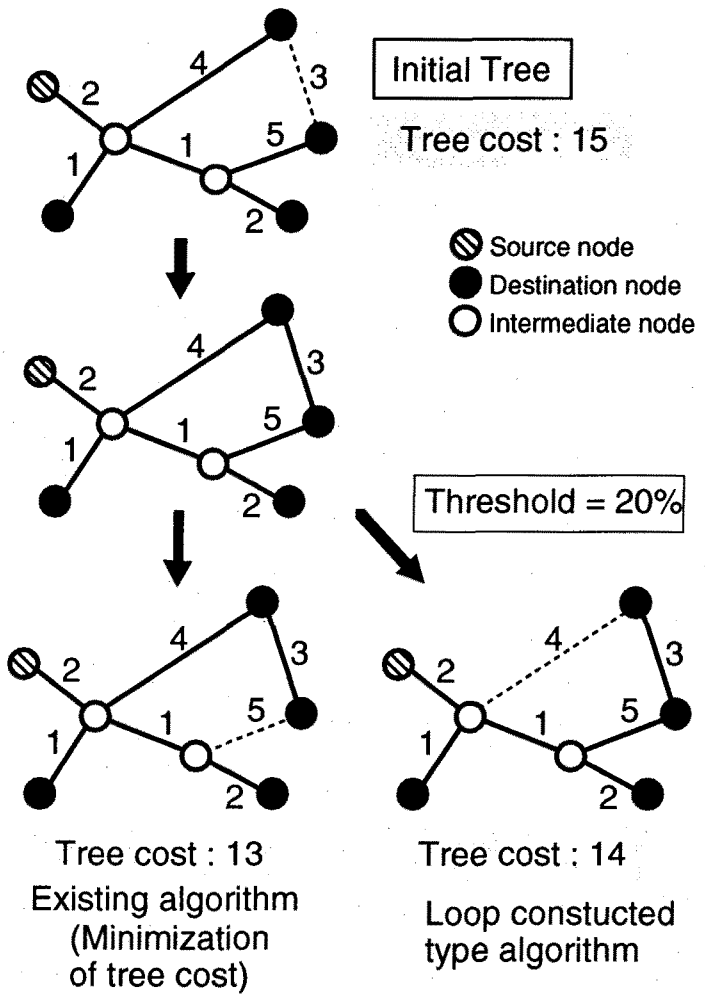


図 5.3 アルゴリズム B とループ構成型アルゴリズムとの比較例

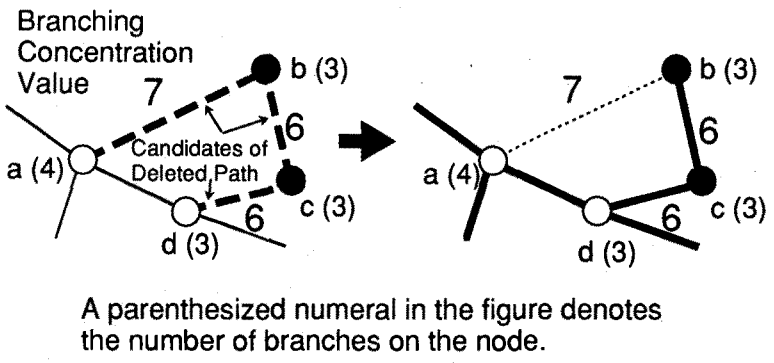


図 5.4 ループ開放例

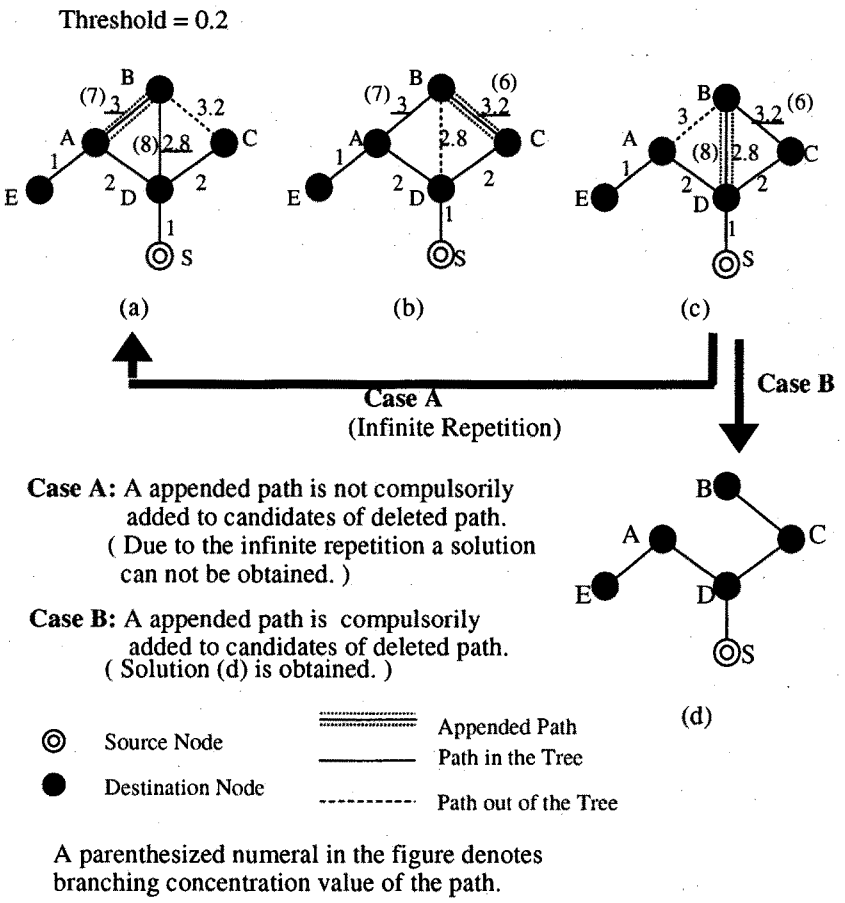


図 5.5 木変換操作の例

本アルゴリズムでは，木変換操作の際，コストの値に依らず追加リンクを削除対象パス集合に加えている．もし，追加リンクを削除対象パス集合に加えなければ，図 5.5 における Case A のような状況，つまり木変換操作が (a)→(b)→(c)→(a) というように無限ループに陥り，結果としてアルゴリズムが収束しない状況が起こる．これについては，以下のように説明できる．

従来のアルゴリズムは，ループを解除する際にコスト最大のパスをループから削除するものであった．従って，木変換操作による木全体のコストの減少は常に保証されている．いわば，従来アルゴリズムは木全体の最小コスト問題であると言える．一方，本アルゴリズムはループからパスを削除する際，最小コスト解からある閾値以内のコストの劣化を許容することにより，複数の削除対象パスの候補集合 Sを選択し，その集合 Sの中で木全体の分岐数集中値を最小化するパスを削除する．いわば本アルゴリ

ズムにおける木変換操作は，集合 S に対する分岐数集中値の最小化問題と言える．削除対象パスの集合に追加リンクを加えない場合，図 5.5(c) のように木全体のコストは減少するが，木全体の分岐数が増加する変換を許すことになり，アルゴリズムの収束性は保証されない．これに対し，追加リンクを削除対象パスの集合に加えれば，上記の分岐数最小化問題に帰着されるため，アルゴリズムは図 5.5(d) のように収束する．収束性の保証に関する詳細な証明は 付録 A. に示す．

5.5 性能評価

5.5.1 モデルと仮定

交換点における分岐数を考慮した同報経路選択アルゴリズムの性能評価尺度として，以下に定義される平均コピー数を適用する．

$$\text{平均コピー数} = \frac{\text{全コピーパケット数}}{\text{コピー実行回数}}$$

- 全コピーパケット数：
  シミュレーション期間中における交換点での総コピーパケット数 ((交換点における分岐数)− 2)

- コピー実行回数：
  シミュレーションを通して交換点が実際にコピー操作を行った回数 (交換点において分岐数が 3 以上になった回数)

また，同報トラヒックの通信品質を評価するために送受信ノード間の距離を網内遅延を表す指標として用いる．

性能評価の対象網としては，文献 [45] のランダムグラフ法に対し，幾つかのサブネットワークが孤立化することを防ぐ機構を加えた改良型ランダムグラフ法 (付録 B. 参照) に基づき生成された，ノード数 $N = 20$，$(\alpha, \beta) = (0.4, 0.3)$，ノード次数は 2 以上のグラフを採用する．

実際に作成された対象グラフは図 5.6となった．

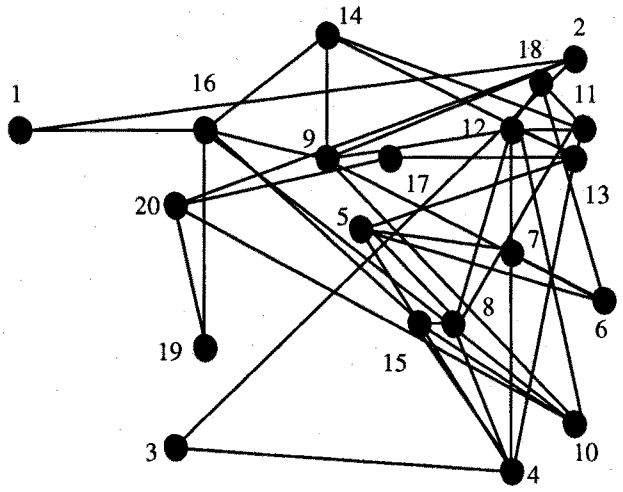


図 5.6 対象ネットワーク

さらに性能評価に際し，以下の仮定を設けている．

- 全ノードはパケットコピー機能を有する．
- 同報経路選択の際に，全リンクが利用可能である．
- ランダムグラフ作成の際の隣接格子間距離を 1 とする．
- 各リンクのコストはそのリンクの物理的距離に等しい．
- 両アルゴリズムの閾値，つまり "基準パス" に対するコストの差異は，各基準パスのコストに対するパーセント表示で記述する．例えば,「枝付加型」で閾値が 20%の場合，"基準パス $T_s - D_j$" に加え，目的ノード D_j と木 T_s とを結び，そのコストが基準パスよりも 20%以内の範囲で大きい "パス P_j" が木 T_s に接続するパスの候補となる.「ループ構成型」の場合，もし閾値が 20%であるならば，ループを構成するために付与された "追加パス" と "基準パス" に加え，基準パスよりも 20%以内のコスト減少の範囲にあるパス集合がループを開放するために削除されるパスの候補となる．

上記の仮定の下，提案アルゴリズムによりランダムに選択された送信ノードと複数の受信ノードとを結ぶ経路を選択した場合の解の平均特性を次節に示す．

5.5.2 数値結果

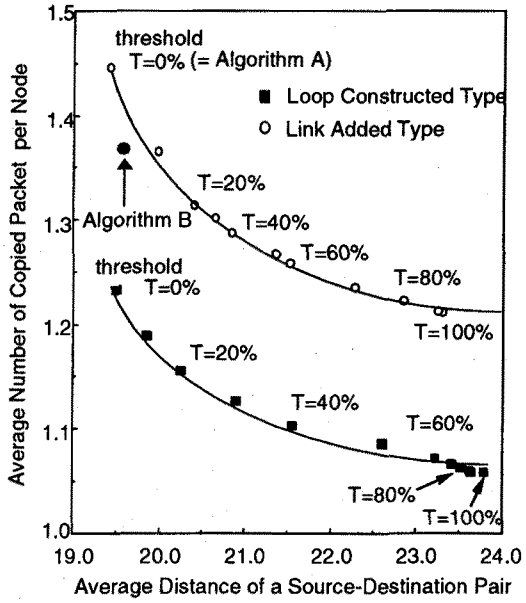


図 5.7 各アルゴリズムの比較

図5.7は，両提案アルゴリズムと基本アルゴリズム A,B を対象として，ノード当たりの平均コピー数と送受信ノード間の平均距離 (コスト) の関係を示したグラフである．目的ノード数は 10(固定) とし，閾値をパラメータとしている.「枝付加型」において閾値を 0%とした場合がアルゴリズム A に相当するが,「ループ構成型」において閾値を 0%としたものはアルゴリズム B とは異なる．0%閾値の「ループ構成型」では，最大コストパスだけでなく“追加パス”も削除対象となるためである．提案アルゴリズムと対応する基本アルゴリズムをそれぞれ比較した場合，提案アルゴリズムでは，送受信ノード間の平均距離は増加するものの，基本アルゴリズムよりもノード当たりのコピー処理の負担は地理的に分散されていることがわかる．次に，両提案アルゴリズムを比較する．第一に,「ループ構成型」は「枝付加型」よりも平均コピー数特性が全体的に優れている．つまり，同一送受信ノード間距離の下では,「ループ構成型」は「枝付加型」よりも小さいノード当たり平均コピー数をもつ．第二に,「ループ構成型」の閾値は「枝付加型」よりも敏感に特性の変化をもたらすことがわかる．さらに，同一閾値の下では,「枝付加型」は「ループ構成型」よりも小さい送受信ノード間平均距離が達成されることが明らかとなった．これは，両アルゴリズムにおける閾値の概念が

互いに異なることに起因する．つまり,「枝付加型」では，閾値は最小コストパスからのコストの差異を表し,「ループ構成型」では，閾値は最大コストパスからの差異を表すためである．結果として,「ループ構成型」では,「枝付加型」よりも小さな閾値を設定する必要があると言える．

図5.8，5.9はそれぞれ,「枝付加型」,「ループ構成型」に対する受信ノード数と送受信ノード間平均距離の関係を示したグラフである．両ケースについて，閾値が増加するにつれて，送受信ノード間平均距離(網内遅延に相当)は増加している．また，双方の特性を比較した場合，全体的に「枝付加型」の方が送受信ノード間平均距離は小さい解が選択されていることがわかる．

図5.10，5.11に各アルゴリズムにおける平均コピー数と受信ノード数の関係を示す．両アルゴリズム共に，閾値が大きくなるにつれてパケットコピー処理の分散化が効率的に達成される．受信ノード数が大きくなるほどノード当たりコピー数も大きくなっている．しかし,「ループ構成型」における増加の割合は「枝付加型」に比べてかなり小さい．これは，受信ノード数が増加するにつれて「ループ構成型」は「枝付加型」よりも広範囲にパケット処理操作を分散させていることを意味する．

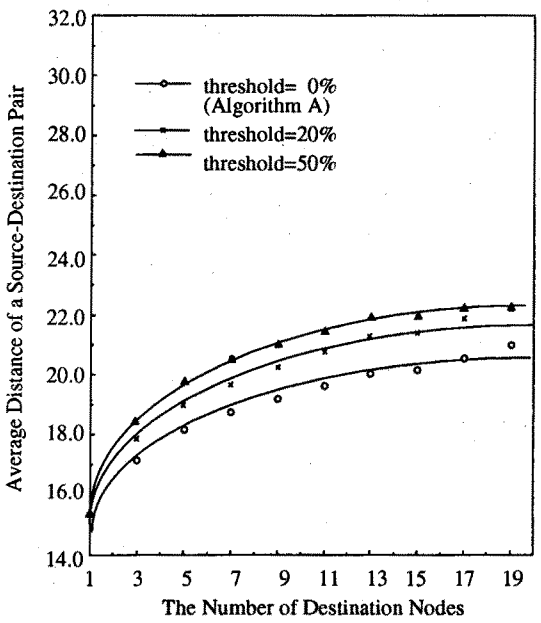


図5.8 平均遅延特性(枝付加型アルゴリズム)

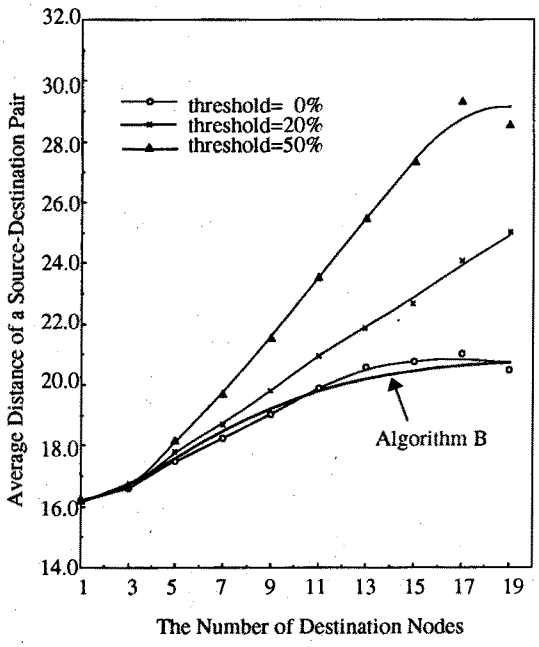


図5.9 平均遅延特性(ループ構成型アルゴリズム)

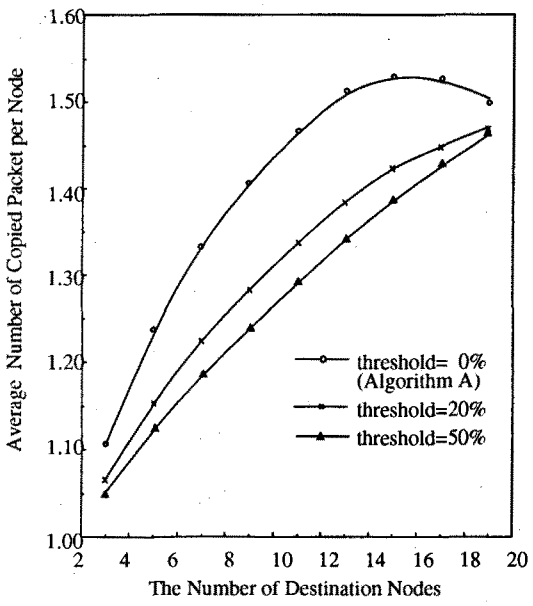


図 5.10 ノード当たり平均コピー数特性
(枝付加型アルゴリズム)

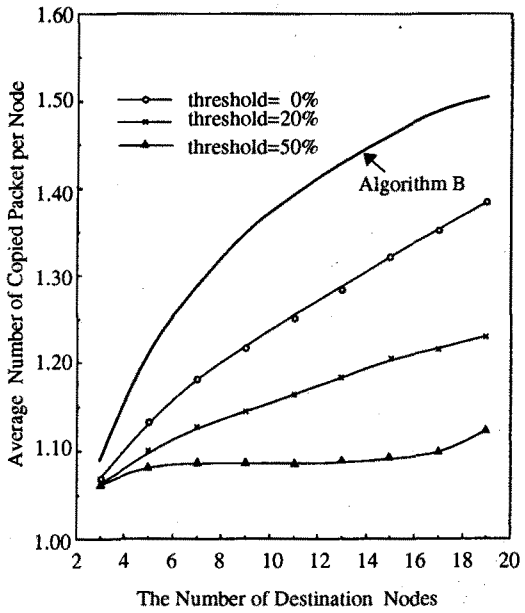


図 5.11 ノード当たり平均コピー数特性
(ループ構成型アルゴリズム)

次に，提案アルゴリズムにより得られた同報経路の全コストについて検討する．図5.12，5.13は，各アルゴリズムにおける平均木コストと受信ノード数との関係を示している．受信ノード数が増加するにつれて平均木コストは増加している．また，閾値の値の変化に対し，特性の差異はほとんど見られない．特に,「枝付加型」ではその傾向が顕著である．理由は，図5.14に示された例により推察される．図5.14(a)は，閾値が0の場合のアルゴリズム，すなわち最小コストパスを見出すアルゴリズムにより決定された経路を表す．図5.14(b)はノード Cでのコピー処理の集中を避けるために閾値1.0の「枝付加型」により得られた経路である．(a)と(b)において，送受信ノード間の平均距離はそれぞれ5/3と2であり，その差は1/3である．しかし，平均全木コストは同じ値3となる．このような状況が，閾値が異なる場合においても全木コストがほとんど変化しないことにつながるものと考えられる．

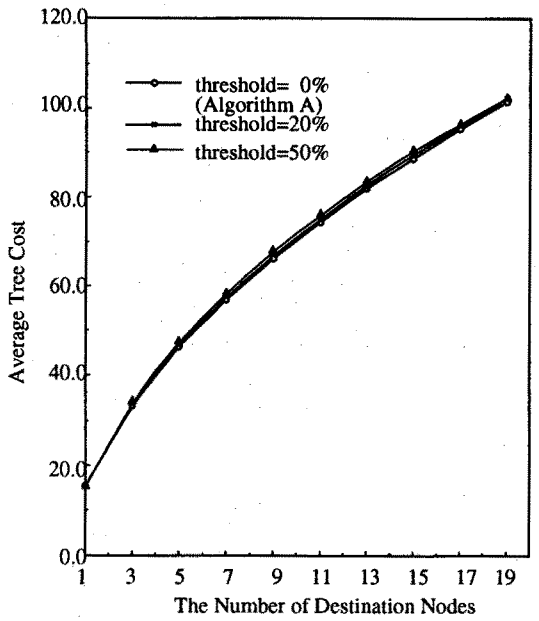


図 5.12 ノード当たり平均木コスト特性
(枝付加型アルゴリズム)

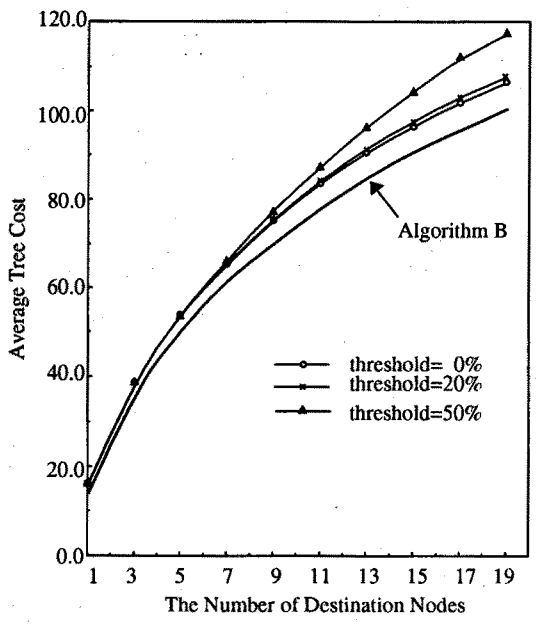


図 5.13 ノード当たり平均木コスト特性
(ループ構成型アルゴリズム)

図5.15に各アルゴリズムを使用した場合の平均計算時間を示す．このデータは，Sony News NMS-3860 (3.4M FLOPS, 20 MIPS) により測定されたものである．図5.15より，閾値が増大するにつれて,「ループ構成型」の計算時間は増大しているが,「枝付加型」はほぼ一定である.「ループ構成型」では閾値の増大により削除候補のパスが増大し，その結果，収束に至るまでの木変換操作の実行回数が増加するためであると考えられる．また，各アルゴリズムに対し，計算時間に大きな差異は見られない．例えば,「枝付加型」の計算時間はアルゴリズム A の約 5%増である．一方，閾値が 0%から 50%まで変化したときの「ループ構成型」の計算時間は，アルゴリズム B に対して 20%から 37%程度の増加となっている．

上記の結果より，提案アルゴリズムでは，送受信ノード間距離が多少増加することを犠牲にしてパケットコピー操作を地理的に分散させることを達成しているが，全木コストに対する犠牲は非常に小さいと言える．つまり全コストの最小化のみを目的とする基本アルゴリズム A，B を使用した場合と提案アルゴリズムを使用した場合を比較すると，必要となる網資源にほとんど差がないことが明らかとなった．

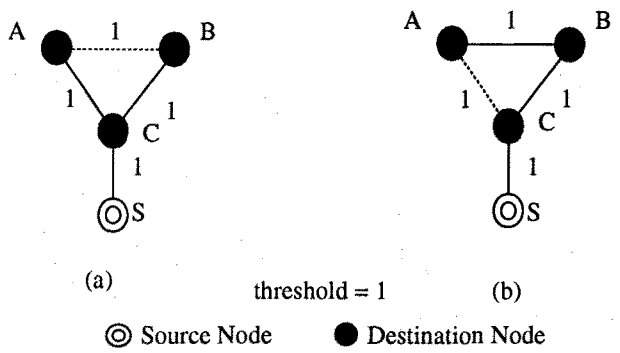


図 5.14 木コストの比較

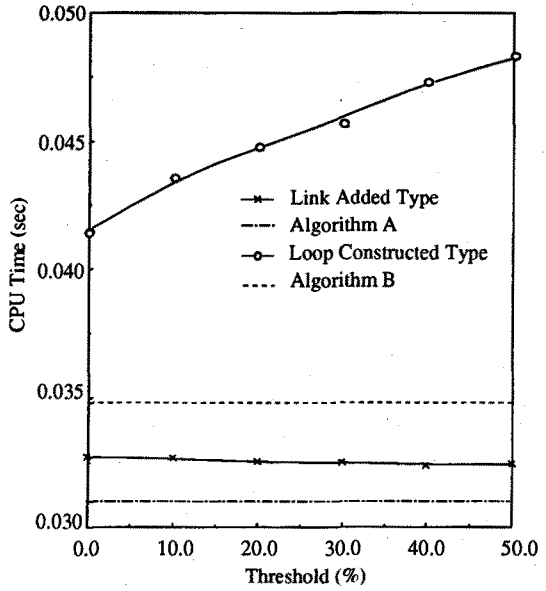


図 5.15 各アルゴリズムの計算時間

5.6 確定的分岐数制約条件への改良

前節における結果より，提案アルゴリズムはノード当たりの平均パケットコピー処理操作の地理的分散効果を有することが確かめられた．これに対し，ノード当たりのパケットコピー処理の平均的な分散化を図るのではなく，コピー処理の最大数が確定的に制限された経路を選択する問題は，特に交換機構成に制約がある場合などに重要な問題となる．このように確定的な分岐数制約条件は，枝付加型アルゴリズムを基にして容易に実現できる．具体的には，分岐数の制限値を L_{max} とすると，枝付加型アルゴリズムにおいて追加するパスの候補集合 P_i を求める際，木 T_s との接合点の分岐数が L_{max} 以下であるもののみを候補とすることにより，各交換ノードにおけるセルコピー操作 (同報セルの同報数) を確定的に L_{max} 以下に抑えることが可能となる．

評価のためのシミュレーションモデルは，基本的に 5.5.1節と同様である．但し，式 (B.1) に示したリンク存在確率のパラメータを $\alpha = 0.8, \beta = 0.6$，とし，ノード数 $N = 20$ のランダムグラフを作成した．作成されたランダムグラフは，(ノードの平均，最大，最小分岐数 (次数)) =(6.40,12,3)，全リンク数=64 となった．

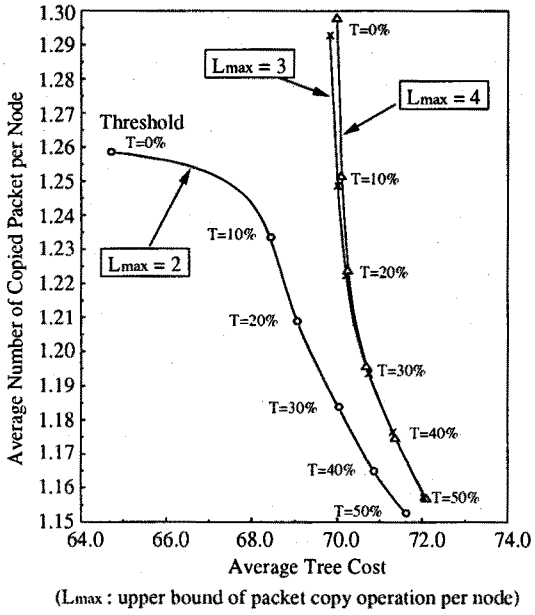


図 5.16 各分岐数制限値に対するノード当たり平均コピー数特性

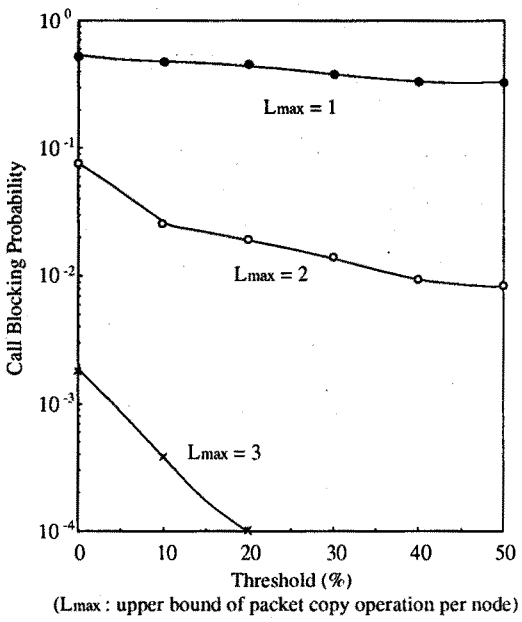


図 5.17 各分岐数制限値に対する接続棄却率特性

図 5.16は，木状経路の平均コストに対するノード当たりの平均コピー数 (パラメータ：閾値 T，分岐数制限値 L_{max}) 特性であり，図 5.17は閾値に対する接続棄却率特性 (パラメータ：L_{max}) を表す．図 5.16より閾値を大きく設定するほどノード当たりの平均コピー数は減少することがわかる．また図 5.16，5.17から，ノード当たりのコピー操作回数の上界 L_{max}を小さく設定する (例：$L_{max} = 2$) と，本アルゴリズムにより得られる解の平均木コスト，ノード当たりの平均コピー数共に良好な特性となるが，経路の接続棄却率が非常に大きくなることがわかる．一方，上界 L_{max}を適切な値 (例：$L_{max} = 3, 4$) に設定すれば，Tの増加に対して経路全体のコストを極端に大きくすることなくコピー操作の地理的分散が図れ，さらに最大分岐数制約を設けたことによる接続棄却率も非常に小さいことがわかる．

5.7 要求通信品質に応じたコスト導出関数の提案と評価

5.7.1 ATM 網に適したコスト導出関数

5.2節において，経路選択の際には，まず，コスト導出関数を基にリンクコストを算出し，経路選択アルゴリズムに従い，コスト最小化の方針に従って経路を決定することを記述した．この手順は，前述の同報経路選択問題に直接適用可能である．

一方，1 対 1 通信の経路選択問題に関しては，電話網に代表されるような基幹通信網に ATM 技術を適用する次世代公衆網においては，回線交換網におけるダイナミックルーチング技術 [119][120] を応用した方式が提案され，詳細な検討が行われている [121][122]．これらの方式は，特定の送受信ノード間に複数の経路を予め設定しておき，その経路集合のなかから，適当な指標に基づき経路を選択するものである．しかし．これらの方式では任意の呼に対する経路選択指標が一元的であるため，各呼の要求品質の違いに適切に対応するのに十分とは言えない．

本節では，経路選択に関するいくつかの手法のなかで，特に各呼の種々の通信品質要求を満足させるべくコスト導出関数を要求品質に応じて変化させる方式を提案し，その有効性を評価する．本方式は，経路コストの決定法に着目したものであるため，上記のいずれの環境においても適用可能である．

これまでに検討されている代表的な経路選択の方策 (選択したい経路の特徴) として以下の 4 つが挙げられる．また，それぞれの方策を実現するためのリンクコスト導出関数を規定する．但し，

F_{ij}: link_{ij}におけるパケットフロー [packets/sec].

C_{ij}: link_{ij}のリンク容量 [packets/sec].

d_{ij}: link_{ij}の伝搬遅延 (L_{ij}) とノード i の最大パケット伝送遅延 (d_{max}) の和 [sec].

とする．

(a) 最小経由ノード段数の経路

この方策は，選択経路として経由ノードの数が最も少ない経路を選択することを目指すものであり，実際にインターネットにおいて採用されている．この方策におけるコスト導出関数 D_{ij} を HOP 関数と呼ぶ．HOP 関数は最小経由ノード数の

経路を見出すためのコスト導出関数であるため，リンクの使用状況やリンク長などには全く依存せず，単純に $D_{ij}=1$ とし，実際のコスト値 w_{ij} も常に1とすればよい．これにより，最短(最小コスト)経路選択アルゴリズムの実行後に得られた解は最小の経由ノード段数を有することになる．

(b) 最小網内遅延の経路

この方策は，最も網内遅延が小さくなる経路を選択することを目指すものであり，この方策を実現するために設定されるコスト導出関数を DELAY 関数と呼ぶ．この場合，DELAY 関数はリンクの使用状況などには依存せず，直接的にリンク内の滞在遅延を表現する形状とすればよい．つまり，$D_{ij}=d_{ij}$ とする．従って，実際のコスト値 w_{ij} はリンク毎に異なる．

(c) 経由リンクの使用率が小さい経路

この方策は，未使用帯域が多いリンクで構成される経路を選択することを目指すものである．そのような経路を選択することにより，セル廃棄などによる特性劣化を回避し，かつ網全体の負荷の均等化を図ることが可能となる．この方策を実現するために設定されるコスト導出関数を LOAD 関数と呼ぶ．LOAD 関数では，経路選択時点のリンクの使用状況を変数として含む必要がある．本論文では，LOAD 関数として link_{ij} の上流ノード i のバッファ内に滞留する平均パケット数を採用する．実際には，上流ノード i のバッファを M/M/1 キュー [123] と仮定した場合の平均待ち行列長に相当する以下の表現式を用いる．

$$D_{ij}(F_{ij})=\frac{F_{ij}}{C_{ij}-F_{ij}} \tag{5.1}$$

式 (5.1) において，F_{ij} は呼設定要求時のリンクの使用状況により定まる値であるため，コスト導出関数 D_{ij} は F_{ij} の関数となる．その結果，実際のコスト値 w_{ij} も呼設定要求時点毎に異なった値となる．

(d) 網内遅延とリンク使用率の双方を考慮した経路

この方策は，網内遅延が小さく，かつ未使用帯域幅の小さい経路を選択することを目指すものであり，コスト導出関数 D_{ij} は LOAD 関数と DELAY 関数の2つの要素を含むいわゆるハイブリッド型の形状となる．この方策のコスト導出関数を L&D 関数と呼ぶ．具体的な L&D 関数としては，従来のパケットデータ通信

網 (例：Codex 網) における有名なコスト導出関数 [98] が存在し，次式で与えられる．

$$D_{ij}(F_{ij}) = \frac{F_{ij}}{C_{ij} - F_{ij}} + F_{ij}d_{ij} \tag{5.2}$$

式 (5.2) の第 1 項は LOAD 関数と同様の意味である．一方，第 2 項は送信途中のパケットも含めた link_{ij} 上の平均パケット数を意味し，その値はリンク上のトラヒック量とリンク長双方に依存する．

ところで，ATM 網の情報転送単位であるセルのサイズは，他のパケット交換網におけるパケットサイズに比べて非常に小さい．さらに，交換ノードからのセル転送速度は従来のパケット型通信網に比べて非常に高速である．そのため ATM 網においては，従来の低速パケット通信網と異なり，同時にリンク上に多数のセルが存在し得る．例えば，従来の蓄積交換型の低速データ通信網において，情報伝送速度を 640kbps，リンク上の伝搬遅延を 5.0μsec/km，リンク長を 100km，パケット長を 1kbyte とした場合，リンク上に存在するパケット数は 0.4 個となる．これに対し，ATM 網環境において，情報伝送速度を 150Mbps，リンク上の伝搬遅延を 5.0μsec/km，リンク長を 100km，セル長を 53byte と想定した場合，リンク上に存在するセル数は最大で 1769 個となる．従って，式 (5.2) が ATM 環境において直接使用される場合，リンク上の平均パケット数を表す第 2 項がノードバッファ内平均パケット数を表す第 1 項に比べて過度に大きくなる．本論文では，高速 ATM 網環境においても，(5.2) 式の第 1 項である交換機内パケット数の影響がリンクコストに反映するように，(5.2) 式における第 2 項を基準リンク (例えば平均長を有するリンク) 上の最大セル数 N_{av} により以下のように修正したコスト導出関数についても検討対象とする．

修正 L&D (M–L&D):

$$D_{ij}(F_{ij}) = \frac{F_{ij}}{C_{ij} - F_{ij}} + \frac{F_{ij}d_{ij}}{N_{av}} \tag{5.3}$$

N_{av}: 平均長を有するリンク上の最大セル数 (正規化定数と呼ぶ).

次節では，計算機シミュレーションにより上記コスト導出関数に基づき選択された経路の網内遅延や呼損率の性能を評価する．

5.7.2 各種コスト導出関数による選択経路特性

【ネットワークモデル】

付録B. の手順に従い，ノード数が20($N = 20$)，ノードの次数(接続リンク数)が3以上5以下の条件下で，改良型ランダムグラフ法により性能評価対象網を決定した．作成されたサンプルグラフは図B.1である．本節では，都道府県レベルの網規模を想定し，$N \times N$ の格子点の最小格子点間距離を5kmとした．この場合，平均リンク長が35.7km，最大リンク長が114kmである．ノード間のリンクは，両方向の線路対(計2本)であり，片側150Mbpsの容量を有するものと仮定する．

また，本論文では，リンクコスト導出関数自体が選択経路に及ぼす基本性能を評価することが目的であるため，制御信号伝送の遅れなどによる経路選択情報の不完全性などは考えないものとする．つまり，各ノードは経路選択のために最新の網情報を有するものと仮定する．

【トラヒックモデル】

まず，性能評価の際の変化量として，ノード当たりの印加負荷を$\sum_k \frac{\lambda_k h_k}{N} \times R_k$と定義する．ここで，$k$は各サービスクラスを意味し，$\lambda_k$ =(網に対するサービスクラスkの呼の平均発生率), h_k = (クラスk呼の平均保留時間 [sec]),N = (網内のノード数), R_k= (クラスk呼が要求する帯域幅 [cells/sec]) とする．

シミュレーションに際し，サービスクラスkの呼の網への発生間隔は平均λ_k^{-1}の指数分布に従い，送受信ノード対はN個のノード集合からランダムに設定されるものとする．クラスkの呼は要求帯域幅R_k(固定)を要求し，R_k以上の空き帯域を有するリンクを対象に，コスト導出関数により決定されたリンクコストに従い経路選択を行う．経路選択が不可能な場合は呼損となる．サービスクラスkの呼の保留時間は平均h_kの指数分布に従うものとする．

本論文における性能評価に際し，3つのサービスクラスを定義する．各サービスクラスの詳細なパラメータを以下のように仮定する．

- Class A； R_A(bandwidth) = 1.5Mbps, h_A(holding time) = 30sec
  … NTSC MPEG1 圧縮映像による情報案内・検索サービス
  または 遅延品質に厳格なデータ転送

- Class B； $R_B = 1.5$Mbps, $h_B = 30$sec
  … 遅延品質に比較的寛容な平均 5.6Mbyte のデータファイル転送
- Class C； $R_C = 6$Mbps, $h_C = 1$hour
  … NTSC MPEG2 圧縮映像伝送

Class A ,Class B は要求帯域幅，保留時間ともに同一であり，遅延品質に関する QOS のみが異なる．つまり，Class A の方が遅延品質に厳格である．一方，Class C は Class A,B と比較して要求帯域幅，保留時間ともに非常に大きな値を有する．また，遅延に関する要求 QOS も厳格である．

【数値結果】

基本的なリンクコスト導出関数を適用した場合の決定経路の特性比較を行うため，以下の 2 クラスが混在する環境 (Sim 1) を想定する．

(Sim 1) 2 クラス, 均質条件：

- Class A； [遅延品質に厳格]
- Class B； [遅延品質に寛容]

なお，各サービスクラスの印加負荷は等しいものとする．

異なるコスト導出関数を使用して算出されたリンクコストを基に，最小コスト解を見出すアルゴリズムにより得られた経路の遅延並びに呼損率特性を明らかにする．(Sim 1) 環境で Class A，B の呼双方に 5.7.1節の 5 つの基本コスト関数 (HOP, DELAY, LOAD, L&D, M–L&D 関数) のいずれかを一元的に適用している．

図 5.18 ，5.19 はノード当たりの印加負荷に対する遅延並びに呼損率特性である．以降の結果においては，遅延尺度を経路に沿ってのリンク伝搬遅延の和と定義する (5μsec/km)．つまり，ATM 網のノード内処理はリンク遅延に比べて超高速であると仮定する．図 5.18 ，5.19より，一元的なコスト導出関数を使用した場合，各サービスクラスに対して選択経路，呼損率の差別化は全く図れないことがわかる．次に，各特性について検討する．遅延特性に関しては，低負荷域では DELAY 関数が最も良好な経路を選択し，中高負荷域では L&D 関数が最良の特性を示している．一方，M–L&D 関数に関しては，リンクの輻輳状況に重点を置くように修正を行ったため，L&D 関数

に比べ選択経路の遅延特性は劣化している．しかし，LOAD や HOP 関数，高負荷域での DELAY 関数よりも選択経路の性能は優れている．一方，呼損率特性に関しては，リンクの輻輳状況を反映した LOAD 関数と M-L&D 関数を適用した場合が最も優れた性能を示している．両者は印加負荷 0.85 の場合の L&D 関数よりも 1 桁小さい呼損率性能を示すことがわかる．

以上より，要求品質の異なるサービスクラスに対し一元的なコスト導出関数を使用すれば，選択される経路も同一特性となること，遅延・呼損率特性それぞれに関して最高性能の解を見出すコスト導出関数は異なること，総じてハイブリッド型のコスト導出関数 (L&D，M-L&D) は他に比べて高い性能の解を見出す指標となることが明らかとなった．

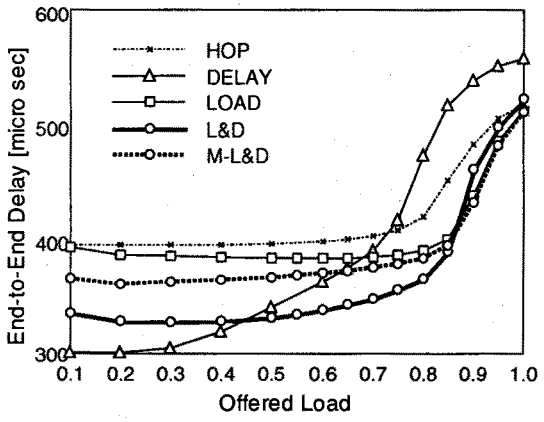


図 5.18 基本コスト導出関数の性能比較 (網内遅延)

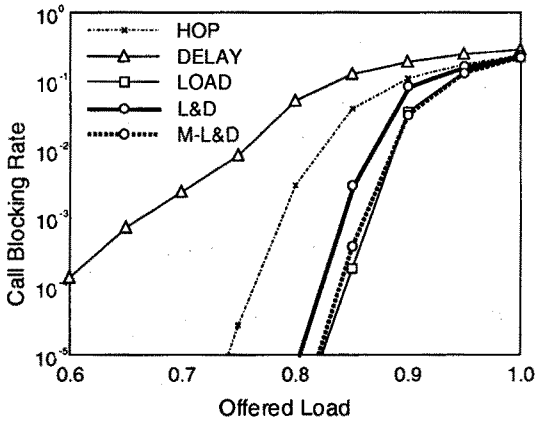


図 5.19 基本コスト導出関数の性能比較 (呼損率)

5.7.3 QOS を考慮したコスト導出関数の提案

マルチメディア通信網においては，映像，音声サービスなどのように特に遅延に厳格なサービスクラスと，データ転送などのように廃棄に厳しい (しかし遅延には比較的寛容な) サービスクラスが主なサービスクラスであると考えられる．低遅延を要求するサービスクラスにとっては，最短経路が選択されるべきである．一方，低セル廃棄率を要求するクラスにとっては，未使用帯域が最も大きい経路を選択することが望ましい．また，要求帯域が大きい呼に対して過度に長い迂回路を選択すれば，同じ網の使用率であっても実効スループットが劣化することにつながる [124]．従って，遅延

品質に厳格な呼や網により大きな影響を与える広帯域呼は最短経路を目指して選択し，セル廃棄に厳格で遅延には寛容なデータ転送などの呼，並びに狭帯域呼は網の有効利用を鑑みて適切な迂回路を設定すべきである．網の負荷バランスを図り，特定のリンクに負荷が集中しないように制御することは，間接的に通信中である全サービスクラスのセル廃棄率性能を改善させることにつながるものと考えられる．

このように，各呼の要求品質により選択すべき経路は異なるものと考えられる．上記の状況に対し，同一のコスト導出関数を全サービスクラスに一元的に使用するのではなく，呼の要求通信品質に応じて適切な形のコスト導出関数に変形すれば，さらに厳格な要求品質を満足させる経路選択の実現が期待される．そこで，ユーザの要求品質に基づき，遅延特性，負荷分散を考慮に入れつつ経路選択を行うためのコスト導出関数を提案する．5.7.2節において高性能が検証されたハイブリッド型コスト導出関数のうち，回線の有効利用に主眼を置いたM–L&D関数を基盤とし，遅延要求に応じて変形することを考える．

QOS要求に応じて変形可能な2つのコスト導出関数を以下に提示する．

PROP-I:[100]

$$D_{ij}(F_{ij}) = p \cdot \frac{F_{ij}}{C_{ij} - F_{ij}} + (1-p) \cdot \frac{F_{ij} d_{ij}}{N_{av}} \tag{5.4}$$

PROP-II:[99][100]

$$D_{ij}(F_{ij}) = (pF_{ij} + 1)(\frac{d_{ij}}{N_{av}} + \frac{p}{C_{ij} - F_{ij}}) \tag{5.5}$$

但し両関数共に，$C_{ij} < F_{ij} + R$ の場合は無限大とする．

F_{ij}: 呼設定直前における link_{ij} の予約済帯域幅
(使用帯域幅)[cells/sec].

C_{ij}: link_{ij}のリンク容量 [cells/sec].

d_{ij}: $L_{ij} + d_{max}$[sec].

R: 到着呼が要求する帯域幅 [cells/sec].

p: 分類パラメータ $(0 \leq p \leq 1)$.

N_{av}: 式 (5.3) で定義された正規化定数.

提案関数では，呼設定要求が生起したときにパラメータ p を変化させることにより，QOS 分類を実現する．パラメータ p の導入により，サービスクラスの数が増大しても柔軟にコスト導出関数を設定することが可能となる．式 (5.4)(PROP-I と呼ぶ) は，パラメータ p により M–L&D (式 (5.3)) の第 1 項と第 2 項の重みを変更する形式のコスト導出関数である．PROP-I において，$p = 0$ は網内遅延に関して最も厳しいサービスクラスに対するコスト導出関数を表し，$p = 1$ はリンクの輻輳状況を反映したコスト導出関数 (LOAD 関数) を表す．

一方，式 (5.5)(PROP-II と呼ぶ) においては，$p = 0$ は PROP-I と同様最も遅延品質に関して厳格なサービスに対するコスト導出関数を表し，$p = 1$ はリンク負荷とリンク長 (リンク遅延) の双方を反映したコスト導出関数を表し，式 (5.3) の場合とほぼ同型である．

図 5.20は，平均リンク長 50km の規模の網を仮定し，リンク遅延が $d_{ij} = 0.25$msec(リンク長 50km の伝搬遅延), リンク容量 C_{ij} =353773 cells/sec (150Mbps に相当)，正規化定数 $N_{av} = 0.25\times10^{-3} \times 353773$ のときの，リンクフロー F_{ij}，分類パラメータ p に対する PROP-I 関数の概形を示したグラフである．リンクフローが 140Mbps 以上の高負荷域ではコスト値が急激に増大し，中低負荷域におけるコスト値の変化の観測が困難となるため，140Mbps 以下に限定して表示した．

パラメータ p が 1 のとき，リンクフロー (使用帯域幅)F_{ij}の増加に対するコスト導出関数の傾きは，他の p のときに比べて最も大きなものとなる．これは，$p = 1$ の場合，特定のリンク使用率が大きいときにそのリンクを選択しない傾向が最も強くなることを意味する．つまり，$p = 1$ のとき，提案コスト導出関数は網内輻輳に最も重点をおいた関数となる．一方，$p = 0$ のときは，コスト値は d_{ij}/N_{av} で一定となり，リンク遅延のみを反映し，リンクフロー F_{ij} とは無関係となる．

図 5.21は提案コスト導出関数 PROP-II のグラフを示す．図 5.20 と 図 5.21の概形の類似性から両関数においてはほとんど同じ効果が期待される．論文では割愛するが，シミュレーションにより異なる 3 呼種が混在する環境下における選択経路の網内遅延特性，並びに呼損率特性を調べた結果，ほぼ同等の特性が得られた．

次章では，同様の効果が期待される両提案関数のうち，PROP-II を主な性能評価対象とする．

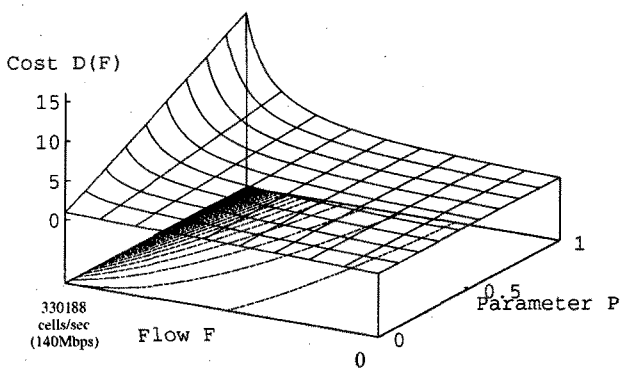


図 5.20 提案コスト導出関数 PROP-I の概形

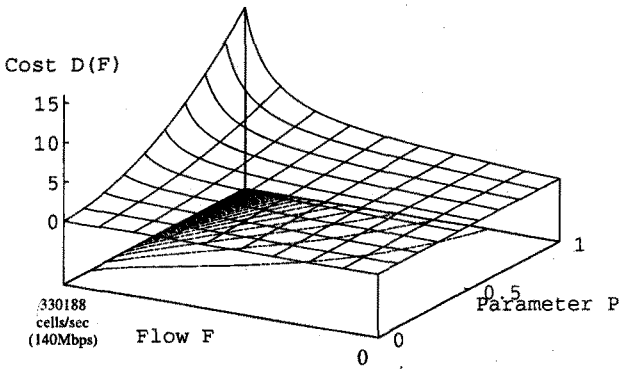


図 5.21 提案コスト導出関数 PROP-II の概形

5.7.4 提案コスト導出関数による選択経路の評価

本章ではまず，遅延に厳格なクラス (Class A) と廃棄に厳格かつ遅延に寛容なクラス (Class B) の 2 つのサービスクラスが混在する環境における提案コスト導出関数 (PROP-II; 式 (5.5)) の性能を評価する．均質負荷条件 (Sim 1) をシミュレーション対象とする．Class A と Class B はそれぞれ，遅延品質に厳しいサービスクラスを対象とした (1)$p = 0$ の場合と，遅延に寛容なサービスクラスを対象とした (2)$p = 1$ の場合の提案コスト導出関数 PROP-II を使用する．また，各クラスは互いに同一の帯域幅を要求し平均保留時間も等しい．比較対象として，DELAY 関数のみ，もしくは M–L&D 関数のみが両サービスクラスのために一元的に適用される場合を検討する．図 5.22，5.23 は，それぞれ網内遅延 (厳密には，経路上のリンク伝搬遅延の和)，呼損率特性を表す．提案関数 PROP-II では，両クラスの遅延性能を差別化することが可能となる．また，他の関数 (DELAY 関数を含む) を一元的に使用した場合と比較して，厳格な遅延品質を要求する Class A 呼に対し，さらに小さい遅延の経路を平均的に選択している．一方，呼損率に関しては，PROP-II 関数は DELAY と M–L&D の中間的な性能を示すことがわかる．よって PROP-II 関数は，多少の呼損率性能を犠牲にすることにより，全呼種に対し一元的なコスト関数を使用した場合では実現不可能であった低遅延解を選択することを可能にすると言える．

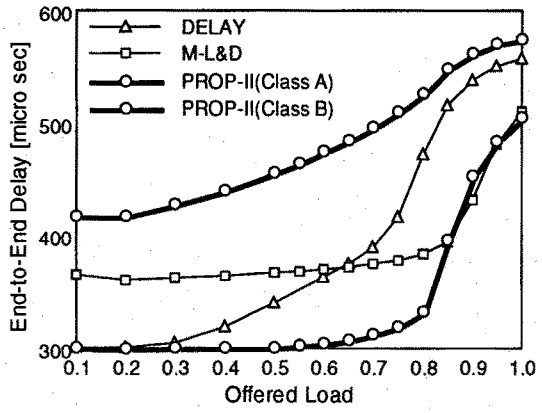


図 5.22 均質環境下での提案関数の性能 (網内遅延)

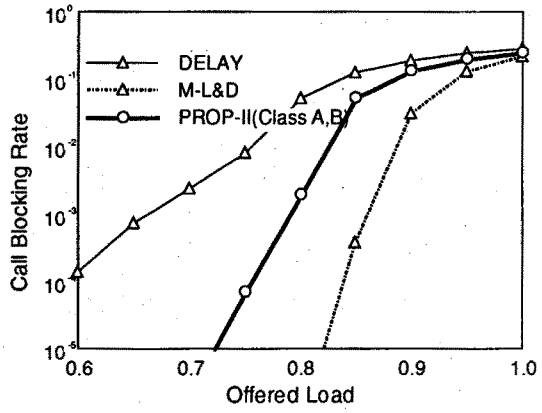


図 5.23 均質環境下での提案関数の性能 (呼損率)

また，(Sim 1) 環境における平均リンク使用率とその分散をそれぞれ図 5.24，5.25に示す．図 5.24より，平均リンク使用率と全クラスの印加負荷との間には線形関係が成立していることがわかる．PROP-II は，L&D，M–L&D や DELAY 関数を両サービスクラスに対して一元的に使用した場合の中間的な性能を示している．一方，図 5.25 から，LOAD，M–L&D，PROP-II によるリンク使用率の分散は，DELAY のみの場合に比べかなり小さい．これらの結果より，PROP-II は，Class A 呼に対し低遅延経路を選択しつつ負荷均等化，低負荷変動を実現することが明らかとなった．輻輳リンクを回避することにより，低セル廃棄率通信の実現が期待される．

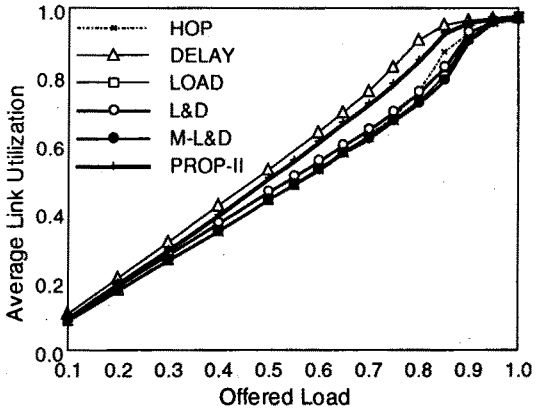


図 5.24 均質環境下での平均リンク利用率

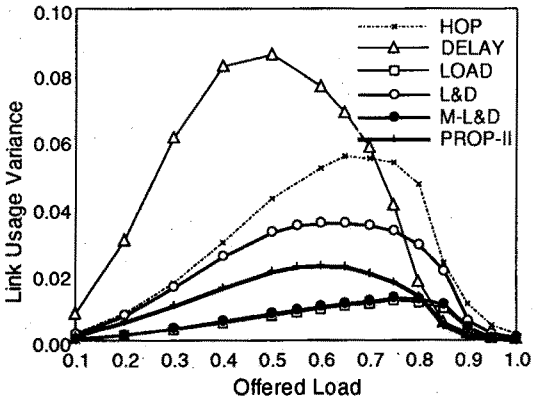


図 5.25 均質環境下でのリンク利用率の分散

本章では次に，異なる帯域幅と平均保留時間を有する以下の 3 種類のクラスが混在

する，より実際的な環境で評価を行う．

(Sim 2) 3 クラス, 不均質条件：

- Class A； R_A= 1.5Mbps, h_A=30sec [$p = 0.3$]
  (遅延品質に厳格，帯域幅，保留時間ともに小)
- Class B； R_B= 1.5Mbps, h_B=30sec [$p = 1$]
  (遅延品質に寛容，帯域幅，保留時間ともに小)
- Class C； R_C = 6Mbps, h_C = 1hour [$p = 0$]
  (遅延品質に最も厳格, 帯域幅, 保留時間ともに大)

図 5.26，5.27は，それぞれ網内遅延，呼損率特性である．Class A,B,C の遅延要求に応じて，PROP-II における分類パラメータ p をそれぞれ 0.3, 1, 0 と設定した．まず網内遅延特性について検討する．両クラスが異なる帯域幅を要求する場合においても，PROP-II は Class A，B の遅延品質を犠牲にすることにより，Class C に対して最も低遅延の経路を選択している．Class C の要求帯域が他より大きな不均質環境においても，完全な遅延品質分類が可能であることが確認された．また，逆に，DELAY 関数では，厳しい遅延サービスである Class C が最長の経路を選択している．これは，本来の目的に反している．結果より，全サービスクラスに対し一元的なコスト導出関数を使用すると所望の遅延要求に応じた経路を設定できないが，提案関数では，それを実現できることが明らかとなった．

一方，要求帯域の相違は呼損率特性に大きな影響を与える．広帯域呼 (Class C) の呼損率は，狭帯域呼 (Class A,B) に比べ劣化している．これはいわゆる端数出線効果 [125] に起因する．端数出線効果とは，あるリンクの未使用帯域幅が残りわずかになったとき，狭帯域呼は通過可能であるが，広帯域呼は通過できないことにより広帯域呼の呼損率が低下するという効果である．シミュレーション結果より，提案方式では，異なる網内遅延要求 (QOS:通信品質) に基づく経路選択は可能であるが，異なる呼損率要求 (接続品質) に基づく選択はできないことがわかる．

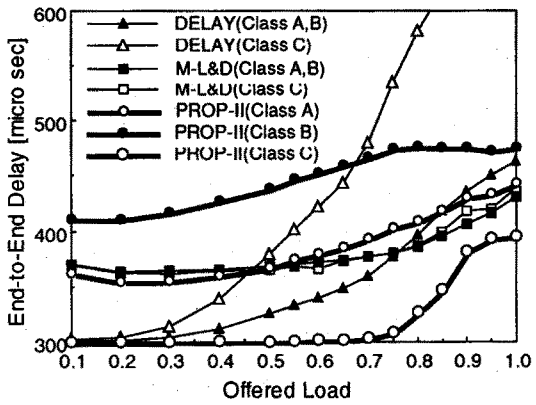


図 5.26 不均質環境下での提案関数の性能 (網内遅延)

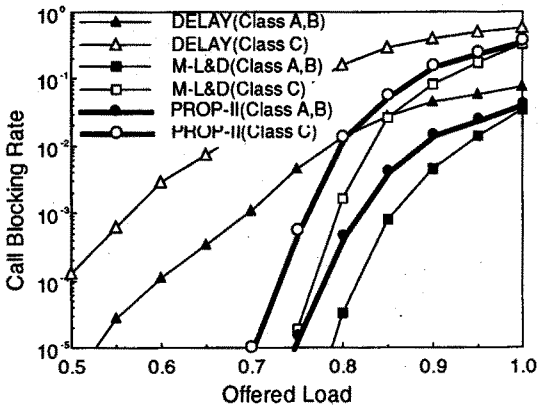


図 5.27 不均質環境下での提案関数の性能 (呼損率)

呼損率要求によりサービスを分類するためには，提案コスト導出関数の改良が必要である．具体的には，呼損率要求に従ってリンク容量 C_{ij} を $C_{ij} \times (1-X), (0 < X < 1)$ に変化させることが考えられる．ここで，X は容量減少の割合を示すパラメータ (容量減少パラメータ) であり，より呼損率に寛容なサービスクラスや狭帯域サービスクラスに対して大きな Xを割り当てることにより，異なる呼損率要求に基づくサービスの差別化が図られる．この方策は回線交換網における帯域留保 [126] の概念をコスト導出関数に適用することに相当する．

簡単のため，以下に示すように要求帯域の異なる 2 クラスが混在する不均質条件 (Sim 3) において，パラメータ Xの導入に伴う基本性能の変化を検討する．

(Sim 3) 2 クラス, 不均質条件：

- Class B； $R_B = 1.5$Mbps, $h_B = 30$sec $[p = 1]$
  (遅延品質に寛容，帯域幅，保留時間ともに小)

- Class C； $R_C = 6$Mbps, $h_C = 1$ hour $[p = 0]$
  (遅延品質に最も厳格, 帯域幅, 保留時間ともに大)

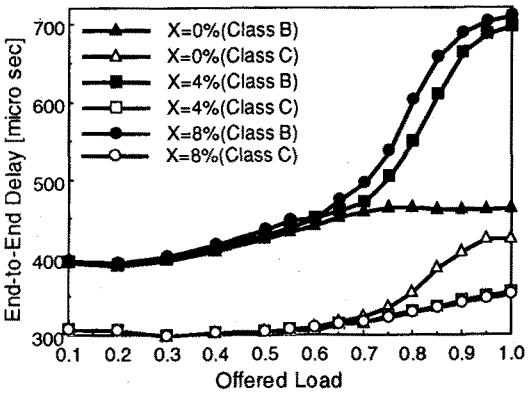


図 5.28 容量減少パラメータ Xの影響(網内遅延)

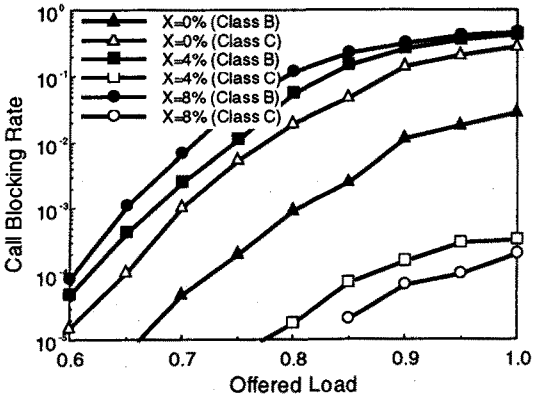


図 5.29 容量減少パラメータ Xの影響(呼損率)

(Sim 3) では，Class C 呼 (広帯域呼) は Class B 呼 (狭帯域呼) よりも低遅延 (通信品質)・低呼損率 (接続品質) 双方を要求するものと仮定する．従って，Class C 呼は全リンク容量を使用可能とし，Class B 呼は特定リンクの使用率が $C_{ij} \times (1-X)$ に達した段階でそのリンクを使用不可能とする．図 5.28，5.29は異なるパラメータ Xに対する遅延ならびに呼損率特性である．Xは全リンク容量により正規化された帯域割合である．パラメータ Xを Class C 呼の帯域幅相当 (4 % = 6Mbps/150Mbps) に設定することにより，Class C の呼損率の大幅な改善が達成される．同時に，Class B 呼の遅延性能を犠牲にすることにより Class C 呼に対する低遅延経路の設定も可能である．結果として，呼設定時に各呼の要求に応じてコスト導出関数を変化させる本方式は，異なる QOS 並びに接続品質要求に応じた経路設定をかなり効率的に達成することが明らかとなった．

5.8 結言

本章ではまず，中継交換ノードにおいてコピーされるパケット数の集中を回避する同報経路選択アルゴリズムとして，枝付加型アルゴリズムとループ構成型アルゴリズムを提案した．両アルゴリズムは，木状経路のコストの総和が，与えられた閾値に依存した範囲内で劣化することを許すことにより，パケットコピー操作の分散を達成する.「枝付加型」は，1 つの受信ノードを含むパスを部分木に逐次付加することにより，最終的に木状経路を得るアルゴリズムである.「ループ構成型」は，全送受信ノード対

に対する最小コストパスの重ね合わせを初期木とし，その木に木変換操作を施すことにより所望の解を得るアルゴリズムである．

計算機シミュレーションにより両アルゴリズムの各種基本性能を評価した結果,「ループ構成型」は「枝付加型」に比べて全般に良好な性能を有すること，閾値の設定に関してより敏感であるため，低めの値を設定すべきであることがわかった．但し,「枝付加型」の利点はアルゴリズムが比較的シンプルであるため，計算時間が少なくて済むことにある．さらに，両アルゴリズムは若干の遅延の増加でコピー処理の分散化を達成することができること，また全リンクコストの総和に関しても，従来の最小コスト問題に対応するアルゴリズムにより得られた解とほぼ同様のコストの解が得られることが明らかとなった．

本章では次に，異なるサービス品質を要求する呼が混在するB-ISDN環境に適した経路選択法を規定した．具体的には，経路選択アルゴリズム実行の際のコスト導出関数に着目し．いくつかの典型的なコスト導出関数を比較検討した結果を基に，適切なコスト導出関数を提案した．提案コスト導出関数は，シミュレーションにより他の基本的なコスト導出関数よりも良好な性能を示した既存のコスト導出関数を基盤とし，分類パラメータ p を変数にもつ．各サービスの遅延や呼損に関する要求品質に応じてパラメータ p を変化させることにより，関数の形状が調整され，結果的に各呼が要求に応じた経路を選択することが可能となる．計算機シミュレーションにより，異なる要求QOS，要求帯域幅を有する2または3種の1対1通信サービスクラスが混在する環境下で提案方式を評価した．その結果，サービスクラス毎に形状を調整可能な提案コスト導出関数を使用することにより，異なる遅延要求(目標QOS)に基づき適切な経路が選択され，全サービスクラスに対し同一のコスト導出関数を使用した場合よりも低遅延の経路選択を実現できることが明らかとなった．本章で提案したコスト導出関数は同報サービスにも適用することが可能である．

第 6 章

ATM 網に適した同報トラヒック収容方式

6.1 緒言

現在，ATM 網における経路選択法としては呼が発生する前に予め 1 対 1 のノード間で論理的なパス (VP:Virtual Path) を設定しておき，あるノードにおいて呼が発生した場合には VP に基づいて送信ノードから受信ノードに到る VC を設定する方法が考えられている [11]．この手法はクロスコネクトでの交換処理を容易にすると共に，呼設定時の経路選択や回線故障時のセルフヒーリング [12]–[17] に要する制御負荷を軽減させ，かつ多数の VC を 1 本の VP に集約させることにより統計多重効果 [127]–[131] を見込むことができるという長所も有している．しかし，今までに提案されている VP の使用法は基本的に 1 つの送信ノードから 1 つの受信ノードに到る 1 対 1 通信を対象としたものであり，1 対多通信の同報トラヒックをどのようにして VP 環境に収容するのかという問題については十分な検討がされていなかった．同報トラヒックを VP 環境に収容する上で考慮しなければならない極めて重要な問題は，呼レベルで送信ノードから複数の受信ノードに到る木状の同報経路を求めた場合，算出された同報経路に沿ってどのように VC を設定し，VP に収容するのか，また交換ノードにおいて情報を複製する場合にどのような機構がその交換ノードに必要とされ，情報の複製に関する手順をどのように行わせるのかということである．従来の同報通信に関する問題を扱った交換レベルでの研究は交換ノードに情報複製機能を付加すること [25]–[29] で同報通信への実現可能性を述べただけのものが多く，実際に ATM 網で同報通信を行う

場合に必要とされる同報トラヒックの VP 環境への収容という観点からの十分な検討はなされていない.

本章では以上の背景から ATM 網への同報通信実現法について検討を行い，VP 環境へ同報トラヒックを収容する手法を提案する [103]–[106]. また，同報トラヒック収容に関して制御の容易さに伴う設定時間の短縮化や網資源の有効利用化等を考慮し，情報複製機能を有する交換ノード (コピーノード) を限定した同報トラヒック収容法を提案すると共に，その際に必要とされる同報経路選択アルゴリズムとして 2 つの近似アルゴリズムを提案する. 提案する近似アルゴリズムは Prim のアルゴリズム [132] を同報経路選択に拡張した MST アルゴリズム [31][32] に基づいたものであり，網資源の有効利用化を図りつつ，コピーノードに加わる制御負荷を地理的に分散させることができるという特徴をもつ.

6.2 同報トラヒックに対する VP 設定

6.2.1 同報通信に対する VP 設定法

1 つの送信端末から複数の受信端末に情報を伝送する 1 対多通信 (同報通信) を実現する方法は大きく以下の 2 つに大別される.

1. 1 対 1 (Point-To-Point ; P-T-P) 方式
   同報サービスを享受する全端末に情報複製機能を付加する. 呼設定時には送信端末において受信端末数分の情報を複製し，各送受信ノード間を結ぶ VP を利用することで複数の VC を設定する. 情報伝送時には各 VC に沿って同一情報を複数伝送し，同報通信を実現する (図 6.1).

2. 木状 VP (Tree shaped VP ; T-VP) 方式
   加入者側の交換ノード，並びに網内の複数の交換ノードに情報分配複製機能を付加する. 呼設定時には情報複製機能を有する複数の交換ノードを中継機とし，情報の複製・転送を行うような同報トラヒックのみを対象とした木状の VP を設定する. もしくは，呼設定の前に予め考えられる全ての送受信ノードの組み合わせに対して木状の VP を設定しておく. 情報伝送時には木状 VP が枝分かれする交換ノードにおいて送信ノードから来た情報を複製し，分岐方向へ分配することで

同報通信を実現する (図 6.2).

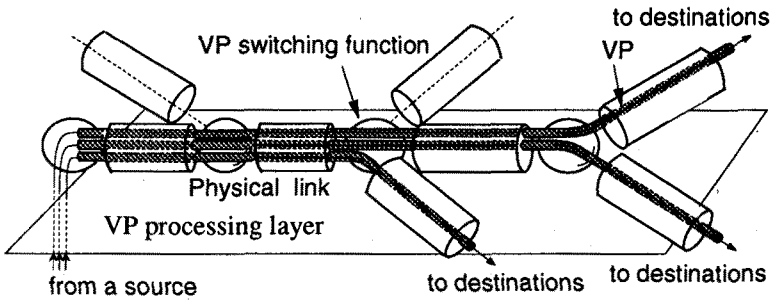


図 6.1 1 対 1VP 方式

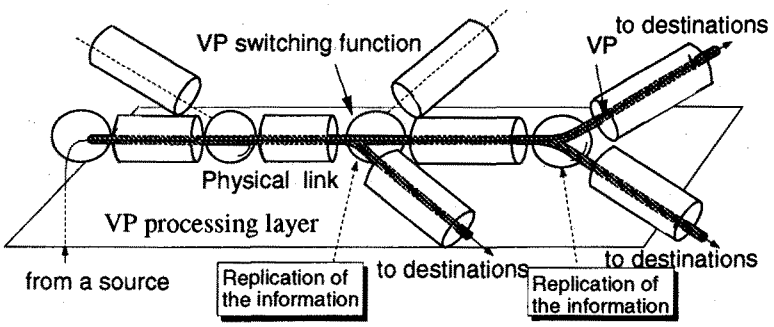


図 6.2 木状 VP 方式

1 対 1VP 方式はハードウェア的にも実現が容易であり，従来の 1 対 1 通信を対象とした各種制御方式を適用することができるという利点がある．しかしその反面，受信端末数が増加すると，図 6.1 に示すように同一情報が同じ物理回線を流れることから網内輻輳が発生しやすくなる．また，ATM 網に収容する同報トラヒックとしては，CATV や TV 電話に代表されるように広帯域の動画像トラヒックや高速データ配信が主になると予想され，1 対 1VP 方式の適用は網資源の有効利用化の面から問題があると考えられる．同報機能を有する交換ノード構成やヘッダ内アドレスの記述形式などの代表的な同報通信実現に向けての技術は，1 対 1VP 方式ではなく木状 VP 方式の概念に基づいており，網資源の有効利用化を主目的としている．木状 VP 方式では，木状 VP の分岐点に位置する交換ノードにおいて情報の複製を行うため，1 対 1VP 方式とは異なり同一情報が同じ物理回線を流れない (図 6.2 参照)．それ故，網資源の有効利用化を図りつつ同報トラヒックを VP 環境に収容することが可能となる．これらの

理由から，本研究では，まず VP 環境への同報トラヒック収容法として木状 VP 方式を取り上げ，木状 VP 方式の実際の通信網への適用可能性について検討を行う．

木状 VP 方式の適用に関する問題点として，同報トラヒックの呼設定以前に網の管理レベルで木状の VP を用意しておくと極めて多数の VPI(VP Identifier) 番号が必要になるということが挙げられる．即ち，木状 VP 方式は送受信ノードの位置関係が予想可能な TV 会議や放送性が極めて強い CATV 等の同報サービスに対しては有効であると考えられるが，全ての送受信ノードの組み合わせに対して予め木状 VP を用意しておくことは，将来的に使用されない木状 VP に対しても VPI 番号を割り当てることになり VPI 番号の浪費となる．つまり，VPI 番号の有限性を考慮するとこのような VP 使用法は不適当である．これに対し，全ての同報トラヒックに対して木状 VP を用意しておくのではなく，送受信ノードの位置関係が予想できない同報トラヒックに対しては，呼設定の段階で木状 VP を設定する方式が考えられる．しかし，この場合，呼レベルで頻繁に木状 VP を設定・解放することになり，定常的な使用という VP の利用法に反することとなる．また，複数の VC を束ねることにより情報伝送時の処理を簡単化し，網の運用性や信頼性を向上させるという VP 本来の目的にも反する．そこで，本論文では特に受信ノードが特定できない同報トラヒックを適用対象とした収容方式として，結合型 VP 方式 (Combined VP 方式) を提案する [103]–[106]．本方式は網資源の有効利用化を図りつつ VPI 番号を有効利用することができ，方式 2. の問題を解消することが可能となる．

6.2.2 結合型 VP 方式

結合型 VP 方式 (Combined VP 方式) は，呼設定時に 1 対 1 の VP を複数段組み合わせることで木状の同報経路を構成し，その中に同報トラヒックを収容する方式である．具体的には，経路選択制御により 1 対 1 の VP を組み合わせ同報経路を構成した後，図 6.3に示すように 1 対 1VP の接合点に当たる交換ノード (以降，コピーノードと呼ぶ) において送信ノードから来たコピーセル (情報複製を行うセル) を一旦 VP レベルの交換から VC レベルの交換まで落とす．そして，VC レベルの交換で情報の複製と VPI 番号の書き換え操作を行った後，再びコピーされたセルに対し VP レベルの交換を行い，所望の VP へ転送する．このような VP → VC → VP 交換操作を行うことにより同報通信を実現する (従って，VP スイッチング機能のみであるクロスコネクト

はコピーノードに該当しない). 本方式では，木状 VP 方式とは異なり同報トラヒック専用の木状 VP を設定する必要がないため VPI 番号の節約が達成される．また，呼設定時に同報経路の算出を行うためその時点における網の輻輳状況を反映した経路選択制御を行うことができる．さらに，本方式は，木状 VP 方式と同様交換ノードにおいて情報の複製操作を行うため，同一情報が同じ物理回線を通ることがなく網資源を有効利用することが可能となる．但し，本方式は，1 対 1VP の中継ノードであるコピーノードにおいて，VC レベルの交換を行う必要があるため，VP レベルのみの交換と比べて交換遅延を被るものと考えられる．従って，過度の VP 中継は網内遅延の劣化につながる可能性がある．この点に関しては，VP 段数制約を付与して経路を選択することで対処可能であると考えられる．

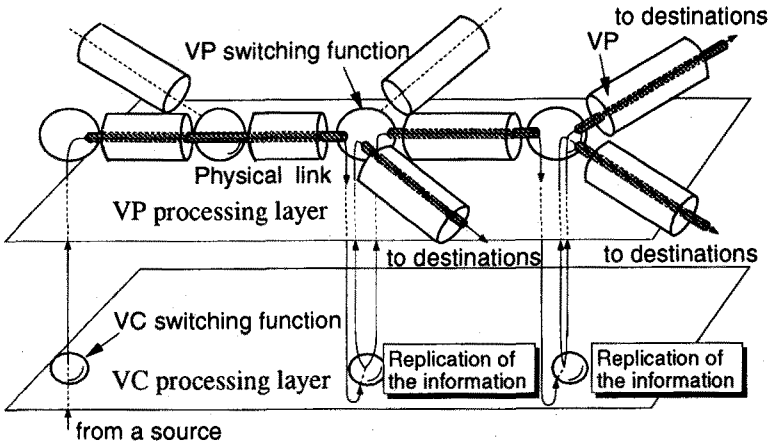


図 6.3 結合型 VP 方式

同報トラヒックを収容するもう 1 つの VP 使用方式として，文献 [47] では，途中出力付 VP(図 6.4) の使用が提案されている．しかし，この方式は得られた解 (木状経路) に沿って各 VP 要素を適切に配置することが困難であることや，全ての途中出力を考慮して VP を設定しておくことが VPI 番号の浪費につながることから，本論文では，結合型 VP 方式に途中出力付 VP の使用は考えない．

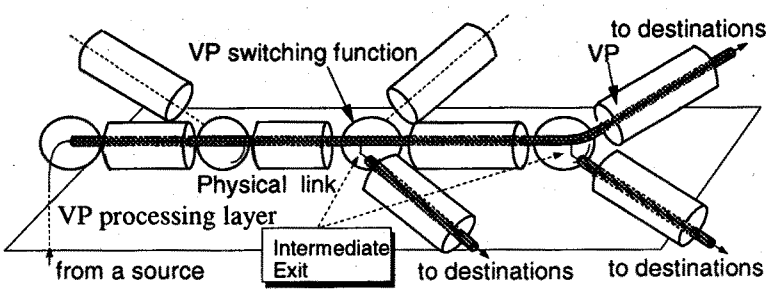


図 6.4 途中出力付 VP の使用

6.3 同報サービスに適した網構成

前節では，VP 環境への同報トラヒック収容法として，結合型 VP 方式を提案した．提案方式は，網資源の有効利用化を図りつつ，かつ VPI 番号を節約することができるという長所を有している．しかしながら，この方式の適用に際しては，呼設定時における同報経路制御が必要であり，実際の網への適用を考えた場合，如何にしてこの制御を簡単化し，処理の高速化を図るかが課題となる．そこで，本節ではこの問題に対し，放送・同報に適した通信網を構成し，その網に対して同報経路選択制御を行うことで処理の簡単化を図る手法を検討する．

今，網内の交換ノード数を $|N|$ で表し，全ての交換ノードに情報複製機能が付加された網環境を想定する (情報複製機能を有する交換ノードの数を $|C|$ で表すと，$|C| = |N|$)．このとき，1 対 1 通信の経路選択制御では，およそ $O(|N|^2)$ の計算量が必要となるのに対し，同報通信の場合ではおよそ $O(|N|^3)(= O(|N|^2 \times |C|))$ の計算量が必要となる．このことから，同報経路選択制御を簡単化するためには，情報複製機能を有する交換ノード (コピーノード) の数を限定し，経路算出に要する計算量を小さくすればよい．また，これにより情報複製機能を高品質に実現できる交換ノードの必要数が低減され，網設計の柔軟性が増すことになる．

以上より本研究では，網内に配置された一部の交換ノードに情報複製機能を付加することにより，同報経路選択制御を簡単化する手法を提唱する．具体的には，図 6.5(a) に示すような網トポロジが与えられた場合，全ての交換機に情報複製機能を付加するのではなく，同報トラヒック量や各交換ノードの情報複製に関する特性，並びに各交換ノードの地理的要因等を考慮して最適と思われる交換ノードにのみ情報複製機能を

付加する．そして，各コピーノードに対しては，同報サービス用の管轄エリアを割り当て，コピーノードと管轄エリア内の各ノードを VP により連結する．また，VP により各コピーノードを相互連結することで 図 6.5(b) のような仮想的なコピー網 (以降，“仮想コピー網” と呼ぶ) を構成し，このコピー網を対象として同報型の経路選択制御を実行する．経路選択時には，各ノードからアクセス可能なコピーノードが限定されること，並びにまた同報経路として選択される VP が大幅に限定されることから，呼設定に要する処理時間はコピーノード数の減少に伴って短縮化される．具体的に言えば，特定の送受信ノードとそれを管轄するコピーノード間を結ぶ VP が予め設定されており，かつコピーノード間に図 6.5(b) のような仮想コピー網が構築されている場合には，経路の算出時間は $O(|C|^3)$ のオーダとなる．また，コピーノードを限定して配置することからコピー機能実現に伴うハードウェアコストも低減化することができ，網の経済性を向上させることができる．加えて，本手法では，同報トラヒックがコピーノード間に設定された VP に集約されるため，大幅な統計多重効果を見込むことができる．

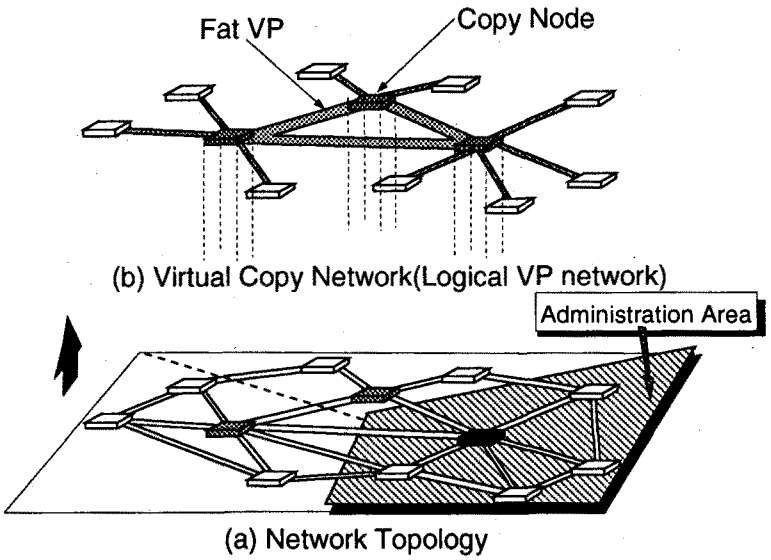


図 6.5 同報サービスに適した網トポロジ

本方式においては，単一 VP を設定された純粋な 1 対 1 呼と 1 対 1 設定を要求する同報呼 (元来同報サービスである呼) との間で異なる VP 設定となり得る．これら 2 種類の呼を判別するために，呼設定時の申告パラメータの一つとして同報呼か否かを網

に申告することが考えられる．これにより，1 対 1 設定を要求する同報呼に対してはコピーノードを含む経路設定が保証され，add-on サービスのように後から受信端末を追加する場合にも，新規受信端末からコピーノードへの追加 VP を探索するだけで比較的容易に対処可能となる．

次節では，上述のコピーノードが限定された環境において適用可能であり，結合型 VP 方式にも高い親和性を有する新しい同報経路選択アルゴリズムを提案する．

6.4 一般的な同報経路選択アルゴリズムの問題点

これまでに提案されてきた代表的な同報経路選択アルゴリズムとしては MST (Minimum Spanning Tree) 法 [31][32]，KMB(Kou-Markowsky-Berman) 法 [33]，RS (Rayward-Smith) 法 [34]，RST(Reverse Spanning Tree) 法 [35] 等が挙げられるが，これらのアルゴリズムはいずれもグラフ理論における Steiner Tree 問題に基づく近似アルゴリズムであった．スタイナー木 (Steiner Tree) 問題とは全ノードにコピー機能が付加されており各ノード間に存在するリンクに重み係数 (コスト) を付与された条件の下で，コストの合計値が最小になるように送受信ノード間を接続する目的関数最小化問題である．しかしながら，スタイナー木問題では全ノードがコピー機能を有することを前提条件としているため，コピーノード数が制限された状況 (例:図 6.6) において，実現可能解が存在するにも関わらず (図 6.6(a)) コピー機能を有さないノードにコピーを実行させる実現不可能解 (図 6.6(b)) を求める可能性がある．これは，従来の多くの近似アルゴリズムが，問題の簡単化を図るために対象とする送信ノードと受信ノード集合のみに注目して処理を行っていたからである．コピーノードを限定した環境の下での同報経路選択アルゴリズムとしては RMV(Reachable Multicast Vertices) 法 [35] が提案されているが，RMV 法ではコストの最小化のみを目的としており，各コピーノードにおけるコピー負荷の集中問題 [43][44] を考慮に入れていなかった．さらに，上記のアルゴリズムは VP 環境を想定しておらず，経路設定と VP 設定との関係が明確化されていない．ATM 網環境における経路選択アルゴリズムとしては，得られた経路から，設定すべき VP が一意的に決定される機能を有することが必要不可欠である．

そこで本論文ではコストの最小を図り，かつコピー操作に関する負荷を地理的に分散させると共に，選択された経路から一意に設定すべき VP を特定することができる同報

経路選択アルゴリズムとして CNR(Copy Node Restriction) 法と改良型 CNR(I-CNR; Improved CNR) 法を提案する.

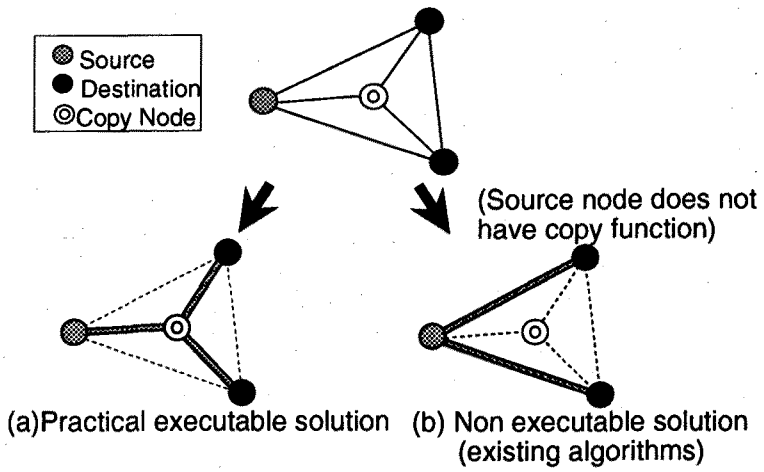


図 6.6 コピーノード数制約条件における経路選択の問題点

6.5 VP 環境に適した同報経路選択アルゴリズム

6.5.1 CNR アルゴリズム

CNR 法は従来の Prim のアルゴリズム [132] を同報経路選択に拡張した MST アルゴリズム [31][32] に基づいたアルゴリズムであり，コピーノードが限定された環境の下でコピー操作に関する負荷を地理的に分散させるという特徴をもつ．本アルゴリズムで用いられる各ノード間の VP は，網の管理レベルで算出されているものとする．また，以下のアルゴリズム内で用いている "VP コスト" とは，5.2節で定義されたリンクコストの概念を VP に拡張したものであり，その VP の負荷状況や伝搬遅延，セル廃棄率などによって重み付けされる値とする．コスト値は小さな値をとるほどパスの低負荷状況，遅延時間の短さ，並びに低セル廃棄率を表すと仮定する．

【CNR アルゴリズム】

(Step 0) 送信ノード s からの VP 段数制約を VPHL とする．また，網内の全てのノード x に関して，以下の操作を行う．

$$\mathrm{hop}[x] = \infty \quad (x \neq s)$$

$$\mathrm{hop}[x] = 0 \quad (x = s),$$

ここで，hop[·] は送信ノード s からの VP 段数である．

(Step 1) ノード s がコピーノードでない場合，ノード s から最小コストで接続可能である (s を管轄している) コピーノード s' に到る VP を選択し，hop[s']:=1 の操作を行うと共にその VP を初期木 T とする．送信ノード s がコピーノード s' である場合には送信ノード自身を初期木 T とする．

- T が構成された場合，(Step2). へ
- T の構成が不可能な場合 ($s \neq s'$ であり，接続可能 VP が存在しない場合)，呼損とする．

(Step 2) 受信ノード集合 $D = \{d_1, d_2, \ldots\}$，並びにコピーノード集合 $C = \{c_1, c_2, \ldots\}$ を接続する論理的なグラフ (VP から構成される網)G を構築する．このとき，グラフ G を構成するノード間のリンクは2ノードを結ぶ最小コストの VP とし，コピーノードではない2つの受信ノード間にはリンクは存在しない．
但し，グラフ G に関しては，コピーノード集合 C のみを見ると完全網をなす．
(Step3). へ．

(Step 3) グラフ G に関して，T に含まれ，かつ hop[c'] < VPHL を満たすコピーノード集合 C_T 内の任意のノード c' から，T に含まれていないグラフ G 上のノード n に到る接続可能最小コストパス VP_{min} を求め，VP_{min} を T に接続する．また，同時にノード n に関して hop[n] := hop[c']+1. の操作を行う．

- 受信ノード集合が全て T に収容された場合，(Step 4). へ
- T にパス VP_{min} を接続した場合，VP_{min} に関連する VP のコストを更新し，(Step 3). へ．

- Tに接続可能なパスVP_{min}が存在しない場合，呼損とする．

(Step 4) Tに含まれるコピーノードで葉となっている (経路の分岐数が 1 である) 受信ノード以外のノード c'' に関して

- c'' が存在した場合，c''に接続している VP をTから削除し，再び (Step 4). へ．
- c'' が存在しない場合，アルゴリズムを終了する．

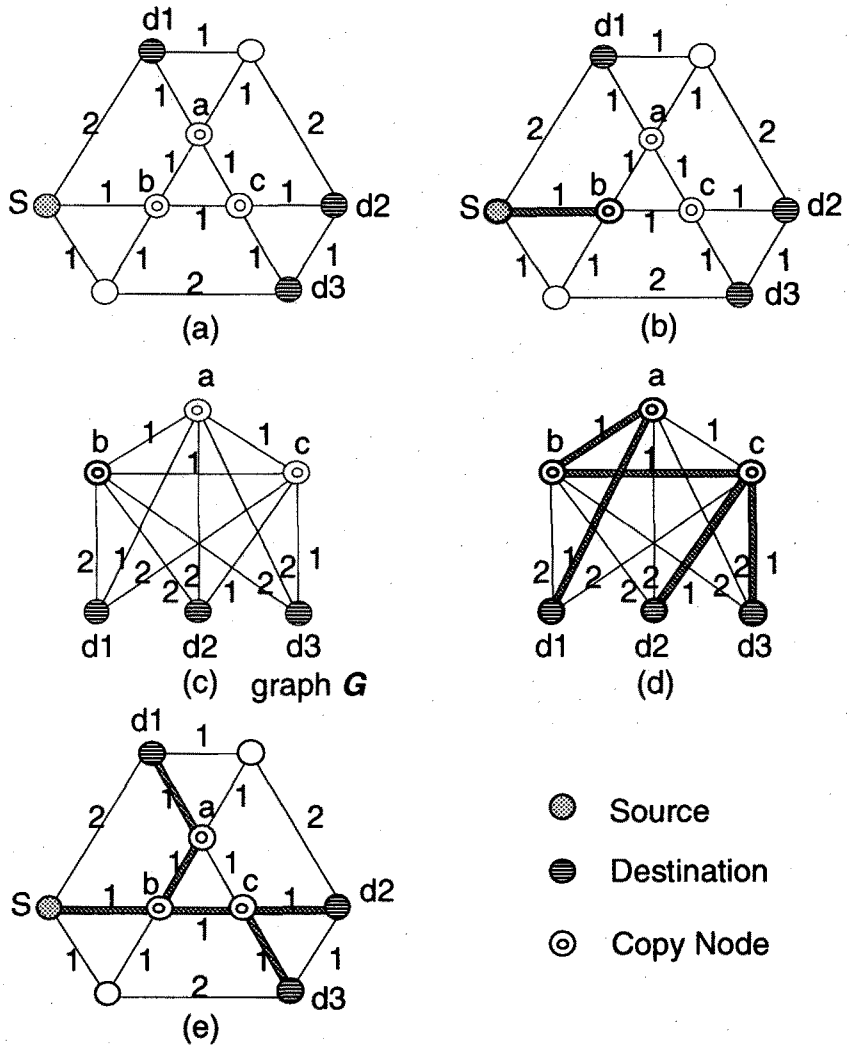


図 6.7 CNR アルゴリズムの動作例

なお，上記のアルゴリズムではTの構成やTに関するパスの接続が不可能な場合は呼損としているが，VP 容量を可変としたり，VP を再構成する方法も考えられる．

図 6.7に CNR 法の適用例を示す．図中 (a) は網の形状と経路選択を行う送信ノードと受信ノード集合を示している．リンクに付加された数字はそのリンクのコスト (VP コスト) を表す値である．(b) は手順 (1) による出力結果を表しており，(c) は手順 (2) よって作成される受信ノード集合 $D = \{d_1, d_2, d_3\}$ とコピーノード集合 $C = \{a, b, c\}$ から成る論理的な網 G を表している．ノード間を連結するリンクはノード間に設定された最小コストパスを，リンクに付加された数字は最小コストパスのコストを表している．(d) は手順 (3) の操作によって得られた出力結果であり，手順 (1) から (4) までの操作によって最終的に (e) が得られる．

CNR 法では経路を作成する際，受信ノードだけでなく全てのコピーノードも強制的に同報経路内に取り入れようとする性質をもつため，結果として得られる経路全体のコストは図 6.8のように最適経路のコスト値よりも大きくなる場合がある．また，同報トラヒックを収容するために結合型 VP 方式を適用した場合，図 6.9のように中継コピーノードでの VP → VC → VP レベルの交換が許容される．これは，もし他の遅延因子と比べて交換に要する時間が大きい場合には，網内遅延の劣化につながる．

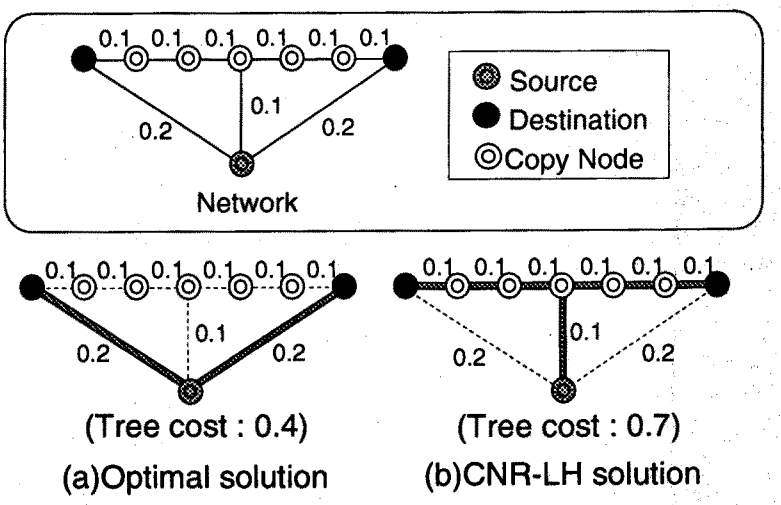


図 6.8 CNR アルゴリズムの問題点 (1)

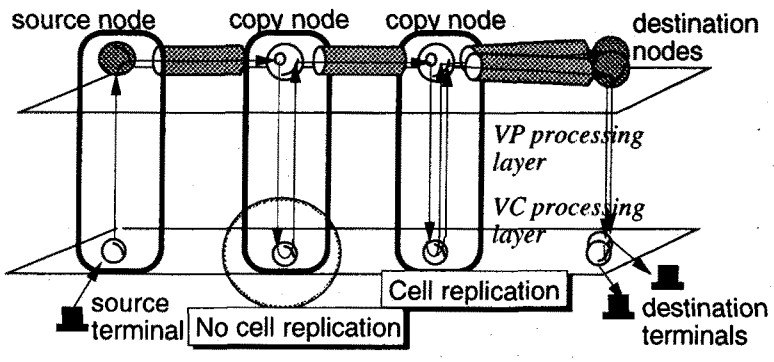


図 6.9 CNR アルゴリズムの問題点 (2)

6.5.2 I-CNR アルゴリズム

改良型 CNR 法は CNR 法で算出された経路から余分なコピーノードを取り除くことによってコストの最小化を図るアルゴリズムである．改良型 CNR 法は CNR 法より網資源の有効利用を図ることができる反面，計算量が多くなる．

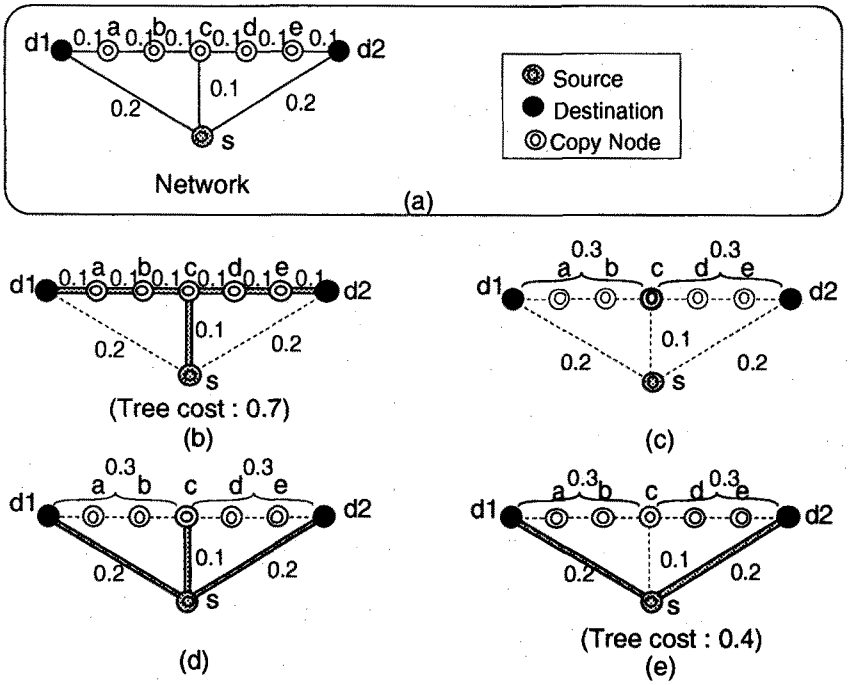


図 6.10 I-CNR アルゴリズムの動作例

アルゴリズムの詳細を以下に示す．

【改良型 CNR アルゴリズム】

1. CNR 法の (Step 1). から (Step 4). までを実行する.
2. (Step 1). で得られた同報経路 T に関して，実際にコピー操作を行っている (経路の分岐数が 3 以上の) コピーノードを抽出し，集合 C' を形成する.
3. T を解放する.
4. 再度 CNR 法を (Step 1). から (Step 4). までを実行する (実行例:図 6.10). 但し，このときの (Step 2). の処理に関しては，受信ノード集合 $D = \{d_1, d_2, \ldots\}$ と集合 C' から論理的グラフ G' を構成する.

6.6 性能評価

6.6.1 シミュレーションモデル

【性能評価尺度】

アルゴリズムの性能評価尺度としては，以下で定義される平均コピーノード数と算出された同報経路の平均コスト (平均木コスト) を用いる.

$$\text{平均コピーノード数} = \frac{\text{コピー実行ノード数の合計}}{\text{アルゴリズム実行回数}}$$

但し，“コピー実行ノード数” とは，同報経路選択を行った際に情報の複製を行ったコピーノード数を表す.

平均コピーノード数は，コピー操作に関する負荷状況を表す評価尺度であり，1 から (受信ノード数 − 1) までの値をとる．平均コピーノード数が 1 に近い値をとる程，そのアルゴリズムはコピー操作に関する負荷を 1 つのノードに集中させ，(受信ノード数 − 1) に近い値をとる程コピー操作に関する負荷を地理的に分散させる.

【比較対象アルゴリズム】

本章で提案した同報経路選択アルゴリズム (CNR 法，改良型 CNR 法) の性能と比較するために以下の 2 つのアルゴリズムを評価対象として考える.

・PTP(Point-To-Point) 法： 従来の1対1通信に基づく同報経路選択アルゴリズムであり，送信ノードに最も近いコピーノードで受信ノード数分のコピーを行い，そのノードから各受信ノードに到るVPを選択することにより同報通信を実現する．

・RMV-VP(Reachable Multicast Vertices - Virtual Path) 法： 文献[35]におけるRMV法に対し，本論文においてVPに関連する制約条件を新たに付加することによりATM網への適用を可能とした同報経路選択アルゴリズムである．アルゴリズムの詳細は以下に示す通りである．

(Step 0) 任意のノード x について以下の設定を実行する．

$$\mathrm{hop}[x] = \infty \quad (x \neq s)$$

$$\mathrm{hop}[x] = 0 \quad (x = s),$$

但し，hop[·] は送信ノード s からのVP段数を表す．

(Step 1) 送信ノード s に到達可能なコピーノード集合に属するノードの中で，以下の値 F を最小にするノード m を選択する．
$F =$ (ノード s から m 間のVPコスト) + (ノード m と全受信ノードを結ぶVPコストの総和)

- ノード m が存在しない場合，要求呼は呼損となる．
- 存在する場合，
  - $s \neq m$ ならば，VP_{s-m} が初期木 T として設定され，hop[m]:= 1 とし，ノード m は，RMV-VP法の解に含まれるコピーノード集合 C_T の要素として加えられる．
  - $s = m$, ならば，ノード m は集合 C_T に加えられる．

(Step 2) ノード m とランダムに選択された受信ノード d_i 間を結ぶVPをグラフ T に加える．もし，受信ノード d_i がコピーノードならば，要素 d_i を集合 C_T に加え，hop[d_i] := hop[m]+1 とする．

(Step 3) T に含まれていない受信ノード集合の要素 x と hop[y] < VPHL を満たす C_T 内の要素 y を接続する最小コストVPがもし存在すれば，そのVPをグラフ T に

加え，hop[x]:= hop[y]+1 とする．もし存在しなければ，要求呼は棄却される．もし，受信ノードがコピーノードであれば，集合 Nに加えられる．

(Step 4) もし，全ての受信ノードが木 Tに含まれたならば，その木が最終解となり，アルゴリズムは終了する．そうでなければ，(Step 3) へ戻る．

・RMV-VP10 法： 上に示した RMV-VP 法は，手順 (2) で行われる受信ノードの選択順序により，得られる解が異なるという特徴を有している．そこで，RMV-VP10 法では，同じ送受信ノード集合に対して RMV-VP 法を複数回 (10 回) 適用し，その中から最も木コストが小さい (網資源の有効利用化が図られる) 同報経路を選択する．

【網モデルと仮定】

シミュレーションを行う網モデルとしては，文献 [45] の方法に対しノード次数制限を付加した改良法 (付録 B. 参照) によって作成した，ノード数 20，リンク数 46，最小次数 (ノード当たりのリンク接続数)3，最大次数 5 のランダムグラフを採用した．作成された対象ネットワークは図 B.1である．

さらに性能評価に際し，以下の仮定を設けている．

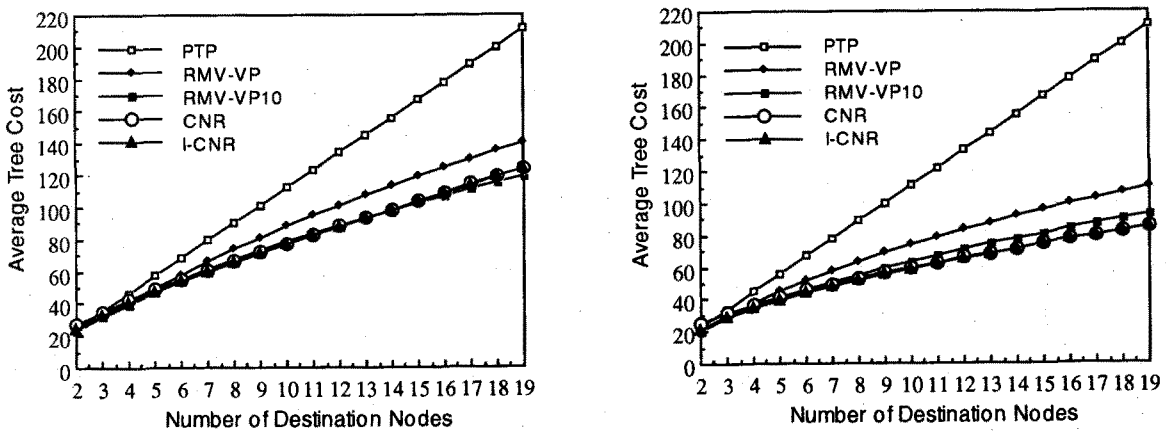
- ランダムグラフ作成の際の隣接格子間距離を 1 とする．
- 同報経路選択の際に，常に全リンクが利用可能 (リンク容量の制限なし) である．
- 各リンクのコストはそのリンクの物理的距離に等しい．
- 簡単のため，ノード間に設定される VP は 2 ノード間を結ぶ最小コストのパスとする．
- 網内に配置されるコピーノードや送信ノード，受信ノード集合はランダムグラフの任意のノードから毎回選択し，それらに対し経路選択を行う．この操作を 10000 回繰り返し，各平均特性を得る．

6.6.2 基本特性

(1). 網資源の有効利用化について

図 6.11はコピーノード数 $|C|$ が $|C| = 5$ の場合における各アルゴリズム (PTP 法, RMV-VP 法, RMV-VP10 法, CNR 法, 改良型 CNR 法) の平均木コスト－受信ノード数特性を示したグラフである．グラフより CNR 法, 改良型 CNR 法, RMV-VP 法, RMV-VP10 法の各アルゴリズムは従来の 1 対 1 の経路選択に基づく PTP 法よりも全体的に平均木コストが小さいことから，網資源の有効利用化を図る面で同報経路選択アルゴリズムの存在は重要であることがわかる．受信ノード数が 19 の場合 (全ノードへの放送の場合) では，これら 4 つのアルゴリズムの平均木コストは PTP 法の約 35%から 50%になる．

改良型 CNR 法の平均木コスト特性は CNR 法よりも小さいが，その差はあまり見受けられない．この理由としては，CNR 法で得られた解が既に最適解に近いものであることが挙げられる．そのため，改良型 CNR 法を適用した場合でもコストの低減化効果が表れないと考えられる．これは RMV 法を含めた特性間に差が見られないことからもわかる．

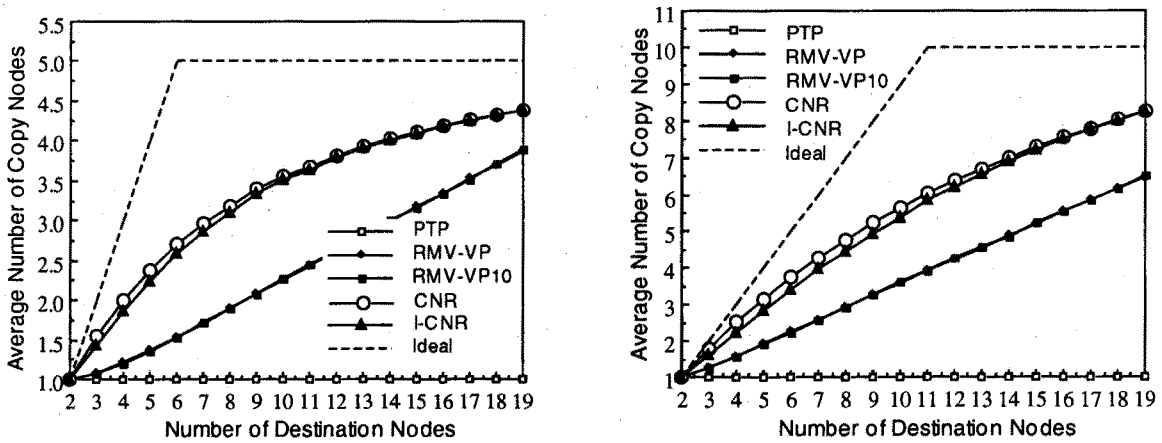


(a)$|C| = 5$ (b)$|C| = 10$

図 6.11 平均木コスト特性 (段数制約なし)

(2). コピー操作に関する負荷分散について

図 6.12はコピーノード数 $|C|$ が $|C| = 5$ の場合における各アルゴリズム (PTP 法, RMV-VP 法, RMV-VP10 法, CNR 法, 改良型 CNR 法) の平均コピーノード数ー受信ノード数特性を示したグラフである. グラフ中の点線で示されている特性曲線は平均コピーノード数のみを考えた場合の理想曲線であり, 経路選択時に各コピーノードで作成するコピー数が全てにおいて 1 であるときの特性曲線である. グラフより本章で提案したアルゴリズム CNR 法, 改良型 CNR 法は従来の RMV 法よりも理想値に近いことがわかる. また PTP 法では経路選択時に 1 つのコピーノードにおいて全てのコピー操作を行わせるため平均木コピーノード数は常に 1 であり, 制御の負荷を集中させていることがわかる. CNR 法と改良型 CNR 法を比較した場合, 改良型 CNR 法の平均コピーノード数は CNR 法よりも小さくなっている. これは改良型 CNR 法が平均木コストの最小化を行う代わりにコピーノードに関する負荷を集中させているためであり, コスト最小化とコピー負荷分散の間でトレードオフの関係が成り立つためである. なお, 図 6.11, 図 6.12の特性は $|C|$ の値を変えた場合でも同様の傾向が得られた.



(a)$|C| = 5$ (b)$|C| = 10$

図 6.12 平均コピーノード数特性 (段数制約なし)

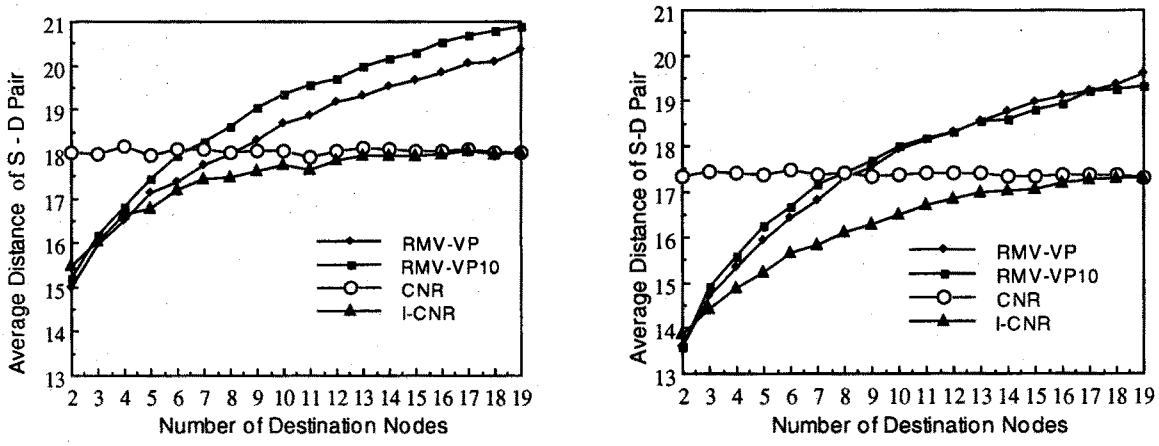
(3). 同報トラヒックの通信品質について

図 6.13に示すグラフは, 4 つのアルゴリズム (RMV-VP 法, RMV-VP10 法, CNR 法, 改良型 CNR 法) の送受信ノード間平均距離 - 受信ノード数特性を示している.

CNR法とRMV-VP法，並びにRMV-VP10法を比較した場合，CNR法の特性値は目的ノード数に依存せずほぼ一定の値であるのに対し，RMV-VP法とRMV-VP10法では，受信ノード数が増加すると，それに伴って特性値も増加している．これはCNR法が送信ノードをルートとして各受信ノードとコピーノードを経路内に取り入れようとするのに対し，RMV-VP法ではまず，網資源の有効利用化を図るのに最適と思われるコピーノードを1つ選択し，最適コピーノードをルートとして各受信ノードを経路内に取り入れようとすることに起因している．RMV-VP法によって生成された同報経路では，全ての情報が一旦最適コピーノードに伝送され，以後各受信ノードへと伝送される．即ち，RMV-VP法の場合，送信ノードと最適コピーノード間の距離が全ての送受信ノード間距離の一部となり，全ての送受信ノード間距離に影響を与える．しかし，RMV-VP法では網資源の有効利用のみを目的として最適コピーノードを選択するため，受信ノード数が増加すると，それに伴って選択される最適コピーノードは送信ノードから離れていき，その結果全ての送受信ノード間距離は増大する．この特性は，同報トラヒックの通信品質維持という観点からは好ましくなく，受信ノード数が少ない場合にはアルゴリズムの適用は可能であるが，受信ノード数が多い場合には通信品質を維持することができなくなりアルゴリズムの適用が困難になるという事態を招きかねない．以上の議論より，RMV-VP法とRMV-VP10法の適用範囲は，受信ノード数が少ない場合に限定されることがわかる．これに対し，CNR法では，常に一定した送受信ノード間平均距離を示しているため，受信ノード数に依存せず同報トラヒックの通信品質を一定に維持することが可能となる．従って，通信品質維持という観点からは，RMV-VP法やRMV-VP10法よりもCNR法の方が有効であると思われる．但し，受信ノード数が小さい場合には，RMV-VP法やRMV-VP10法の送受信ノード間平均距離の方がCNR法のそれよりも小さくなり，受信ノードの数が少ない同報通信サービスではCNR法よりもRMV-VP法やRMV-VP10法の方が適していると言える．

これに対し，改良型CNR法は，CNR法における上述の問題を大きく解消するアルゴリズムであり，受信ノード数が小さい場合においても，送受信ノード間平均距離を大幅に抑制することができる．これは改良型CNR法が，CNR法で得られた同報経路から余分なコピーノードを排除することによりそのコピーノードを経由する迂回経路を除去していることに起因する．また，グラフからもわかるように，改良型CNR法の送受信ノード間平均距離はRMV-VP法やRMV-VP10法のそれと比較しても小さな値

をとっており，受信ノード数増加に対する送受信ノード間平均距離の変化も RMV-VP 法や RMV-VP10 法より小さい．このため，同報トラヒックの通信品質維持という観点からは，改良型 CNR 法が最も優れたアルゴリズムであるということができる．



(a)$|C| = 5$ (b)$|C| = 10$

図 6.13 送受信ノード間平均距離特性 (段数制約なし)

(4). 経路算出時間について

図 6.14は，コピーノード数 $|C|$ が $|C| = 5$ の場合における 3 つのアルゴリズム (RMV-VP 法，CNR 法，改良型 CNR 法) の計算時間 - 受信ノード数特性を示している．RMV-VP10 法に関しては，並列処理を用いることにより RMV-VP 法と同程度の計算時間が得られることからここでは言及しない (実際には，並列処理を用いた場合でも解の比較等に費やされる処理時間のため RMV-VP10 法の計算時間は RMV-VP 法より若干大きくなると考えられる)．アルゴリズムの計算には，SUN の SPARC station IPX という計算機を用い，統計処理部などの冗長な部分は計算に含まれていない．

グラフを見てもわかるように，CNR 法と RMV 法ではほぼ同程度の計算時間を示しているのに対し，改良型 CNR 法ではそれらの約 2 倍の計算時間が必要になる．これは前章で述べたように，改良型 CNR 法では木コストの低減化や交換処理の簡単化を行うために CNR 法で得られた解 (同報経路) から経路の分岐点に位置するコピーノードのみを抽出し，それらのノードを対象として再度 CNR 法を実行しているためである．受信ノード数が少ない場合，初期段階の CNR 法における解から抽出されるコピーノード数は少ないため，再度実行される CNR 法での処理は全てのコピーノードを対

象とした最初のCNR法での処理よりも簡単となる．従って，改良型CNR法の計算時間はCNR法の計算時間の2倍に達しない．しかしながら，受信ノード数が増加するに伴い，最初の経路より抽出されるコピーノード数も多くなるため，改良型CNR法の計算時間はCNR法の計算時間の2倍に近づく．

以上より，改良型CNR法に関しては他の手法よりも計算時間が大きくなるという問題が提示された．しかしながら，最大でもその値は10^{-2}(sec) 以下であり，またその値に関しても網内のコピーノード数を少なくすることでさらなる低減化が可能であることから，実際の網に対しても改良型CNR法は十分適用可能であると考えられる．

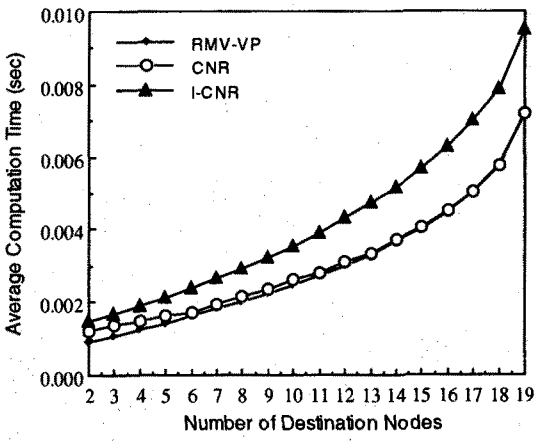
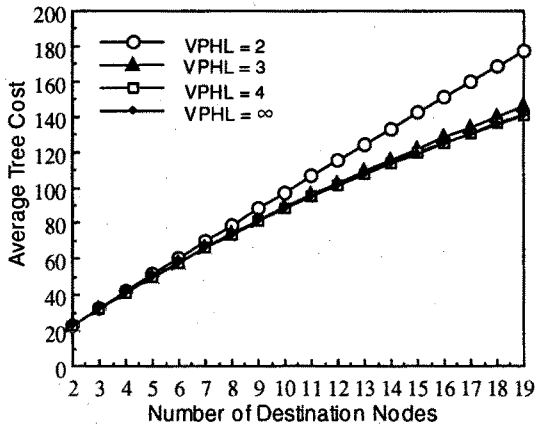


図 6.14 平均計算時間 ($|C| = 5$)

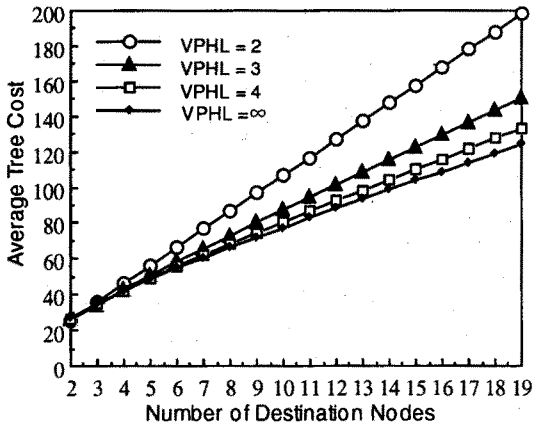
6.6.3 VP ホップ制約

ATM網への同報トラヒック収容方式としてCombined VP方式を適用した場合，コピーノードを経由することによるVP→VC→VP交換処理が伝搬時間に何らかの影響を与えることが懸念される．また，同報トラヒックの通信品質を考慮した場合でも，情報が経由するVPの段数には，ある制約条件が付加されると考えられる． そこで，本節ではVP段数制約 (VPHL : Virtual Path Hop Limit) を設け，送受信ノード間で経由されるコピーノード数を限定した場合，各アルゴリズムの特性がどのような影響を受けるかについて検討を行う．シミュレーション条件としては，VP段数制約 (VPHL) を VPHL $= 2, 3, 4, \infty$ とし，コピーノード数 $|C|$ に関しては $|C| = 5$ と設定した．シミュレーション結果を図6.15から図6.17に示す．

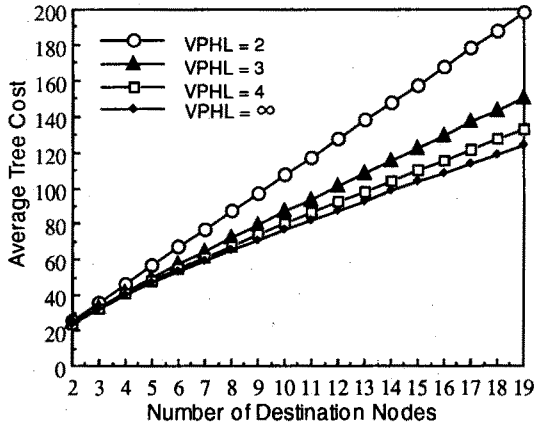
(1). 網資源の有効利用化について



(a)RMV-VP



(b)CNR



(c)I-CNR

図 6.15 種々の VP 段数制約に対する平均木コスト特性

図 6.15に示す 3 つのグラフは，それぞれ VP 段数制約を付加した場合における各アルゴリズム (RMV-VP 法，CNR 法，改良型 CNR 法) の平均木コスト- 受信ノード数特性を示している．3 つのグラフを見てもわかるように，VP 段数制約を厳しくすると平均木コストは増加する．これは VP 段数を制約することにより選択可能な VP が限定され，経路の選択自由度が減少したためである．また，図 6.15(b) と (c) を見てもわかるように，段数制約を設けた場合においても CNR 法と改良型 CNR 法の特性値間

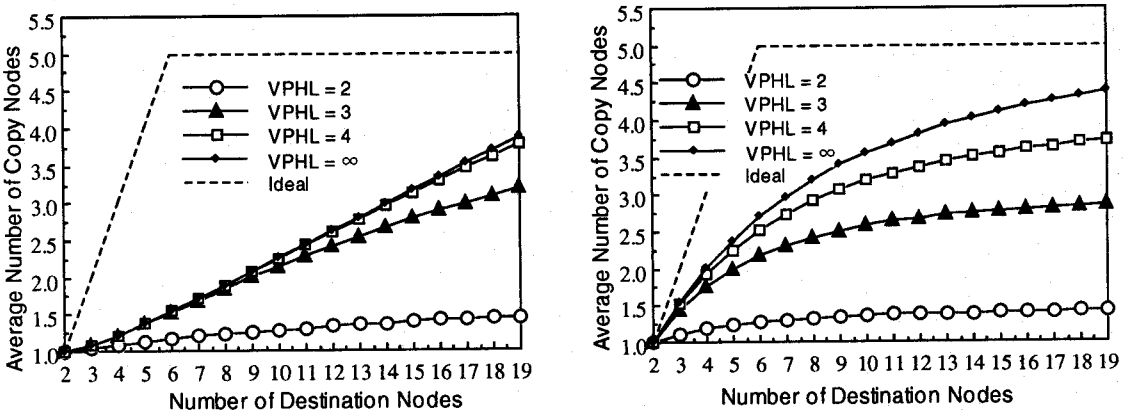
には差が見られず，その理由は前節で述べた通りであるが，段数制約を設けることによる選択可能経路の減少が両手法の特性を一層近づけている．

一方，各アルゴリズムの平均木コスト特性を比較すると，VP 段数制約 (VPHL) が 3 以下の場合，RMV-VP 法の平均木コストの方が CNR 法 (改良型 CNR 法) のそれよりも小さくなっているのがわかる．これは RMV-VP 法が，送信ノードからの VP コスト値と受信ノード集合からの VP コスト値の合計が最小となるコピーノードを最適コピーノードとして選択し，その最適コピーノードに対して VP を逐次付加していくという処理を行っているためである．従って，VPHL ＝ 2 の場合 RMV-VP 法の平均木コストは最適値 (最小値) となる．しかしながら，RMV-VP 法では，VP 段数制約が緩和され，選択経路の自由度が大きくなった場合においても作成される同報経路は最初に選択される最適コピーノードの影響を大きく受けるため，木コストはあまり減少しない．従って，VP 段数制約値が大きい場合には，RMV-VP 法の平均木コストの方が CNR 法のそれよりも大きくなる．

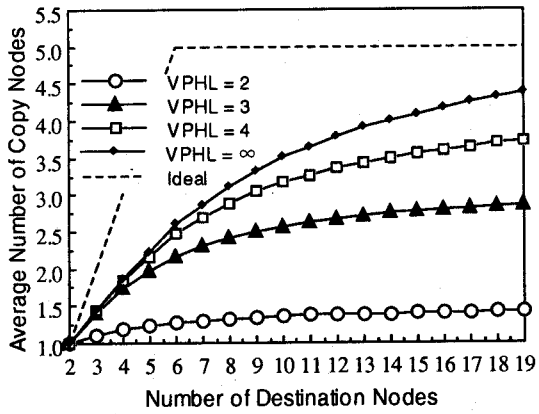
(2). コピー操作に関する負荷分散について

図 6.16に示す 3 つのグラフは，それぞれ VP 段数制約を付加した場合における各アルゴリズム (RMV-VP 法，CNR 法，改良型 CNR 法) の平均コピーノード数 - 受信ノード数 特性を示している．3 つのグラフを見てもわかるように，VPHL を小さくすると，同報経路を形成していく過程で VP を接続するコピーノードが限定されるため，平均コピーノード数は 1 の値に近づく．換言すれば，コピー操作に関する負荷は地理的に集中するようになる．特に，VPHL が 2 の場合，各アルゴリズムの平均コピーノード数はほぼ 1 の値となり，アルゴリズムの特性間に差はなくなる．逆に，VPHL を増加させていった場合，平均コピーノード数は大きな値を取るようになりコピー操作に関する負荷は地理的に分散するようになる．但し，図 6.16(a) に示すように RMV-VP 法の平均コピーノード数は VPHL が 4 になった時点でほぼ限界値 (最大値) に達するのに対し，CNR 法や改良型 CNR 法では，VPHL を緩和することにより (VPHL を 5 以上の値に設定することにより) さらに平均コピーノード数を増加させ，コピー操作に関する負荷を分散させることが可能である．また，特定の VPHL 制約値に着目して，RMV-VP 法と CNR 法 (改良型 CNR 法) を比較した場合においても，CNR 法 (改良型 CNR 法) の平均コピーノード数の方が RMV-VP 法のそれよりも大きくコピー操作

に関する負荷を地理的に分散させることがわかる．特に，受信ノード数が少ない場合において両手法の平均コピーノード数の差は顕著となる．これは，RMV-VP 法が受信ノード数が少ない程，最適コピーノードのみで全てのコピー操作を実行しようとすることに起因する．



(a)RMV-VP (b)CNR



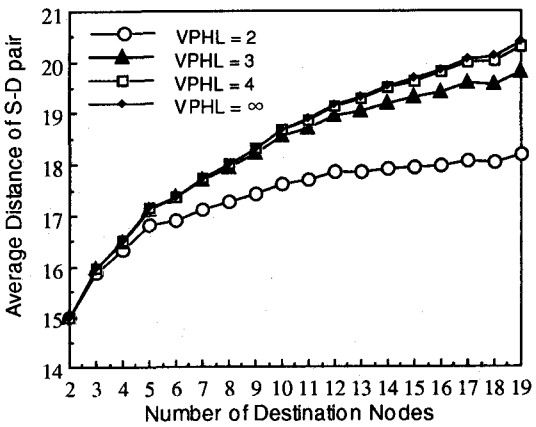
(c)I-CNR

図 6.16 種々の VP 段数制約に対する平均コピーノード数特性

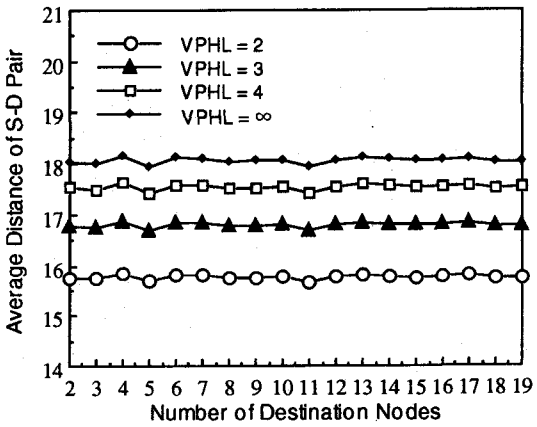
(3). 同報トラヒックの通信品質について

図 6.17に示す 3 つのグラフは，それぞれ VP 段数制約を付加した場合における各アルゴリズム (RMV-VP 法，CNR 法，改良型 CNR 法) の送受信ノード間平均距離 - 受

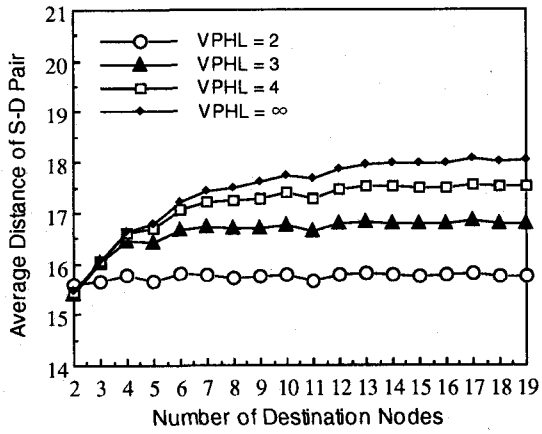
信ノード数 特性を示している．3つのグラフからわかるように，VPHLを小さくすると送受信ノード間平均距離は短くなる．しかし，アルゴリズムの種類によりその減少率や最小値は異なる．



(a)RMV-VP



(b)CNR



(c)I-CNR

図 6.17 種々のVP段数制約に対する送受信ノード間平均距離特性

RMV-VP法では，VPHLが2に減少するまで平均距離はほぼ同一の値をとっており，VPHLが2になった時点で平均距離は受信ノードの数に依存して大きく減少する．また，その最小値に注目した場合でも，その値は他のアルゴリズムと比較するとかなり大きいことがわかり，VP段数制約を設けた場合でもRMV-VP法の性能を改善す

るのには限度があるということがわかる．受信ノード数が 19 のときの平均距離に着目すると，RMV-VP 法では 18 までしか減少できないのに対し，CNR 法や改良型 CNR 法では 16 以下にまで減少させることが可能である．

一方，CNR 法と 改良型 CNR 法を比較した場合では，前節で示したアルゴリズムの基本特性が両手法の間で保たれていることがわかる．即ち，改良型 CNR 法は VP 段数制約に束縛されず，常に CNR 法の送受信ノード間距離を減少させることが可能であるということが明らかになった．

6.6.4 実際の通信網への適用可能性

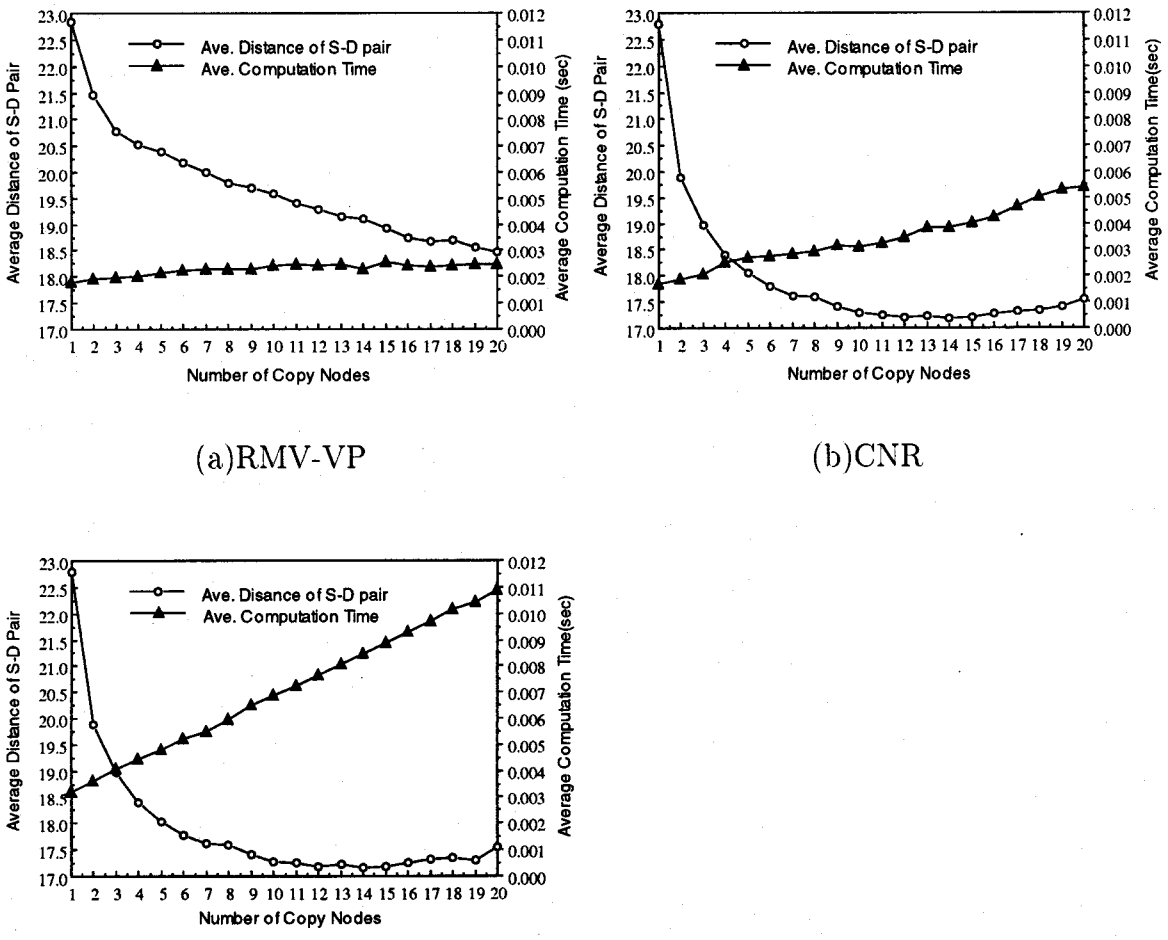


図 6.18 放送呼に対する送受信ノード間平均距離と計算時間

実際の通信網に同報経路選択アルゴリズムを適用する場合，最も考慮すべき問題は同報トラヒックに対する通信品質の保証であり，次いでアルゴリズムの実時間性 (接続品質の 1 項目) であると言える．ここでアルゴリズムの実時間性とは，実際に網内に配置される交換ノードが，設定された特定の呼設定時間以内に同報経路を算出できることを意味する．そこで，本節ではアルゴリズムの実行に要する時間制約が網内のコピーノード数や同報トラヒックの通信品質にどのような影響を及ぼすかを検証する．具体的には，コピーノード数に対する平均計算時間の推移と送受信ノード間平均距離の推移を計算機シミュレーションにより明らかにし，その結果から各アルゴリズムの実際の通信網への適用可能性について検討を行う．

図 6.18の 3 つのグラフは，目的ノード数 $|D|$ を $|D| = 19$ とした場合の各アルゴリズム (RMV-VP 法，CNR 法，改良型 CNR 法) の網内コピーノード数 - 送受信ノード間平均距離特性・平均計算時間特性を示している．

(1). 平均ノード間距離に関する考察

各手法の送受信ノード間平均距離は網内コピーノード数が増加するに従って減少している．これはコピーノード数が増加することによりコピーノードを経由することによる経路の迂回が短縮されるためである．但し，CNR 法と改良型 CNR 法については経路内にコピーノードを取り入れようとする性質があるため，網内コピーノード数が増加し過ぎると再びコピーノードを経由することによる経路の迂回が発生する．グラフより CNR 法と改良型 CNR 法の送受信ノード間平均距離の最小値は網内コピーノード数が 14 のときで 17.2 である．但し，網内コピーノード数が 10 程度で最小値にほぼ等しい送受信ノード間平均距離は達成されている．

次に，特定の網内コピーノード数に注目して各アルゴリズムの送受信ノード間平均距離を比較する．この場合，CNR 法の特性値が RMV-VP 法のそれよりも小さく，CNR 法は RMV-VP 法よりも同報トラヒックの通信品質を保証できることがわかる．図 6.18 より CNR 法と改良型 CNR 法は同程度の特性を示しており，両手法の特性間に差は見られないが，図 6.13 や図 6.17でも示したように，受信ノード数が少ない場合において改良型 CNR 法は CNR 法より優れた特性を示す (送受信ノード間平均距離が小さくなる)．

(2). 計算時間に関する考察

グラフより網内コピーノード数の増加に従って CNR 法と改良型 CNR 法の平均計算時間は増加しているが，RMV-VP 法の平均計算時間は網内コピーノード数に依存せずほぼ一定値をとっている．これは CNR 法と改良型 CNR 法がコピーノード集合と受信ノード集合を対象として同報経路を形成しようとするのに対し，RMV-VP 法では最適コピーノードの算出以外にコピーノードを対象とした処理を行っていないためである．

次に，特定の網内コピーノード数に注目して各アルゴリズムの平均計算時間を比較した場合，RMV-VP 法の計算時間が最も短く，次いで CNR 法，改良型 CNR 法の順で計算時間は大きくなっており，制御の簡単化という観点からは RMV-VP 法が最も優れたアルゴリズムであることがわかる．

(3). 呼設定時間制約条件下の性能に関する考察

上記の見解は呼設定時間のことを考慮に入れておらず，アルゴリズムの実行時間に制約条件が付加されていない場合の評価である．実際，グラフに示されている最大の平均計算時間を見ても 10^{-2}sec オーダの計算時間であり，各アルゴリズムの計算時間は十分呼設定許容時間内にあると言えるかも知れない．しかし，本節で用いている網モデルはノード数 20 のランダムグラフであり，実際の通信網ではノード数や使用する計算機の性能等によりアルゴリズムの実行時間にはある制約が設けられる可能性がある．また，各アルゴリズムについて同程度の制御時間でどのぐらいの性能が得られるかを比較検証することは有益であると思われる．そこで，図 6.18に示された結果から計算時間にある制約値が設けられたという仮定の下で各アルゴリズムの性能を比較する．具体的には，CNR 法の適用を完全に保証する 0.006 と RMV-VP 法の適用を完全に保証する 0.003 を計算時間の制約値として採用し，そのときの各アルゴリズムが取り得る送受信ノード間平均距離の最小値 L_{min} とその最小値をとるために必要な網内コピーノード数 C_{min} を調べる．表 6.1に各値を示す．

結果より，実際の通信網への適用に際し，計算機の性能や呼設定時間等の理由からアルゴリズムの計算時間に制約条件が設けられた場合でも，トラヒックの要求品質保証や同報通信実現に伴うマシンコストの低減化 (情報複製機能を有する交換機コストの低減化) 面で CNR 法と改良型 CNR 法は RMV-VP 法よりも優れていることが実証さ

表 6.1 各アルゴリズムにおける L_{min} と $|C_{min}|$

T_{th}	Algorithm	L_{min}	$\|C_{min}\|$
0.006	RMV-VP	18.6	20
	CNR	17.2	14
	I-CNR	17.6	8
0.003	RMV-VP	18.6	20
	CNR	17.6	8
	I-CNR	—	—

れた．特に，CNR 法と改良型 CNR 法を計算時間という観点から比較した場合，CNR 法の方が改良型 CNR 法よりも同じ計算時間で同報トラヒックに適した同報経路を算出することが可能であることが明らかになった．但し，CNR 法が改良型 CNR 法よりもその特性が際だつのは，計算時間に大きな制約が設けられた場合に限定され，アルゴリズムを実行する計算機の性能が十分であり各アルゴリズムの計算時間が許容値を大きく下回っている場合には，同報トラヒックの通信品質保証と網資源の有効利用化の面で改良型 CNR 法の方が CNR 法よりも優れた特性を示す．特に，受信ノード数が小さい同報通信サービスに関して両手法の特性間の差異は顕著であり，通信品質の保障面からは CNR 法よりも改良型 CNR 法の適用の方が有効であると言える．

6.7 結言

本章では同報通信を ATM 網に収容するための VP 設定に関する幾つかのアプローチを提示した．また，ATM 網へ同報トラヒックを収容する場合に有効である網構成法として，情報複製機能を有する交換ノード (コピーノード) を網内の複数箇所に配置させ，コピーノード間で論理的な網を形成することにより経路選択時の制御を容易にする手法を提案した．本手法ではコピーノード間に設定された VP へ複数の同報トラヒックを収容するため統計多重効果を見込むこともできる．

さらに，同報トラヒックに対する VP 網上の経路を選択するアルゴリズムとして，CNR 法並びに改良型 CNR 法を提案した．計算機シミュレーションにより本アルゴリ

ズムの基本特性を示し，その有効性を明らかにした．本アルゴリズムは交換点でのコピー機能に関する制御負荷を地理的に分散させるという特徴を有する．

また，従来手法に基づく3つのアルゴリズム (RMV-VP法，RMV-VP10法，PTP法) との性能比較より本手法の有効性を検証した．具体的には，まず，VP段数制約 (VPHL) を VPHL=∞ とし，シミュレーションを行うことで各アルゴリズムの基本特性を比較した．その結果，提案した2つのアルゴリズムは網資源の有効利用化やコピー操作の地理的負荷分散に関して他のアルゴリズムよりも優れた特性を有していることが明らかになった．また，同報トラヒックの通信品質維持に関しても，従来のRMV-VP法が受信ノード数の増加に伴いトラヒックの通信品質を劣化させるのに対して，CNR法では受信ノード数に依存せずほぼ一定の通信品質で同報トラヒックを収容できること，特に，改良型CNR法は，トラヒックの通信品質面で全てのアルゴリズムよりも優れた特性を有していることを確認した．

次に，VPHLの制約値が各アルゴリズムの特性に与える影響を検証するため，VPHLの制約値を小さく設定した場合の各アルゴリズムの特性をシミュレーションにより比較した．その結果，RMV-VP法に関しては，VPHLの制約値を小さく設定しても送受信ノード間平均距離特性を改善することは困難であり，また逆にVPHLの制約値を小さく設定することで多くの網資源が必要になることを明らかにした．これらの結果は，RMV-VP法の実際の通信網への適用が困難であることを示すものである．これに対してCNR法や改良型CNR法では，VPHLの制約値を小さく設定することにより送受信ノード間平均距離特性はさらに改善されることを明らかにした．また，CNR法や改良型CNR法に関しては，VPHLの制約値を小さく設定した場合でもコピー操作に関する負荷を地理的に分散させることができることを示した．

最後に，アルゴリズムを実行する計算機の性能がトラヒックの通信品質や網内コピーノード数にどのような影響を与えるかを検証するため，計算時間に制約を設けた場合の各アルゴリズムの送受信ノード間平均距離最小値とそのときに必要となる網内コピーノード数を算出した．その結果，呼設定時間等に制約がある場合においても，CNR法と改良型CNR法は同報トラヒックの通信品質保証や同報通信実現に伴うマシンコストの低減化 (情報複製機能を有する交換ノードコストの低減化) においてRMV-VP法よりも有効であることを実証した．

第 7 章

結論

来るべき 21 世紀に向け，ATM 技術をベースとした広帯域総合通信網 (B–ISDN) を技術基盤とし，同報サービスを柔軟に収容することができれば，一般家庭を含めた社会全般への高度情報化の波及と，新たな通信ニーズの開拓による健全な経済の発展成長が期待される．このような観点から，本論文では，B–ISDN(ATM 網) に 1 対多型の同報サービスを収容する際に必要とされる要素技術の総合的な確立を目的として，交換ノードに関する視点，経路選択に関する視点，並びに ATM 網への適用に関する視点の 3 つに注目し，研究を遂行した．以下に 2 章から 6 章において得られた成果を総括し，結論とする．

まず，交換ノードに関する視点として，ATM 網に対し同報トラヒックの収容を行った場合に，交換機に与える性能の変化を定量的に評価した．さらに，同報セル収容に適した交換機アーキテクチャの 1 つである出力バッファ型アーキテクチャの範疇に属する交換機の提案を行い，従来の出力バッファ型交換機の性能との比較を行うことによりその有効性を明らかにした．

以下，交換ノードの視点に関する研究成果を総括して述べる．

(1) 呼接続要求発生の出回線別不均衡，または収容呼種の不均衡などにより，到着セルが各出回線を選択する確率が平均的に異なるような環境において，出力バッファ型交換機に 1 対 1 呼のみを処理させるのではなく，放送性を有する呼を意図的に収容することにより，特定端子への統計的な負荷集中の緩和効果が得られることを数値解析により定量的に明らかにした．

解析は，特定出力端子の選択確率を各々独立に設定できるなど，一般性をもたせた環境を想定した．解析結果より，統計的に不均質な出力端子選択確率で，か

つ全交換機にかかる負荷が一定の場合には，同報セルを多く含むような交換機環境にするほど選択率の高い端子のセル廃棄率特性が大きく改善されることが明らかとなった．従って，ATM 方式をベースとした加入者系の放送分配サービスや ATM-LAN などの放送性の高いトラヒックをかなり高い割合で収容することが予想される場合には，従来の 1 対 1 通信のみのトラヒックを対象とした場合と比べ，交換処理対象セルとして同報性の高いセルを多く含めることにより，出回線の負荷変動に対してかなり安全側の特性が得られることが明らかとなった．このことから，呼設定時になるべく放送性の高い呼を一定の割合で各交換機に均一に処理させるような呼設定アルゴリズムを導入することにより，出回線における統計的な負荷の割合が変動してしまった場合においても特定出力端子の負荷集中に対する特性劣化を軽減することが可能となる．

(2) 同報サービス収容に適した交換機アーキテクチャとして，放送型伝送路を用いた新しい時分割型 ATM 交換機である，CASCH スイッチ (Control Ahead with Splitted replica of Cell Header) を提案した．本交換機は，入出力端子共にバッファが配置され，原理上，ノンブロッキングな交換基盤を有し，出力端子競合も起こらない．入力端子から出力端子へのセル交換と交換制御動作を別系統に分離し，セル交換に先立ち交換制御を行うことにより，制御動作の高速性に対するボトルネックを緩和すると共に，制御時間オーバーヘッドが解消され，高性能かつ高い実現性が期待される．また，本交換機は制御時間を長くとれることにより，将来の多種多様な新サービスに対応するための付加機能を柔軟に追加でき，可変長セルにも対応可能であるという点で次世代 B-ISDN にも適用できる交換機アーキテクチャである．

CASCH スイッチを含めた，放送型伝送路を用いた出力端子競合及び内部衝突のない時分割型 ATM 交換機一般に対し，交換機の内部速度に制約がある場合のセル廃棄率特性を解析し，性能評価を行った．その結果，交換機の内部速度に対する制約が大きい場合においても，スイッチの利用率が 1 より僅かに小さい領域では十分なセル廃棄率特性の得られることを明らかにした．さらに，入出力バッファ間フロー制御を実装することにより，バースト的なセル到着に対しても強靭な交換機となり，従来の出力バッファ型交換機のセル廃棄率性能を越える性能を実現することができることを明らかにした．入力バッファの容量配分については，

送出すべきセルのスキャンニングに対する実装上の問題を考慮に入れてできるだけ多く配置することがセル廃棄率性能の改善につながることが明らかとなった.

(3) 同報サービス収容に適し，さらに大規模化が可能な高性能ATM交換機アーキテクチャとして，特定個数の出力端子毎に共有メモリを配し，前段に設置されたノンブロッキング交換基盤で各共有メモリにセルを分配する，いわゆる共有出力バッファ型交換機に注目し，特に，出力端子競合を許す交換機で同一共有メモリに属する端子間の公平なスループット配分を実現できるアーキテクチャを提案した．さらに，出力端子競合規律として，ランダム規律の場合と，提案アーキテクチャで実現可能な公平規律の場合におけるセル廃棄率を数値解析により導出した．数値結果より，同一共有メモリ内に属する端子間の不均質条件が増大するにつれて公平規律の場合がランダム規律と比べて優れた廃棄率特性を有することが明らかとなった．また，共有メモリも含めたスイッチ全体の廃棄率特性を提案アーキテクチャの場合，並びに端子当たりの使用可能バッファ容量を制限するバッファ規律を適用した場合それぞれについてシミュレーションにより調べた．その結果，提案交換機は，ランダム規律によるアーキテクチャと比べて，両方式ともに従来の個別出力バッファ型に近い各端子毎のスループット配分を実現でき，さらに個別バッファ型に比べ全体のスループット改善が図られることが明らかとなった．改良アーキテクチャとバッファ制御を併用することにより，種々のトラヒックパターンに対しても柔軟かつ効果的にスループット改善効果の得られることがわかった．

次に，経路選択に関する視点として，交換機に関する視点から得られた同報トラヒック印加が交換機に与えるインパクトの評価結果を踏まえて，経路選択問題にノード当たりのセルコピーに関する処理の地理的分散という新たな目的関数の導入を図った．この着眼点に基づき新たな経路選択アルゴリズムを提案し，コストと同報トラヒック処理分散の両面から特性を評価し，その有効性を明らかにした．

以下，同報経路選択に関する研究成果を総括する．

(1) 中継交換ノードにおいてコピーされるパケット数の集中を回避する同報経路選択アルゴリズムとして，“枝付加型アルゴリズム”と“ループ構成型アルゴリズム”を提案した．両アルゴリズムは，木状経路のコストの総和が与えられた閾値に依

存した範囲内で劣化することを許すことにより，パケットコピー操作の分散を達成する.「枝付加型」は，1つの受信ノードを含むパスを部分木に逐次付加することにより，最終的に木状経路を得るアルゴリズムである.「ループ構成型」は，全送受信ノード対に対する最小コストパスの重ね合わせを初期木とし，その木に木変換操作を施すことにより所望の解を得るアルゴリズムである.

性能評価により以下の事実が明らかとなった.「ループ構成型」は,「枝付加型」に比べて全般に良好な性能を有する．また，閾値の設定に関してより敏感であるため，低めの値を設定しなければならない．但し,「枝付加型」の利点はアルゴリズムが比較的シンプルであるため，計算時間が少なくて済むことにある．両アルゴリズムは若干の遅延の増加でコピー処理の分散化を達成することができる．また全リンクコストの総和に関しても，従来の最小コスト問題に対応するアルゴリズムにより得られた解とほぼ同様のコストの解が得られる.

(2) 異なるサービス品質を要求する呼が混在するB-ISDN環境に適した経路選択法を規定した．具体的には，経路選択アルゴリズム実行の際のコスト導出関数に着目し，いくつかの典型的なコスト導出関数を比較検討した結果を基に，適切なコスト導出関数を提案した．提案コスト導出関数は，基本的なコスト導出関数の中で最も良好な性能を示した関数を基盤とし，分類パラメータ p を変数にもつ．各サービスの遅延や呼損に関する要求品質に応じてパラメータ p を変化させることにより，関数の形状が調整され，結果的に各呼が要求に応じた経路を選択することが可能となる.

異なる要求QOS，要求帯域幅を有する2または3種の1対1通信サービスクラスが混在する環境下で提案方式を評価した結果，サービスクラス毎に形状を調整可能な提案コスト導出関数を使用することにより，異なる遅延要求(目標QOS)に基づき適切な経路が選択され，全サービスクラスに対し同一のコスト導出関数を使用した場合よりも低遅延の経路選択を実現できることが明らかとなった．提案コスト導出関数は同報サービスにも適用可能である.

最後に，ATM網への適用に関する視点として，VPの使用が前提となるATM網環境に注目し，上述した同報トラヒック収容に適したVP網の構築，並びにVP設定問題と経路選択問題の融合を目指した具体的な方策を提唱した．具体的なVP設定レベ

ルの経路選択法を提案すると共に，その有効性を定量的に明らかにした．評価指標としては，経路選択の指標と同様，コスト最小化のみならず，同報セル処理に関する負担の分散化を取り入れ，計算時間も含めて総合的に評価した．

以下，ATM 網への適用に関する研究成果を総括する．

(1) 従来の VP 制御法との親和性を考慮に入れた有効な同報トラヒックの VP 制御法として，結合型 VP 方式 (Combined VP 方式) を提案した．提案方式は，CATV 等の同報分配サービスだけでなく各生起呼のノード選択が異なる TV 電話等の同報サービスを収容する場合においても有効であり，網資源の有効利用を図りつつ VPI 番号の有効利用を図ることができる．そのため，大規模網においても同報サービスを収容することが可能となる．また，結合型 VP 方式を基盤とし，同報機能を実現するのに適した網構成として，“仮想コピー網” の概念を提案した．仮想コピー網は，経路選択時に各ノードからアクセス可能なコピーノードが限定されること，並びにまた同報経路として選択される VP が大幅に限定されることから，呼設定に要する処理時間はコピーノード数の減少に伴って短縮化されるという利点をもつ．加えて，本手法では，同報トラヒックがコピーノード間に設定された VP に集約されるため，大幅な統計多重効果を見込むことができる．

(2) 仮想コピー網環境のように網内のコピーノード数が限定された環境において，経路を決定すると共に呼を収容すべき VP 集合も一意に設定可能である同報経路選択アルゴリズムとして,「コピーノード制限 (CNR:Copy Node Restriction) 法」，並びに「改良型コピーノード制限法 (改良型 CNR 法)」を提案した．CNR 法はグラフ理論において全ノードを結ぶ最小木 (Minimum Spanning Tree) を作成する Prim のアルゴリズムを同報経路選択に拡張した MST アルゴリズムを基本とし，新たにコピーノード数制約と段数制約を付加したアルゴリズムであり，コピーノードが限定された網環境においても適用可能であると共に網資源の有効利用化を図りつつ，コピーノードに加わる制御負荷を地理的に分散させるという特徴を有する．また，改良型 CNR 法は最適解への近似度と情報伝送時の交換処理に関して CNR 法を改善したアルゴリズムであり，計算時間が増加する反面トラヒック自体の通信品質を保証しつつ網資源の有効利用化を図ることができる．

従来手法に基づく 3 つのアルゴリズム (RMV-VP 法，RMV-VP10 法，PTP

法) と性能を比較することにより，提案した2つのアルゴリズムは網資源の有効利用化やコピー操作の地理的負荷分散に関して他のアルゴリズムよりも優れた特性を有していることを明らかにした．また，同報トラヒックの通信品質維持に関しても，従来の RMV-VP 法が受信ノード数の増加に伴いトラヒックの通信品質を劣化させるのに対して，CNR 法では受信ノード数に依存せずほぼ一定の通信品質で同報トラヒックを収容できること，特に，改良型 CNR 法は，トラヒックの通信品質面で全てのアルゴリズムよりも優れた特性を有していることを実証した．さらに，計算時間に制約を設けた場合の各アルゴリズムの送受信ノード間平均距離最小値とそのときに必要となる網内コピーノード数を算出した結果，呼設定時間等に制約がある場合においても，CNR 法と改良型 CNR 法は同報トラヒックの通信品質保証や同報通信実現に伴うマシンコストの低減化 (情報複製機能を有する交換ノードコストの低減化) において RMV-VP 法よりも有効であることを実証した．

以上，B-ISDN(ATM 網) に対する同報サービス収容技術の確立に関する本論文の研究成果が，通信工学の発展に多少なりとも貢献し，将来の豊かな情報化社会実現に向けての糧となるならば，筆者の最も幸いとするところである．

参考文献

[1] 秋丸春夫, 池田博昌: “現代交換システム工学”, オーム社.

[2] 矢島達夫: “超高速光技術”, 丸善.

[3] 池田博昌, 石川宏: “ディジタル通信ネットワーク”, 昭晃堂.

[4] 岡田博美: “情報ネットワーク”, 培風館.

[5] 森田茂男, 菊田弘之: “ISDN 技術の国際標準, CCITT I シリーズ勧告解説”, CQ 出版社.

[6] 浅谷耕一, 岡田忠信, 川原崎雅敏, 前田洋一, 山崎克之: “わかりやすい B-ISDN 技術”, オーム社.

[7] 青木利晴, 青山友紀, 濃沼健夫: “広帯域 ISDN と ATM 技術”, 電子情報通信学会.

[8] S. Minzer: “Broadband ISDN and Asynchronous Transfer Mode(ATM)”, IEEE Communication Magagine, vol.27, no.9, pp.17–24 (1989).

[9] R. Handel and M. Huber: “Integrated Broadband Networks”, Addison-Wesley.

[10] M. Prycker: “ASYNCHRONOUS TRANSFER MODE Solution for Broadband ISDN”, Ellis Horwood.

[11] 佐藤健一, 太田　聡, 鴇沢郁男: “ バーチャルパスの概念を用いた広帯域統合伝達網の構成”, 信学論 (B–I), vol.J72–B–I, no.11, pp.904–916 (1989).

[12] W. D. Grover: “The Selfhealing Network:A Fast Distributed Restoration Technique for Networks Using Cross-Connect Machines”, Proc. IEEE GLOBECOM'87, pp.1090–1095 (1987).

[13] H. Sakauchi, Y. Nishimura and S. Hasegawa: “A Self-Healing Network with Economical Space-Channel Assignment”, Proc. IEEE GLOBECOM'90, pp.1549–1554 (1990).

[14] C. H. Yang and S. Hasegawa: "FITNESS : Failure Immunization Technology for Network Service Survivability", Proc. IEEE GLOBECOM'88, pp.1549–1554 (1988).

[15] H. Fujii and N. Yoshikai: "Restoration Message Tranfer Mechanism and Restoration Characteristics of Double-Search Self-Healing ATM Network," IEEE J. Sel. Areas Commun., vol.12, no.1, pp.149–158 (1994).

[16] R. Kawamura, K.Sato and I.Tokizawa: "Self-Healing ATM Networks Based on Virtual Path Concept", IEEE J. Sel. Areas Commun., vol. 12, no.1, pp.120–127 (1994).

[17] T. Wu, D.T. Kong and R.C. Lau: "An Economic Feasibility Study for Broadband Virtual Path SONET/ATM Self-Healing Ring Architecture", IEEE J. Sel. Areas Commun., vol.10, no.9, pp.1459–1473 (1992).

[18] S. Ohta and K.Sato: "Dynamic Bandwidth Control of the Virtual Path in an Asynchronous Transfer Mode Network", IEEE Trans. Commun., vol.40, no.7, pp.1239–1247 (1992).

[19] 渡辺　裕, 葉玉寿弥: "ATM マルチメディア通信網における適応形バーチャルパス容量可変制御法", 信学論 (B–I), vol.J76-B-I, no.7, pp.465–473 (1994).

[20] 村田正幸, 尾家祐二, 宮原秀夫: "トラヒック理論からみた ATM 網におけるトラヒック制御の動向", 信学論 (B–I), vol.J72-B-I, no.11, pp.979–990 (1989).

[21] D. Hong, T. Suda and J.J. Bae: "Survey of Techniques for Prevention and Control of Congestion in an ATM Network", Proc. IEEE ICC'91 pp.204–210 (1991).

[22] 川島幸之助, 町原文明, 高橋敬隆, 斎藤　洋: "通信トラヒック理論の基礎とマルチメディア通信網", 電子情報通信学会.

[23] O. Gihr and P. Tran-gia: "A Layered Description of ATM Cell Traffic Streams and Correlation Analysis", Proc. IEEE INFOCOM'91, pp.137–144 (1991).

[24] 田中良明: "通信放送統合網の基礎", オーム社.

[25] T.T. Lee: "Nonblocking Copy Networks for Multicast Packet Switching", IEEE J. Sel. Areas Commun., vol.6, no.9, pp.1455–1467 (1988).

[26] J.S. Turner: "Design of Broadcast Packet Switching Network", IEEE J. Sel. Areas Commun., vol.36, no.16, pp.734–743 (1988).

[27] H.S. Kim and A.L. Garcia: "A Multistage ATM Switch with Interstage Buffers", Proc. International Switching Symposium, vol.5, pp.15–20 (1990).

[28] 漆谷重雄, 行松健一: "コピー機能を有するセルフルーチングスイッチ", 信学技報, SSE90-125 (1991).

[29] 田中良明, 土谷浩史: "集線網を用いた非対称放送形ATMスイッチ回路網", 信学論 (B–I), vol.J76-B-I, no.8, pp.601–609 (1992).

[30] Y. Tanaka and P. Huang: "Multiple Destination Routing Algorithms", IEICE Trans., Commun., vol.E76-B, no.5, pp.544–552 (1993).

[31] H. Takahashi and A. Matsuyama: "An Approximate Solution for the Steiner Problem in Graphs", Math. Japonic, vol.24,no.6, pp.573–577 (1980).

[32] K. Bharath-Kumar and J.M. Jaffe : "Routing to Multiple Destinations in Computer Networks", IEEE Trans. Commun., vol.31, no.3, pp.343–351 (1983).

[33] L. Kou, G. Markowsky and L. Berman: "A Fast Algorithm for Steiner Trees", Acta Informatica, vol.15, pp.141–145 (1981).

[34] V.J. Rayward–Smith: "The Computaion of Nearly Minimal Steiner Trees in Graphs", Int. J. Math. Ed. Sci. Tech., vol.14, no.1, pp15–23 (1983).

[35] C.H. Chow: "On Multicast Path Finding Algorithms", Proc. IEEE INFOCOM'91, pp.1274–1283 (1991).

[36] 福岡寛之, 小田稔周: "1対多地点間通信のための最適ルーチング", 信学論 (B–I), vol.J74-B-I, no.1, pp.10-19 (1991).

[37] 田中　晶, 水沢純一: "多地点間通信における経路選択法", 信学論 (B–I), vol.J72-B-I, no.4, pp.293–304 (1989).

[38] 福岡寛之, 小田稔周: "中継リンク数及び分岐数制約を考慮した1対多地点間ルーティングの最適化", 信学技報, IN92-15 (1992).

[39] Y. Wing: "Efficient Algorithms for Multiple Destinations Routing", Proc. IEEE ICC'91, pp.1991–1317 (1991).

[40] V. Kompella : "Multicasting for Multimedia Applications", Proc. IEEE ICC'92, pp.2078–2085 (1992).

[41] P. Yum Tak-Shing: "Multicast Source Routing in Packet-Switching Networks", Proc. IEEE ICC'91, pp.1284–1288 (1991).

[42] G. Vonderweidt, J. Robinson, C. Toulson, J. Mastronardi, E. Rubinov and B. Prasada: "A Multipoint Communication Services for Interactive Applications", IEEE Trans. Commun., vol.39, no.12, pp.1875–1885 (1991).

[43] H. Tode, Y. Sakai, M. Yamamoto, H. Okada and Y. Tezuka: "Traffic Distributing Algorithm for Multicast Routing in Packet Type Networks", IEICE Trans. Commun., vol.E74-B, no.12, pp.4051-4060 (1991).

[44] H. Tode, Y. Sakai, M. Yamamoto, H. Okada and Y. Tezuka: "Multicast Routing Algorithm for Nordal Load Balancing", Proc. IEEE INFOCOM'92, pp.2086–2095 (1992).

[45] B.M. Waxman: "Routing of Multipoint Connections", IEEE J. Sel. Areas Commun., vol.6, no.9, pp.1617–1622 (1988).

[46] P. Huang and Y. Tanaka: "Multicast Routing Based on Predicted Traffic Statistics", IEICE Trans., Commun., vol.E77-B, no.10, pp.1188–1193 (1994).

[47] M.H. Ammar, S.Y. Cheung and C.M. Scoglio: "Routing Multipoint Connections Using Virtual Paths in an ATM Network", Proc. IEEE INFOCOM'93, pp.98–105 (1993).

[48] 大槻英樹, 久保田文人: "IN による分配型サービス実現のための一考察", 信学技報, SSE94-12 (1994).

[49] 大槻英樹, 久保田文人, 新井理水: "B-ISDN のための IN コールモデルの検討", 信学技報, SSE95-32 (1995).

[50] 針生剛男, 秋葉淳哉, 岸田卓治, 近藤好次: "広帯域高度 IN を実現するコールモデルの検討", 信学技報, SSE95-33 (1995).

[51] H. Suzuki, H. Nagano and T. Suzuki : "Output-Buffer Switch Architecture for Asynchronous Transfer Mode", Proc. IEEE ICC'89, pp.99–103 (1989).

[52] M. Yamamoto, H. Tode, H. Okada and Y. Tezuka : "A Control-Ahead ATM Switch Architecture and Its Performance", IEEE J. Sel. Areas Commun., vol.9, no.9, pp.1549–1559 (1991).

[53] Y.B. Choi, H. Tode, H. Okada and H. Ikeda: "A Large Capacity Photonic ATM Switch Based on Wavelength Division Multiplexing Technology", IEICE Trans. Commun.,vol.E79-B (1996)(Accepted).

[54] Y.B. Choi, H. Tode, H. Okada and H. Ikeda: "A Photonic ATM Switch Architecture for WDM Optical Networks", IEICE Trans. Commun.,vol.E78-B, no.9, pp.1333-1335 (1995).

[55] Y.B. Choi, H. Tode, H. Okada and H. Ikeda: "A Large Capacity Photonic ATM Switch for Wavelength Division Multiplexing Networks", Proc. International Conference on Computer Communication and Networks ICCCN'95, pp.414-419 (1995).

[56] 崔　永福, 戸出英樹, 岡田博美, 池田博昌: "波長多重バッファを用いた光 ATM スイッチの提案", 1995 年電子情報通信学会総合大会,B-574, March (1995).

[57] Y. Yeh, M.G. Hluchyj and A.S. Acampora: "The Knockout Switch : A Simple, Modular Archiecture for High-Performance Packet Switching", IEEE J. Sel. Areas Commun.,vol.5, no.8, pp.1274–1283 (1987).

[58] K.Y. Eng: "A Photonic Knockout Switch for High-Speed Packet Networks", Proc. IEEE GROBECOM'87, pp.1861–1865 (1987).

[59] K.Y. Eng, M.G. Hluchyj and Y.S. Yeh: "A Knockout Switch for Variable-Length Packet", Proc. IEEE ICC'87, pp.794–799 (1987).

[60] K.Y. Eng, M.J. Karol and Y.S. Yeh: "A Growable Packet(ATM) Switch Architecture: Design Principles and Applications", Proc. IEEE GLOBECOM'89, pp.1159–1165 (1989).

[61] K.Y. Eng and M.J. Karol: "Gigabit-per-Second ATM Packet Switching with the Growable Switch Architecture", Proc. IEEE GLOBECOM'91, pp.1075–1081 (1991).

[62] D.X. Chen and J.W. Mark: "SCOQ: A Fast Packet Switch with Shared Concentration and Output Queueing", Proc. IEEE INFOCOM'91, pp.145–154 (1991).

[63] D.X. Chen and J.W. Mark: "Multicasting in the SCOQ Switch", Proc. IEEE INFOCOM'94, pp.290–297 (1994).

[64] J.P. Coudreuse and M. Servel: "Prelude: An Asynchronous Time-Division Switched Network", Proc.IEEE ICC'87, pp.769-773 (1987).

[65] M. Devault, J. Cochennec and M. Servel: "The "Prelude" ATD Experiment: Assessments and Future Prospects", IEEE J. Sel. Areas Commun.,vol.6, no.9, pp.1528–1537 (1988).

[66] 村上孝三, 初鹿野一雄, 阿部俊二: "広帯域ＡＴＭ交換の一方式", 信学論 (B) , vol.J72-B-I, no.3, pp.164–171 (1989).

[67] 遠藤　昇, 小崎尚彦, 桑原　弘, 郷原　忍, 櫻井義人: "バッファを共通化した ATM 交換用メモリスイッチ", 信学論 (B–I) vol.J-72-B-I, no.11, pp.1062–1069 (1989).

[68] 北村春夫: "共有バッファ形 ATM 交換機スイッチの一考察", 信学論 (B–I), vol.J-72-B-I, no.11, pp.1070–1075 (1989).

[69] H. Ahmadi and W. E. Denzel : "A Survey of Modern High-Performance Switching Techniques", IEEE J. Sel. Areas Commun., vol.7, no.7, pp.1091-1103 (1989).

[70] F.A. Tobagi: "Fast Packet Switch Architectures for Broadband Integrated Services Digital Networks", Proceeding of the IEEE, vol.78, no.1, pp.133–167 (1990).

[71] J.F. Hayes, R. Breault and M.K. Mehmet-Ali: "Performance Analysis of a Multicast Switch", IEEE Trans. Commun., vol.39, no.4, pp.581–587 (1991).

[72] K.E. Batcher: "Sorting Networks and Their Application", Proc. Spring Joint Comput. Conf., AFIPS, pp.307–314 (1968).

[73] L.R. Goke and G.J. Lipovski: "Banyan Networks for Partitioning Multiprocessor Systems", Proc. 1st Annual Int. Symp. Comp. Arch. pp.21–28 (1973).

[74] R.J. McMillan: "A Survey of Interconnection Networks", Proc. GLOBECOM'84, pp.105–113 (1984).

[75] J.H. Patel: "Processor-Memory Interconnections for Multiprocessors", Proc. 6th Annual Int. Symp. Comp. Arch. pp.168–177 (1979).

[76] A. Huang and S. Knauer: "Starlite: A Wideband Digital Switch", Proc. GLOBECOM'84, pp.121–125 (1984).

[77] J.N. Giacopelli, W.D. Sincoskie and M. Littlewood: "Sunshine: A High Performance Self-Routing Broadband Packet Switch Architecture", Proc. International Switching Symposium ISS'90, pp.123–129 (1990).

[78] J.Y. Hui and E. Arthurs: "A Broadband Packet Switch for Integrated Transport", IEEE J.Sel.Areas Commun., vol.5, no.8, pp.1264–1273 (1987).

[79] M.J. Karol, M.G. Hluchyj and S.P. Morgan: "Input Versus Output Queueing on a Space-Division Packet Switch", IEEE Trans. Commun., vol.35, no.12, pp.1347–1356 (1987).

[80] M.J. Hluchyj and M.J. Karol: "Queueing in High-Performance Packet Switching", IEEE J. Sel. Areas Commun., vol.6, no.9, pp.1587–1597 (1988).

[81] C. Partridge: "Gigabit Networking", Addison-Wesley.

[82] 戸出英樹, 岡田博美, 池田博昌: "出力バッファ型 ATM 交換機における不均質負荷条件下での同報トラヒック収容効果", 信学論 (B–I), vol.J78-B-I, no.10, pp.516–523 (1995).

[83] 戸出英樹, 岡田博美: "ATM 交換機における同報セル収容特性の検討", 1994 年電子情報通信学会春季大会, B-541(1994).

[84] 戸出英樹, 岡田博美, 池田博昌: "不均質出力負荷条件下における出力バッファ型 ATM 交換機の同報セル収容特性の検討", 1995 年電子情報通信学会総合大会,B-582, March (1995).

[85] M. Yamamoto, H. Tode, H. Okada and Y. Tezuka: "A Control Ahead ATM Switch Architecture", Proc. IEEE SICON'91, pp.13-18 (1991).

[86] 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "放送型伝送路を用いた制御先行型 ATM 交換機構成法", 信学技報, SSE90-39(1990).

[87] 山本　幹, 戸出英樹, 岡田博美, 手塚慶一: "制御先行型 ATM 交換機アーキテクチャ -動作原理-", 1990 年電子情報通信学会春季全国大会, B-460(1990).

[88] 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "制御先行型 ATM 交換機アーキテクチャ -構成法・高速化手法-", 1990 年電子情報通信学会春季全国大会, B-461(1990).

[89] 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "交換速度に制限のある時分割型 ATM 交換機の性能評価", 信学技報, SSE90-94(1990).

[90] 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "放送型伝送路を用いた時分割型 ATM 交換機の処理速度に関する研究", 1990 年電子情報通信学会秋季全国大会, B-389(1990).

[91] 戸出英樹, 山本　幹, 岡田博美: "公平な出力競合機能をもつ共有出力バッファ型交換機", 信学論 (B–I), vol.J77-B-I, no.5, pp.341–352 (1994).

[92] 戸出英樹, 山本　幹, 岡田博美: "公平な出力端子競合を実現する共有出力バッファ型交換機の提案", 信学論 (B–I), vol.J76-B-I, no.9, pp.703–706 (1993).

[93] 戸出英樹, 山本　幹, 岡田博美: "公平なトラヒック入力をもつ共有出力バッファ型交換機アーキテクチャと性能評価", 情報・通信ネットワークに関する性能評価モデルの総合的研究シンポジウム, pp.305–316 (1993).

[94] M. Gerla and L. Kleinrock : "Flow Control: A Comparative Survey", IEEE Trans.Commun.,vol.28, no.4 , pp.553–574 (1980).

[95] 酒井康晴, 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "交換点での分岐数を考慮した放送型経路選択法", 信学技報, SSE91-99 (1991).

[96] 酒井康晴, 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "交換点における分岐数を考慮した放送型経路選択問題に関する検討", 1991 年電子情報通信学会秋季全国大会, B-407(1991).

[97] 戸出英樹, 酒井康晴, 山本　幹, 岡田博美, 手塚慶一: "交換点における確定的分岐数制約をもつ放送型経路選択法の検討", 1992 年電子情報通信学会春季大会, B-661(1992).

[98] D. Bertsekas and R. G. Gallager: "Data Networks", Prentice-Hall.

[99] H. Tode, K. Ojiri, M. Yamamoto, H. Okada and H. Ikeda: "A Routing Method Based on Required Communication Qualities in High-speed Multimedia Network", 2nd Asia-Pacific Conference on Communications APCC'95, pp.959-963 (1995).

[100] 戸出英樹, 尾尻　健, 山本　幹, 岡田博美, 池田博昌: "要求通信品質別コスト関数を用いた経路選択法とその評価", 信学論 (B–I), vol.B-I (条件付採録).

[101] 酒井康晴, 戸出英樹, 山本　幹, 岡田博美, 手塚慶一: "広帯域 ISDN におけるサービス品質を考慮した経路選択法", 信学技報, SSE91-91(1991).

[102] 戸出英樹, 酒井康晴, 山本　幹, 岡田博美, 手塚慶一: "サービス品質を考慮した経路選択法の一検討", 1991 年電子情報通信学会秋季全国大会, B-408(1991).

[103] 戸出英樹, 酒井康晴, 山本　幹, 岡田博美: "バーチャルパス環境に適した同報トラヒック経路設定方式", 信学論 (B–I), vol.J77-B-I, no.1, pp.8–17 (1994).

[104] H. Tode, Y. Sakai, M. Yamamoto and H. Okada: "A Study on the Support of Multicast Traffic in ATM Networks", Proc. International Conference on Computer Communication and Networks ICCCN'93, pp.337-342 (1993).

[105] 酒井康晴, 戸出英樹, 山本　幹, 岡田博美: "ATM 網における放送型トラヒック収容技術に関する一考察", 信学技報 SSE92-124(1992).

[106] H. Tode, Y. Sakai, M. Yamamoto and H. Okada: "Multicast Routing Schemes in ATM", International Journal of Communication Systems (1996) (採録決定).

[107] "ATM User-Network Interface Specification Version 3.0", Prentice Hall.

[108] 今井和雄: "ATM フォーラムの全体的動向と技術検討課題", 信学技報, IN94-39 (1994).

[109] 田辺史朗: "シグナリング技術 - ATM Forum における Signalling 標準化動向 - ", 信学技報, IN94-40 (1994).

[110] P. Tran-gia and H. Ahmadi: "Analysis of a Discrete-Time G[X]/D/1-S Queueing System in Packet-Switching Systems", Proc. IEEE INFOCOM'88, pp.861–870 (1988).

[111] M. Zukerman and P. Kirton: "Applications of Matrix-Geometoric Solution to the Analysis of the Bursty Data Queue in a B-ISDN Switching System", IEEE GROBECOM'88, pp.1635–1639(1988).

[112] 宮保憲治, 土井幸浩, 平野美貴, 高木康志: "ATM 交換システム構成技術", NTT R&D, vol.42, no.3, pp.283–296 (1993).

[113] S. Nojima, E. Tsutsui, H. Fukuda and M. Hashimoto: "Integrated Services Packet Network Using Bus Matrix Switch", IEEE J. Sel. Areas Commun., vol.5, no.7, pp.1284–1291 (1987).

[114] Y. Kato, T. Shimoe and K. Murakami: "A Development of a High Speed ATM Switching LSIC", Proc.IEEE ICC'90, pp.310–314 (1990).

[115] S.C. Liew: "Performance of Input-Buffered and Output-Buffered ATM Switches under Bursty Traffic: Simulation Study", Proc. IEEE GLOBECOM'90, pp.905–911 (1990).

[116] P. Winter: " Steiner Problem in Networks: A Survey", Networks, vol.17, pp.129–167 (1987).

[117] E.W. Dijkstra: "A Note on Two Problems in Connection with Graphs", Numerische Math., vol.1, pp.269-271 (1959).

[118] C. Hedrick: "Routing Information Protocol", IETF RFC1058, June (1988).

[119] B. Hurley, C. Seidl and W. Sewell: "A Survey of Routing Methods for Circuit-Switched Traffic", IEEE Communications Magazine, vol.25, no.9, pp.13–21 (1987).

[120] P. Key and G. Cope: "Distributed Dynamic Routing Schemes", IEEE Communications Magazine, vol.28, no.10, pp.54–64 (1990).

[121] 井上明也, 伊藤大雄: "ダイナミックルーチング (STR) の自律迂回ルート選択機能とその性能評価", NTT R & D vol.41, no.6 pp.705–716 (1992).

[122] H. Yokoi, S. Shioda, H. Saito and J. Matsuda: "Performance Evaluation of Routing Schemes in B-ISDN", IEICE Trans. Commun. vol.E78-B, no.4, pp.514–522 (1995).

[123] L. Kleinrock: "Queueing Systems, VOLUME 1: THEORY", John Wiley & Sons.

[124] L.A. Gimpelson: "Network Management : Design and Control of Communications Networks", Electrical Communication, vol. 49, no.1 (1974).

[125] 秋山　稔: "情報ネットワーク", コロナ社.

[126] 塩田茂雄, 横井弘文: "多元速度通信網におけるダイナミックルーチングの効果 – STR(State and Time dependent Routing) の適用可能性について –", 信学技報 SSE92-5 (1992).

[127] H. Heffes and M. Lucantoni: "A Markov Modulated Characterization of Packetized Voice and Data Traffic and Related Statistical Multiplexer Performance", IEEE J. Sel. Areas Comm., vol.4, no.6, pp.856–868 (1986).

[128] S.Q. Li: "Traffic Characterization for Integrated Services Networks", IEEE Trans. Commun. vol.38, no.8, pp.1231–1243 (1990).

[129] 太田　能, 戸出英樹, 山本　幹, 手塚慶一: "クラス分けを用いた ATM 網呼受付制御法", 信学技報, SSE90-91(1990).

[130] M. Anagnostou, J. Sanchez and I. Venieris: "A Multiservice Structured Markovian Traffic Source Model", Proc. IEEE ICC'94, pp.1008–1013 (1994).

[131] R. Landry and I. Stavrakakis: "Multiplexing Generated Periodic Markovian Sources with an Application to the Study of VBR Video", Proc. IEEE ICC'94, pp.1014–1018 (1994).

[132] R. Prim: " Shortest Connection Networks and Some Generations", Bell systems Tech.J., vol.36, pp.368–379 (1990).

付録

A　ループ構成型アルゴリズムに対する停止性の証明

以下の変数を定義する．

b_{ap}: 追加リンク l_{ap} の分岐数集中値．

b_{max}: リンク l_{max}の分岐数集中値．但し，l_{max} は以下のように決定される．

基本的には，ループ内の削除対象パス候補集合の中で最大の分岐数集中値をもつリンクを l_{max} とする．但し，もしその集合の中で最大分岐数集中値をもつ複数のリンクが存在するならば，追加リンク l_{ap} がそのリンクの1つに相当する場合には l_{ap}を l_{max}として選択する．もしそうでなければ，最小コストリンクが選択される．ここで，同一最小コストをもつリンクが複数存在した場合には，ある規則 (例：最小リンク ID 番号) に従って適当なリンクを優先的に選択する．

T: 木 (特定の木変換操作前の状態)．

T': 木 Tに追加リンク l_{ap} を結合した状態の木．(厳密には木ではなく，ループを含むことになる)．

T'': 木変換操作後の木．

S_b, S'_b, S''_b: 木 T, T', T'' それぞれに属する全リンクやパスに対する分岐数集中値の合計．但し，加入者線は木に含まれるものとして考える．

【定理】

一回の木変換操作により，木上の全リンクにおける分岐数集中値の合計は増加しない．つまり，$S_b - S_b'' \geq 0.$ である．

(証明)

追加リンク l_{ap}を木Tに付加することにより，木の分岐数集中値の総和は $S_b' - S_b = b_{ap} + (b_{ap} - 2)$ となる．ここで，右辺第1項はリンク l_{ap}の分岐数集中値であり，第2項はリンク l_{ap}の両端ノードに接続された全リンクに対する分岐数集中値の増加分の合計である．

同様に，木T'からリンク l_{max}を削除することによる木の分岐数集中値合計の減少分は $S_b' - S_b'' = b_{max} + (b_{max} - 2)$ となる．

故に，木変換操作 $(T \rightarrow T'')$ により，木を構成する全リンクの分岐数集中値合計の減少分は，$b_{max} \geq b_{ap}$を考慮に入れて，以下のように非負の値となる．

$$S_b - S_b'' = 2(b_{max} - b_{ap}) \geq 0$$

(証明終)

定理から，木変換を実行することにより，木上の全リンクに対する分岐数集中値の合計Sは，離散的に減少するか変化なしのいずれかである．Sが減少する場合，最小の減少分δは1以上である．従って，1回の木変換によりSは変化なしか少なくともδ以上減少する．一方，Sの下限値 S_{min} は存在し，少なくとも0よりも大きくなければならない．$b_{max} = b_{ap}$のとき，合計Sは木変換操作に関わらず一定である．この場合，l_{max}の定義から明らかであるが，追加リンク l_{ap}自身が木T'から削除されることになる．つまり，$T = T'$ なる関係式が成立する．1つのリンク l_{ap} を木Tに付加することにより，ループが形成され得るパターンの数を Pと定義すると，Pは$\frac{N(N-1)}{2}$ (但し，Nは目的ノード数) により制限されたある有限値となる．不変木変換 $(T \rightarrow T)$ が P 回繰り返されたとき，アルゴリズムは正常終了するものと仮定する．

上記の議論により，ループ構成型アルゴリズムでは，木上の全リンクに対する分岐数集中値の合計 S は，不変であるか，$S_{min}(\geq 0)$ を下限値とする範囲内で1以上減少する．もし，木上の全リンクの分岐数集中値の合計が $S(\geq S_{min})$ に等しい木Tに対し

て，不変木変換操作 $(T \rightarrow T)$ が P回繰り返されるならば，このアルゴリズムは正常に停止し，全木コストの低減化とトラヒックの地理的分散化の間のトレードオフ解を得ることが可能となる．$S = S_{min}$のとき，不変木変換 $(T \rightarrow T)$ のみが生起する．それ故，木変換 $(T \rightarrow T)$ が P回繰り返された後には，このアルゴリズムは同様に停止する．

B 条件付ランダムグラフの構築法

ランダムグラフとは，2次元平面上の $N \times N$の格子点上に N個のノードをランダムに配置させ，任意のノード対 u, v間にリンクが存在するか否かを，距離に依存したリンク存在確率によって決定させたグラフ [45] である．

本論文では，基本的な手順に加え，サブネットワークが孤立化しないような規制機構とノードの次数 (接続リンク数) を所望の範囲内に限定する機能を付加している．

作成手順を以下に示す．

- Step 1: ノード配置処理
  ユークリッド平面上に $N \times N$(Nは交換ノード数) の格子網を作成し，その格子点上に N個のノードをランダムに配置させる．

- Step 2: ノード非孤立化処理
  網におけるノードの孤立化を防ぐために各ノードをリンクにより連結し，1つの連結ノード集合を形成する．具体的には以下の操作を行う．

  (1) 平面上に存在するノードの中から接続関係にある (複数のリンクを経ることで1つのノードから他のノードに到達することが可能な関係にある) ノード集合をグループ化し，複数のノード集合を構成する．従って，この操作により初期の段階では，個々のノードから成る N個のノード集合が構成される．

  (2) 異なるノード集合に属し，かつノード間距離が最小である2つのノード対 n_1, n_2をリンクにより相互接続する．但し，n_1, n_2に関しては，どちらも最大リンク接続数 D_{max}以下のノードであることが要求される．

  (3) 全ノードが一つのノード集合に収容されるまで (1)(2) の操作を繰り返す．

- Step 3: リンク接続処理
  最大リンク接続数 D_{max} 以下の相互接続されていない任意のノード対 u, v を対象として，u, v 間にリンクが存在するか否かを以下に示すリンク存在確率 $P_{u,v}$ によって決定する．

$$P_{u,v} = \beta \exp\left(-\frac{\mathrm{dis}(u,v)}{L\alpha}\right) \tag{B.1}$$

  - $\mathrm{dis}(u,v)$: ノード u, v 間のユークリッド距離．

  - L: グラフ上に存在する任意の 2 ノード間の最大距離．
    N 個のノード集合を $M = \{n_1, n_2, n_3, \ldots, n_N\}$ とすると，$L = \max\{\mathrm{dis}(n_i, n_j)\}$ $(i \neq j, i = 1, 2, \ldots, n, j = 1, 2, \ldots, n)$ となる．

  - α: 相対的に距離が近いリンクの密度を表すパラメータ $(0 < \alpha \leq 1)$．
    α 値を増加させると式 (B.1) よりリンク長が大きい場合におけるリンクの存在確率 $P_{u,v}$ は減少するため，グラフ上のリンク平均長は短くなる．

  - β: 全体的なリンクの密度を制御するパラメータ $(0 < \beta \leq 1)$．
    β 値を増加させると，式 (B.1) よりリンク長に依存せずリンクの存在確率 $P_{u,v}$ が増大するため，グラフ上におけるリンク総数は増加する．

上記の操作を全ノードのリンク接続数が所望の最小リンク接続 D_{min} 以上になるまで繰り返す．

条件付ランダムグラフ法に基づき作成され，本論文にて使用するサンプルグラフを図 B.1に示す．このグラフは，ノード数 20，リンク数 46，最小次数 (ノード当たりのリンク接続数)3，最大次数 5 である．

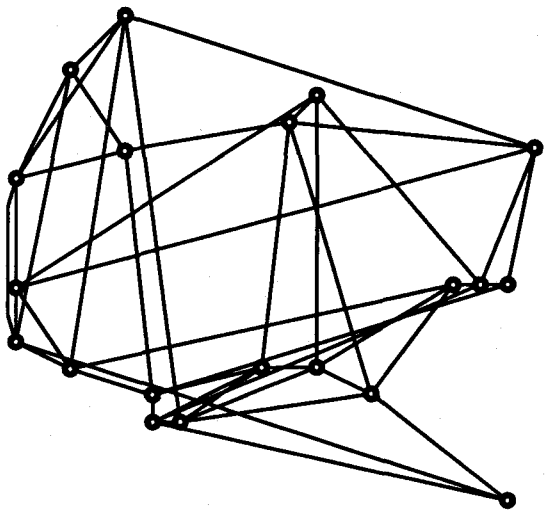


図 B.1 対象網トポロジ (サンプルランダムグラフ)

C ATM 交換機内バッファのセル数分布

解析の際の確率変数を以下のように定義する.

$\tilde{q}_n$: 時刻 n におけるバッファ内セル数

$\tilde{q}_n^+$: 時刻 n で到着事象が終了した直後のバッファ内セル数

$\tilde{b}_n$: 時刻 n におけるセルの集団到着サイズ

$\tilde{y}_n$: 時刻 n におけるセルの集団サービスサイズ

S: バッファ容量

システム動作のタイムダイアグラムは図 C.1のようになる.

集団到着サイズ$\tilde{b}$の確率分布 $b(k)$ は任意の分布を仮定する. 一方, セルバッファの処理 (サービス) 動作としては, L 個以内のセルがあれば全て 1 セル時間内に処理し, $L(< S)$ 個以上のセルがある場合には丁度 L 個のセルを集団処理するものと仮定する. この場合, 集団サービスサイズ$\tilde{y}_n$は系内セル数$\tilde{q}_n^+$に依存する確率変数となり, $\tilde{y}_n$の確率分布は$\tilde{q}_n^+$の条件付確率として以下のように記述される.

$$P_r[\tilde{y}_n = k|\tilde{q}_n^+ = i \geq L] \;=\; \delta(k-L) \tag{C.1}$$

$$P_r[\tilde{y}_n = k|\tilde{q}_n^+ = i < L] \quad = \quad \delta(k-i) \tag{C.2}$$

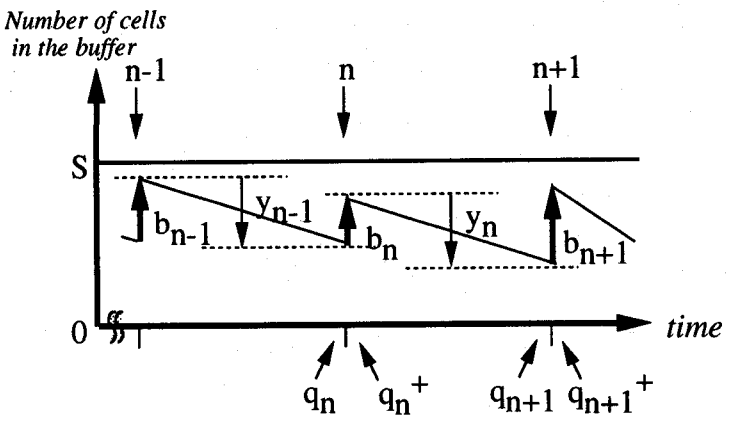


図 C.1 システム動作のタイムダイアグラム

また，図 C.1からの視察により，$\tilde{q}_n^+$,$\tilde{q}_n$,$\tilde{b}_n$,$\tilde{y}_n$間の相互関係は以下のようになる．

$$\tilde{q}_n^+ = \min(\tilde{q}_n + \tilde{b}_n, S) \tag{C.3}$$

$$\tilde{q}_{n+1} = \max(\tilde{q}_n^+ - \tilde{y}_n, 0) \tag{C.4}$$

次に，隣接 2 時点間の状態遷移確率行列 Pを導出する．まず，任意の時刻 n から $n+1$ 間の状態遷移を時刻 n から n^+(時刻 n におけるセル到着終了時点) 間のセル到着による状態遷移と時刻 n^+から $n+1$ 間のセル退去による状態遷移の 2 つに分割し，各々の状態遷移確率行列を $P^{(1)}$，$P^{(2)}$とする．式 (3.1) と，式 (C.1) から式 (C.4) より各行列は次のように表される．

$$P^{(1)} = \begin{array}{c} \\ 0 \\ 1 \\ \\ \vdots \\ \\ S \end{array} \begin{array}{c} \begin{array}{cccccc} 0 & 1 & 2 & \cdots & & S \end{array} \\ \begin{pmatrix} b(0) & b(1) & b(2) & \cdots & \cdots & \sum_{k=S}^{\infty} b(k) \\ 0 & b(0) & b(1) & \cdots & \cdots & \sum_{k=S-1}^{\infty} b(k) \\ \vdots & 0 & b(0) & \cdots & \cdots & \sum_{k=S-2}^{\infty} b(k) \\ \vdots & \vdots & 0 & \ddots & & \vdots \\ \vdots & & \vdots & \ddots & b(0) & \sum_{k=1}^{\infty} b(k) \\ 0 & \cdots & \cdots & \cdots & 0 & \sum_{k=0}^{\infty} b(k) \end{pmatrix} \end{array} \tag{C.5}$$

$$P^{(2)} = \begin{array}{c} \\ 0 \\ \vdots \\ L \\ L+1 \\ \vdots \\ S \end{array} \begin{array}{c} \begin{array}{cccccc} 0 & 1 & \cdots & S-L & \cdots & S \end{array} \\ \begin{pmatrix} 1 & & & & & \\ \vdots & & & & O & \\ 1 & & & & & \\ & 1 & & & & \\ & & \ddots & & & \\ O & & & 1 & & \end{pmatrix} \end{array} \tag{C.6}$$

従って，時刻 n から $n+1$ 間の状態遷移確率行列 P は $P = P^{(1)} \cdot P^{(2)}$ により得られ，各成分は以下のように表現される．

(a) $j = 0$

$$P_{i0} = \begin{cases} \sum_{k=0}^{L-i} b(k) & (\ L - i \geq 0\ ) \\ 0 & (\ \text{otherwise}\ ) \end{cases}$$

(b) $0 < j < S - L$

$$P_{ij} = \begin{cases} b(j - i + L) & (\ 0 \leq j - i + L\ ) \\ 0 & (\ \text{otherwise}\ ) \end{cases}$$

(c) $j = S - L$

$$P_{i,S-L} = \sum_{k=S-i}^{\infty} b(k)$$

(d) $S - L < j \leq S$

$$P_{ij} = 0 \tag{C.7}$$

式 (C.7) を用いて，状態方程式 ($\boldsymbol{q} = \boldsymbol{q}P; \boldsymbol{q} = (q(0), q(1), \cdots, q(S))$) と確率保存則 ($\sum_{k=0}^{S} q(k) = 1$) を解くことにより，バッファ内セル数分布 $q(k)$ が得られる．

D ATM 交換機内バッファのセル廃棄率

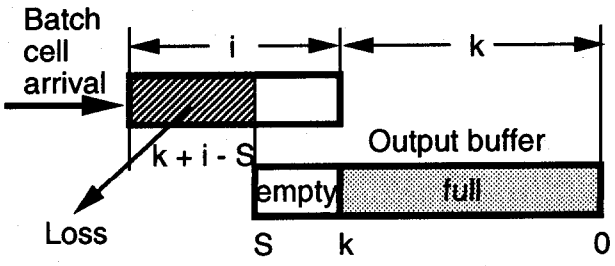


図 D.1 バッチセル到着におけるセル廃棄状況

対象バッファにおけるセル廃棄率の導出に関しては文献 [110] に従う．まず，バッファ内セル数が k個であるという条件下でのセル廃棄率を求め，その後その条件をはずす．図 D.1はバッファ内セル数が k個という条件下においてセルが集団到着し，いくつかのセルが廃棄される状況を示したものである．以降，特定セルの挙動に注目する．使用する変数の定義は付録 C. と同様である．

対象セルがサイズ i のバッチ内にいる確率は，

$$\frac{ib(i)}{\sum_j jb(j)} = \frac{ib(i)}{E[\tilde{b}]}$$

で表される．図 D.1より，サイズ i のバッチに対してブロッキングが起こるのは，$i+k > S$ の場合であり，$k+i-S$セルが廃棄される．従って，バッチ i 内の対象セルが廃棄される確率は，$(k+i-S)/i$ である．故に，バッファ内セル数が k個という条件下でのセル廃棄率 $P_{loss}(k)$ は，以下のようになる．

$$\begin{aligned} P_{loss}(k) &= \sum_{i=S-k+1}^{\infty} \frac{k+i-S}{i} \cdot \frac{ib(i)}{E[\tilde{b}]} \\ &= \frac{1}{E[\tilde{b}]} \cdot \sum_{i=S-k+1}^{\infty} (k+i-S)b(i) \end{aligned} \tag{D.1}$$

$\tilde{q} = k$なる条件を取り除くと，所望のセル廃棄率が付録 C. のバッファ内セル数分布 $q(k)$ を用いて以下のように記述される．

$$\begin{aligned} P_{loss} &= \sum_{k=0}^{S} q(k) P_{loss}(k) \\ &= \frac{1}{E[\tilde{b}]} \cdot \sum_{k=0}^{S} q(k) \cdot \sum_{i=S-k+1}^{\infty} (k+i-S)b(i) \end{aligned} \tag{D.2}$$