

Title	SiN/AlGaN界面の電子構造とゲートリーク電流の関係
Author(s)	倉橋, 健一郎; 田中, 政幸; 清井, 明 他
Citation	電気材料技術雑誌. 2017, 26(1), p. 5-12
Version Type	VoR
URL	https://doi.org/10.18910/76103
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

SiN/AlGa_N 界面の電子構造とゲートリーク電流の関係

倉橋 健一郎、田中 政幸、清井 明、本谷 宗、南條 拓真、柳生 栄治

三菱電機株式会社 先端技術総合研究所 〒661-8661 兵庫県尼崎市塚口本町 8-1-1

Correlation between electronic structure of SiN/AlGa_N interface and gate leakage current

Kenichiro Kurahashi, Masayuki Tanaka, Akira Kiyoi, Tsukasa Motoya,
Takuma Nanjo and Eiji Yagyu

Mitsubishi Electric Corporation, Advanced Technology Research & Development Center
8-1-1, Tsukaguchi-Honmachi, Amagasaki, Hyogo 661-8661, Japan

AlGa_N/Ga_N high electron mobility transistors (HEMTs) are recently applied to high-power RF devices. However, their relatively large gate leakage currents are preventing further improvement of Applications. The large gate leakage currents strongly depend on kinds of a passivation film. In this study, in order to clarify the correlation between passivation films and gate leakage currents, we investigated the core-level electronic structure at the interface between an AlGa_N barrier layer and a passivation film by using Hard X-ray Photoemission Spectroscopy (HAXPES) at BL16XU of SPring-8. At first we fabricated AlGa_N/Ga_N HEMTs with the three kinds of SiN passivation films deposited by different N₂ flow rates and measured their gate leakage currents. The gate leakage currents increased as lower N₂ flow rate conditions. Then, we found the core level spectra by HAXPES shifted according to N₂ flow rate conditions. These results indicate the gate leakage currents depend on the potential height at SiN/AlGa_N interface.

キーワード：AlGa_N/Ga_N HEMT、窒化物半導体、ゲートリーク電流、表面保護膜、SPring-8、HAXPES

1. はじめに

1.1. AlGa_N/Ga_N HEMT について

窒化物半導体トランジスタである AlGa_N/ Ga_N HEMT (High Electron Mobility Transistor) は、高周波・高出力用途の電力増幅器を構成する高周波デバイスとして実用化されており、現在も更なる高性能化に向けた開発が行われている。実用化の具体例としては、高出力が要求される衛星通信地球局などの無線通信システムや、航空管制用レー

ダー装置や気象レーダー装置といったレーダーシステムが知られている。また、より身近なところでは、携帯電話などの移動体通信システムにおいても更なる高速通信が求められるようになっており、移動通信システム基地局への適用拡大が期待されている。このように、AlGa_N/Ga_N HEMT が高出力・高周波デバイスとして実用化が進んでいる背景としては、従来材料である Si や GaAs に比べて、Ga_N 系材料が約 10 倍高い絶縁破壊強度

を示し、より高電圧での動作が可能であることが挙げられる。また、AlGaIn/GaN ヘテロ界面に 10^{13}cm^{-2} 台の高いキャリア密度を有し、且つ $2 \times 10^7\text{cm/s}$ を超えるドリフト速度を有していることも理由となっている。結果、図1のように動作周波数と出力電力を指標に材料物性から分類すると、GaN 系材料を用いることは、Si や GaAs といった従来材料の高周波デバイスよりも、より高周波・高出力動作が可能でデバイスとして、メリットを有していることがわかる。また、より高温環境下で動作できる点や、電力増幅器を構成する部品点数を削減できる点から、電力増幅器そのものとしての性能だけでなく、小型化やコスト低減といったメリットも期待できる。

1.2. 高性能化に向けた課題と技術

AlGaIn/GaN HEMT は、高周波デバイスとしての適用に多くのメリットが期待できるものの、さらなる高性能化にあたっては、デバイス特性として2つの大きな課題がある。1つは電流コラプスと呼ばれる現象である¹⁾²⁾。これは、高バイアス印加後に電流が大きく減少してしまう現象で、DC 特性から期待される出力電力に対し、高周波動作時の出力電力が小さくなるという問題が生じる。もう1つの課題は、ゲートリーク電流である。ゲートリーク電流とは、ショットキー接合のゲート電極に流れる逆方向電流のことを指す。ゲ

ートリーク電流が増加することは、GaN 系材料の強みでもある耐圧を低下させることになり、信頼性上の問題となる。つまり、高出力化には電流コラプス現象の抑制が必要であり、信頼性の向上にはゲートリーク電流の抑制が必要である。

これらの現象の原因として、ワイドバンドギャップ材料であるがゆえ、半導体結晶中の準位や半導体と半導体表面保護膜の界面の界面準位として、いわゆる“深い準位”が関係しているといわれており³⁾、より深い範囲の界面準位の分散関係の評価とその研究も進められている⁴⁾⁵⁾⁶⁾。例えば、結晶欠陥に起因する欠陥準位や半導体と半導体保護膜の界面に形成された界面準位が存在すれば、それらが電子の捕獲や伝導パスを担うことは、別段不思議ではない。しかしながら、上記現象のメカニズムを理解・解明するためには、結晶欠陥や界面の準位の有無そのものが問題ではなく、それらが電子の捕獲や伝導を担う準位として機能していること、もしくはそれに等しい電子構造を形成していることを物理的に明らかにすることが、最も重要である。ただ現時点では、界面準位分散や界面準位密度と、電流コラプス現象またはゲートリーク電流のメカニズムを明確に紐付ける評価や物理的裏付け、及びその詳細なメカニズムについて明確には解明されていない。

一方で、電流コラプス現象やゲートリーク電流の詳細なメカニズム解明ではなく、それらを抑制し、実用化に向けてより高性能な特性を実現するための検証や検討も行われてきた。AlGaIn/GaN 層の仕様や、ゲート電極材料とその形成方法、また半導体表面に形成する保護膜（表面保護膜）の材料や成膜条件、そしてデバイス構造等、所望の特性を得るためにあらゆる知見がフィードバックされ、実用化に至っている。それらのなかのよく知られた特徴のひとつとして、AlGaIn/GaN HEMT の電気特性が、AlGaIn 表面に形成する表面保護膜に強い依存性を示す点が挙げられる。例えば、高周波用途の AlGaIn/GaN HEMT の表面保護膜として SiN が一般的に適用されているが、これは電流コラプス現象の抑制に有効だからである⁷⁾。ただし、SiN を適用した場合、電流コラプス現象の抑

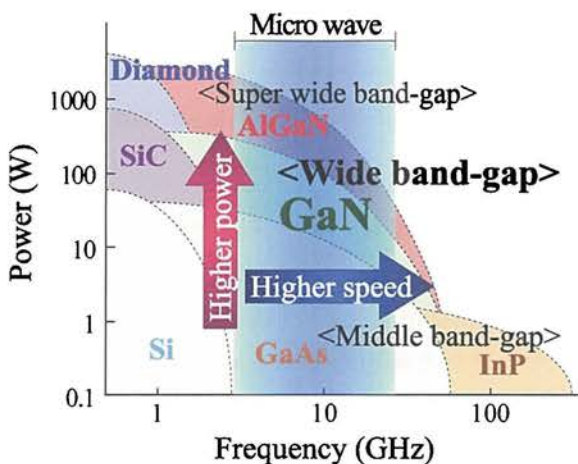


図1 半導体材料とその適用領域

Fig. 1 Application area mapping of semiconductor materials.

制とトレードオフ関係を示してゲートリーク電流が増加することも知られており⁸⁾、SiN の成膜方法や成膜条件等を含めた知見は、より高性能な AlGaIn/GaN HEMT を実現するための重要な技術のひとつとなっている。

2. 本研究の着眼点

今回我々は、AlGaIn/GaN HEMT のゲートリーク電流が、表面保護膜の種類や成膜方法に強い依存性を示す点に着目した⁹⁾。高周波デバイスとして使用される AlGaIn/GaN HEMT は、半導体とゲート電極がショットキー接合された構造となっているため、ゲートリーク電流は、主としてゲート電極に使用される金属と AlGaIn のショットキー障壁の高さ・厚さが支配的なはずである。にもかかわらず、ゲートリーク電流が表面保護膜に強い依存性を示すということは、表面保護膜によってショットキー障壁の実効的な高さ・厚さが変わり得る変化が生じているはず、と考えたからである。また、そのような変化を物理的に観測できれば、AlGaIn/GaN HEMT のゲートリーク電流のメカニズム解明に向けた一歩となるはずである。そこで本研究では、表面保護膜に依存したゲートリーク電流の違いを明確にするとともに、半導体表面保護膜に依存した電子構造の違いを観測することによって、ゲートリーク電流が表面保護膜に依存するメカニズムの解明を目的とした。

3. 実験と結果

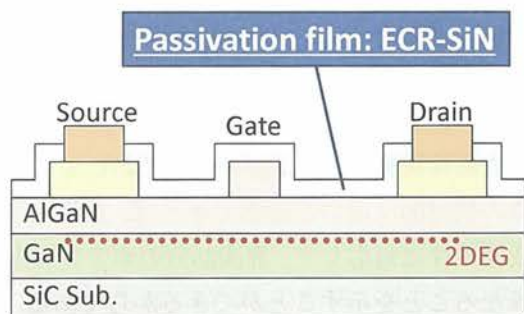
AlGaIn/GaN HEMT におけるゲートリーク電流が、表面保護膜に依存するメカニズムを解明するにあたり、大きく2つのアプローチで実験を行った。1つは、表面保護膜の成膜条件が異なる AlGaIn/GaN HEMT を作製し、ゲートリーク電流のプロファイルについて、表面保護膜に対する依存性を評価した。これは、表面保護膜に依存したゲートリーク電流の大小関係を明らかにするとともに、ゲートリーク電流のプロファイルの違いから、ゲート電極直下を電流パスとするゲートリーク電流が変化したのか、ゲート電極端をパスとするゲートリーク電流が変化したのかを推定で

きるからである¹⁰⁾。もう1つは、光電子分光法を用い、表面保護膜と AlGaIn の界面の電子構造について、表面保護膜依存性を評価した。これにより、表面保護膜と AlGaIn の界面において、内殻準位の相対的な違いが確認できれば、表面保護膜の成膜条件に対応して、界面部分のポテンシャルが異なることを示すことができるからである。界面部分のポテンシャルに着目した類似の報告¹¹⁾はあるものの、光電子分光法では入射光のエネルギーと光電子の脱出深さの関係による制限¹²⁾から、実際のデバイスに比べて極端に厚さが薄い(2nm)表面保護膜での実験であること、また表面保護膜の有無での比較に留まっている。そこで我々は、世界最高クラスの大型放射光施設を利用することで、より実デバイスに近い表面保護膜の厚さ且つ表面保護膜の成膜条件を系統的に変えた場合について検証し、電気特性との対応を比較することにした。なお、表面保護膜としては、成膜時の窒素流量の設定自由度が高く、系統的に成膜条件を変更できる点から、電子サイクロトロン共鳴-スパッタ法 (Electron Cyclotron Resonance-Sputter Method: ECR-スパッタ法) で成膜した SiN (ECR-SiN) を採用した。

3.1. ゲートリーク電流の表面保護膜依存性

はじめに、ゲートリーク電流のプロファイルの半導体表面保護膜依存性を確認するため、半導体表面保護膜の成膜条件が異なる AlGaIn/GaN HEMT を3仕様作製し、ゲートリーク電流のプロファイルを評価した。作製した AlGaIn/GaN HEMT の断面模式図を図2に示す。作製プロセスは、表面保護膜の成膜を除いて先の報告¹³⁾と同一である。表面保護膜は、成膜時の窒素流量条件が低流量の条件と、標準流量の条件、そして高流量の条件をそれぞれ適用し、3仕様の AlGaIn/GaN HEMT を製作した。なお、ここでは、窒素流量が低流量の条件で成膜した ECR-SiN を N₂-poor SiN、標準流量の条件で成膜した ECR-SiN を N₂-middle SiN、高流量の条件で成膜した ECR-SiN を N₂-rich SiN と示す。

上記の通り作製した AlGaIn/GaN HEMT につい



Dimension

- Gate length..... 1.0 μ m
- Gate Width..... 100.0 μ m
- Gate-Source distance... 1.0 μ m
- Gate-Drain distance.... 2.0 μ m

図2 AlGaIn/GaN HEMT の断面模式図

Fig. 2 Schematic cross sectional AlGaIn/GaN HEMT structure.

て、ゲート - ドレイン電極間に逆方向のバイアスを印加したときの、ゲートリーク電流のプロファイルの評価結果を図3に示す。図3から明らかなように、ゲート - ドレイン電極間の逆方向の印加バイアスが3V程度に達するまでは、半導体表面保護膜の成膜条件に係らず、ゲートリーク電流のプロファイルは一致している。これは、バイアス印加に伴いゲート電極下の空乏層が広がっていく過程に対応しており、3V付近に見られるキック構造は、空乏層の広がりにより電流がオフになったことを示している。つまり、空乏層が広がるまではゲート電極直下に2次元電子ガスが存在しており、ゲートリーク電流のリークパスとしては、AlGaIn層とゲート電極界面の面の領域が主の状況である。一方、印加バイアスが3V付近を越えた高バイアス領域では、表面保護膜の成膜条件の違いに対し、ゲートリーク電流のプロファイルに顕著な依存性が見られた。全仕様とも印加バイアスに比例してゲートリーク電流が増加する傾向であるが、成膜時の窒素流量が少ない条件の表面保護膜ほど、ゲートリーク電流の増加率が高いことが分かる。例えば100V付近ではその違いは顕著で、N₂-poor SiNを適用した仕様とN₂-rich SiNを適用した仕様を比較すると、ゲートリーク電流は約2桁にも及ぶ差が生じている。つまり、ゲートリーク電流の表面保護膜依存性は、高バイ

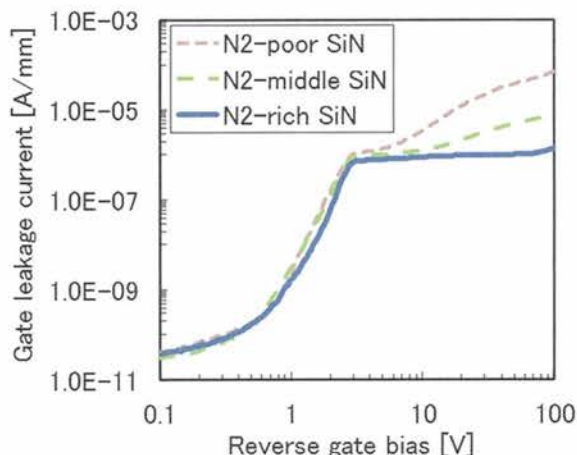


図3 ゲートリーク電流プロファイルの表面保護膜依存性

Fig. 3 Passivation film dependence of gate leakage current vs reverse gate bias curves.

アス領域において見られることが分かった。ここでゲートリーク電流のプロファイルにみられるキック構造が、ゲート電極の下方向に空乏層が広がりきったことを示していることを考慮すると、高バイアス領域におけるゲートリーク電流の電流パスは、ドレイン電極側のゲート電極端が主の状況である。電界は電位の空間微分であることを考えると、特に高バイアス領域においてゲート電極端での電界集中は顕著になるため、リークパスとして妥当である。

以上から、ゲートリーク電流は、表面保護膜依存性として、ECR-SiNの成膜時の窒素流量に反比例することが分かり、且つゲート電極端を主とするゲートリーク電流であることが分かった。ここで注目すべき点は、ゲート電極の構造も仕様も同一であるにもかかわらず、ECR-SiNの成膜条件の違いのみでゲートリーク電流が大きく異なる点である。構造も仕様も同一のゲート電極において、そのゲート電極端のリークパスに違いが生じるためには、ゲート電極端付近のポテンシャルが相対的に異なる必要がある。つまり、ゲートリーク電流に見られた依存性は、ECR-SiNの成膜条件に依存してSiN/AlGaIn界面のポテンシャルが変化した結果を反映している可能性が高い。

3.2. 表面保護膜/半導体界面における界面電子構造の表面保護膜依存性

次にゲートリーク電流の表面保護膜依存性のメカニズムを解明するため、SiN/AlGaN 界面について、電子構造の評価を行った。評価にあたっては、できるだけ実デバイスに近い構造に近づけるため、10nm の表面保護膜を形成したサンプルの表面保護膜/半導体界面から光電子を得るべく、約 8keV の入射光を用いた硬 X 線光電子分光法 (Hard X-ray Photoemission Spectroscopy: HAXPES) を採用した。AlGaN の内殻準位から励起された光電子の運動エネルギーを測定し、励起前の結合エネルギーを算出することで、SiN/AlGaN 界面におけるポテンシャルエネルギーの相対的な違いを比較した。これにより、素子構造や作製プロセスなどに起因した複数の影響を含む電気特性の測定に比べ、表面保護膜とその成膜条件に起因した違いに対し、よりシンプルで且つ直接的な評価を実現している。

図 4 に実験の模式図を示す。評価サンプルは、SiC 基板の上に AlGaN/GaN 層をエピタキシャル成長させ、その表面に 10nm の ECR-SiN を成膜し、上記実験と同様に N₂-poor SiN、N₂-middle SiN、N₂-rich SiN の計 3 仕様のサンプルを作製した。なお、帯電防止のため、SiN 上に Os を 5nm 蒸着した。実験は表 1 に示すとおり、大型放射光施設 SPring-8 の BL16XU¹⁴⁾ にて入射光エネルギー 7.9keV、室温の条件で実施した。光電子アナライ

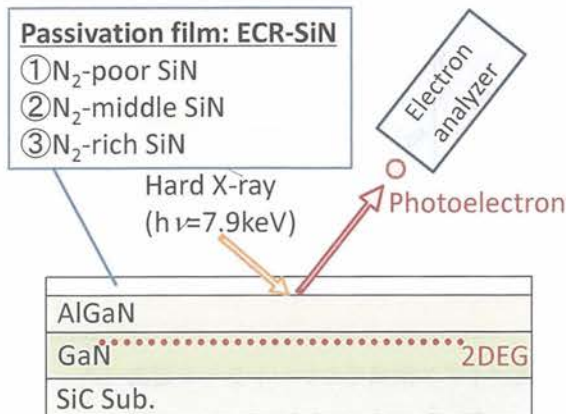


図 4 硬 X 線光電子分光法による実験模式図
Fig. 4 Schematic image of HAXPES analysis.

ザーには SCIENTA R4000 を使い、Au 4f_{7/2} にてエネルギーを校正した。

HAXPES により得られた Al 1s と Ga 2p_{3/2} の結合エネルギーの表面保護膜依存性を図 5 に示す。図 5 から明らかなように、ECR-SiN の仕様が N₂-poor SiN から N₂-rich SiN になるにしたがって、Al 1s と Ga 2p_{3/2} ともに結合エネルギーが低くなっている。また、両状態のエネルギーシフト量は一致していることから、SiN/AlGaN 界面において、系としてポテンシャルエネルギーがシフトし

表 1 HAXPES の実験条件詳細

Table 1 Experimental details of HAXPES analysis.

Experimental details	
Beam Line	BL16XU @ SPring-8
Photon energy	7.9eV
Temperature	RT
Electron analyzer	SCIENTA R4000
Energy calibration	Au 4f _{7/2}
Measurement spectra	Al 1s, Ga 2p _{3/2} (and N1s, Si 2s : not shown)

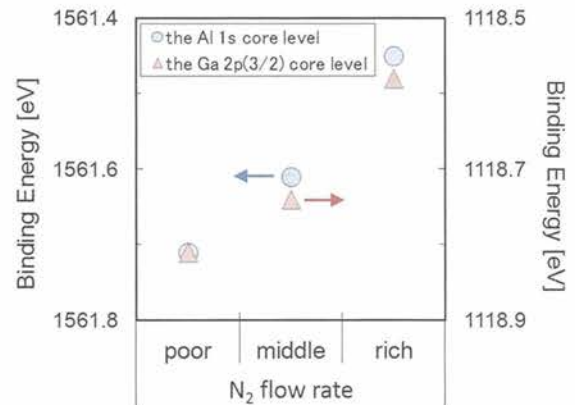


図 5 SiN/AlGaN 界面における Al 1s 状態と Ga 2p_{3/2} 状態それぞれの結合エネルギーの表面保護膜依存性

Fig. 5 Passivation film dependence of Al 1s states and Ga 2p_{3/2} states at SiN/AlGaN interface.

ていることを示している。したがって、ECR-SiNの仕様がN₂-poor SiNからN₂-rich SiNになるにしたがって、SiN/AlGaN界面のポテンシャルエネルギーが相対的に高くなっていることが、電子構造の評価から明らかになった。

3.3. ゲートリーク電流と電子構造の関係

ECR-SiNの各仕様について、ゲート-ドレイン電極間に逆方向に100V印加したときのゲートリーク電流値と、SiN/AlGaN界面でのAl 1sの結合エネルギーの関係を図6に示す。図6から明らかなように、ECR-SiNの仕様がN₂-poor SiNからN-rich SiNになるにしたがってSiN/AlGaN界面のポテンシャルエネルギーが高くなり、それによく対応してゲートリーク電流が抑制されている関係であることが分かる。両者の関係を模式的なバンド構造に示すと、図7となる。SiN膜の成膜条件に依存してSiN/AlGaN界面のポテンシャルエネルギーが異なると、それに対応してSiN/AlGaN界面に接するゲート電極端での実効的なポテンシャル障壁も異なるため、結果、ゲート電極端をパスとするゲートリーク電流に表面保護膜依存性がみられると理解できる。つまり、今回の実験により、表面保護膜がゲートリーク電流の大小を決めている要因のひとつになっていることと、そのメカニズムを物理的に明らかにすることがで

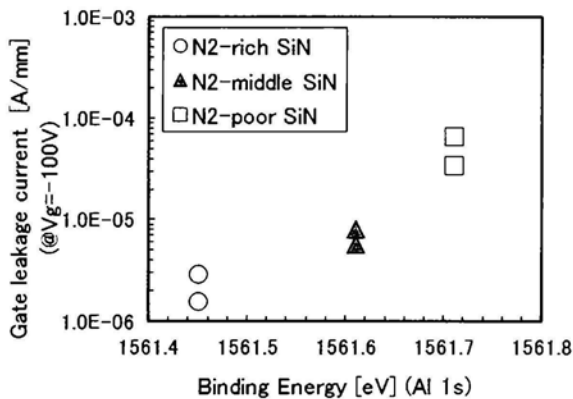


図6 SiN/AlGaN界面における内殻準位のエネルギーシフトとゲートリーク電流の関係

Fig. 6 Correlation between energy shifts of Al 1s states at SiN/AlGaN interface and gate leakage current.

きた。

4. まとめ

今回我々は、AlGaN/GaN HEMTのゲートリーク電流が表面保護膜に依存する点に着目し、そのメカニズムを解明するため、ゲートリーク電流とSiN/AlGaN界面の電子構造について、表面保護膜依存性を評価した。まず、表面保護膜としてECR-SiNを用い、成膜条件が異なる3仕様のAlGaN/GaN HEMTを作製し、ゲートリーク電流を評価した。結果、ゲート電極端をパスとするゲートリーク電流が、表面保護膜の成膜条件の違いに対して、明らかな依存性を示すことがわかった。また、HAXPESによってSiN/AlGaN界面の電子構造を評価した結果、表面保護膜の成膜条件に依存してSiN/AlGaN界面のポテンシャルエネルギーが異なっており、その相対的な差とゲートリーク電流の大小の関係が、よく対応していることが分かった。この2つの実験から、ゲートリーク電流が表面保護膜に依存するメカニズムとして、SiN/AlGaN界面のポテンシャルエネルギーに対応してゲート電極端のポテンシャル障壁が異なった結果、高バイアス領域のゲートリーク電流が表面保護膜依存性を示すことが、明らかとなっ

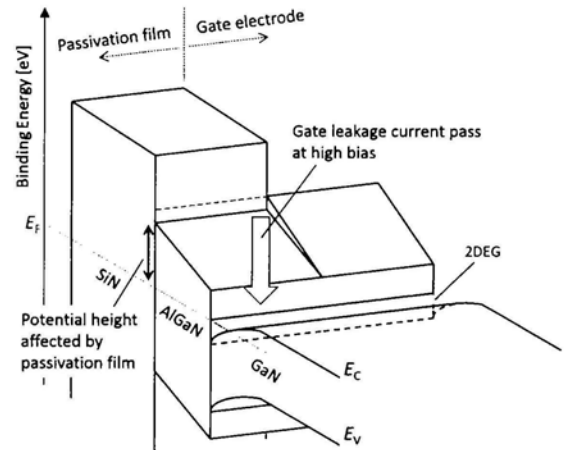


図7 SiN/AlGaN界面近傍のバンド構造模式図と高バイアス領域でのゲートリーク電流パス

Fig. 7 Schematic band structure of SiN/AlGaN interface area and gate leakage current pass.

た。今後、表面保護膜の成膜条件に依存して、SiN/AlGaIn 界面のポテンシャルエネルギーの差が生じる原因として、界面準位分散や膜中固定電荷密度などとの関係が明確に紐付けられれば、表面保護膜とゲートリーク電流の関係が、より明確に理解されるはずである。

謝辞

本研究の一部は、公益財団法人高輝度光科学研究センターにおける SPring-8 利用研究課題（課題番号：2014B5130, 2015A5130, 2015B5130）、及び、国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）のイノベーション実用化助成事業の研究成果である。

参考文献

- 1) R. Vetry, N. Q. Zhang, S. Keller and U. K. Mishra: IEEE Trans. Electron Devices 48 (2001) 560.
- 2) R. J. Trew, D. S. Green, J. B. Shealy: IEEE Microw. Mag. 10 (2009) 116.
- 3) S. C. Binari, P. B. Klein and T. E. Kazior: Proc. IEEE 90 (2002) 1048.
- 4) C. Mizue, Y. Hori, M. Miczek and T. Hashizume: Jpn. J. Appl. Phys. 20 (2001) 021001.
- 5) Y. Hori, Z. Yatabe and T. Hashizume, J. Appl. Phys. 114 (2013) 244503.
- 6) Z. Yatabe, Y. Hori, W.-C. Ma, J. T. Asubar, M. Akazawa, T. Sato and T. Hashizume: Jpn. J. Appl. Phys. 53 (2014) 100213.
- 7) B. M. Green, K. K. Chu, E. M. Chumbes, J. A. Smart, J. R. Shealy and L. F. Eastman: IEEE Electron. Device Lett. 21 (2000) 268.
- 8) 高橋 清、長谷川 文夫、吉川 明彦: 「ワイドバンドギャップ半導体光・電子デバイス」森北出版株式会社, 第1版第3刷 (2008) 246.
- 9) S. Arukumaran, T. Egawa, H. Ishikawa, T. Jimbo and Y. Sano: Appl. Phys. Lett. 84 (2004) 613.
- 10) K. Hayashi, Y. Yamaguchi, T. Oishi, H. Otsuka, K. Yamanaka, M. Nakayama and Y. Miyamoto: Jpn. J. Appl. Phys. 52 (2013) 04CF12.

- 11) N. Onojima, H. Higashiwaki, J. Suda, T. Kimoto, T. Miura and T. Matsui: J. Appl. Phys. 101 (2007) 043703.
- 12) M. P. Seah and W. A. Dench: Surface and Interface Analysis 1 (1979) 2.
- 13) T. Nanjo, K. Kurahashi, A. Imai, Y. Suzuki, M. Nakamura, M. Suita and E. Yagyu: Electron. Lett. 50 (2014) 1577.
- 14) M. Yoshiki: SUNBEAM Annual Report with Research Results. 4 part 1 (2014) 14.

(2017年7月4日 受理)

著者略歴



倉橋 健一郎 (くらはし けんいちろう)

1984年生。2009年 東京理科大学大学院 理学研究科物理学専攻修了。同年、三菱電機株式会社入社。同社高周波光デバイス製作所及び先端技術総合研究所にて、高周波・高出力用途の GaN デバイス

の研究開発に従事。2017年より、同社知的財産センターにて知的財産業務に従事。専門は高周波・高出力化合物半導体デバイス、強相関電子系。応用物理学会関西支部 平成26年度第2回講演会 Poster Award (優秀賞)、第304回電気材料技術懇談会 発表奨励賞受賞。



田中 政幸 (たなか まさゆき)

1986年生。2013年 大阪府立大学大学院 工学研究科 電子・数物系専攻修了。同年、三菱電機株式会社入社。同社先端技術総合研究所にて、光電子分光などを用いた無機材料・デバイスの表面解析に従事。専門は表面分析。応用物理学会所属。



清井 明 (きよい あきら)
1982年生。2007年 大阪大学大学院 工学研究科 精密科学・応用物理学専攻修了。同年4月、三菱電機株式会社入社。同社先端技術総合研究所にて、半導体材料・デバイスの分析に従事。専門は固体物理。

応用物理学会、日本分光学会所属。



本谷 宗 (もとや つかさ)
1981年生。2006年 東北大学大学院 工学研究科 応用物理学専攻修了。同年、三菱電機株式会社入社。同社先端技術総合研究所にて、主に半導体デバイスの構造解析に従事。専門分野は物性物理、表面物理。

日本顕微鏡学会、応用物理学会、日本物理学会。



南條 拓真 (なんじょう たくま)
1976年生。2001年 北海道大学大学院 理学研究科修士課程物理学専攻修了。同年、三菱電機株式会社入社。同社先端技術総合研究所にて、高周波・高出力用途の GaN デバイスの研究開発に従事。専門

は、高周波・高出力化合物半導体デバイス。2009年名古屋大学大学院博士課程より博士号(工学)を授与。2003年秋季応用物理学会講演奨励賞、2016年秋季応用物理学会 Poster Award 受賞。応用物理学会所属。



柳生 栄治 (やぎゅう えいじ)
1989年 大阪大学大学院 工学研究科応用物理学専攻博士前期過程修了。同年三菱電機株式会社中央研究所入社。光分子デバイス、光通信デバイス、GaN デバイスの研究開発に従事。現在、同社先端

技術総合研究所グリーン Si デバイス技術部高周波デバイス技術グループマネージャ。2012年近畿地方発明奨励賞、等を受賞。博士(工学)。応用物理学会、電子情報通信学会所属。