The University of Osaka
Institutional Knowledge Archive

Title	チップオンウエハにおける薄型半導体の高精度実装に関する研究
Author(s)	櫻井, 大輔
Citation	大阪大学, 2020, 博士論文
Version Type	VoR
URL	https://doi.org/10.18910/76554
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

様式３

論　文　内　容　の　要　旨

氏　名　（　櫻　井　　大　輔　）	
論文題名	チップオンウエハにおける薄型半導体の高精度実装に関する研究

論文内容の要旨

IoT(Internet of Things)デバイスの高機能化に伴い，半導体接続端子の多ピン化・狭ピッチ化が進み，半導体パッケージは多様な形態の3次元積層モジュールへと進化している．本研究では，多様な半導体パッケージに対応する実装工法として注目されてきた，個片化された半導体チップをウエハに実装する「チップオンウエハ」プロセスを研究対象とした．特に，本研究では，チップオンウエハにおいて，多ピン・狭ピッチに対応したフリップチップ，ダイアタッチプロセスの高精度実装について研究を行った．チップオンウエハの高精度実装における技術課題は，1)大型加熱ステージの輻射熱により空気が熱で揺らぎ，半導体の認識精度がばらつくことと2)薄型半導体の反りが，加熱実装プロセスで拡大し接合オープン不良が発生することである．本研究では，上記2点の技術課題を鑑み，チップオンウエハにおいて，熱揺らぎおよび薄型半導体の反りを低減しながら高精度に実装するためのプロセス設計指針を導いた．

熱揺らぎを低減する高精度実装プロセス設計指針を導くために，粒子画像流速測定法および熱流体解析による実装機内の熱流体挙動の定量化手法を検討した．具体的な検証モデルとして，チップオンウエハの高精度ダイアタッチプロセスを想定し，吸着した半導体の位置を直接位置合わせできるようにした透過ヘッドとサードビューカメラから成る実装装置を作製した．本実装装置において，ヘッド温度，ステージ温度，陽炎ブロー流量・位置関係などの諸因子が認識精度に及ぼす影響を明確化した．その結果，熱揺らぎを低減するには，サイドビューカメラの光路における空気の温度差を10 ℃以下に抑制することが有用であり，そのために陽炎ブロー流量，陽炎ブロー角度，サイドビューカメラカバー角度によって，陽炎ブロー噴流の幅と角度を制御することが重要であり,特に陽炎ブローの平面方向の流速1 m/s以上かつ垂直方向の見掛け上の流速0 m/sを満足することが有用であるといった知見を得た．本設計指針をダイアタッチプロセスに適用することにより，ステージ150℃での認識精度は±1.5 μmまで向上し，ヘッド温度200℃，ステージ温度150℃での実装精度が±2.5 μm以内となる実験結果を得た．

また，薄型半導体の反りを低減し高精度に実装するためのプロセス設計指針を検討した．弾性解析を用いて，薄型半導体の外形サイズと厚み及び熱圧着時の加熱実装条件が，実装後の半導体の薄型反りと残留応力に与える影響を評価した．具体事例として，はんだで被覆されたCu柱状バンプが50 μmピッチで形成された半導体を実装精度±3 μmの実装機を用いてフリップチップ実装する場合を想定し，厚み50 μm以下の薄型半導体反りを低減するには，コンスタントヒート方式では困難であり，パルスヒート方式が必要であるといった解析結果を得た．パルスヒート方式では，8 mm×8 mm，50 μm厚の半導体において，半導体の反りは5 μmまで低減できたが，はんだ接合部に60 MPa以上の引張垂直応力がかかることが分かった．さらに，薄型半導体をフィルムに内蔵した半導体内蔵モジュールにおいて，反りを低減するためのモジュール構造設計指針を導出した．弾性解析により，フィルム材料物性値と半導体埋め込み高さが，モジュールの反りに与える影響を明確化した．また，半導体内蔵モジュールにおける埋め込みプロセスの設計指針を導いた．埋め込みプロセス温度・荷重により，構造の大変形を伴い流動するフィルム挙動を剛塑性解析により定量化し，IC埋め込み速度に着目し埋め込み可能な温度・荷重を導出した．

さらに，薄型半導体の反り低減を考慮した高精度フリップチップ実装において，チップオンウエハ高生産性プロセスの構築に取り組んだ．フリップチップ工程を，はんだバンプが形成された半導体を1個ずつ実装する仮接合工程と還元ガスでウエハ一括接合する本接合工程に分割した，工程分割マイクロはんだ実装プロセスを考案し，50 μmピッチ，22500 pinのバンプが形成された厚さ50 μmの薄型半導体を用い妥当性検証を行った．仮接合工程では，はんだの濡れ領域の径に着目し，半導体の反りと接続抵抗との関係を明確化し，仮接合時間を1個当たり0.25 sに短縮した．本接合工程では，半導体の反りを低減し確実に接合するには，ギ酸雰囲気ガスと，加圧力が必要であることが分かり，さらにはんだ接合部を合金化することにおいて，高温保存条件150℃，1000 hにおいても安定した接続抵抗を示す実験結果を得た．

様式 7

論文審査の結果の要旨及び担当者

氏　名　（　櫻井　大輔　）		
論文審査担当者	（職）	氏　名
	主 査　准教授	福本　信次
	副 査　教授	藤本　公三
	副 査　教授	上西　啓介
	副 査　教授	西川　宏

論文審査の結果の要旨

本論文は、多様な半導体パッケージに対応する実装工法として期待されているチップオンウェハプロセスにおける薄型半導体の高精度実装に関する研究である。

チップオンウエハの高精度実装における技術課題は、1)大型加熱ステージの輻射熱により空気が熱で揺らぎ，半導体の認識精度がばらつくことと2)薄型半導体の反りが加熱実装プロセスで拡大し接合オープン不良が発生することである。上記2点の技術課題を鑑み、チップオンウエハにおいて、熱揺らぎおよび薄型半導体の反りを低減しながら高精度に実装するためのプロセス設計指針を導いている。

熱揺らぎを低減する高精度実装プロセス設計指針を導くために、粒子画像流速測定法および熱流体解析による実装機内の熱流体挙動の定量化手法を検討している。具体的な検証モデルとして、チップオンウエハの高精度ダイアタッチプロセスを想定し、吸着した半導体の位置を直接位置合わせできるようにした透過ヘッドとサードビューカメラから成る実装装置を作製している。本実装装置において、ヘッド温度、ステージ温度、陽炎ブロー流量・位置関係などの諸因子が認識精度に及ぼす影響を明確化し、特に陽炎ブローの平面方向の流速1 m/s以上かつ垂直方向の見掛け上の流速0 m/sを満足することが有用であるといった知見を示している。本設計指針をダイアタッチプロセスに適用することにより、ステージ150℃での認識精度は±1.5 μmまで向上し、ヘッド温度200℃、ステージ温度150℃での実装精度が±2.5 μm以内にすることに成功している。

また、薄型半導体の反りを低減し高精度に実装するためのプロセス設計指針を検討している。弾性解析を用いて、薄型半導体の外形サイズと厚み及び熱圧着時の加熱実装条件が、実装後の半導体の薄型反りと残留応力に与える影響を評価している。さらに、薄型半導体をフィルムに内蔵した半導体内蔵モジュールにおいて、反りを低減するためのモジュール構造設計指針を弾性解析により導出し、フィルム材料物性値と半導体埋め込み高さが、モジュールの反りに与える影響を明確化している。また、構造の大変形を伴い流動するフィルム挙動を剛塑性解析により定量化し、半導体内蔵モジュールにおける埋め込みプロセスの設計指針を導いている。さらに、フリップチップ工程を、はんだバンプが形成された半導体を1個ずつ実装する仮接合工程と還元ガスでウエハ一括接合する本接合工程に分割した、工程分割マイクロはんだ実装プロセスを考案し、薄型半導体の反り低減を考慮した高精度チップオンウエハ実装の高生産性プロセスの構築を行っている。

以上のように、本論文はチップオンウエハにおける薄型半導体の高精度実装のプロセスに対して、位置精度に及ぼす熱揺らぎの影響、反りおよび残留応力低減に対するプロセス設計指針を学術的に明らかにし、実用化実験実証を行い、提案手法および設計指針の有効性を立証している。本論文の内容は、学術的および工学的に非常にすぐれた内容となっており、産業界への寄与も大きい。

よって本論文は博士論文として価値あるものと認める。