



Title	溶液気化CVD法によるメモリ用BSTおよびPZTキャパシタ膜
Author(s)	松野, 繁; 宮下, 章志; 内川, 英興
Citation	電気材料技術雑誌. 2002, 11(1), p. 56-61
Version Type	VoR
URL	https://hdl.handle.net/11094/81698
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

溶液気化CVD法によるメモリ用BSTおよびPZTキャパシタ膜

松野 繁、宮下 章志、内川 英興

三菱電機株式会社 先端技術総合研究所 金属・セラミックス技術部
〒229-1195 相模原市宮下1-1-57

BST and PZT-Capacitor Film for Dielectric Memory by Solution Source CVD

Shigeru MATSUNO, Syoji MIYASHITA, Fusaoki UCHIKAWA

Metal & Ceramics Technology Dept., Advanced Technology R & D Center,
Mitsubishi Electric Corp., Japan
1-1-57, Miyashimo, Sagamihara, Kanagawa 229-1195

BST : (Ba, Sr) TiO_3 and PZT : Pb (Zr, Ti) O_3 capacitor films prepared by chemical vapor deposition with conformal step-coverage are necessary for giga-bits-scale memory, ferroelectric memory (FeRAM) and embedded-memory on system LSI. CVD technology optimized for deposition of BST and PZT capacitor films using tetrahydrofuran (THF) solution CVD source and original high performance vaporizer were developed. In this paper, highly conformal step-coverage, excellent composition controllability and high productivity for BST and PZT films by this CVD method are shown.

KEYWORDS : chemical vapor deposition, capacitor, tetrahydrofuran, BST, PZT

キーワード : 化学気相堆積、キャパシタ、テトラヒドロフラン、チタン酸バリウムストロンチウム、チタン酸ジルコン酸鉛

1. はじめに

高集積化と高性能化が求められる次世代メモリにおいて、微細化と低コスト化の両立にはキャパシタ材料の高誘電率化が極めて有効である。また、キャパシタ材料を強誘電体膜とすることにより、現在のフラッシュメモリでは成し得ない高速、大容量、しかも低消費電力の不揮発性メモリを実現することができる。この様に誘電体膜は次世代のメモリデバイスにとってなくてはならない材料であり、大きな比誘電率の得られる ST (チタン酸ストロンチウム)、BST (チタン酸バリウムストロンチウム)、および比較的安定した特性を得易い PZT (チタン酸ジルコン酸鉛) がその用途として最も有望視されている。一方、これらの材料系の成膜法としては、

良好な組成制御性と量産性を有し、微細化において最も重要となる良好な段差被覆性を持つ CVD (Chemical Vapor Deposition) 法が必要不可欠である。しかし、従来の CVD 技術では原料の安定供給ができず、良好な誘電体膜の形成は極めて困難であった。そこで、我々は量産技術への展開を念頭に置いた全く新しい CVD 成膜技術の開発に取り組み、CVD 原料を THF (Tetrahydrofuran) 溶剤で溶液化し、それを専用気化器でフラッシュ気化するという独自の溶液気化 CVD 法を開発した。本論文では、この CVD 技術による BST および PZT 薄膜の成膜結果、およびメモリキャパシタの試作結果について述べる。

2. BST 薄膜のキャパシタへの適用

図1にDRAMの各世代(64M~4G)に対して、膜厚25nmのBSTを平面キャパシタに適用した場合に25fF/セルを実現するのに必要となる比誘電率とキャパシタ面積を示す。1G-DRAMの場合には350程度の比誘電率が必要であるのに対して、上記膜厚のBST薄膜で得られる一般的な比誘電率は200~300程度であることから、厚膜ストレージノードの側壁部を用いたキャパシタ面積の拡大、およびさらなる薄膜化が必要である。図2に厚膜ストレージノードキャパシタの断面構造の模式図を示す。この様なストレージノードの側壁に対してもBST薄膜を一樣に形成するには、段差被覆性(付き回り性)が極めて良好なCVD法が必要である。

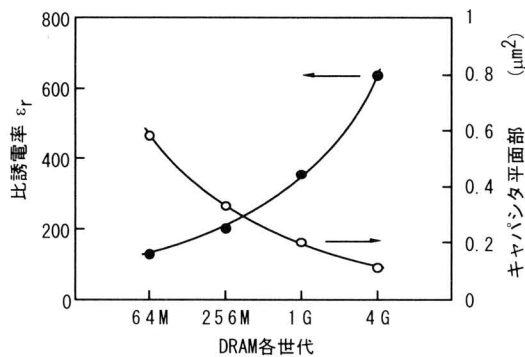


図1 DRAM各世代におけるキャパシタ平面部面積と比誘電率

Fig.1 Flat capacitor cell areas and dielectric constant for different DRAM generations.

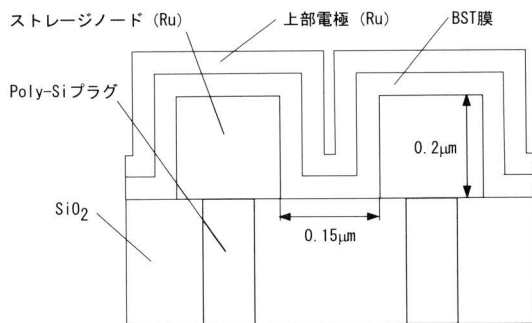


図2 BSTキャパシタの断面構造

Fig.2 Schematic cross-sectional view of BST capacitor.

3. 溶液気化CVD法によるBST薄膜の成膜

量産プロセスとしてCVD法を適用するには、原料ガスの安定供給が必要である。しかしながら、BSTのCVD成膜に一般に用いられるDPM(dipivaloylmethanato)系βジケトン金属錯体は、蒸気圧が低いために200°C以上の高温加熱が必要であるうえに、多量体の形成によって気化特性が劣化しやすく非常に不安定である。また、固体であるために扱いにくく、量産プロセスへの適用が困難であるなどの本質的な欠点を持っている。その様な状況下において種々の検討を行った結果、原料の加熱気化時に有機溶剤であるTHF蒸気を接触させることによって、原料の蒸気圧増大と劣化低減が同時に可能となる溶剤付加効果を見いだした。BaやSrなどのアルカリ土類金属のβジケトン金属錯体は中心部の金属イオン半径が大きいために、その金属イオンを配位子が完全に覆うことができず、図3a)に示す様に中和しきれない電荷により気化性の悪い多量体を形成しやすい状態にあると考えられ

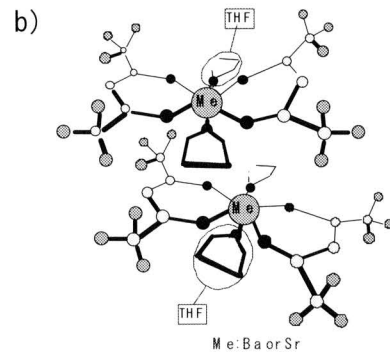
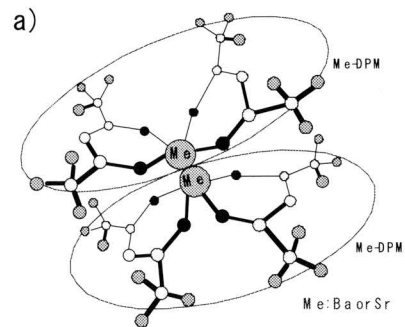


図3 溶剤付加効果 ([a]多量体と[b]気化促進体)
Fig.3 Effect of THF addition-products ([a] dimer and [b] addition-products)

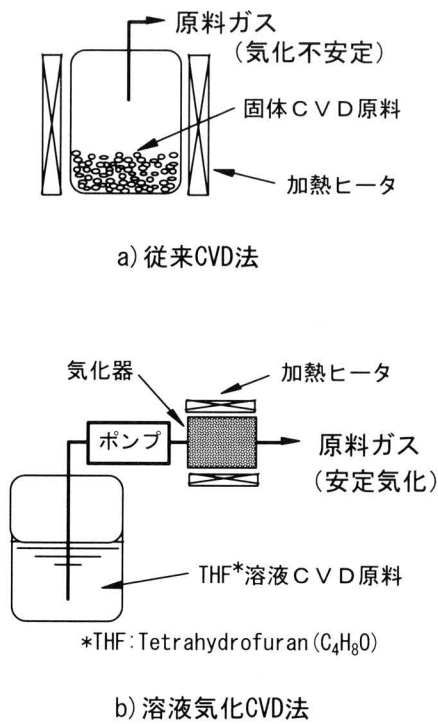


図4 溶液気化 CVD 法の概念
 Fig.4 Schematic diagram of solution source CVD method.

る。それに対して、THF が存在した場合は図3 b) に示す様に金属イオンに THF が配位し、多量体の形成を抑制し蒸気圧が増大するものと考えられる。

また、金属イオンへの THF の配位は CVD 成膜反応時の障害となるほど強くはない。この効果を応用し、さらに発展させたのが溶液気化 CVD 法である。^{1, 2)} 図4に溶液気化 CVD 法の概念を、また図5に同装置の模式図を示す。この方法は、図4に示す様に、本来固体である DPM 系原料を THF 溶液原料化するもので、ポンプで定量供給した溶液原料を気化器で連続的に加熱気化し、効率的で安定したガス供給を行う方法である。本 CVD 法は原料を THF 溶液の状態でも保持するために原料の劣化が抑えられるうえに、気化時には溶剤付加効果による気化の促進（低未気化残渣化）が望める。また、原料ガスの供給量を精密制御が可能な液体流量で決定できるために組成制御性と再現性が極めて良好となる。その他にも、原料の供給が液体用タ

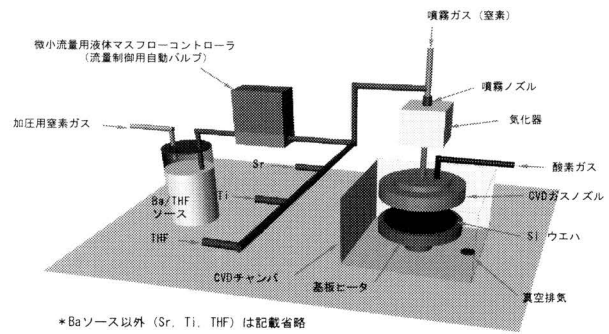


図5 溶液気化 CVD 装置の模式図
 Fig.5 Schematic diagram of CVD apparatus using THF solution source.

ンクで行え、装置のスケールアップが容易であるなど、量産プロセスとして最適な多くの優れた特長を有する。本プロセスと従来プロセスとの比較を表1に示す。

表1 各成膜法の比較
 Table 1 Comparison with major deposition methods.

比較項目	成膜法		
	溶液気化CVD法	CVD法 (固体原料)	従来法 スパッタ法
膜の組成制御性	○	×	△
大面積化	○	△	△
段差被覆性 (付き回り性)	○	○	×
原料の安定性	○	×	○
経済性 (原料費、消費効率等)	○	×	○

○良好、△やや不適、×不適

4. BST 薄膜の段差被覆性と電気特性

我々の用いた CVD 装置は、溶液気化供給系にチャンバ壁面温度の制御が可能な減圧型枚葉式チャンバを組み合わせたものである。基板は、ストレージノード形成の為に微細加工の容易な Ru を電極として形成した 6 インチ径の Si ウエハを用いた。代表的な成膜条件は基板温度が 480°C、反応室圧力が 5 Torr である。また、良好な表面モフォロジを得るために、本成膜の前に薄い初期膜の形成と熱処理による結晶化を行う 2 ステップ成膜を行った。^{7, 8)} BST 薄膜の標準的な膜厚は約 25~30nm である。

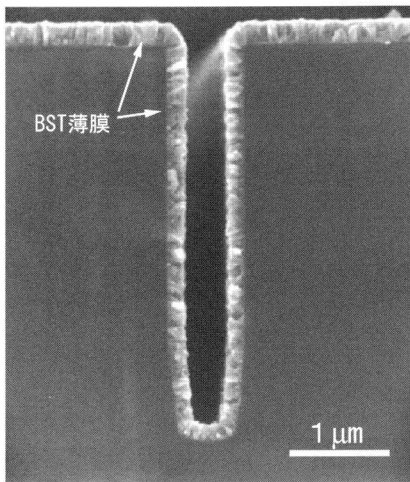


図6 BST 薄膜の段差被覆性
Fig.6 Step coverage of BST film on Si trench substrate.

段差被覆性はトレンチ構造の溝の深さ D と幅 W の比であるアスペクト比 (D/W) をパラメータとし、側壁部膜厚 d_{\min} と上部膜厚 d_{\max} の比として定義される。CVD 法の場合、高アスペクト比においてこの値が大きい程段差被覆性が良好であると言え、原料あるいは成膜前駆体の付着確立が小さい程良好となる傾向にある。図6にTi原料として $Ti(t-BuO)_2(DPM)_2/THF$ を用い、開口部 $0.8\mu m$ 、アスペクト比5のトレンチへの成膜を行った際の、BST 薄膜断面の走査電子顕微鏡像を示す。図において、 $0.15\mu m$ レベルのメモリセル適用上の要求をほぼ満たす、約70%という非常に良好な段差被覆性が得られている。^{3,4)} 図7にこの試料のリーク電流特性を示す。膜厚30nmのCVD-BST薄膜の平面電極部における電気特性は、 $750^{\circ}C$ のランプアニール後においてSi酸化膜換算膜厚が $t_{eq}=0.58nm$ と小さく、リーク電流も $J_L \sim 1 \times 10^{-8} A/cm^2$ 以下 ($+1V$) と極めて低い非常に良好な値が得られている。また、 $0.6 \times 0.24 \times 0.15$ (高さ) μm のRuストレージノードパターン上に成膜したBSTキャパシタにおいて、リーク電流が増加することなく側壁部面積に相当する蓄積容量の増加を確認しており、 $0.15\mu m$ レベル相当のメモリセルにおいて目標蓄積容量である25fF/セルを得る見通し

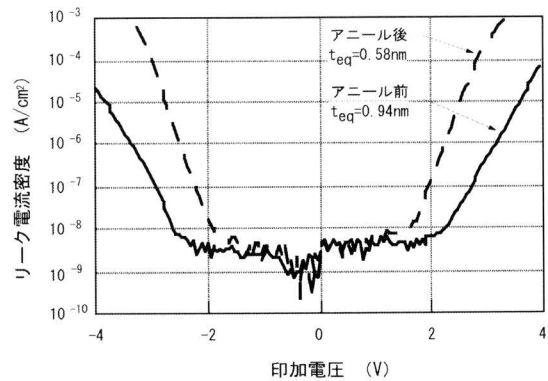


図7 BSTキャパシタのリーク電流特性
Fig.7 Characteristics of leakage current density of BST capacitor.

が得られた。^{5, 6, 7, 8)}

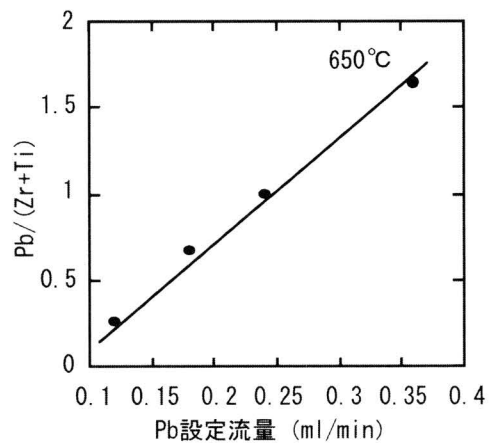


図8 Pb 設定流量と Pb/(Zr+Ti)組成比の関係
Fig.8 Relationship between Pb flow rate and Pb/(Zr+Ti) composition ratio.

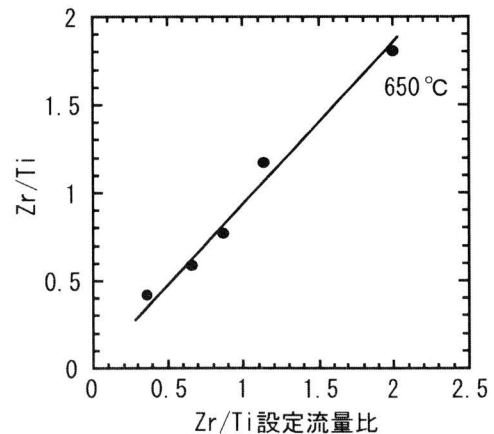


図9 Zr/Ti 設定流量比と Zr/Ti 組成比の関係
Fig.9 Relationship between Zr/Ti flow rate ratio and Zr/Ti composition ratio.

5. PZT 薄膜の合成

溶液気化 CVD 法により、BST と同様のペロブスカイト構造を持ち、強誘電体メモリへの適用が可能な PZT:Pb(Zr, Ti)O₃ 薄膜の合成を検討した。図8と図9に PZT 成膜時における Pb 設定流量、および Zr/Ti 設定流量比と組成の関係を示す。各設定流量に比例して、組成が増加しているのが分かる。また、Zr/Ti 比に関しては、Zr が膜中にやや取り込まれにくく、この傾向は成膜温度が下がるとより顕著となることが明らかとなっており、金属錯体の配位子が少し異なる誘導体原料によりこの特性を改善する検討も行われている。図10、図11に合成した PZT 膜の X 線回折パターンとヒステリシス特性を示す。それぞれ、良好な結晶性と誘電特性が得られていることがわかる。また、図12にトレンチを有す

る基板へ PZT 薄膜を成膜した場合の断面電子顕微鏡像を示す。図より、60~70%の良好な段差被覆性が得られていることが分かる。

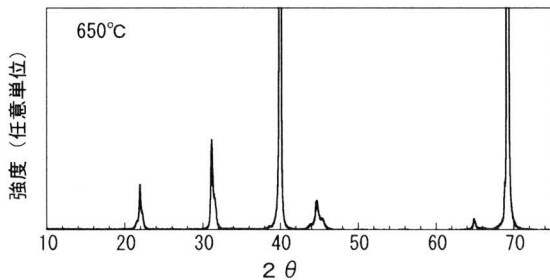


図10 PZT 薄膜の X 線回折パターン
 Fig.10 X-ray diffract pattern of PZT thin film.

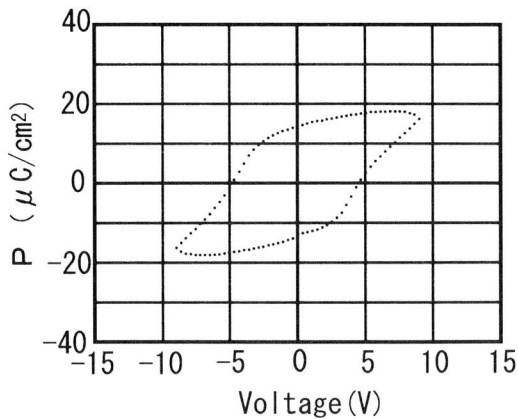


図11 PZT 薄膜のヒステリシス特性
 Fig.11 Hysteresis property of PZT thin film.

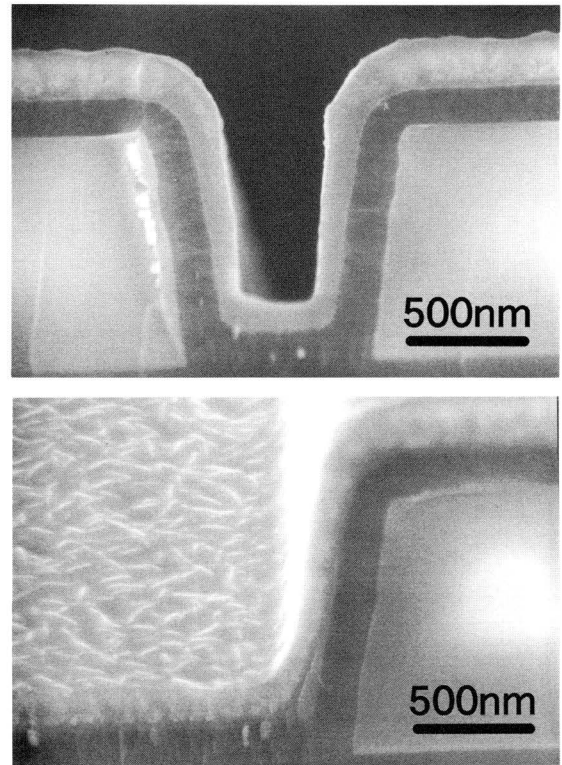


図12 PZT 薄膜の段差被覆性
 Fig.12 Step coverage of PZT film on Si trench substrate.

6. まとめ

次世代メモリ用 BST、PZT 薄膜キャパシタの開発を目標に、CVD 法による BST、PZT 薄膜合成技術の開発とメモリキャパシタの試作を行い、以下の結果を得た。

- 1) CVD 原料として、固体の DPM 系原料を THF に溶解した溶液原料を用い、原料保存性、組成制御性、成膜再現性、段差被覆性、および量産性に優れた独自の溶液気化 CVD 法を開発した。
- 2) BST の成膜において、開口部0.8μm、アスペクト比5のトレンチ基板に70%という極めて良好な段差被覆性を得ることができた。

- 3) Ru ストレージノードパターン上に成膜したBST薄膜において、平坦部に形成した場合と同等の特性が微細構造の側壁部上でも実現可能であることを確認した。
- 4) 強誘電体メモリ用PZT薄膜において、優れた組成制御性と膜特性、および段差被覆性を得ることができた。

以上の結果から、溶液気化CVD法によるBST、PZT薄膜が加工ルール0.15 μm レベル以降の次世代メモリ用キャパシタ膜として適用可能であることが明らかとなった。

参考文献

- 1) 松野繁、木ノ内伸一、内川英興、渡井久男、佐藤建：第9回強誘電体応用会議講演予稿集(1992)111.
- 2) 木ノ内伸一、松野繁、内川英興、渡井久男：第54回応用物理学会学術講演会予稿集(1993)442.
- 3) T. Kawahara, S. Matsuno, M. Yamakuka, M. Tarutani, T. sato, T. Horikawa, F. Uchikawa, K. Ono: SSDM'98 (Hiroshima) (1998) 50.
- 4) 松野繁、佐藤剛彦、内川英興、堀川剛、川原孝昭：三菱電機技報 73 (1999) 116.
- 5) Y. Nishioka, K. Shiozawa, T. Ohishi, K. Kanamoto, Y. Tokuda, H. Sumitani, S. Aya, H. Yabe, K. Itoga, T. Hifumi, K. Marumoto, T. Kuroiwa, T. Kawahara, K. Nishikawa, T. Oomori, T. Fujino, S. Yamamoto, S. Uzawa, M. Kimata, M. Nunoshita, H. Abe: IEDM Tech. Digest (1995) 903.
- 6) A. Yuuki, M. Yamamuka, T. Makita, T. Horikawa, T. Shibano, N. Hirano, H. Maeda, N. Mikami, K. Ono, H. Ogata, H. Abe: IEDM Tech. Digest (1995)115.
- 7) T. Kawahara, M. Yamamuka, A. Yuuki, K.
- 8) 川原孝昭、山向幹雄、堀川剛、結城昭正、斧高一：三菱電機技報 71 (1997) 337.

(2002年2月25日受理)



松野 繁

昭和36年10月17日生まれ。昭和61年東京農工大学大学院工学研究科工業化学専攻修士課程修了。同年、三菱電機株式会社入社。以来、CVD法によるダイヤモンド状カーボン薄膜、高温超電導薄膜等の薄膜材料、および超電導薄膜を応用した限流素子の研究開発に従事。その後、CVD法による次世代メモリ用BSTキャパシタ膜、光導波路用石英系ガラス膜の合成に関する研究開発に従事。平成8年CVD法による高温超電導薄膜の合成に関する研究で学位取得。平成10年先端技術総合研究所金属セラミックス技術部電子セラミックスグループ主席研究員、平成12年同光学セラミックスグループ主席研究員、現在に至る。工学博士。

平成10年日本金属学会技術開発賞、平成14年新技術開発財団市村産業賞を受賞。応用物理学会会員。



宮下 章 志

昭和34年1月10日生まれ。昭和58年東北大学大学院工学研究科材料物性学専攻修士課程修了。同年、三菱電機株式会社入社。以来、超電導材料の開発に従事、その後、二次電池正極材料、CMR材料など導電性セラミックス材料開発に従事。平成11年先端技術総合研究所金属セラミックス技術部電子セラミックスグループ、グループマネージャー、現在に至る。

平成12年日本金属学会技術開発賞受賞。日本金属学会、応用物理学会会員。



内川 英 興

昭和26年5月21日生まれ。昭和50年横浜国立大学工学部電気化学科卒業。同年、三菱電機株式会社入社。以来、金属材料、無機導電材料、高温超電導材料、光導波路デバイスなどの研究開発に従事。昭和61年イオン伝導型湿度センサに関する研究で学位取得。平成11年先端技術総合研究所金属セラミックス技術部長、平成13年同研究所マテリアル技術部門統轄、平成14年同研究所環境・材料技術部門統轄、現在に至る。工学博士。

昭和61年電気化学会佐野（進歩）賞、昭和62年科学技術庁長官注目発明選定賞、平成10年日本金属学会技術開発賞、平成12年日本金属学会技術開発賞、平成14年新技術開発財団市村産業賞を受賞。応用物理学会会員。

(本論文は平成13年度電気材料技術優秀論文賞の受賞内容をまとめたものである)