



Title	歪・界面制御した高性能SiGe系熱電ナノ構造薄膜に関する研究
Author(s)	谷口, 達彦
Citation	大阪大学, 2021, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/82315
rights	
Note	やむを得ない事由があると学位審査研究科が承認したため、全文に代えてその内容の要約を公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

論文内容の要旨

氏 名 （ 谷 口 達 彦 ）	
論文題名	歪・界面制御した高性能SiGe系熱電ナノ構造薄膜に関する研究
論文内容の要旨 IoT社会実現に向け、身近なエネルギー源を利用した自立型電源の発電方法として、廃熱を電気に直接変換可能な薄膜熱電変換が注目されている。熱電変換効率は無次元性能指数$ZT=S^2\sigma T/\kappa$ (S:ゼーベック係数、σ:電気伝導率、κ:熱伝導率、T:絶対温度)で表され、特に低温領域 (<200℃)での性能は低く、ZT向上が必要となる。 本論文では、低温領域での熱電応用を目指し、社会応用性が高いSi基板上SiGe系薄膜において高$S^2\sigma$と低κを同時実現する知見を得ることを目的とした。SiGe系薄膜は、電子材料研究の知見から歪技術によるσ増大が考えられるが、エピタキシャルSiGe薄膜および歪SiGe薄膜の熱電特性の知見はない。そこで、①歪や組成と熱電性能の相関の解明、②極小κをもたらすフォノン散乱機構の探索、③高$S^2\sigma$維持・κ低減の同時実現を狙った歪・界面制御SiGe/Si超格子の開発、④薄膜熱電デバイスの試作を行った。以下に①～④についての成果を述べる。 ①歪・組成制御エピタキシャル$\text{Si}_{1-x}\text{Ge}_x$薄膜/Si(001)基板 ($0 < x < 1$)を用いて、歪印加の縮重度低下・有効質量減少によるσ増大・S減少、混晶化の合金散乱誘起によるσ、S、κ減少を示した。また、低結晶性はσを低下させるが、Sへの影響は小さかった。以上の結果とナノ構造導入時は結晶性が低下しやすいことを考慮して、無歪な電気伝導層による高S維持で高$S^2\sigma$を、フォノン散乱層 (SiGe) 導入で低κを実現可能であるという知見を得た。 ②Geナノドット (ND) 含有SiGe薄膜は界面フォノン散乱と合金フォノン散乱の複合により、アモルファス$\text{Si}_{0.7}\text{Ge}_{0.3}$ ($\sim 0.7 \text{ Wm}^{-1}\text{K}^{-1}$) に匹敵する極小$\kappa$ ($\sim 0.8 \text{ Wm}^{-1}\text{K}^{-1}$) を得た。一方、Ge ND含有Si薄膜はナノスケール固有の拡散的でないフォノン輸送の発現が示された。 ③高縮重度の無歪Si層を電気伝導層に、SiGe層・極薄Ge層をフォノン散乱層に用いた超格子薄膜により、$S^2\sigma$はn型SiGe系超格子内で最大の$\sim 27 \mu\text{Wcm}^{-1}\text{K}^{-2}$を、$\kappa$は従来構造よりも約5倍低い$\sim 2.9 \text{ Wm}^{-1}\text{K}^{-1}$を得た。結果、IoTデバイス用電源として応用が期待できる$ZT \sim 0.21$@室温を達成した。 ④Ge薄膜を用いて試作した薄膜熱電デバイスにより最大出力$\sim 1000 \mu\text{Wm}^{-2}$ (温度差20K)を得た。電気抵抗低減により$\sim 18 \text{ mWm}^{-2}$まで出力増大が見込まれ、応用に向けた改善は十分に可能であることを示した。	

論文審査の結果の要旨及び担当者

氏 名 (谷 口 達 彦)			
	(職)	氏 名	
論文審査担当者	主 査	教 授	中村 芳明
	副 査	教 授	酒井 朗
	副 査	教 授	真田 篤志
	副 査	教 授	黒崎 健 (京都大学 複合原子力科学研究所)
論文審査の結果の要旨 IoT社会実現に向け、身近なエネルギー源を利用した自立型電源の発電方法として、廃熱を電気に直接変換可能な薄膜熱電変換が注目されている。しかしながら、無次元性能指数$ZT=S^2\sigma T/\kappa$ (S:ゼーベック係数、σ:電気伝導率、κ:熱伝導率、T:絶対温度)で表される熱電変換効率、低温領域 (<200℃)において低く、ZT向上が課題である。 本論文では、低温領域での熱電応用を目指し、社会応用性が高いSi基板上SiGe系薄膜において高$S^2\sigma$と低κの同時実現の知見獲得を目的として、歪・界面制御したSiGe/Si超格子に注目を置いている。通常、高$S^2\sigma$の維持と低κの同時実現は困難であるが、本構造は、歪制御による高$S^2\sigma$と、歪に影響を与えない界面構造導入による低κを同時に狙うものである。そこで、①歪や組成と熱電性能の相関の解明、②極小κをもたらすフォノン散乱機構の探索、③高$S^2\sigma$維持・κ低減の同時実現を狙った歪・界面制御SiGe/Si超格子の開発、④薄膜熱電デバイスの試作が行われている。本論文で達成された①～④について以下に記載する。 ①歪・組成制御エピタキシャル$\text{Si}_{1-x}\text{Ge}_x$薄膜/Si(001)基板 ($0 < x < 1$)を用いて、歪印加の縮重度低下・有効質量減少によるσ増大・S減少、混晶化の合金散乱誘起によるσ、S、κ減少が示されており、無歪な電気伝導層による高S維持で高$S^2\sigma$を、フォノン散乱層 (SiGe) 導入で低κを実現可能ということが提案されている。 ②Geナノドット (ND) 含有SiGe薄膜は界面フォノン散乱と合金フォノン散乱の複合により、アモルファス$\text{Si}_{0.7}\text{Ge}_{0.3}$ ($\sim 0.7 \text{ Wm}^{-1}\text{K}^{-1}$) に匹敵する極小$\kappa$ ($\sim 0.8 \text{ Wm}^{-1}\text{K}^{-1}$) が得られ、一方、Ge ND含有Si薄膜はナノスケール固有の拡散的でないフォノン輸送の発現が示されている。 ③高縮重度の無歪Si層を電気伝導層に、SiGe層・極薄Ge層をフォノン散乱層に用いた超格子薄膜により、$S^2\sigma$はn型SiGe系超格子内で最大の$\sim 27 \mu\text{Wcm}^{-1}\text{K}^{-2}$、$\kappa$は従来構造よりも約5倍低い$\sim 2.9 \text{ Wm}^{-1}\text{K}^{-1}$という結果が得られ、IoTデバイス用電源として応用が期待できる$ZT \sim 0.21$@室温が達成されている。 ④Ge薄膜を用いて試作した薄膜熱電デバイスを用いて出力の評価と、電気抵抗低減による出力増大の見積もりがされており、応用に向けた改善の可能性が示されている。 以上より、本論文は、歪・界面制御ナノ構造を用いて高$S^2\sigma$維持、κ低減を同時実現する方法論の確立に大きな寄与を与えるものであり、博士 (工学) の学位論文として価値のあるものと認める。			