

Title	双方向絶縁型DC/DCコンバータの低損失回路技術に関する研究
Author(s)	近藤, 亮太
Citation	大阪大学, 2023, 博士論文
Version Type	VoR
URL	https://doi.org/10.18910/92950
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

博士学位論文

双方向絶縁型DC/DCコンバータの 低損失回路技術に関する研究

近藤 亮太

2023年6月

大阪大学 大学院工学研究科

目次

1	まえがき	1
1.1	本研究の背景	1
1.1.1	電気自動車の普及	1
1.1.2	電気自動車のバッテリー充放電器	3
1.1.3	バッテリー充放電器の低損失化	5
1.1.4	バッテリー充放電器の設計高性能化	7
1.2	双方向絶縁型 DC/DC コンバータ	11
1.3	本研究の課題	15
1.3.1	双方向絶縁型 DC/DC コンバータの低損失回路駆動	15
1.3.2	双方向絶縁型 DC/DC コンバータの低損失設計	16
1.4	本研究の目的	19
1.5	本論文の構成	20
2	双方向絶縁型 DC/DC コンバータの低損失回路駆動技術の検討	22
2.1	2章の位置づけ	22
2.2	1制御変数で駆動する3レベル駆動方式 DAB コンバータの検討	25
2.2.1	回路構成	25
2.2.2	双方向・昇降圧動作原理	26
2.2.3	ZVS 動作原理	36
2.2.4	実機検証	38
2.3	3レベル駆動方式 DAB コンバータの無効電力抑制制御	46
2.3.1	無効電力抑制制御による損失低減原理	46
2.3.2	実機検証	52
2.4	2章のまとめ	55
3	双方向絶縁型 DC/DC コンバータの自動設計ツールを用いた低損失設計手法の検討	59
3.1	3章の位置づけ	59
3.2	設計対象の双方向絶縁型 DC/DC コンバータ	60
3.3	双方向絶縁型 DC/DC コンバータの各コンポーネントの設計モデリング	64
3.3.1	設計フロー	64
3.3.2	回路設計のモデリング	64
3.3.3	パワー半導体の損失モデル	72

3.3.4	絶縁トランスの設計モデル	72
3.3.5	ACリアクトルの設計モデル	77
3.3.6	各コンポーネントの熱解析	79
3.4	双方向絶縁型 DC/DC コンバータの自動設計ツールの評価	80
3.4.1	自動設計ツールによる設計条件の探索	80
3.4.2	試作機による設計評価	82
3.5	3章のまとめ	86
4	パワー半導体とリアクトルの広範囲かつ高精度な損失モデリング手法	88
4.1	4章の位置づけ	88
4.2	モデリング対象の回路構成と損失	88
4.3	損失モデリング手法	91
4.3.1	パワー半導体の導通損失	91
4.3.2	パワー半導体のターンオフ・ターンオン損失	94
4.3.3	リアクトルのコア損失と巻線損失	100
4.4	実機による損失モデリング精度の検証	103
4.5	4章のまとめ	106
5	結論	107
5.1	本研究の成果	107
5.2	今後の課題	108
	参考文献	110
	研究業績	119
	謝辞	120

1 まえがき

1.1 本研究の背景

1.1.1 電気自動車の普及

エネルギー需要は、グローバルな経済成長とともに増加を続け、2018年は2017年比で2.3%増加している [1]。二酸化炭素 (CO₂) 排出量も増加し、2018年の二酸化炭素排出量は2017年比で1.7%増加している。二酸化炭素は温室効果ガスの1種として地球温暖化を引き起こし、資源・食糧不足や生態系への影響や健康障害などのリスクが懸念される。そこで2020年のパリ協定にて、温室効果ガスの排出量と吸収量が均衡したカーボンニュートラルを21世紀後半に実現するために、途上国を含む全ての参加国と地域に2020年以降の温室効果ガス削減・抑制目標を定めることが求められた。日本では、2021年に「第6次エネルギー基本計画」にて、2050年カーボンニュートラルの実現と、2030年度の温室効果ガス排出46%削減(2013年度比)という目標が定められている [2]。世界の部門別二酸化炭素排出量では、エネルギー転換部門(発電所等)が42%、産業部門(工場等)が21%、運輸部門(自動車)が22%となり [3]、日本でも、エネルギー転換部門(発電所等)が40.4%、産業部門が34.0%、運輸部門が17.7%となる [4]。すなわち、エネルギー転換部門、産業部門、運輸部門の3部門で二酸化炭素排出の大部分を占める。

エネルギー転換部門では、化石燃料から太陽光発電や風力発電などの再生可能エネルギーを導入して二酸化炭素排出量を継続的に削減する方針が打ち出され [5]、また再生エネルギーを持続的に大量導入するための検討・議論がなされている [6]。しかし、再生エネルギーは発電電力が環境に依存して大きく変動するため、消費電力と発電電力の差を補償するバッファ機能が弱くなり、周波数変動や電圧変動が大きくなる技術課題が指摘されている [7]。そこで、バッテリーを電力系統に連系して消費電力と発電電力の差を蓄電池の充放電制御で補償し、バッファ機能を強化するシステムが提案されている [8]。運輸部門では、化石燃料(ガソリン)で走行するエンジン車から排出される二酸化炭素を抑制するため、バッテリーを搭載して電気で走行する電動車の普及が推進されている [9]。電動車は主に、動力源の100%を電気とした電気自動車(BEV)、化石燃料と電気の両方を動力源とするハイブリッド自動車(HEV)とプラグインハイブリッド車(PHEV)、水素から電気を作って動力源とする燃料電池車(FCV)がある。現在、世界各国にて環境規制や販売規制(目標)を制定してこれらの電動車普及を推進している。米国ではZEV規制(Zero Emission Vehicle)にて車両販売数の16%(2020年)にBEVとFCVを含めることを義務づけられており [10]、2030年にBEV/PHEV/FCVの新車販売比率を50%とする目標が掲げられている [9]。EUでは乗用車の二酸化炭素排出量が、2021年に95 g/km、2025年に81 g/km(15%減)、2030年に59 g/km(37.5%減)と定められ [10]、BEVとFCVの新車販売を2035年に100%にする目標が欧州委員会により定められている [9]。中国では2019年より中国国内で3万台以上生産・輸入を行うメーカーに対し、一定比率のBEV/FCV/PHEVの販売を義務化したNEV(New Energy Vehicle)規制が開始され、2020年に比率が12%に引き上げられ、以降年率2%ずつ引き上げられる見通しである [9]。

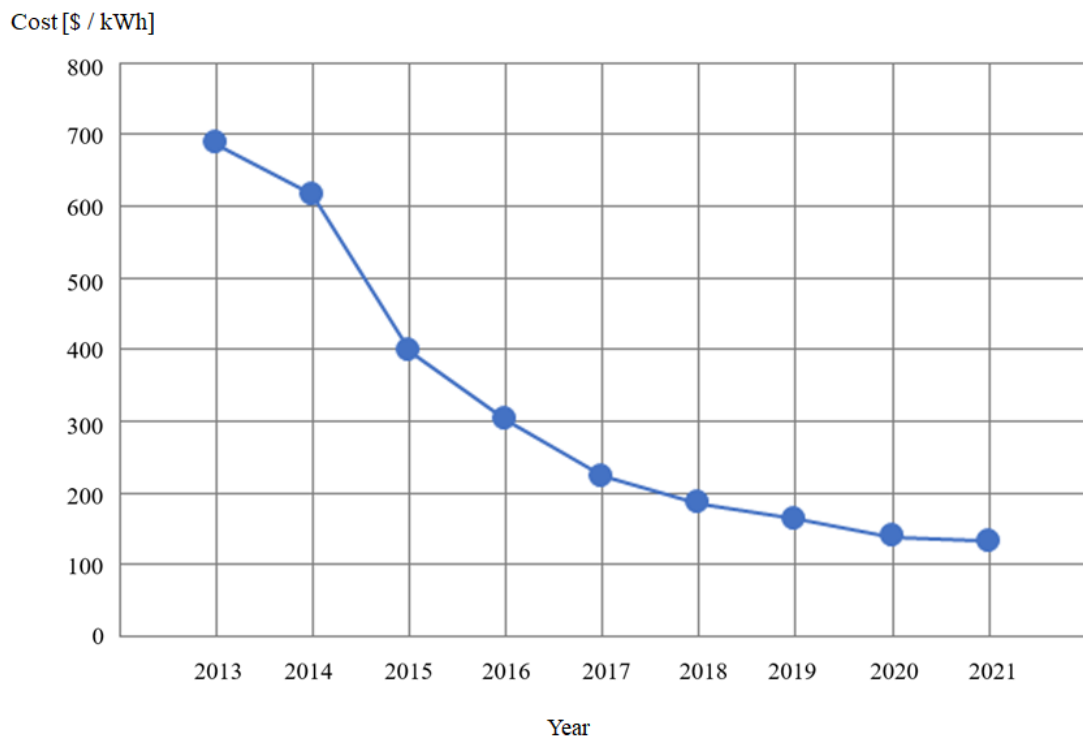


図 1.1 バッテリーコストの推移 [11]

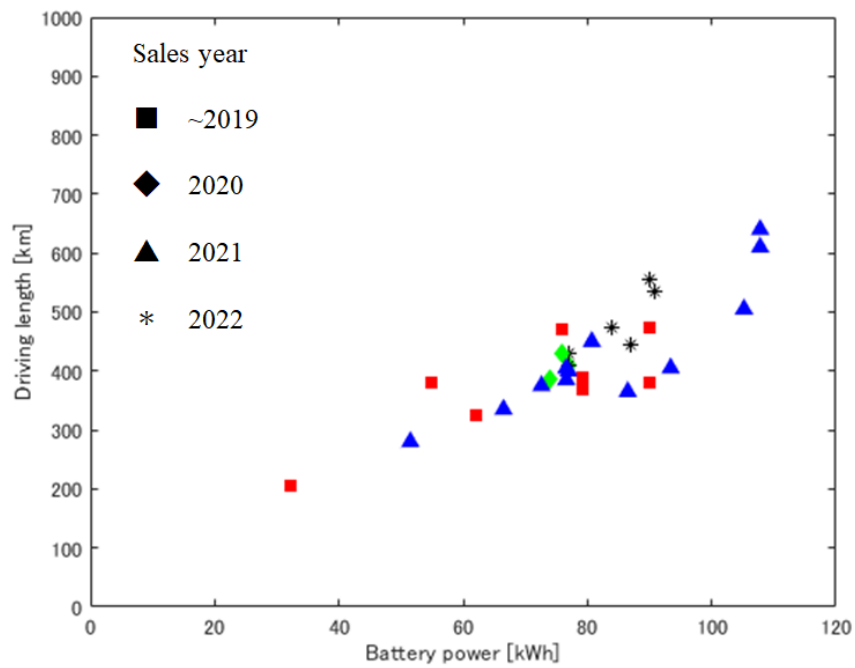


図 1.2 市場投入された BEV のバッテリー容量と航続距離 [12]

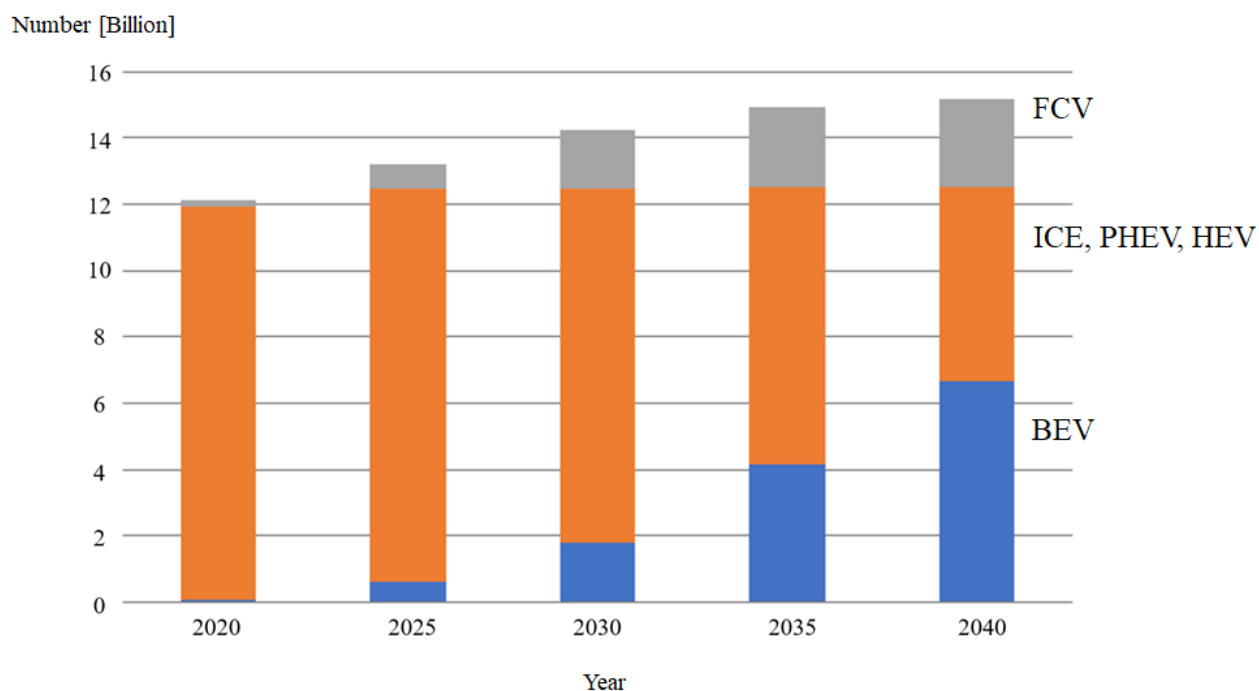


図 1.3 電動車両の普及予測 [13]

日本も、2035年にBEV/PHEV/HEV/FCVの新車販売比率を100%とする目標が掲げられている[9]。HEVとPHEVは、エンジン車に小容量のバッテリーと動力を備えた構成であるため車両価格を抑えながら二酸化炭素の排出を抑制でき、電動車両の普及障壁を下げるができるが、エンジンを併用するため二酸化炭素の削減効果は低い。一方で、BEVはバッテリーのみを動力とするため、走行時の二酸化炭素排出量をゼロに削減できるが、ガソリン車に比べ車両コストが高く、航続距離が短いため、普及障壁が高い。ただし、図1.1よりバッテリーコストはここ10年で継続的に改善され[11]ている。また、図1.2に示す市販のBEVのカタログに記載されるバッテリー容量と航続距離を調査した結果[12]より、航続距離の指標としてガソリン車の平均的な航続距離を500km(50L×10km/L)とみなすと、2020年までに販売されたBEVの航続距離は500km以下となる車種が多いが、2021年以降のBEVでは航続距離が500km以上となる車種が出現している。従って、BEVの車両コストの低減や航続距離の改善により、図1.3に示すように2040年には全車両に占めるBEVの台数割合が最大となる見込みである[13]。

1.1.2 電気自動車のバッテリー充放電器

図1.4にBEVの走行と充電に係るコンポーネントの構成を示す[14]。走行時は、バッテリー(BAT)に蓄電された直流電力をインバータ(INV)にて任意の振幅と周波数の三相交流電圧に変換してモータ(MOT)に入力し、所望の回転数とトルクの回転電力(P_{mot})を発生させる($P_{mot} > 0$)。減速時はMOTで発電する回転電力をインバータを介してバッテリーに回生する($P_{mot} < 0$)。駐車時は、商用系統の電力を用いて

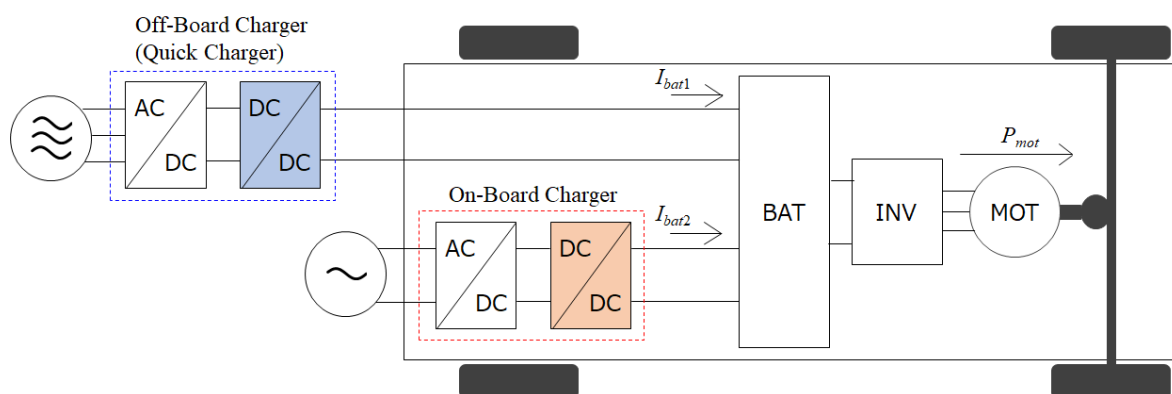


図 1.4 BEV の主要部品構成 [14]

バッテリーを充電する。この充電は、有線方式の充電と無線方式の充電がある。有線方式では、(1) 車載充電器を介した小容量の充電と、(2) MOT の固定子側のインダクタンスと INV を用いた中容量の充電と、(3) 車外に設置された急速充電設備を用いた大容量の充電、の 3 種類が存在する。(2) の充電方式は限られた車種での使用に留まっており、現在の主流の充電方式は (1) と (3) の充電方式である。(1) 車載充電器を用いた充電構成と (3) 急速充電器を用いた充電構成を図 1.4 に示す。車載充電器と急速充電器は、商用系統の交流電力を直流電力に変換する AC/DC コンバータと、商用系統とバッテリーの間で絶縁を確保しながらバッテリー充電電力を調整する絶縁型 DC/DC コンバータから構成される。

バッテリーの定格充電電力は SAEJ1772[15] にて、AC Level-1, AC Level-2, AC Level-3 と DC Level-3 の 4 種類に分類される。図 1.4 の (1) 車載充電器は AC Level-1 と AC Level-2 に分類され、AC Level-1 の定格電力は 3.7 kW, AC Level-2 の定格電力は 3.7 - 22 kW である。図 1.4 の (3) 急速充電器は DC Level-3 に分類されるが、各市場で制定される急速充電規格で異なる [14][16]。また、図 1.2 に示すように、BEV の航続距離拡大のためにバッテリー搭載量は増加する傾向であり、充電時間を短縮するためにバッテリー充電定格電力が増加する傾向となる。例えば、日本の急速充電規格 CHAdeMO では、設立された 2009 年にはバッテリー定格充電電力は 62.5 kW であったが、現在 200 kW まで対応している。欧米の自動車会社を中心に制定された充電規格 Combined Charging System (CCS) でも、現在は欧州で 200 kW, 米国で 75 kW にて規定されているが、今後は 350 kW 充電が提案・検討されている。中国の充電規格 GB/T 20234 では現在、バッテリー定格充電電力は 187.5 kW にて規定されているが、新充電規格 Chaoji では、バッテリー定格充電電力は 900 kW が提案されている。さらに、走行中の電池切れを解消するため、(1)(3) に対応した充電スタンドの設置数も継続的に増加している [10]。

ここで、英国での調査 [17] によると、1 日の乗車時間は 4 %、残りの時間は自宅での駐車時間が 73 %、または自宅以外での駐車時間が 23 % となり、合計 96 % の停車時間にて BEV は電力系統に接続されて充電が可能である。そこで、BEV の充電動作時に、充電電力または充放電電力を調整して、電力系統側と車両保有者側への付加価値を創出する検討が進んでいる。電力系統への付加価値としては、再生エネ

ルギーが電力系統に多数接続されることで発電電力の変動が大きくなり、また多数の BEV が不定期に充電することで消費電力(充電電力)の変動も多くなり、供給電力過多や供給電力不足などの恐れがあるが、BEV が充電電力又は充放電電力を調整することで、発電電力と消費電力の変動を補償するバッファ機能を果たし、電力消費のピーク時の電力供給不足を補うことが期待されている [18]。車両所有者に対しての付加価値としては、充電時間帯(例えば深夜)を調整することで充電コストを抑制し、また放電動作による売電をすることで経済的なメリットを創出することが期待される [18]。また災害等で停電した場合でも、BEV のバッテリー電力を電力系統に供給(もしくは家庭内に給電)する非常用電源として期待される [19]-[21]。充電電力のみを調整する方式は、現状の充電規格の範囲内で追加設備を必要としないが、バッファ機能が弱く、売電や非常用電源の機能を実現できない。一方、充放電電力を調整する方式はバッファ機能が強く、売電や非常用電源の機能を実現できるが、規格等の整備が遅れていて、CHAdeMO のみが放電動作を規定している。しかし、CCS や GB/T 20234 などの規格においても、放電動作のシーケンスやスマートメータなどの追加設備の規定について議論が進められており [18]、図 1.4 に示した車載充電器や急速充電器はバッテリー充放電器として動作することが期待されている。

1.1.3 バッテリー充放電器の低損失化

図 1.5 に一般的なバッテリー充放電器の回路構成を示す [14]。BEV に搭載されるバッテリーへの充電動作は商用系統の交流電力を直流電力に変換してバッテリーを充電し、放電動作はバッテリーの直流電力を交流電力に変換して商用系統に回生する。商用系統は図では単相交流電源を記載しているが、三相交流電源の場合もある。商用系統には EMI フィルタが接続され、バッテリー充放電器から漏洩する EMI ノイズを抑制する。この EMI フィルタはフィルタインダクタとフィルタキャパシタから構成される。EMI フィルタの後段には PFC リアクトルと PFC コンバータから構成される AC/DC コンバータが接続され、交流電流を高効率かつ低歪みに制御し、交流電圧を直流電圧に変換する。AC/DC コンバータの後段には平滑用のリンクキャパシタが接続される。リンクキャパシタの後段には DC/AC インバータが接続され直流電圧を交流電圧に接続する。またバッテリー側にも DC/AC インバータが接続されバッテリー側の直流電圧を交流電圧に変換する。この 2つの DC/AC インバータの交流出力端の間に交流電力を絶縁を確保しながら伝送する絶縁トランスと、限流のための AC インダクタが直列に接続される。これら 2つの DC/AC インバータと AC リアクトルとトランスから絶縁型 DC/DC コンバータが構成される。

このバッテリー充放電器への要求は、機能面では双方向動作かつ昇降圧動作を可能にする電力変換動作が要求され、性能面では高効率化かつ高密度化の要求がある。バッテリー充放電器が接続される商用系統側の交流電圧は地域・国によって異なり、日本では単相 100 V、単相 200 V、または 3 相 200 V となる。一方でバッテリー電圧は搭載される BEV のセグメントによって異なる。図 1.2 より、セグメントの小さい BEV は搭載スペースの制約と車両コストの制約から、搭載するバッテリーセル数が少なく、バッテリー電圧は低くなる。セグメントの大きい大型車になるほど、航続距離延長の需要が増し、搭載スペースと車両

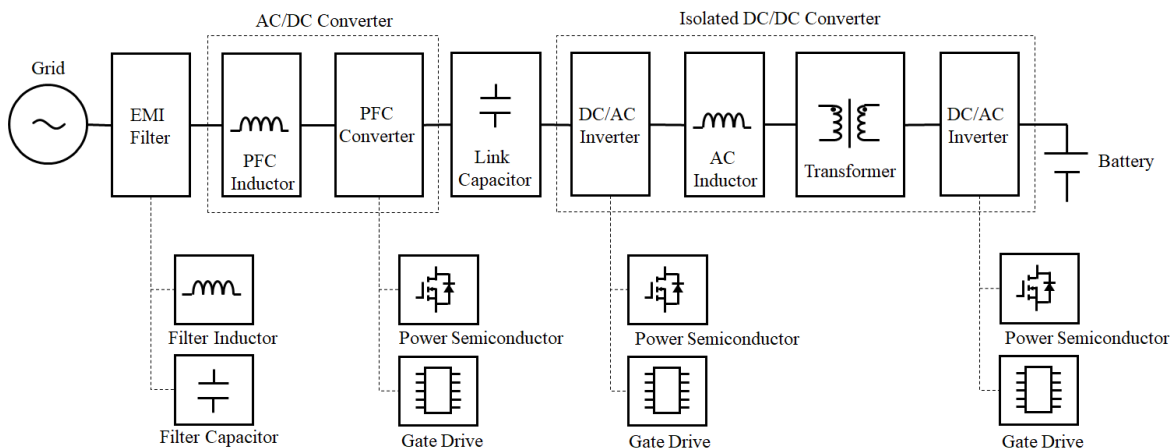


図 1.5 バッテリ充放電電力変換器

コストの制約が緩和されるため、搭載するバッテリーセル数は多くなり、バッテリー電圧は高くなる。ここで、地上側にバッテリー充放電器が設置される場合、全車種の充電動作に対応する必要があるため、広い動作バッテリー電圧が充電規格によって設定されている。日本の CHAdeMO V2G では動作バッテリー電圧は 150~450 V と規定されている。3 相 200 V の商用系統に接続した場合、バッテリー電圧 150 V での充電動作は降圧充電動作となり、放電時は昇圧放電動作となる。バッテリー電圧 450 V での充電動作は昇圧充電動作となり、放電時は降圧放電動作となる。このように、バッテリー充放電器は双方向動作かつ昇降圧動作を実現する必要がある。さらに、電力需給の急峻な変化や停電時などにおいても安定した電力供給を実現するため [19][20]、充電動作と放電動作は高応答かつシームレスに切り替わる必要がある [21]。

バッテリー充放電動作におけるユーザ側の需要は充電時間の短縮や放電時間の延長である。充電時間短縮のためには、バッテリー充放電器は充電電力をより高出力化し、かつ高効率化することが求められる。放電時間延長のためには、ユーザ側が使用する軽負荷から定格負荷までの全電力範囲で高効率化することが求められる。また、バッテリー充放電器は限られたスペースに搭載又は設置されるため、小型化が求められる。ここでは、定格充電電力の違いを考慮して、小型化の指標を電力密度 (kW/L) とする。実際に急速充電器や車載充電器のハードウェア技術について論じた文献 [22]-[31] の成果は効率と電力密度としているため、これらの論文の効率と電力密度をベンチマークした結果を図 1.6 に示す。高効率動作のためにはバッテリー充放電器の低損失化が必要である。また、バッテリー充放電器の損失と熱伝導率が一定の状態ではバッテリー充放電器を小型化すると、放熱面積が縮小することで熱抵抗が増加して、バッテリー充放電器のパワー部品の温度が定格温度を超過する恐れがある。この場合、バッテリー充放電器の小型化に合わせて損失を低減する必要がある。すなわち、バッテリー充放電器の小型化と高効率化には共通して低損失化が必要となる。

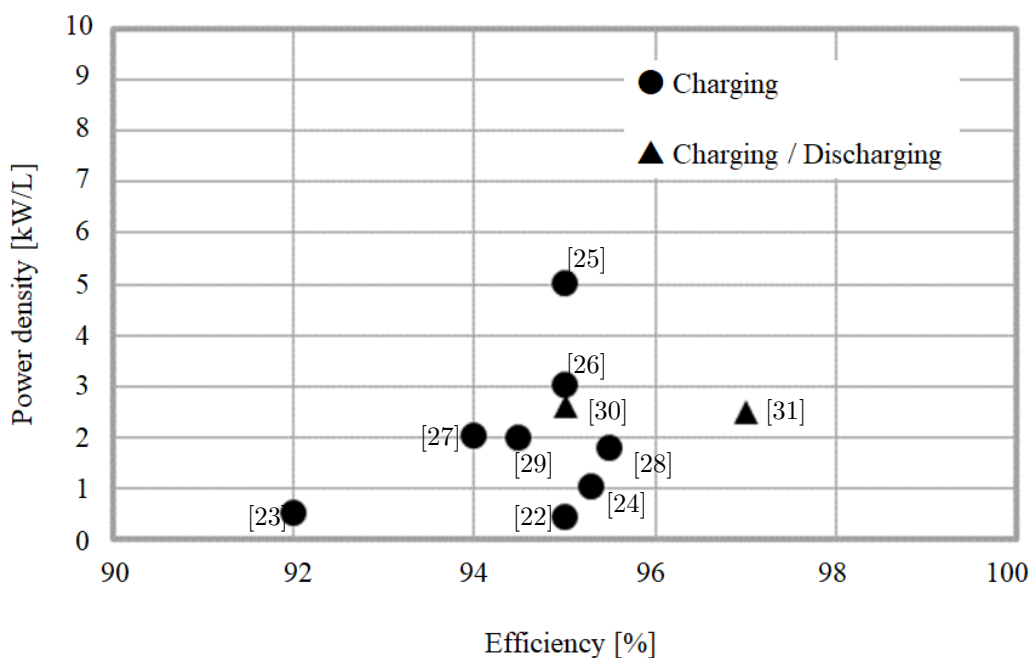


図 1.6 車載充電器の効率と電力密度のベンチマーク

1.1.4 バッテリ充放電器の設計高性能化

バッテリ充放電器は図 1.5 に示す、パワー半導体 (Power semiconductor) とゲート駆動回路 (Gate Drive) から構成されるインバータ (DC/AC Inverter) と、磁性部品 (Filter Inductor と AC Inductor と Transformer), キャパシタ (Filter Capacitor と Link Capacitor) や、図示していないが冷却器や筐体などから構成される。従って、バッテリ充放電器を 1 つのシステム [32] とすると、これらの構成部品をサブシステムとみなすことができる。

バッテリ充放電器の低損失化を検討する場合、サブシステムである各構成部品ごとに低損失化を検討する。図 1.5 に示す絶縁型 DC/DC コンバータ (isolated DC/DC Converter) を例に、その低損失化のアプローチを整理した結果を図 1.7 に示す。図の縦軸は絶縁型 DC/DC コンバータ (Isolated DC/DC Converter) の構成を示す。図の横軸は低損失化に寄与する要素として、現象 (Phenomenon) と設計 (Design) と前提条件 (Specification) に分類する。現象 (Phenomenon) では損失 (Loss) に分類される損失パラメータと、損失に寄与する主要な動作 (Operation) に分類される動作パラメータを示す。設計 (Design) では損失と動作に寄与する設計パラメータを示す。前提条件 (Specification) は、動作と設計パラメータに寄与するトポロジー (Topology), 構造 (Structure) と部品や材料の前提条件 (Part) に分類する。

絶縁型 DC/DC コンバータ (Isolated DC/DC Converter) の低損失化のターゲットは絶縁型 DC/DC コンバータ損失 (Converter losses) である。この Converter losses は、DC/AC インバータ (DC/AC Inverter) の損失であるインバータ損失 (Inverter losses) と、絶縁トランス (Transformer) のコア損失 (Core loss) と巻線損失 (Winding loss) と、AC インダクタ (AC Inductor) のコア損失 (Core loss) と巻線損失 (Winding loss) に分解される。更にインバータ損失 (Inverter losses) は構成するパワー半導体

(Power Semiconductor) のターンオン損失 (Turn on loss) とターンオフ損失 (Turn off loss) とリカバリー損失 (Recovery loss) と順方向の導通損失 (Forward conduction loss) と逆方向の導通損失 (Reverse conduction loss) に分解される。

インバータ損失 (Inverter losses) に寄与するのが DC/AC インバータの動作 (DC/AC conversion) である。DC/AC インバータの動作 (DC/AC conversion) は、主に回路構成 (Circuit configuration) と制御トポロジー (Topology) と部品実装 (Implementation) を前提条件 (Specification) として、設計 (Design) にて調整する主要な設計パラメータは周波数 (Frequency) と回路定数 (Circuit parameters) である。パワー半導体 (Power Semiconductor) の損失に寄与するのは DC/AC インバータ (DC/AC Inverter) の動作 (DC/AC conversion) とスイッチング動作 (Switching) とゲート回路 (Gate Drive Circuit) のゲート駆動動作 (Gate drive) であり、設計 (Design) にて調整する主要な設計パラメータはパワー半導体の静特性/動特性 (Static/Dynamic characteristic) と、ゲート回路の駆動電圧 (Drive voltage) と駆動抵抗 (Drive resistance) である。前提条件は、主にパワー半導体のパッケージング (Packaging) やチップの電気特性 (Chip characteristic) と、ゲート回路のゲート駆動トポロジー (Gate drive topology) とゲート IC の特性 (IC performance) となる。絶縁トランス (Transformer) と AC インダクタ (AC Inductor) のコア損失 (Core loss) と巻線損失 (Winding loss) に寄与する動作は、DC/AC インバータ (DC/AC Inverter) の動作 (DC/AC conversion) と励磁動作 (Excitation) である。主な前提条件はコアの形状 (Core shape)、コアの材料 (Core material)、巻線タイプ (Wire type)、巻き構造 (Winding structure) であり、設計 (Design) にて調整する主要な設計パラメータはコアのギャップ長 (Gap length) や巻線のターン数 (Turn number) となる。

これらの整理結果から、絶縁型 DC/DC コンバータ損失 (Converter losses) は、異なる技術領域の前提条件と設計パラメータと動作パラメータの組み合わせで定まることがわかる。損失目標値を満たす設計条件を同定するには、各構成部品又は各技術領域ごとの設計検討結果をすり合わせる必要がある。構成部品と技術領域ごとの設計検討結果の組み合わせにより膨大な設計条件候補が発生するが、設計指針や設計フローが確立されていないと、設計者の経験や予測に基づいて損失目標値を満たす設計条件を繰り返し探索する恐れがあり、開発・設計期間が長期化させる要因となる一方で、BEV の普及拡大 [13] に伴い、BEV のバッテリー電圧やバッテリー容量の要求仕様が多様化するにも関わらず車両開発・設計期間は短縮される傾向となり [33][34]、バッテリー充放電器の開発期間も短縮化が要求される。従って、バッテリー充放電器の低損失な設計は、繰り返し検討回数を抑制するために前提条件や設計パラメータを包括的に調整する設計手法を確立する必要がある。

ここで、製造工程全体の管理手法としてサプライチェーンマネジメント (SCM:Supply Chain Management) と、開発・設計工程全体の管理手法としてエンジニアリングチェーンマネジメント (ECM:Engineering Chain Management) が導入されている。図 1.8(a) に 1 例として代表的な製造フローと開発フローを記

す [35]。製造フローでは販売計画 (Sales planning) から製造 (Manufacture), 販売 (Sales), アフターケア (Maintenance) までの生産・流通プロセスを示しており, SCM による管理範囲である。開発フローでは企画開発 (Product planning), 試作評価 (Prototype development), 量産設計 (Manufacture design) までの業務プロセスを示しており, ECM の管理範囲である。本節で議論しているバッテリー充放電器の損失要求仕様を満たす設計の同定は, ECM に基づいた図 1.8(a) の企画開発 (Product planning) に位置し, 試作設計 (Prototype design) や生産設計 (Manufacture design) の設計手戻りを防ぐために, 異なる技術領域の前提条件と膨大な設計パラメータのすり合わせを実施している。

企画開発段階におけるバッテリー充放電器の異なる技術領域の前提条件と膨大な設計パラメータのすり合わせの体系図を図 1.8(b) に示す。ここでは, バッテリー充放電器をシステムとし, 異なる技術領域の前提条件を選択して膨大な設計パラメータを調整する設計検討をシステム設計とする。システム設計は, 要求分析 (Requirement analysis) から開発仕様に落とし込み, システム設計 (System design) とコンポ設計 (Component design) に基づいて実装 (Implementation) し, 単体・総合テスト (Component test), 総合テスト (System test), 実機評価 (Pilot test) を行い, 要求仕様 (本節では損失要求仕様) への適合性を検証する。このフローに, システム設計 (System design) と要求仕様への適合性を事前に検証するシステム検証 (System verification) を加える手法が MBD (Model based development) である。MBD の導入により, 複雑化した要求分析によって複数の設計条件の候補が発生しても, 詳細なコンポ設計, 実装, 実機評価を個別に実施することなく目標損失値への適合性を事前に検証することが可能となり, 設計の手戻りを防ぐことができる。

この複雑化した要求分析やシステム設計・検証を短期間かつ高性能に実行するためにシステムズエンジニアリングの適用が提案される。システムズエンジニアリングとは, 複数の専門領域にまたがる多様な価値を考慮しつつ全体最適を効率的に実現するアプローチ [36] である。ここでは複数の専門領域とは構成部品やその技術領域を指し, 多様な価値とは評価対象や設計性能を指す。システムズエンジニアリングに基づいたシステム設計 (System design) とコンポ設計 (Component design) の構成を図 1.9 に示す。要求分析 (Requirement analysis) とシステム設計 (System design) の階層では, 顧客要求 (Customer requirement) を分析してシステム仕様 (System requirement) に落としこみ, バッテリー充放電器の機能フロー・状態遷移 (Function-state flow) や, バッテリー充放電器の部品の構成を示すシステム構成図 (System configuration) や, 設計パラメータの関係性を示すパラメータ関係図 (Parameter) 等を作成し, 分析に基づいてシステム仕様を満足する設計手順や前提条件の選択とその設計パラメータの調整を実施する。この作業を共通言語 (SysML) で表現した記述モデルを用いて実行する手法が MBSE (Model-Based Systems Engineering) である。

Group Structure	Phenomenon		Design	Precondition		
	Loss	Operation		Topology	Structure	Part
Isolated DC/DC Converter	Converter losses	-	-	-	-	-
DC/AC Inverter	<ul style="list-style-type: none"> - Turn on loss - Turn off loss - Recovery loss - Forward conduction loss - Reverse conduction loss 	-	-	-	-	-
Power Semiconductor						
Gate Drive Circuit						
Transformer	<ul style="list-style-type: none"> - Core loss - Wire loss 	-	-	-	-	-
AC Inductor	<ul style="list-style-type: none"> - Core loss - Wire loss 	-	-	-	-	-

図 1.7 バッテリー充放電器を構成する絶縁型 DC/DC コンバータの損失に寄与する物理現象と設計と前提条件の整理結果

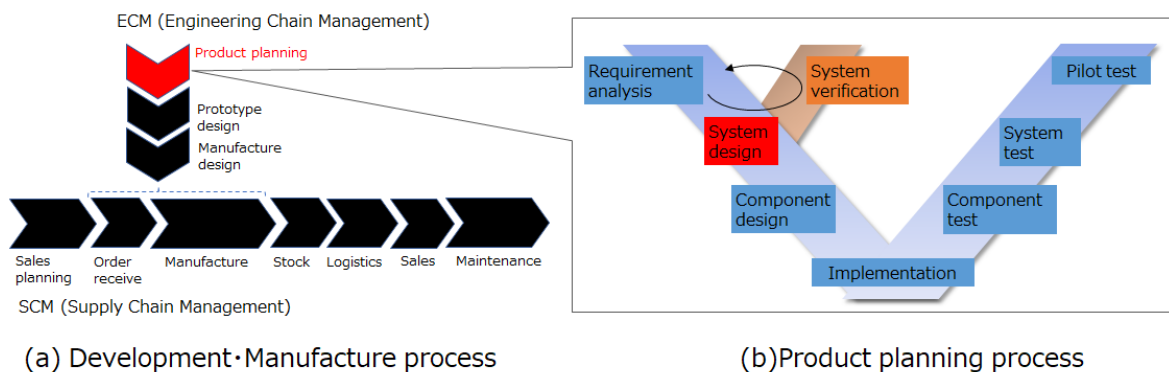


図 1.8 システム設計のフロー

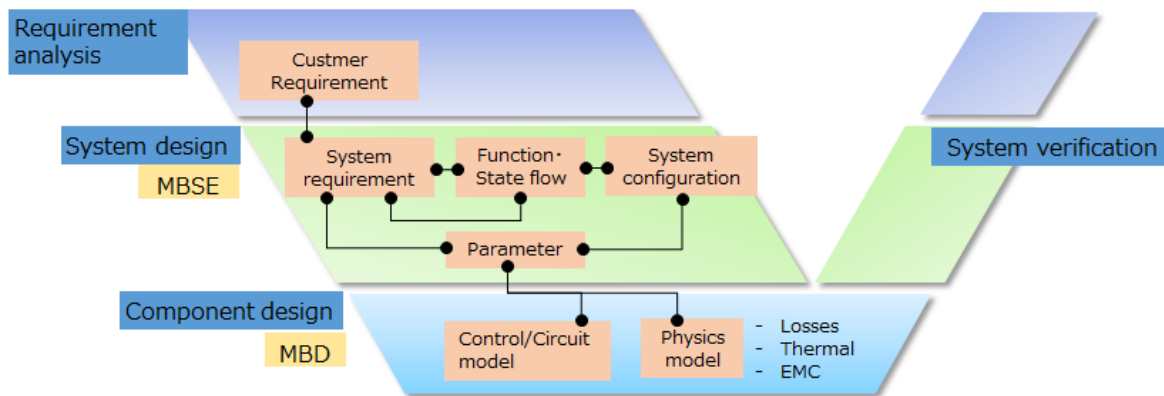


図 1.9 システム設計の構成

また、システム設計のパラメータ関係図 (Parameter) にて調整した設計パラメータに対してコンポ設計 (Component design) を連成させて定量的なシステム検証 (System verification) を実施すると上述した MBD となる。図 1.9 のコンポ設計 (Component design) の階層では、一例として回路・制御設計について記載しているが、近年のデジタルツールの進化により回路解析、制御解析、損失・発熱解析等のシミュレーション解析の範囲が拡大している。これにより、システム設計とコンポ設計の MBD に基づいた連成設計・解析範囲が拡大し、広範囲なシステム検証を短期間で実行することができる。バッテリー充放電器の研究・開発に適用される MBD として、[37] ではより高効率な設計点を探索するためのパワー半導体の損失モデルが検討され、[38] では絶縁トランスのコア損失を解析するための 3次元の磁界解析モデルが検討され、[39] では基板の伝導・放射ノイズの影響を解析するモデルが検討されている。

1.2 双方向絶縁型 DC/DC コンバータ

次に、図 1.5 に示すバッテリー充放電器全体の性能・サイズに支配的に寄与する絶縁型 DC/DC コンバータに着目をする。絶縁型 DC/DC コンバータは、絶縁トランスのコアに入力側から交流の磁束変化を生じさせて、出力側に起電力 (誘導起電力) と誘導電流を出力する。絶縁トランスを備えることで入力側と

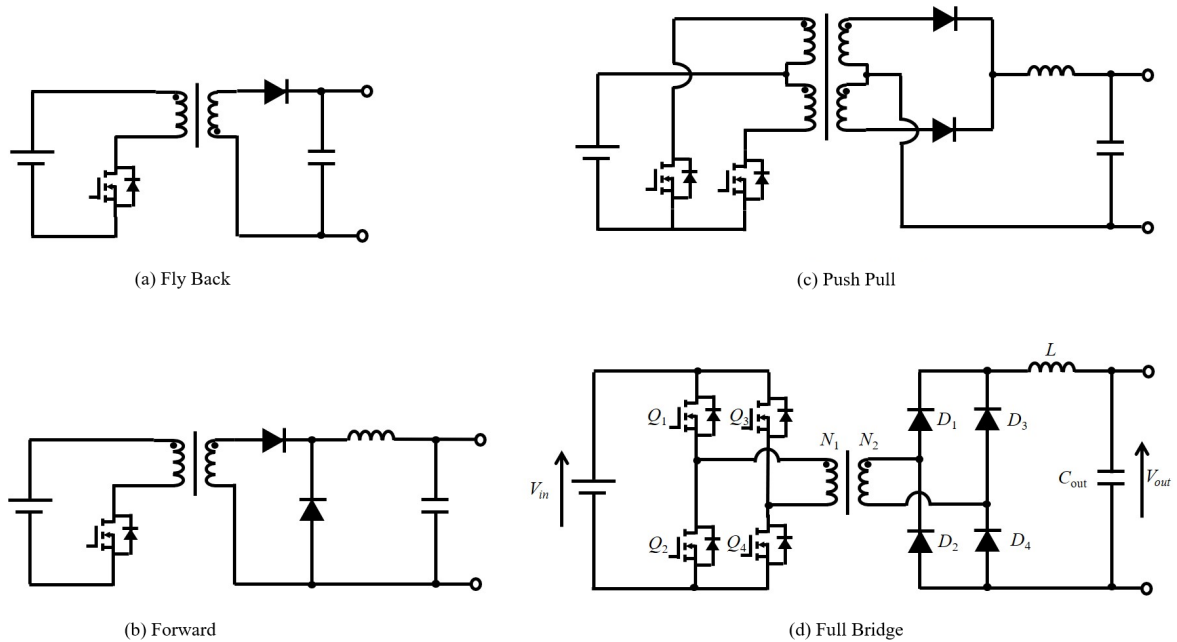


図 1.10 代表的な絶縁型 DC/DC コンバータの回路構成

出力側の絶縁を確保することができ、絶縁トランスの入力側の巻数と出力側の巻数の比率を調整することで出力電圧範囲が調整可能となる。絶縁型 DC/DC コンバータには複数の回路方式が存在し、代表的な 4 つの回路方式を図 1.10 に示す。図 1.10(a) の FlyBack 方式が最も簡素な構成となるが、発生損失が 1 つのパワー半導体に集中して発熱制約に抵触することから、軽負荷の電源に用いられるケースが多い。一方、図 1.10(d) に示すフルブリッジ方式は 1 次側のパワー半導体が 4 素子から構成され、各素子の通流期間はスイッチング周期の半周期となり、各素子の通流電流平均値と実効値を抑制することができる。また、絶縁トランスは励磁エネルギーを蓄積せずに発生する誘導電流を負荷に供給するため、励磁エネルギーの蓄積に伴う損失を抑制することができる。従って、数 kW 以上の定格電力で動作するバッテリー充放電器に対しては、フルブリッジ方式が適用されている [14][36]。

フルブリッジ型絶縁型 DC/DC コンバータを双方向動作させる回路方式として、Dual-Active Bridge 回路 (DAB コンバータ) が 1991 年に初めて提案された [40]。DAB コンバータは図 1.11 に示すように、絶縁トランスの 1 次側と 2 次側にそれぞれフルブリッジインバータを接続した回路構成となる。そしてこの 2 つのフルブリッジインバータの出力電圧の位相差の正負で電力伝送方向 (充電方向/放電方向) を、位相差の大きさで電力を制御して、双方向昇降圧動作を実現する。さらに、特定の動作条件では 2 つのフルブリッジインバータを構成するパワー半導体は ZVS (Zero-Voltage Switching) 動作 [41] が成立し、回路の高効率化を実現する。この DAB コンバータは、2000 年代に SiC デバイスと組み合わせた高効率電力変換器として、EDLC の充放電器 [42] や電力系統での直流送電設備 [43] に提案されている。同時に、BEV の市場形成に合わせて、バッテリー充放電器に対しても提案され、SiC 素子を搭載した高効率化 [44]

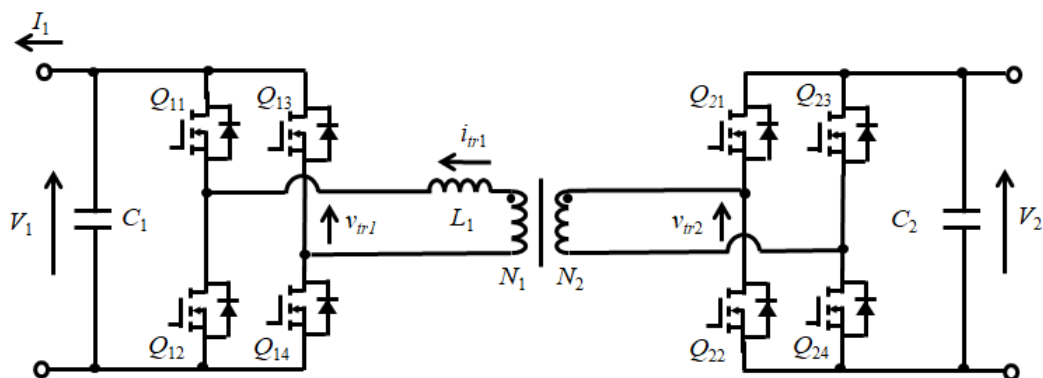


図 1.11 単相 DAB コンバータ [40]

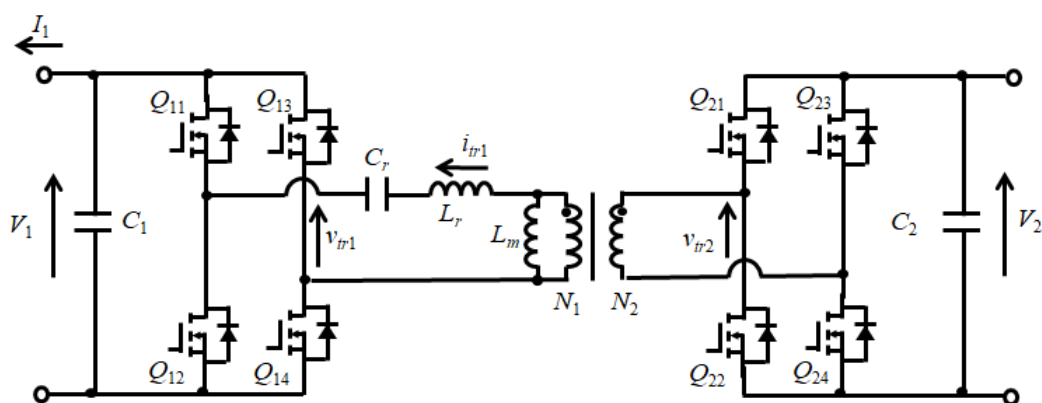


図 1.12 LLC コンバータ [51]

や, GaN 素子を適用した高周波化 [45][46] の進化が報告されている。さらに応用技術として, ZVS 動作範囲を拡大する回路動作の検討 [47] や, 変調方式を動作条件に応じて切り替える制御方式 [48] や, 単相 DAB コンバータを並列に接続して負荷に応じて効率が最大となるように電力分担を調整する制御方式 [49] が報告されている。

一方, 図 1.12 に示す通りに絶縁トランスに直列にコンデンサを挿入して, 絶縁トランスの漏れインダクタンスと励磁インダクタンスとコンデンサのキャパシタの共振動作を利用して電力を伝送する LLC コンバータ (Inductor - inductor - capacitor resonant converter)[50][51] も, バッテリ充放電器への適用が提案されている [26][30]。LLC コンバータの 1 次側から 2 次側への電圧ゲインは, 1 次側フルブリッジインバータのスイッチング周波数 f_{sw} と, 共振回路の定数 L_r, L_m, C_r と, 出力直流電流 I_{out} に応じて変化する。よって, 出力電圧 V_{out} と出力電流 I_{out} に応じて必要なゲインになるようにスイッチング周波数 f_{sw} を調整して電力の正負と電力を制御する。また, 1 次側と 2 次側の回路構成を対象とすることで双方向動作を実現できる。 L_r, L_m, C_r による共振動作により, LLC 回路でも 2 つのフルブリッジインバータを構成するパワー半導体は ZVS(Zero-Voltage Switch) 動作が成立する [51]。スイッチング周波数の調整

表 1.1 DAB コンバータと LLC コンバータの比較

item	DAB	LLC
Bi-directinal and buck/boost operation	possible	possible
Number of circuit parameter	3	6
Operation range of ZVS	Narrow at right load	Wide at all load

に位相シフト制御を組み合わせ、対応するバッテリー電圧範囲を拡大する制御 [30] や、絶縁トランスに流れる電流を分流させて巻線損失を低減する絶縁トランスの構造設計 [52] や、スイッチング周波数を調整させてコア損失と巻線損失の合計損失を低減する低損失設計 [53][54] や、電圧調整用のチョッパ回路を直列に接続して ZVS 動作を拡大する回路構成 [55] が検討されている。ここで、表 1.1 にバッテリー充放電器の設計で求められる 3 つの要求 (双方向・昇降圧動作, 高効率動作, 設計期間の短縮) の観点で、DAB コンバータと LLC コンバータを定性的に比較をした結果を示す。双方向動作と昇降圧動作はそれらの動作可否で比較を行い、効率は ZVS が成立する動作電圧・電力範囲、開発期間は回路設計の変数の数で比較を行った。双方向・昇降圧動作については、両コンバータ共に位相とスイッチング周波数を調整することで可能となる。回路設計の変数の数を図 1.11 と 図 1.12 から比較をすると、DAB コンバータは絶縁トランスの巻数比 (N_1/N_2) と、絶縁トランスに直列に挿入するリアクトル容量 (L_1) と、図示していないがスイッチング周波数 (f_{sw}) の 3 変数を設計するが、LLC コンバータは絶縁トランスの巻数比 (N_1/N_2) と、絶縁トランスの励磁インダクタンス (L_m) と漏れインダクタンス (L_r) と、絶縁トランスに直列に挿入するキャパシタンス (C_r) と、図示していないがスイッチング周波数 (f_{sw}) と、位相シフト (θ) の 6 変数を設計する。さらに、LLC 回路では、図 1.12 に示す通りに絶縁トランスの励磁インダクタと漏れインダクタと、絶縁トランスに直列に挿入するコンデンサが非対称な構成であるため、1 次側から 2 次側へのゲイン特性と 2 次側から 1 次側のゲイン特性も非対称となり、上記 6 変数の設計方法が充電時と放電時で異なり、設計が複雑化する。ただし [30] では、2 次側にもコンデンサを直列に挿入して 1 次側と 2 次側の間で対称なゲイン特性を確保している。また、[52] では、伝送側のフルブリッジ回路を駆動する基準位相 (例えば図 1.12 の Q_{p1}) に対して、整流側のフルブリッジ回路を駆動する位相 (図 1.12 の Q_{s1}) をシフトさせることで昇圧動作を発生させ、スイッチング周波数の調整範囲を狭めている。DAB コンバータの ZVS が成立する動作電圧・電力範囲は、軽負荷 (小電力領域) で狭くなるが、LLC コンバータは負荷に依存しない。しかし、LLC コンバータでは定格負荷時に共振電流が増加して導通損失が増加する恐れがあり、[54] では軽負荷時では LLC コンバータの方が高効率となり、定格負荷時では DAB コンバータの方が高効率となることが報告されている。また、LLC コンバータがバッテリーに接続される場合は、動作電圧が広く変動して 1 次側と 2 次側の間で広いゲイン特性を確保するためにスイッチング周波数 f_{sw} の調整範囲が広がるため、効率低下や絶縁トランスの大型化を引き起こす恐れがある。従って、本研究で着目する双方向絶縁型 DC/DC コンバータの回路構成を DAB コンバータとする。

1.3 本研究の課題

本論文ではバッテリー充放電器のキーコンポーネントである DAB 方式の双方向絶縁型 DC/DC コンバータを研究対象とし、その低損失化を研究課題とする。この双方向絶縁型 DC/DC コンバータの低損失化について、図 1.7 の整理結果に基づくと、前提条件 (Specification) に位置づけられる低損失な要素技術の構築に加え、設計 (Design) に位置づけられる設計パラメータを調整することで、低損失効果を高めることができる。従って、低損失な要素技術の構築と設計パラメータの調整手法の構築を同時に検討する必要がある。ここで損失を決める電流、電圧などの動作パラメータに支配的に寄与する要素技術は回路駆動技術であるため、本論文では低損失要素技術を低損失回路駆動技術とする。

1.3.1 双方向絶縁型 DC/DC コンバータの低損失回路駆動

起点となる DAB コンバータの回路駆動方式は [40] にて提案された両フルブリッジインバータが正極と負極電圧のみを出力する 2 レベル駆動方式とし、絶縁トランスとリアクトルのコア材には高周波領域で低損失な特性を有するフェライト材の適用を想定する。この場合、図 1.10(d) に示す一般的な単方向のフルブリッジ型絶縁型 DC/DC コンバータの絶縁トランスと限流リアクトルへの印加電圧は入力電圧のみであるが、2 レベル駆動方式の DAB コンバータ [40] の印加電圧は入力電圧と出力電圧の合計電圧となる。その結果、印加電圧と印加時間の積で定まる電圧積は単方向のフルブリッジ型絶縁型 DC/DC コンバータに比べ増加し、コアの断面積と巻線のターン数を調整できない場合には磁束密度変化が増加し、コア損失が増加する。磁束密度変化を低減させるためにコアの断面積を増やしても、コア体積が増加するとコア損失は増加する。同様に巻線のターン数を増加させても、巻線長が増加して巻線損失が増加する。

そこで、2 レベル駆動方式のスイッチング電圧を半減する回路方式 [56] や、絶縁トランスへの電圧印加期間を低減する駆動方式 [57] が検討されている。この中で、2 レベル駆動方式と同一の回路方式で、フルブリッジインバータ回路の下側 2 素子を ON、又は上側 2 素子を ON としてゼロ電圧を出力するモードを追加した 3 レベル駆動方式の DAB コンバータ [58] に注目する。絶縁トランスの磁路断面積とターン数が 2 レベル駆動方式の DAB コンバータと同じ場合には、3 レベル駆動方式の DAB コンバータでは、絶縁トランスへの印加電圧が 2 レベル駆動方式よりも低減するため、コア損失が 2 レベル駆動方式の DAB コンバータよりも低減する。そして、3 レベル駆動方式の DAB コンバータの更なる低損失化として ZVS 動作範囲を拡大する回路駆動技術が検討され、各フルブリッジインバータのデューティと各フルブリッジの位相シフトを個別に制御する手法 [60] や、各フルブリッジインバータのデューティと位相シフトと各フルブリッジ間の位相シフトを個別に制御する手法 [61] や、デッドタイムとスイッチング周波数を負荷に応じて調整する手法 [62][63] が提案されている。

しかし、3 レベル駆動方式の DAB コンバータでは 2 つのフルブリッジインバータの位相シフトと、2 つのフルブリッジインバータ間の位相シフトの合計 3 つの位相シフトを制御する必要があり、制御設計が複雑化する [58]。また、軽負荷時には 2 つのフルブリッジインバータの間の伝送電力には無効電力が

含まれるため [57], 絶縁トランスを流れる電流の実効値やピーク値が十分に低減されず, 軽負荷時にもかかわらずトランスの巻線損失や, パワー半導体の導通損失とスイッチング損失が増大し, 軽負荷時の効率が悪化する課題がある。従って, 3 レベル駆動方式の DAB コンバータの制御変数を 1 変数に簡素化し, かつ軽負荷時の無効電力に起因する損失を低減することが課題となる。

1.3.2 双方向絶縁型 DC/DC コンバータの低損失設計

1.1.4 項で述べたバッテリー充放電器を構成する絶縁型 DC/DC コンバータの低損失アプローチを更に分析するため, 絶縁型 DC/DC コンバータを構成する DC/AC インバータの損失について, 損失に寄与する主な動作パラメータと設計パラメータと前提条件の関係を整理した結果を図 1.13 に示す。寄与する要素を枠内に記載し, 実線は影響関係が存在することを意味する。

DC/AC インバータの損失 (Loss) はパワー半導体 (Power Semiconductor) のターンオン損失 (Turn on loss) と, リカバリー損失 (Recovery loss) と, ターンオフ損失 (Turn off loss) と, 順方向導通損失 (Forward loss) と逆方向導通損失 (Reverse loss) に分解される。ターンオン損失 (Turn on loss) とリカバリー損失 (Recovery loss) とターンオフ損失 (Turn off loss) に寄与する動作パラメータは, スwitching 電圧 (Switching voltage) とスイッチング電流 (Switching current) とパワー半導体の動特性 (Dynamic characteristic) の 1 つであるスイッチング速度 (Switching speed) が寄与する。順方向導通損失 (Forward loss) と逆方向導通損失 (Reverse loss) に寄与する動作パラメータは, 導通電流 (Conductive current) とパワー半導体の静特性 (Static characteristic) となる。動作パラメータであるスイッチング電圧 (Switching voltage) とスイッチング電流 (Switching current) と導通電流 (Conductive current) は, パワー半導体を駆動するゲートパターン (Gate pattern) と, 設計階層での絶縁型 DC/DC コンバータの回路定数 (Circuit parameters) によって定まる。パワー半導体の動特性 (Dynamic characteristic) は, 設計階層における基板実装における寄生成分 (Parasitic parameters-Circuit board) とパワーモジュールパッケージ内の実装における寄生成分 (Parasitic parameters-Package) とチップ面積 (Chip area) とゲート回路におけるゲート電圧 (Gate voltage) とゲート抵抗 (Gate resistance) に加え, 前提条件 (Specification) の部品 (Part) におけるチップの種類 (Chip type) とそのチップ特性 (Chip characteristic) によって定まる。パワー半導体の静特性 (Static characteristic) は, 設計階層におけるチップ面積 (Chip area) とゲート回路におけるゲート電圧 (Gate voltage) とゲート抵抗 (Gate resistance) によって定まる。設計パラメータである周波数 (Frequency) と回路定数 (Circuit parameters) は前提条件 (Specification) のトポロジー (Topology) における回路構成 (Circuit configuration) によって定まる。そして動作パラメータのゲートパターン (Gate pattern) は周波数 (Frequency) と制御トポロジー (Control topology) によって定まる。設計パラメータである基板実装における寄生成分 (Parasitic parameters-Circuit board) は前提条件 (Specification) の構造 (Structure) の基板実装方法 (Surface mount) によって定まる。

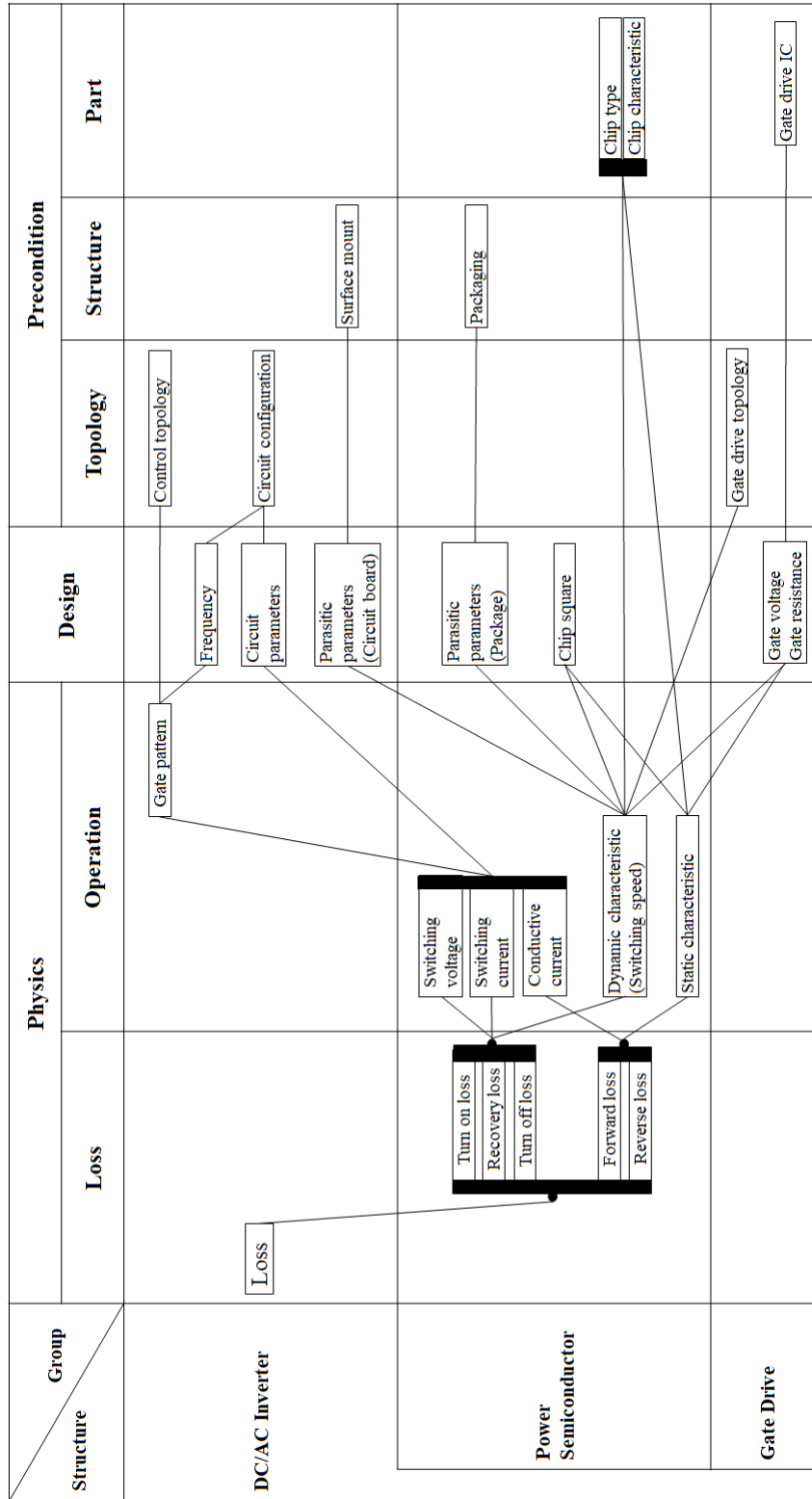


図 1.13 絶縁型 DC/DC コンバータを構成する DC/AC インバータの損失に寄与する動作パラメータと設計パラメータと前提条件の整理結果

設計パラメータであるパワーモジュールパッケージ内の寄生成分 (Parasitic parameters-Package) は前提条件 (Specification) の構造 (Structure) のパッケージング (Packaging) によって定まる。設計パラメータであるゲート電圧 (Gate voltage) とゲート抵抗 (Gate resistance) は前提条件 (Specification) のトポロジー (Topology) におけるゲート回路トポロジー (Gate drive topology) と部品 (Part) におけるゲート駆動 IC (Gate drive IC) によって定まる。これらの影響関係を踏まえて DC/AC インバータの損失 (Loss) を低損失化するアプローチを考えると、まず Loss を構成するターンオン損失 (Turn on loss) と、リカバリー損失 (Recovery loss) と、ターンオフ損失 (Turn off loss) と、順方向導通損失 (Forward loss) と逆方向導通損失 (Reverse loss) の5つの損失に分解して各損失の低損失を考える。各損失に寄与する動作パラメータは、ゲートパターン (Gate pattern) とスイッチング電圧 (Switching voltage) とスイッチング電流 (Switching current) と導通電流 (Conductive current) とパワー半導体の動特性 (Dynamic characteristic) とパワー半導体の静特性 (Static characteristic) である。すなわち、低損失化のアプローチは、動作パラメータに影響を与える設計 (Design) に属する設計パラメータを調整することと、設計パラメータの値や範囲を決定する前提条件 (Specification) に属する要素技術を検討することの2つのアプローチが考えられる。

前項で課題として述べた低損失回路技術は制御トポロジー (Control topology) と回路構成 (Circuit configuration) に位置する。制御トポロジー (Control topology) はゲートパターン (Gate pattern) を調整し、回路構成 (Circuit configuration) は周波数 (Frequency) の範囲や回路定数 (Circuit parameters) の範囲を調整して、スイッチング電圧 (Switching voltage) とスイッチング電流 (Switching current) と導通電流 (Conductive current) を介して損失を低減する。周波数 (Frequency) の範囲や回路定数 (Circuit parameters) を調整して損失を低減するためには、図 1.13 に示す動作パラメータや設計パラメータを考慮したターンオン損失 (Turn on loss) と、リカバリー損失 (Recovery loss) と、ターンオフ損失 (Turn off loss) と、順方向導通損失 (Forward loss) と逆方向導通損失 (Reverse loss) の算出モデルを用いる。従って、上述した DC/AC インバータの損失 (Loss) を低損失化する2つのアプローチは、前提条件となる制御トポロジー (Control topology) と回路構成 (Circuit configuration) である低損失回路技術を検討し、その後動作パラメータや設計パラメータを考慮した損失算出モデルを用いて設計パラメータを調整することで、DC/AC インバータの損失 (Loss) の低損失化の効果をより高めることができる。本節では1例として DC/AC インバータの損失 (Loss) の低損失化について述べたが、絶縁トランスや AC リアクトルも含めた双方向絶縁型 DC/DC コンバータの損失 (Converter losses) についても同様である。

双方向絶縁型 DC/DC コンバータを含む電力変換器の設計パラメータの調整について、MBD に基づいた設計・解析の自動処理や、複数の設計・解析の自動連成化が検討されている [64][65]。これら自動化と連成化により、多数のパラメータを調整する設計環境においても短時間で膨大な設計候補を算出することができる。[66]-[72] では、双方向絶縁型 DC/DC コンバータのコンポーネントである絶縁トランス

と AC リアクトルの設計を対象に、磁気特性、発生損失、発熱解析など複数の物理現象が相互に及ぼす影響を考慮した連成解析を自動化する手法が提案されている。同様にパワー半導体でも、素子種類やゲート電圧やゲート抵抗などの設計パラメータを自動で調整させながら、各設計条件においてパワー半導体の損失や発熱をモデルを用いて解析する手法が提案されている [73][74]。このように、各コンポーネント設計に自動設計や連成設計の手法は検討されているが、双方向絶縁型 DC/DC コンバータの回路設計と各コンポーネント設計間の自動連成化や、各コンポーネントの設計間の自動連成化については報告例が少ない。回路設計にて設定した回路定数が各コンポーネントの設計の仕様となるので、複数の設計を矛盾なく連成させる設計フローの確立課題がある。

また、低損失な設計条件を探索するために必要な損失モデルについて、パワー半導体の損失は図 1.13 より、異なる技術領域の前提条件によって定められた設計パラメータと動作パラメータが複合的に関連しているため、物理式等でモデル化することが困難である。図 1.13 には示していないが、磁性部品（絶縁トランスと AC リアクトル）についても同様に、コア損失と巻線損失には異なる技術領域の前提条件と多くの設計階層 (Design Specification) の設計パラメータが寄与している。このような多数のパラメータが従属する部品損失を高精度に評価・モデリングする手法としては、回路部品や配線等のモデルを用いた時間領域での回路シミュレーションによる方法と、データシートに記載された値をもとに算出する方法がある。前者では、詳細なデバイスモデル（コンパクトモデル、マップモデル、数式モデルなど）を用いて、時間領域のシミュレーション結果より与えた解析パラメータにおいて動作波形を高精度に模擬することで、パワー半導体の損失を高精度に算出する [75][76]。後者ではデータシートからパワー半導体や磁性部品の損失を算出するモデル式を導出し、動作条件から回路損失を算出している [77]。モデル式を用いた手法は時間領域で動作波形を模擬する手法に比べて演算負荷が軽減され、特に複数の解析パラメータを広い範囲で変化させる場合には、より計算負荷が軽減される。そして損失モデル式と回路動作を連成させて回路損失のモデル式を構築し、[78] では特定の回路方式に対して複数のパワー半導体の損失モデル式を連成させて回路損失の比較を行い、回路損失が最小となるパワー半導体を選定している。また、[79] では予め定めた回路構成の候補と、パワー半導体の候補の範囲で、回路損失を最小にする回路方式とパワー半導体の組み合わせを選定している。さらに DAB コンバータの単相方式と 3 相方式での効率比較 [81] や、動作仕様に応じて最適な回路方式を選択するツール [82] や、回路方式を固定したうえで、予め定めた周波数の範囲で回路損失を最小にする周波数の探索 [59] が提案されている。しかし、データシートに記載のパワー半導体のスイッチング特性などは、特定の回路と動作条件で測定された値に限定されるため、本手法が適用できる範囲が限定される課題がある。

1.4 本研究の目的

本研究では、バッテリー充放電器に搭載されるキーコンポーネントである双方向絶縁型 DC/DC コンバータの低損失化のために、低損失化を実現する低損失回路駆動技術の確立と、回路損失を低減する設計パラ

メータの調整手法と、回路損失を広範囲かつ高精度に算出する損失モデリング手法、の3つのアプローチを個別に確立することを目的とする。低損失回路駆動技術については、1つの制御変数で低損失な3レベル駆動方式を実現し、かつ軽負荷時の無効電力を抑制することで軽負荷時の更なる高効率化を実現する回路駆動技術を確立する。設計パラメータの調整手法については、回路定数設計から部品設計まで連成させた自動設計ツールを確立する。回路損失を広範囲かつ高精度に算出する損失モデリング手法については、実測や近似式を適用して対応する解析パラメータとパラメータの可変幅を拡大したパワー半導体とリアクトルの損失モデリング手法を確立する。

1.5 本論文の構成

2章では、双方向絶縁型 DC/DC コンバータの低損失回路駆動技術の確立について、低損失な3レベル駆動方式の制御変数を2レベル駆動方式と同じ1変数に削減した駆動方式を提案する。提案の駆動方式にて、絶縁トランスの両側に接続したリアクトルと位相シフト制御を組み合わせることで昇圧動作と降圧動作を実現し、また位相シフトの調整のみで充放電動作をシームレスに切り替えることを示す。さらにロスレススナバコンデンサを用いて ZVS (Zero-Voltage Switching) 動作 [41] を実現することを示す。また、軽負荷動作時に絶縁トランスの伝送電力に含まれる無効電力を抑制するため、整流側インバータのダイオード整流モードと、伝送側インバータと整流側インバータの同期位相シフトモードを加えた新たな位相シフト制御を追加提案する。そして、400 V-3.5 kW 実験システムを設計・製作して、双方向・昇降圧動作の定常特性と、シームレスな充放電の切り替え動作、そして軽負荷時の損失低減効果を実証する。

3章では、双方向絶縁型 DC/DC コンバータの設計パラメータを自動で調整し、低損失な設計条件を探索する手法を検討する。双方向絶縁型 DC/DC コンバータを構成する回路設計、パワー半導体損失の算出、絶縁トランスの設計、AC リアクトルの設計を数式でモデリングし、各設計にて設計パラメータを自動で調整して自動で設計条件を演算するツールを構築する。そして、自動設計ツールを用いて 400 V - 6.6 kW 双方向絶縁型 DC/DC コンバータの試作機を設計し、低損失化のために定めた回路損失目標値 240 W と、搭載制約のために定めた絶縁トランスと AC リアクトルの目標合計部品体積 0.3 dm^3 を満たす設計条件を自動設計ツールを用いて探索し、選定した設計条件に基づいて試作機を試作し、その実機検証にて回路損失目標 240 W と合計部品体積 0.3 dm^3 を満たすことを実証する。

4章では、双方向絶縁型 DC/DC コンバータの主要な損失源であるパワー半導体とリアクトルの発生損失を広範囲かつ高精度に算出する損失モデリング手法を検討する。3章までのパワー半導体の損失算出は、損失に寄与する駆動パラメータ等を固定していたが、実際には回路パラメータ、駆動パラメータや実装パラメータなど多様なパラメータに依存しており、これらのパラメータを調整することで更なる低損失化が期待される。しかし、データシートに記載のパワー半導体のスイッチング特性などが特定の回路と動作条件で測定された値に限定されるため、本章では、実測や近似式を適用して対応する解析パラメータとパラメータの可変幅を拡大する手法を新たに提案する。パワー半導体とリアクトルで構成され

る部品損失から回路損失を算出するフローを確立して、簡略化した部品損失のモデル式と実測値またはデータシート値を用いた回路損失算出アルゴリズムを構築する。また、実機検証システムを構築し、回路パラメータであるインダクタンス値、動作パラメータであるスイッチング周波数、駆動パラメータであるゲート抵抗の3つの解析パラメータに対する回路損失を実測し、提案する回路損失のモデル式、および得られる損失値の妥当性を検証する。

2 双方向絶縁型 DC/DC コンバータの低損失回路駆動技術の検討

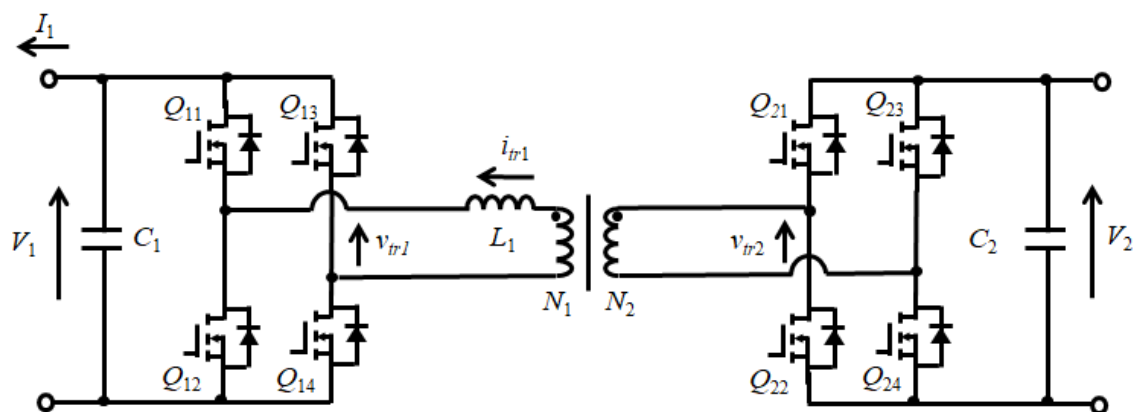


図 2.1 単相 DAB コンバータ [40]

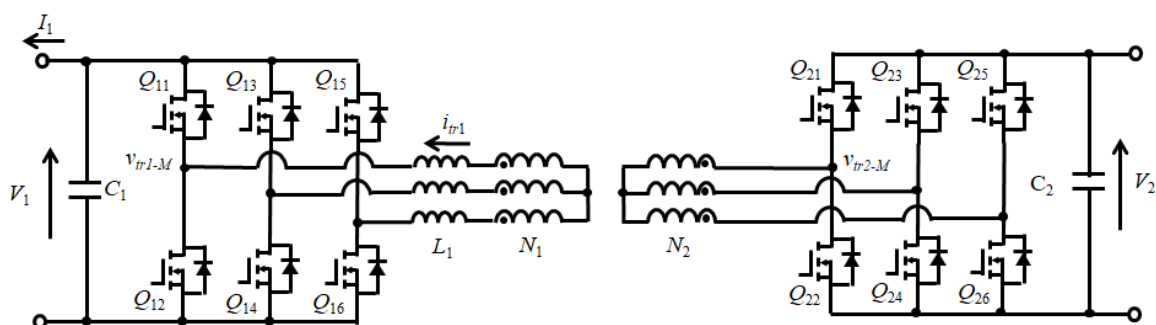


図 2.2 3相 DAB コンバータ [40]

2.1 2章の位置づけ

図 2.1 に [40] にて提案された 2 レベル駆動方式の単相 DAB コンバータと、図 2.2 に 2 レベル駆動方式の 3 相 DAB コンバータの回路構成を示す。図 2.1 に示す単相の DAB コンバータは、1 次側のフルブリッジインバータ ($Q_{11} \sim Q_{14}$)、2 次側のフルブリッジインバータ ($Q_{21} \sim Q_{24}$)、AC リアクトル L_1 と絶縁トランスから構成される。絶縁トランスの 1 次側の巻数を N_1 、2 次側の巻数を N_2 とする。図 2.2 に示す 3 相の DAB コンバータは、1 次側の 3 相フルブリッジインバータ ($Q_{11} \sim Q_{16}$)、2 次側の 3 相フルブリッジインバータ ($Q_{21} \sim Q_{26}$)、各相に接続される AC リアクトル L_p と絶縁トランスから構成される。

図 2.3(a) に単相 DAB コンバータ、図 2.3(b) に 3 相 DAB コンバータの動作原理を示す。図 2.3(a)(b) ともに、デッドタイムを省略する。1 次側の直流電圧 V_1 と 2 次側の直流電圧 V_2 は等しく、さらに絶縁トランスの巻数 N_1 と N_2 も等しいとみなす。また 2 次側から 1 次側への伝送電力 ($I_1 > 0$) を正方向、1 次

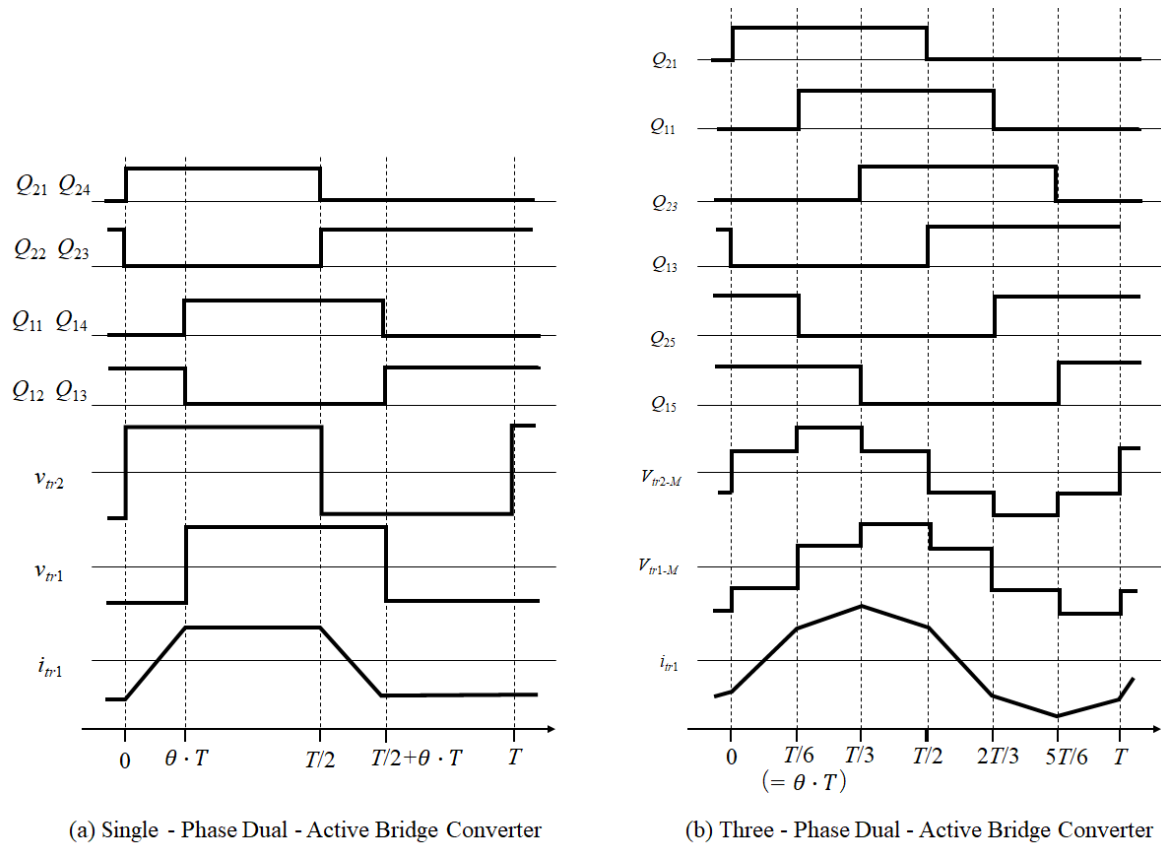


図 2.3 DAB コンバータ [40] の動作原理

側から 2 次側への伝送電力 ($I_1 < 0$) を負方向とする。

図 2.3(a) に示す単相 DAB コンバータでは、1 次側の Q_{11} と Q_{14} 、 Q_{12} と Q_{23} はそれぞれ duty50% で駆動し、位相を半周期 $T/2$ ずらす。同様に 2 次側も、 Q_{21} と Q_{24} 、 Q_{22} と Q_{23} はそれぞれ duty50% で駆動し、位相を半周期 $T/2$ ずらす。そして Q_{21} から Q_{24} の位相を Q_{11} から Q_{14} に対して、遅れ方向に $\theta \cdot T$ だけずらすと、 $0 \sim \theta \cdot T$ の期間では、 L_1 に v_{tr1} と v_{tr2} の和電圧 ($V_1 + V_2$) が正方向に印加されて i_{tr1} の極性は負極から正極に切り替わり、 $T/2$ から $T/2 + \theta \cdot T$ の期間では、 L_1 に v_{tr1} と v_{tr2} の和電圧が負方向に印加されて i_{tr1} の極性は正極から負極に切り替わる。その結果、 i_{tr1} は 1 周期 ($0 \sim T$) において交流波形を形成するため、絶縁トランスを介して 2 次側から 1 次側に電力が伝送される。一方、図示していないが Q_{21} から Q_{24} の位相を Q_{11} から Q_{14} に対して進み方向に $\theta \cdot T$ だけずらすと、対称性より 1 次側から 2 次側に電力が伝送される。従って、単相 DAB コンバータの伝送電力 P_{single} は次式で表される [40]。

$$P_{single} = \frac{V_1 V_2}{\omega L_1} \left(\frac{2\pi\theta \cdot T}{T} - 4\pi \frac{\theta \cdot T^2}{T^2} \right) \quad (2.1)$$

図 2.3(b) に示す 3 相 DAB コンバータの動作原理では, 1 次側と 2 次側の各相の 2 素子 (Q_{11} と Q_{12} , Q_{13} と Q_{14} , Q_{15} と Q_{16} , Q_{21} と Q_{22} , Q_{23} と Q_{24} , Q_{25} と Q_{26}) はそれぞれ duty50 % で駆動し, 2 素子間の位相は半周期 $T/2$, 1 次側と 2 次側の各相の duty は $1/3$ 周期 $T/3$ ずらす。この場合, 1 次側の U 相の中性点からみた相電圧 v_{tr1-M} は $T/6$ 周期で変化する交流電圧波形となる。そして 1 次側の全素子の位相を 2 次側の全素子に対して, 遅れ方向に $T/6(=\theta \cdot T)$ だけずらすと, 1 次側の U 相の中性点からみた相電圧 v_{tr1-M} は v_{tr2-M} に対して $T/6$ だけ遅れた交流電圧波形となる。0~ $T/6$ の期間では, 単相 DAB コンバータの場合と同様に L_1 に v_{tr1-M} と v_{tr2-M} の和電圧が正方向に印加されて i_{tr1} の極性は負極から正極に切り替わり, $T/2$ から $2T/3$ の期間では L_1 に v_{tr1-M} と v_{tr2-M} の和電圧が負方向に印加されて i_{tr1} の極性は正極から負極に切り替わる。その結果, i_{tr1} は 1 周期 (0~ T) において交流波形を形成し, 絶縁トランスを介して 2 次側から 1 次側に電力が伝送される。なお 1 次側の全素子の位相を 2 次側の全素子に対して, 進み方向 ($\theta < 0$) にずらすと, 対称性より 1 次側から 2 次側に電力が伝送される ($I_1 < 0$)。従って, 3 相 DAB コンバータの伝送電力 P_{three} は次式で表される [40]。

$$P_{three} = \begin{cases} \frac{V_1 V_2}{\omega L_1} \left(\frac{4\pi\theta \cdot T}{T} - 2\pi \frac{\theta \cdot T^2}{T^2} \right), & (0 \leq \theta \cdot T \leq \frac{T}{6}) \\ \frac{V_1 V_2}{\omega L_1} \left(\frac{2\pi\theta \cdot T}{T} - 4\pi \frac{\theta \cdot T^2}{T^2} - \frac{\pi}{18} \right), & (\frac{T}{6} < \theta \cdot T \leq \frac{T}{4}) \end{cases} \quad (2.2)$$

式 (2.1) と式 (2.2) より, P_{single} と P_{three} は, T_s の極性と大きさを調整され, 双方向かつ昇降圧動作を可能とする。

単相 DAB コンバータでは, 図 2.3(a) より Q_{11} と Q_{14} がターンオンする場合に i_{tr1} は負極性であると, Q_{11} と Q_{14} の寄生ダイオードが導通している状態でターンオンとなるため ZVS (Zero-Voltage Switching) が成立する。対称性より, Q_{12} と Q_{13} がターンオンする場合も ZVS が成立する。2 次側の Q_{21} と Q_{24} は時刻 T_s にてターンオンするが i_{tr1} が正方向に極性が切り替わり Q_{21} と Q_{24} の寄生ダイオードが導通している状態でターンオンとなるため ZVS が成立する。対称性より, Q_{22} と Q_{23} がターンオンする場合も ZVS が成立する。3 相 DAB コンバータでも図 2.3(b) より, 1 次側の Q_{11} がターンオンする場合に i_{tr1} が負極性であると ZVS が成立し, Q_{12} がターンオンする場合に i_{tr1} が正極性であると ZVS が成立する。2 次側の Q_{21} が時刻 T_s にてターンオンする場合に i_{tr1} が正極性であると ZVS が成立し, Q_{22} がターンオンする場合に i_{tr1} が負極性であると ZVS が成立する。

2 レベル駆動方式の DAB コンバータのリアクトル L_1 は, 図 2.3 の 0~ $\theta \cdot T$ 期間に入力電圧と出力電圧の和 (V_1+V_2) が印加され, 磁束が変化する。 L_1 のコア形状を固定した場合, 磁束密度を飽和磁束密度 B_{max} 以下にするためにターン数を増加させる。一方で, 式 (2.1) と式 (2.2) に示す DAB コンバータの伝送電力は L_1 に反比例し, 定格電力を出力するために L_1 には上限値が存在するため, ターン数にも上限値が生じる。 L_1 への印加電圧 (V_1+V_2) が大きいと, 飽和磁束密度を満足するためのターン数の下限値が

増加して、ターン数の設定範囲(下限値～上限値)が狭くなり、磁束密度変化の設計値は飽和磁束密度付近の値となる。その結果、コアの材料と周波数を固定した場合、磁束密度変化の設計値を抑制することができず、コア損失を抑制することが困難となる。

3レベル駆動方式の DAB コンバータ [58] は、図 2.1 のフルブリッジインバータの下側 2 素子を ON、又は上側 2 素子を ON としてゼロ電圧を出力するモードを追加する。この場合、図 2.3 の $0 \sim \theta \cdot T$ 期間では L_1 には入力電圧 V_1 のみが印加され磁束密度が変化する。従って、2レベル駆動方式に比べ、 L_1 への印加電圧 ($V_1 + V_2$) が抑制され、飽和磁束密度を満足するためのターン数の下限値が低減し、ターン数の設定範囲(下限値～上限値)が広がる。この結果、磁束密度変化設計値を飽和磁束密度よりも低い領域に設定できるため、2レベル駆動方式に比べてコア損失を減らすことができる。

しかし、3レベル方式ではゼロ電圧を出力するために、それぞれのフルブリッジインバータ内で個別に位相シフト制御をする。そして2レベル駆動方式と同様に2つのフルブリッジインバータ間の出力電圧の位相シフトも制御するため、合計3つの位相シフトを制御する必要があり、制御設計が複雑化する [58]。

本章では、3レベル駆動方式の単相 DAB コンバータの制御変数を3変数から1変数に減らすために、絶縁トランスを挟んだ両側のフルブリッジインバータのそれぞれ1レグのスイッチングを同期させ、どちらか一方のフルブリッジインバータの位相シフトのみを制御する双方向絶縁型 DC/DC コンバータを提案する。本制御では、絶縁トランスの両側に接続したリアクトルと位相シフト制御を組み合わせることで昇圧動作と降圧動作を実現し、また両側のフルブリッジインバータのどちらか一方の位相シフトのみを調整して伝送電力を調整する。また本章では、軽負荷時の無効電力による損失を低減するために、新たに整流側インバータのダイオード整流モードと伝送側インバータと整流側インバータの同期位相シフトモードを追加する。そして、400V-3.5 kW 実験システムを設計・製作して、提案制御による双方向・昇降圧動作と、シームレスな双方電力伝送の切替動作と、軽負荷時の損失低減効果を実証する。

2.2 1 制御変数で駆動する 3 レベル駆動方式 DAB コンバータの検討

2.2.1 回路構成

図 2.4 に提案する双方向絶縁型 DC/DC コンバータの回路構成を示す。バッテリー充放電器を想定した実機検証を行うため、1次側を EV バッテリー側、2次側を AC/DC コンバータと接続する DC リンク側とする。1次側と、2次側にそれぞれフルブリッジインバータを備える。2次側(DC リンク側)から1次側(EV バッテリー側)の向きに電流が流れる場合 ($I_1 > 0$) はバッテリー充電動作であり、正方向と定義する。反対に、1次側(EV バッテリー側)から2次側(DC リンク側)の向きに電流が流れる場合 ($I_1 < 0$) はバッテリー放電動作であり、負方向と定義する。フルブリッジインバータを構成するパワー半導体 $Q_{11} \sim Q_{24}$ には並列にロスレススナバコンデンサ $C_{11} \sim C_{24}$ を接続する。絶縁トランス Tr の両端に AC リアクトル L_1 と L_2 をそれぞれ接続する。バッテリー充電動作時において、2次側インバータ ($Q_{11} \sim Q_{22}$) では、 L_1

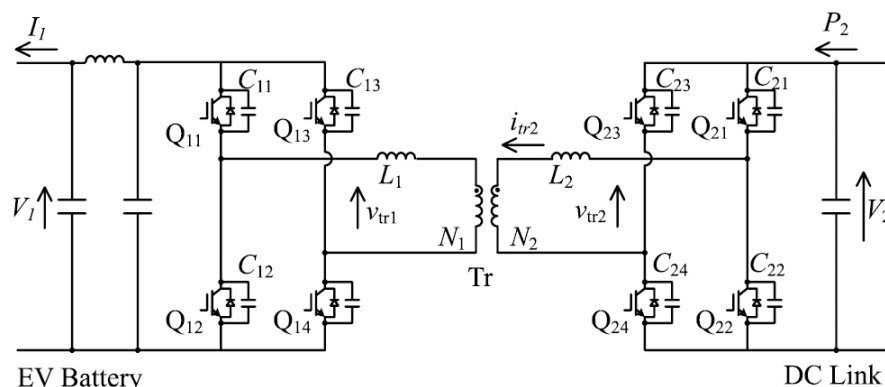


図 2.4 1 制御変数の 3 レベル駆動方式の双方向絶縁型 DC/DC コンバータ

と L_2 は ZVS 用リアクトルとして動作し、1 次側インバータ ($Q_{11} \sim Q_{14}$) では、 L_1 と L_2 は昇圧用リアクトルとして動作する。反対に、バッテリー放電動作時において、1 次側インバータ ($Q_{11} \sim Q_{14}$) では、 L_1 と L_2 は ZVS 用リアクトルとして動作し、2 次側インバータ ($Q_{21} \sim Q_{24}$) では、 L_1 と L_2 は昇圧用リアクトルとして動作する。

2.2.2 双方向・昇降圧動作原理

提案する双方向絶縁型 DC/DC コンバータは 1 次側インバータと 2 次側インバータをそれぞれ位相シフト制御にて駆動する。図 2.5 に 1 次側インバータを位相シフト制御する場合の $Q_{11} \sim Q_{24}$ のゲート仕様を示す。図 2.6 に 2 次側インバータを位相シフト制御する場合の $Q_{11} \sim Q_{24}$ のゲート仕様を示す。図 2.5 と図 2.6 に示す位相シフト $\theta_1, \theta_2, \theta_{td}$ は 1 周期 T で規格化しているため無次元である各レグ (Q_{11} と Q_{12} , Q_{13} と Q_{14} , Q_{21} と Q_{22} , Q_{23} と Q_{24}) でのスイッチング時には $\theta_{Td} \cdot T$ のデッドタイムを設ける。 $Q_{11} \sim Q_{24}$ の導通期間はすべて半周期 $T/2$ からデッドタイム $\theta_{Td} \cdot T$ だけ引いた期間に統一する。 Q_{11} は Q_{21} に、 Q_{12} は Q_{22} に位相を同期させる。1 次側インバータを位相シフトする場合は、図 2.5 より Q_{13} と Q_{14} を Q_{11} と Q_{12} に対して θ_1 位相シフトさせて v_{tr1} の出力期間を調整する。2 次側インバータを位相シフトする場合は、図 2.6 より Q_{23} と Q_{24} を Q_{21} と Q_{22} に対して θ_2 位相シフトさせて v_{tr2} の出力期間を調整する。図 2.7 に、位相シフト (θ_1, θ_2) の仕様と、対応する充電電力と放電電力の関係を示している。提案制御では θ_1 と θ_2 のいずれか一方のみを調整して、もう一方の位相シフトはデッドタイムに相当する最小値 θ_{td} に固定する。充電動作と放電動作が切り替わる条件は、 $V_1 \cdot N_2$ と $V_2 \cdot N_1$ の電圧関係に応じて異なる。図 2.7(a) に示す $V_1 \cdot N_2 > V_2 \cdot N_1$ の条件では、 $\theta_1 = 3\theta_{td}$ を境界条件に、 θ_1 が $3\theta_{td}$ 以上に増加するにつれて充電電力が増加する。反対に、 θ_1 が $3\theta_{td}$ 以下に減少し、そして θ_2 が θ_{td} 以上に増加するにつれて放電電力が増加する。この場合、充電動作時は昇圧変換となるため昇圧充電動作となり、放電動作時は降圧変換となるため降圧放電動作となる。

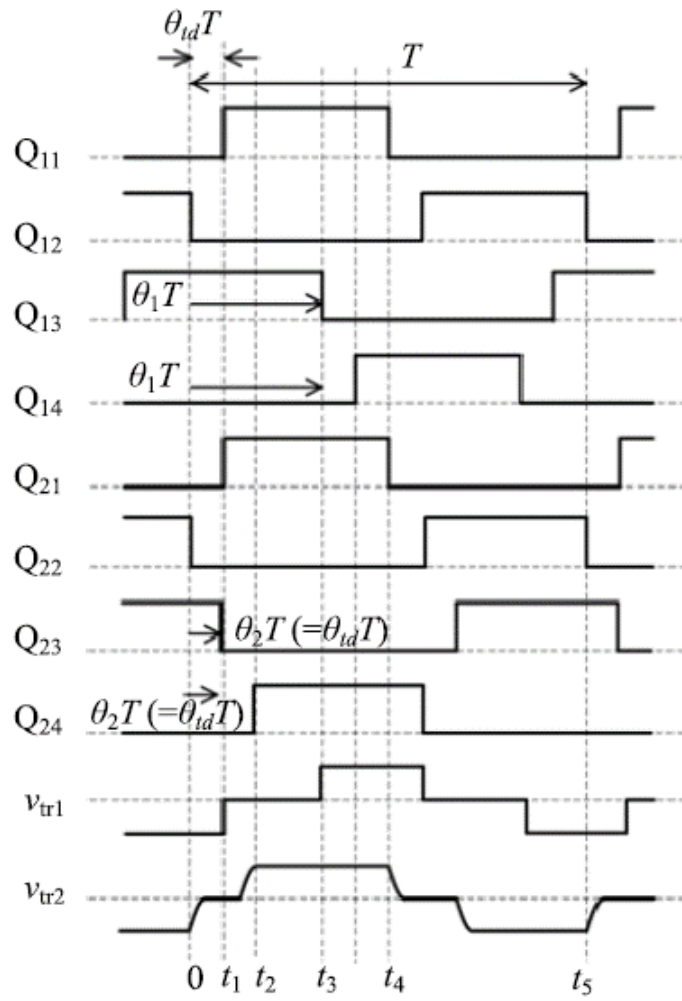


図 2.5 ゲート動作仕様 1 ($\theta_2 = \theta_{td}$ and $\theta_1 > \theta_{td}$)

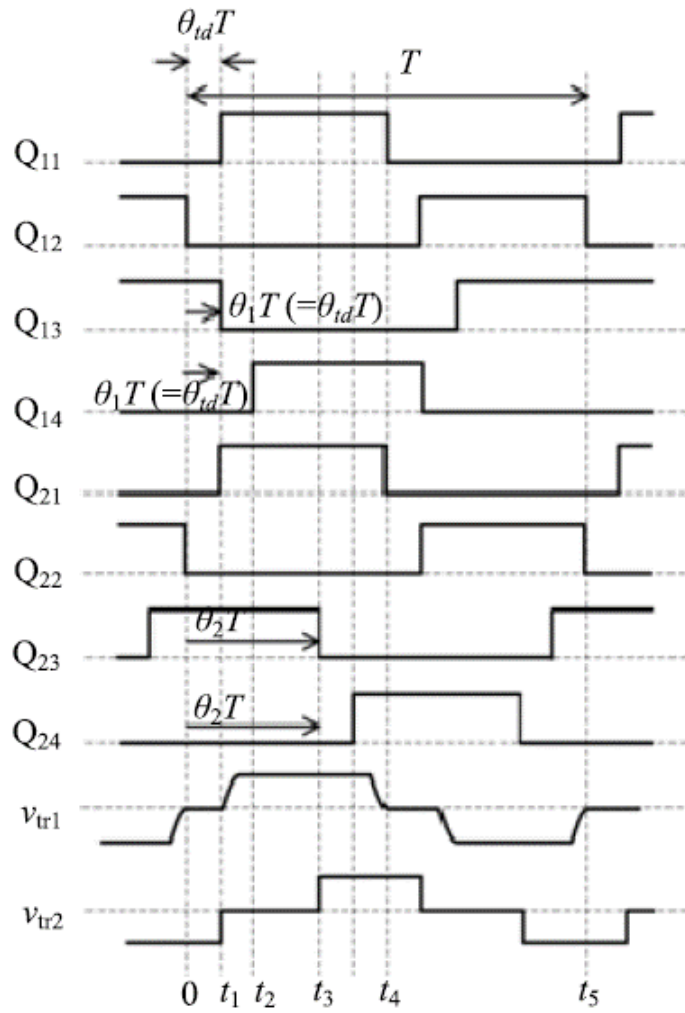


図 2.6 ゲート動作仕様 2 ($\theta_1 = \theta_{td}$ and $\theta_2 > \theta_{td}$)

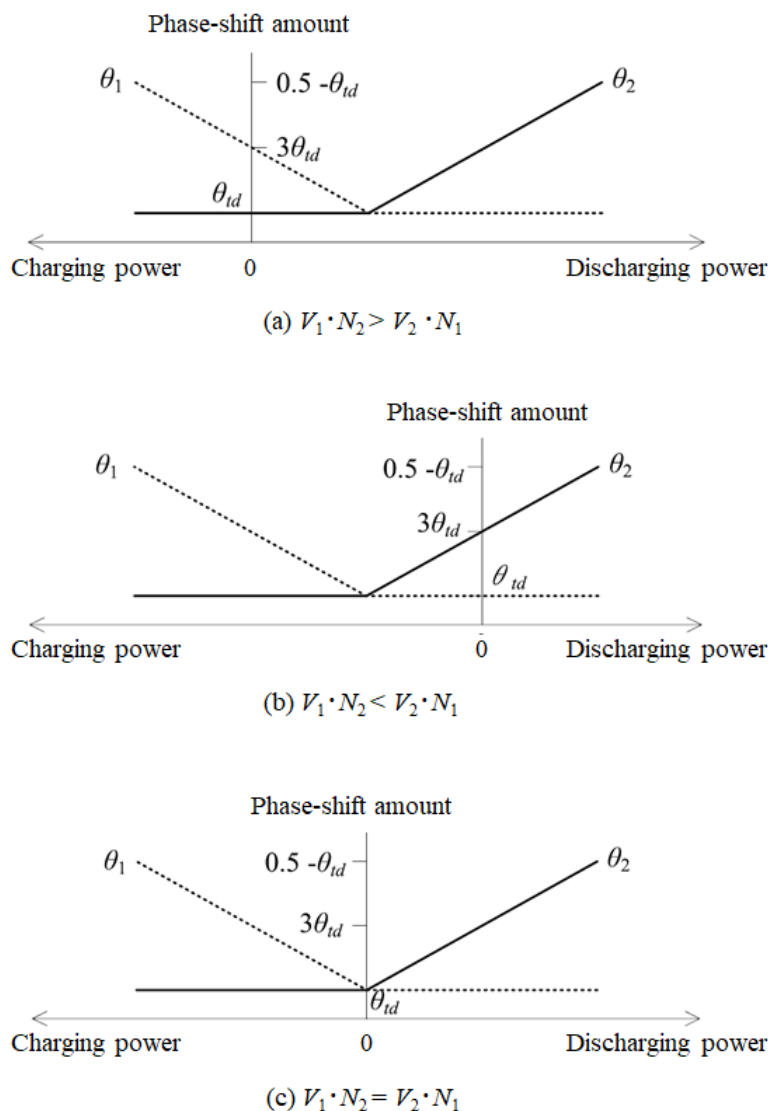


図 2.7 位相シフトの制御仕様

図 2.7(b) に示す $V_1 \cdot N_2 < V_2 \cdot N_1$ の条件では、 $\theta_1 = 3\theta_{td}$ を境界条件に、 θ_2 が $3\theta_{td}$ 以上に増加するにつれて充電電力が増加する。 θ_2 が $3\theta_{td}$ 以下に減少し、そして θ_1 が θ_{td} 以上に増加するにつれて充電電力が増加する。この場合、充電動作時は降圧変換となるため降圧充電動作となり、放電動作時は昇圧変換となるため昇圧放電動作となる。図 2.7(c) に示す $V_1 \cdot N_2 = V_2 \cdot N_1$ の条件では、 $\theta_1 = \theta_2 = \theta_{td}$ を境界条件に、 θ_1 を θ_{td} 以上に増加するにつれて充電電力が増加する。反対に θ_2 を θ_{td} 以上に増加するにつれて放電電力が増加する。

図 2.7(a) に示す $V_1 \cdot N_2 > V_2 \cdot N_1$ における昇圧充電動作と降圧放電動作の動作原理を説明する。昇圧充電動作と降圧放電動作では、図 2.5 に示す通りに θ_2 を θ_{td} に固定して θ_1 を調整する。図 2.8(a)(b) にて昇圧充電動作の動作原理を示す。図 2.8(a) より時刻 $t_2 \sim t_3$ では、 Q_{21} と Q_{24} が導通して Tr に電圧が

印加されるが, i_{tr2} が Q_{11} と Q_{13} を還流するため L_1, L_2 は励磁される。そして図 2.8(b) より時刻 $t_3 \sim t_4$ では L_1, L_2 の励磁電力が Q_{11} と Q_{14} を介して EV バッテリへ伝送される。この場合, L_1, L_2 の励磁期間と電力伝送期間の割合を制御して電力変換を行うため昇圧動作となる。0 $\sim t_2$ 期間はデッドタイム期間による動作にて昇圧動作に寄与しないため説明を省略する。 $t_4 \sim t_5$ の場合も対称性より同様の動作原理で昇圧動作を行う。

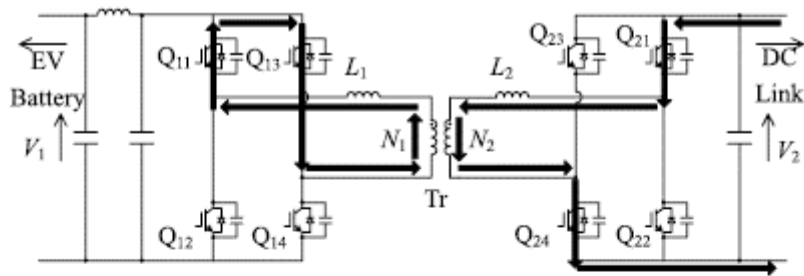
次に降圧放電動作の動作原理を図 2.8(c)(d) にて説明する。図 2.8(c) より, 時刻 $t_2 \sim t_3$ では, Q_{11} と Q_{13} が導通して EV バッテリからの放電電力はゼロとなる。図 2.8(d) より, 時刻 $t_3 \sim t_4$ では, Q_{14} が導通して Q_{11} と Q_{14} を介して EV バッテリから放電する。EV バッテリからの放電割合を制御する事で電力変換を行うため降圧動作となる。0 $\sim t_2$ 期間はデッドタイム期間による動作にて降圧動作に寄与しないため説明を省略する。 $t_4 \sim t_5$ の場合も対称性より同様の動作原理で降圧動作を行う。上述した昇圧充電動作と降圧放電動作における v_{tr1}, v_{tr2} と i_{tr2} の動作概念図を図 2.9 に示す。図 2.9 の時刻は図 2.5 に従い, t_4 からデッドタイム期間 T_d 後の時刻を t_6 と定める。充放電の切り替わりをモデル化するため, 図 2.9 に示す v_{tr1}, v_{tr2} と i_{tr2} は伝送期間である時刻 $t_3 \sim t_4$ において, i_{tr2} の極性が切り替わり無効電力が発生する軽負荷時に限定する。図 2.9 のモデルを用いて連続的な θ_1 の変化に対して充電と放電がシームレスに切り替わることを示す。図 2.9 にて励磁期間 (または還流期間) T_{ec} は式 (2.3) 式, 伝送期間 T_{tc} は式 (2.4), デッドタイム期間 T_{td} は式 (2.5) でそれぞれ定義される。

$$T_{ec} = (\theta_1 - \theta_2 - \theta_{td}) \cdot T \quad (2.3)$$

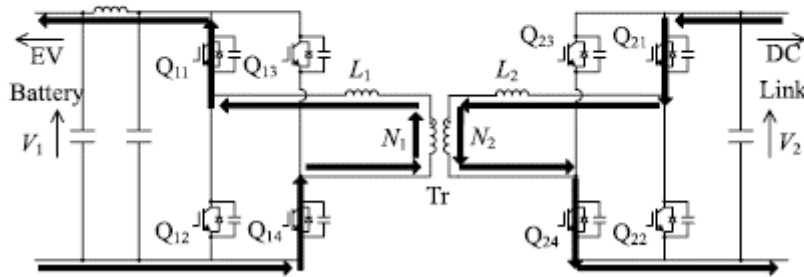
$$T_{tc} = (1 - 2\theta_1) \cdot \frac{T}{2} \quad (2.4)$$

$$T_{td} = \theta_{td} \cdot T \quad (2.5)$$

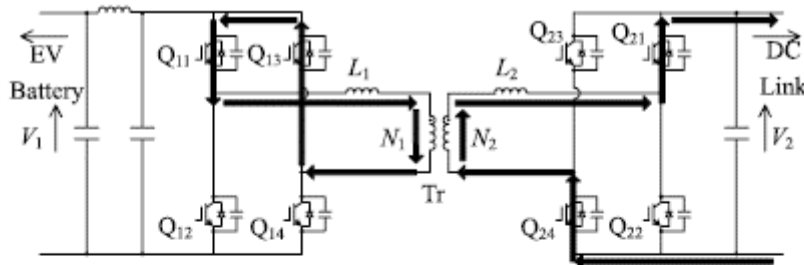
次に, L_1 と L_2 に流れる電流と印加される電圧の関係式は, 励磁期間 ($t_2 < t < t_3$) では式 (2.6) となり, 伝送期間 ($t_3 < t < t_4$) の電流関係式は式 (2.7) となり, デッドタイム期間 ($t_6 < t < t_5$) での電流関係式は式 (2.8) となる。



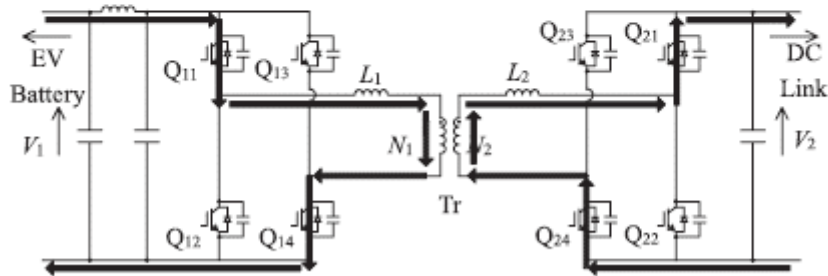
(a) $t_2 \sim t_3$ in boost charging mode



(b) $t_3 \sim t_4$ in boost charging mode



(c) $t_2 \sim t_3$ in buck discharging mode



(d) $t_3 \sim t_4$ in buck discharging mode

図 2.8 昇圧充電動作と降圧放電動作の動作原理

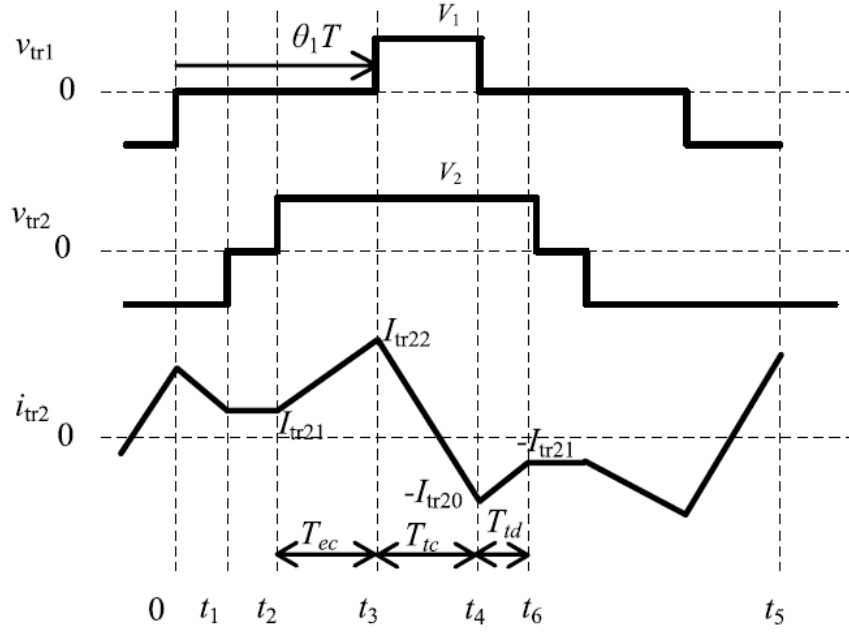


図 2.9 昇圧充電と降圧放電の動作波形図

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I_{tr22} - I_{tr21})}{(\theta_1 - \theta_2 - \theta_{td}) \cdot T} = V_2 \quad (2.6)$$

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I_{tr22} + I_{tr20})}{(1/2 - \theta_1) \cdot T} = V_1 \cdot \left(\frac{N_2}{N_1} \right) - V_2 \quad (2.7)$$

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I_{tr20} - I_{tr21})}{\theta_{td} \cdot T} = V_2 \quad (2.8)$$

2次側の充放電電力 P_2 は励磁期間 $t_2 \sim t_3$ 、伝送期間 $t_3 \sim t_4$ 、デッドタイム期間 $t_4 \sim t_6$ の合計電力となり、スイッチング周波数 f_{sw} を考慮すると式 (2.9) となる。

$$\begin{aligned} P_2 = & \left[V_2 \cdot \frac{(I_{tr21} + I_{tr22})}{2} \cdot (\theta_1 - \theta_2 - \theta_{td}) \cdot T - V_2 \cdot \frac{(I_{tr20} + I_{tr21})}{2} \cdot \theta_{td} \cdot T \right. \\ & \left. + \frac{1}{2} \cdot \left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{V_2 \cdot I_{tr22}^2}{V_1 \cdot \left(\frac{N_2}{N_1} - V_2 \right)} \right. \\ & \left. + \frac{1}{2} \cdot \left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{V_2 \cdot I_{tr20}^2}{V_1 \cdot \left(\frac{N_2}{N_1} - V_2 \right)} \right] \cdot 2f_{sw} \quad (2.9) \\ = & \frac{\{ V_1 \cdot \left(\frac{N_2}{N_1} \right) \cdot V_2 \cdot (\theta_1 - 3\theta_{td}) \cdot (\frac{1}{2} - \theta_1) \cdot T^2 \}}{\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \}} \cdot f_{sw} \end{aligned}$$

式 (2.9) より, $\theta_1 > 3\theta_{td}$ では P_2 が正極性にて充電動作となり, $\theta_1 < \theta_{td}$ では P_2 が負極性にて放電動作となる。すなわち図 2.7(a) に示す $V_1 \cdot N_2 > V_2 \cdot N_1$ の条件では, $\theta_1 = 3\theta_{td}$ を境界条件に θ_1 を連続的に調整することで, シームレスに充放電動作が切り替わる。

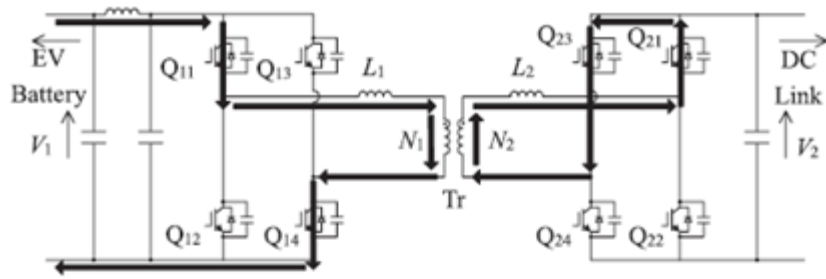
図 2.7(b) に示す $V_1 \cdot N_2 < V_2 \cdot N_1$ の場合における昇圧放電動作と降圧充電動作の動作原理を説明する。昇圧放電動作と降圧充電動作では, 図 2.6 に示す通りに θ_1 を θ_{td} に固定して θ_2 を調整する。昇圧放電動作の動作原理を図 2.10(a)(b) にて説明する。図 2.10(a) より時刻 $t_2 \sim t_3$ では, Q_{11} と Q_{14} が導通して T_r に電圧が印加されるが, i_{tr2} が Q_{21} と Q_{23} を還流するため L_1, L_2 は励磁される。図 2.10(b) より時刻 $t_3 \sim t_4$ では, L_1, L_2 の励磁電力は Q_{21} と Q_{24} を介して 2 次側へ伝送される。この場合, 昇圧充電動作時と同様に L_1, L_2 の励磁期間と電力伝送期間の割合を制御して電力変換を行うため昇圧動作となる。0 $\sim t_2$ 期間はデッドタイム期間による動作にて昇圧動作に寄与しないため説明を省略する。また $t_4 \sim t_5$ の半周期でも対称性より同様の動作原理で昇圧動作を行う。降圧充電動作の動作原理を図 2.10(c)(d) にて説明する。図 2.10(c) より時刻 $t_2 \sim t_3$ では Q_{21} と Q_{23} が導通して 2 次側からの充電電力がゼロとなるが, 図 2.10(d) より時刻 $t_3 \sim t_4$ では Q_{24} が導通して Q_{21} と Q_{24} を介して 1 次側 (EV バッテリ) を充電する。降圧放電動作と同様に EV バッテリへの充電割合を制御して電力変換を行うため降圧動作となる。0 $\sim t_2$ 期間はデッドタイム期間による動作モードにて降圧動作に寄与しないため説明を省略する。 $t_4 \sim t_5$ の場合も対称性より同様の動作原理で降圧動作を行う。

上述した昇圧放電動作と降圧充電動作における v_{tr1} , v_{tr2} と i_{tr2} の動作概念図を図 2.11 に示す。図 2.9 と同様に図 2.11 では伝送期間である時刻 $t_3 \sim t_4$ において i_{tr2} の極性が切り替わる軽負荷時に限定し, t_4 からデッドタイム期間 T_d 後の時刻を t_6 と定める。図 2.11 のモデルを用いて連続的な θ_2 の変化に対して充電と放電がシームレスに切り替わることを示す。図 2.11 にて励磁期間 (または昇圧期間) T'_{ec} は式 (2.10), 伝送期間 T'_{tc} は式 (2.11), デッドタイム期間 T'_{td} は式 (2.12) でそれぞれ定義される。

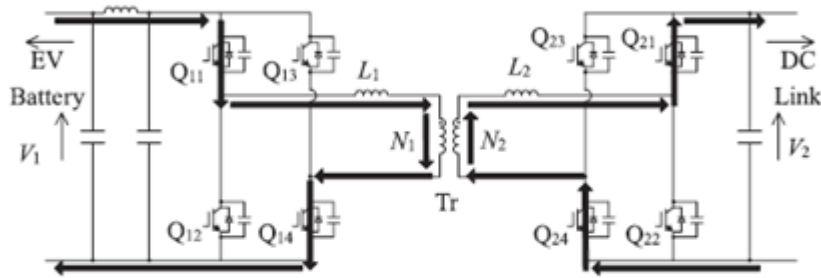
$$T'_{ec} = (\theta_2 - \theta_1 - \theta_{td}) \cdot T \quad (2.10)$$

$$T'_{tc} = (1 - 2\theta_2) \cdot \frac{T}{2} \quad (2.11)$$

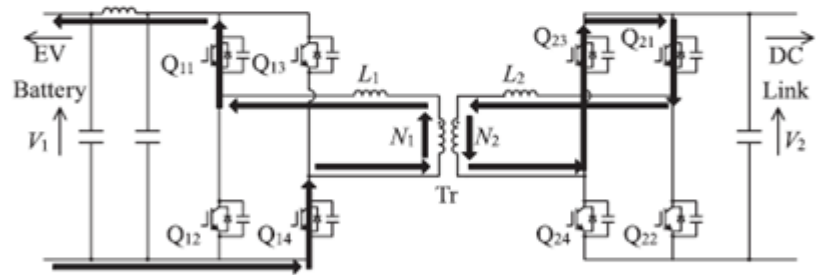
$$T'_{td} = \theta_{td} \cdot T \quad (2.12)$$



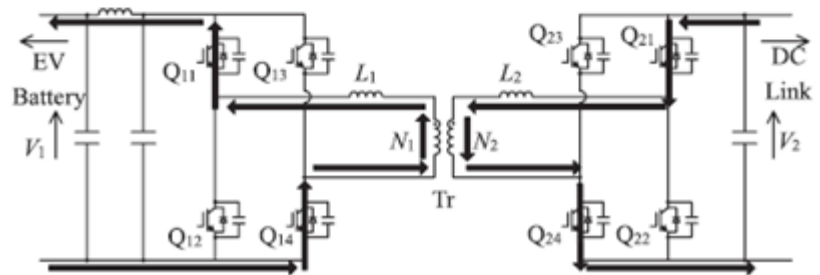
(a) $t_2 \sim t_3$ in boost discharging mode



(b) $t_3 \sim t_4$ in boost discharging mode



(c) $t_2 \sim t_3$ in buck charging mode



(d) $t_3 \sim t_4$ in buck charging mode

図 2.10 降圧充電動作と昇圧放電動作の動作原理

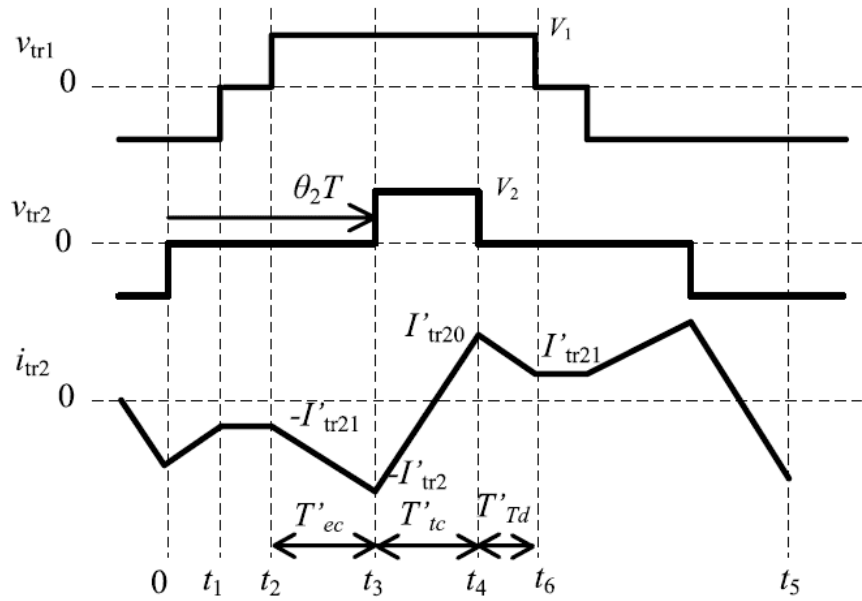


図 2.11 降圧充電と昇圧放電の動作波形図

次に、 L_1 と L_2 に流れる電流と印加される電圧の関係式は、励磁期間 ($t_2 < t < t_3$) では式 (2.13) となり、伝送期間 ($t_3 < t < t_4$) では式 (2.14) となり、デッドタイム期間 ($t_4 < t < t_6$) では式 (2.15) となる。

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I'_{tr22} - I'_{tr21})}{(\theta_2 - \theta_1 - \theta_{td}) \cdot T} = V_1 \cdot \left(\frac{N_2}{N_1} \right) \quad (2.13)$$

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I'_{tr20} + I'_{tr22})}{(1/2 - \theta_2) \cdot T} = V_2 - V_1 \cdot \left(\frac{N_2}{N_1} \right) \quad (2.14)$$

$$\left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{(I'_{tr20} - I'_{tr21})}{\theta_{td} \cdot T} = V_1 \cdot \left(\frac{N_2}{N_1} \right) \quad (2.15)$$

2 次側の充放電電力 P_2 は伝送期間 $t_3 \sim t_4$ の電力となり、スイッチング周波数 f_{sw} を考慮すると、式 (2.16) で表される。

$$\begin{aligned}
P_2 &= \left[\frac{1}{2} \cdot \left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{V_2 \cdot I_{tr20}^2}{V_2 - V_1 \cdot \left(\frac{N_2}{N_1} \right)} \right. \\
&\quad \left. - \frac{1}{2} \cdot \left\{ L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1 \right\} \cdot \frac{V_2 \cdot I_{tr22}^2}{V_2 - V_1 \cdot \left(\frac{N_2}{N_1} \right)} \right] \cdot 2f_{sw} \\
&= \frac{\{V_1 \cdot \left(\frac{N_2}{N_1} \right) \cdot V_2 \cdot (\theta_2 - 3\theta_{td}) \cdot \left(\frac{1}{2} - \theta_2 \right) \cdot T^2\}}{\{L_2 + \left(\frac{N_2}{N_1} \right)^2 \cdot L_1\}} \cdot f_{sw}
\end{aligned} \tag{2.16}$$

式 (2.16) より, $\theta_2 > 3\theta_{td}$ では P_2 が負極性にて放電動作となり, $\theta_2 < 3\theta_{td}$ では P_2 が正極性にて充電動作を行う。すなわち, $V_1 \cdot N_2 < V_2 \cdot N_1$ の条件では, $\theta_2 = 3\theta_{td}$ を境界条件に θ_2 を連続的に切り替えることで, シームレスに充放電動作を切り替えることができる。図 2.7(c) に示す $V_1 \cdot N_2 = V_2 \cdot N_1$ の場合は, θ_1 を調整する昇圧充電動作と θ_2 を調整する昇圧放電動作にて双方向に電力伝送を行う。 θ_1 と θ_2 がともに最小値 θ_{td} となる条件では, 励磁期間が発生しないため, 充電電力と放電電力はともに 0 となる。すなわち $\theta_1 = \theta_2 = \theta_{td}$ にて充放電が連続的に切り替わる。

2.2.3 ZVS 動作原理

充電動作時には, 2 次側フルブリッジ回路 ($Q_{21} \sim Q_{24}$) において, L_1, L_2 と $Q_{21} \sim Q_{24}$ に並列に接続されたロスレススナバコンデンサ ($C_{21} \sim C_{24}$) による ZVS 動作を行う。図 2.7 より, θ_2 の最小値を θ_{td} とすることで, 図 2.5 に示す様に $0 \sim t_1$ と $t_1 \sim t_2$ にそれぞれ $\theta_{td} \cdot T$ のデッドタイム期間を生成して, 期間 $0 \sim t_1$ では Q_{11} と Q_{12} の ZVS 動作を, 期間 $t_1 \sim t_2$ では Q_{13} と Q_{14} の ZVS 動作を行う。放電動作時は 1 次側フルブリッジ回路 ($Q_{11} \sim Q_{14}$) において, L_1, L_2 と $Q_{11} \sim Q_{14}$ に並列に接続されたロスレススナバコンデンサ ($C_{11} \sim C_{14}$) を用いて ZVS 動作を行う。また, 図 2.7 より θ_1 の最小値を θ_{td} とすることで, 図 2.6 に示す様に $0 \sim t_1$ と $t_1 \sim t_2$ にそれぞれ $\theta_{td} \cdot T$ のデッドタイム期間を生成して ZVS 動作を行う。

図 2.7 に示す昇圧充電動作時の 2 次側フルブリッジ回路 $Q_{21} \sim Q_{24}$ における ZVS 動作を説明する。図 2.5 に示す $0 \sim t_1$ における Q_{21} と Q_{22} の ZVS 動作を図 2.12 に示す。また, 図 2.5 に示す $t_1 \sim t_2$ における Q_{23} と Q_{24} の ZVS 動作を図 2.13 に示す。図 2.5 において, 時刻 0 までは図 2.12(a) に示す通りに Q_{22} が導通しているが, 時刻 0 にて図 2.12(b) に示す通りに Q_{22} がターンオフすると, L_1 と L_2 の電流継続性から C_{22} に電荷を充電して, C_{21} の電荷を放電する。 C_{21} の電荷が完全に放電すると, Q_{21} のダイオードが導通する。そして時刻 t_1 にて, 図 2.12(c) に示す通りに Q_{21} のダイオードが導通した状態で Q_{21} の主スイッチ側を導通すると, Q_{21} の ZVS が成立する。

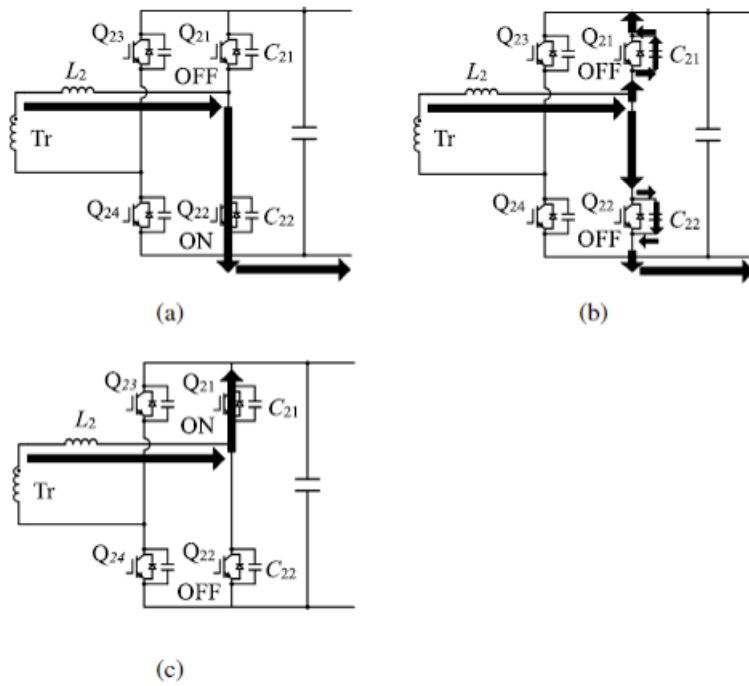


図 2.12 充電動作時の Q_{21} と Q_{22} の ZVS 動作原理

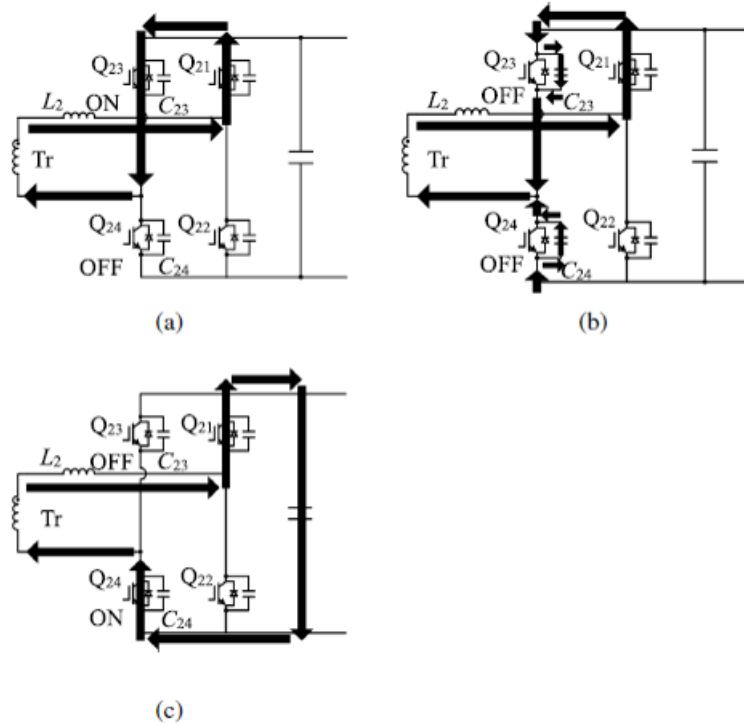


図 2.13 充電動作時の Q_{23} と Q_{24} の ZVS 動作原理

次に、図 2.13 では時刻 t_1 までは、 Q_{23} と Q_{21} が導通するため図 2.13(a) の通りに L_1 と L_2 を介して電流が還流しているが、時刻 t_1 にて図 2.13(b) に示す通りに Q_{23} がターンオフすると、 L_1 と L_2 を励磁していた電流を初期値として、共振現象により C_{23} を充電して C_{24} を放電する。そして時刻 t_2 にて、図 2.13(c) に示す通りにデッドタイム期間が終了するタイミングで、 C_{23} の電荷が完全に放電されて Q_{24} の主スイッチを導通すると、 Q_{24} の ZVS 動作が成立する。一方、充電動作時と放電動作時に関わらず、整流側フルブリッジ回路では、スイッチング時の電流極性が動作電圧と負荷条件によって変化するため、ZVS 動作が成立しない場合がある。この場合、整流側フルブリッジ回路に接続されるロスレススナバコンデンサの蓄積エネルギーがすべて損失となり、変換効率を悪化させる恐れがある。

2.2.4 実機検証

図 2.14 に 400 V – 3.5 kW 実機検証システムの回路構成を示す。表 2.1 に実機検証条件を示す。バッテリー電圧 V_1 は 290 ~ 400 V とする。DC リンク電圧 V_2 は、380 V に設定した。1 次側の定格電流 I_1 は 12 A、定格電力 P_1 は 3.5 kW とし、2 次側から 1 次側への電力伝送を正方向とする。双方向に連続的に電力伝送するために、回生可能な電圧源負荷 V_{s1} 、 V_{s2} を設ける。 V_{s1} 、 V_{s2} は直流電圧源と直列に接続した逆流防止ダイオードと並列に接続した抵抗から構成される。また $Q_{11} \sim Q_{24}$ のスイッチング周波数 f_{sw} は 20 kHz とする。 L_1 と L_2 は、最大位相シフト θ_{1max} と θ_{2max} の条件下で定格 3.5 kW を出力して、かつ $Q_{11} \sim Q_{24}$ のスイッチング時に ZVS 動作が成立する L_1 、 L_2 と $C_{11} \sim C_{24}$ の共振条件を満たす定数とした。

図 2.15 に双方向絶縁型 DC/DC コンバータの制御システムを示す。双方向絶縁型 DC/DC コンバータは I_1 を一定に制御する定電流制御と、 V_2 を一定に制御する定電圧制御を備える。定電流制御を行う場合には、車両側から入力されるバッテリー電流指令値 I_{11}^* をマルチプレクサ (MUX) にてバッテリー電流指令値 I_1^* として選択して、実電流 I_1 との偏差から PI 制御により位相シフト θ_C を演算する。この電流指令値 I_{11}^* は車両側が SOC の状態に応じて演算し、起動・停止や、過充電防止など充電動作全体をコントロールする。定電圧制御を行う場合には、DC リンク電圧指令値 V_2^* と実電圧 V_2 との偏差から PI 制御により EV バッテリー電流指令値 I_{12}^* を生成し、この I_{12}^* をマルチプレクサ (MUX) にてバッテリー電流指令値 I_1^* として選択する。そして I_1^* と I_1 との偏差から PI 制御により位相シフト θ_C を生成する。この θ_C は θ_1 、 θ_2 と同様に無次元である。 θ_C の極性が正の場合は $S_2 = 1$ 、 $S_3 = 0$ として、1 次側では演算した θ_C を θ_{td} に加算して θ_1 を変化させ、2 次側では演算した θ_C を 0 として θ_2 を θ_{td} に固定する。 θ_C の極性が負の場合は $S_2 = 0$ 、 $S_3 = 1$ として、1 次側では演算した θ_C を 0 として θ_1 を θ_{td} に固定して、2 次側では演算した θ_C を θ_{td} に加算して θ_2 を変化させる。

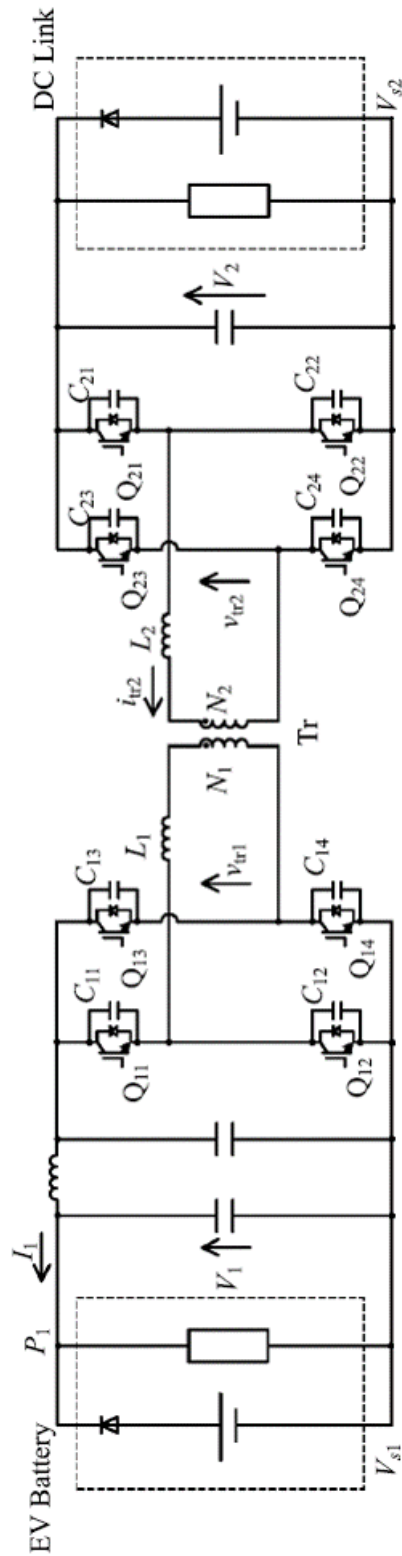


図 2.14 400 V – 3.5 kW 双方向絶縁 DC/DC コンバータの実機検証システムの回路構成

できる。その後 V_2 と V_1 の差電圧が L_1 と L_2 に印加されることで i_{tr2} は減少する。従って、 I_1 は 8.7 A 一定に制御され、良好な昇圧充電動作が確認できる。図 2.19 は降圧放電動作の実測波形である。上述した降圧充電動作と同様に v_{tr2} がゼロとなる還流期間が生じている。 i_{tr2} はこの還流期間では転流されて、その後 v_{tr2} と逆極性に伝送されている。従って、 I_1 は -8.7 A 一定になり、良好な降圧充電動作が確認できる。なお、 $I_1 = 8.7$ A は、 $V_1 = 400$ V にて定格 3.5 kW で充放電動作を行う場合の定格電流値である。

図 2.20 に定電流制御時の充放電切り替え動作波形を示す。動作検証条件は V_2 は 380 V、 V_1 は 350 V に固定して、図 2.15 に示す I_1^* を $+10$ A から -10 A へステップに切り替える。図 2.20 より、 I_1^* の変更後に I_1 は 14.9 ms で $+10$ A から -10 A にシームレスに切り替わっていることを確認した。図 2.21 に定電圧制御時の充放電切り替え動作波形を示す。動作条件は、 V_2 を 380 V、 V_1 を 400 V とし、定格 8.7 A での昇圧放電動作とする。本動作検証では、 V_{s2} の直流電源はオフとして抵抗負荷のみ接続して、 V_2 定電圧制御で動作させた状態で抵抗負荷を遮断した。この遮断は、商用系統側の負荷（例えば家庭負荷など）の定格動作から無負荷への電力急変を想定している。図 2.21 より負荷遮断後 7.6 ms 間にて定格放電動作から軽負荷での充放電動作にシームレスに切り替わり、 V_2 が一定に制御されていることがわかる。図 2.20 と図 2.21 における充放電動作の切り替え時間は商用系統周波数 50 Hz の 1 サイクル周期 (20 ms) または 60 Hz の 1 サイクル周期 (16.7 ms) 以内である。

図 2.22 に定格電力 3.5 kW における充電動作と放電動作の効率実測値を示す。 V_2 は 380 V 一定であり、横軸が V_1 、縦軸が変換効率である。 V_1 が 350 V の場合に、充電効率と放電効率が等しくなる。この $V_1 = 350$ V と $V_2 = 380$ V の動作条件は絶縁トランスの巻数比 $N_1 : N_2$ (32 : 35) における電圧平衡点である。充電動作の最高効率は $V_1 = 320$ V にて 93.3% となり、 $V_1 = 320$ V から V_1 が増加または減少するほど効率が悪化する特性となった。放電動作の最高効率は $V_1 = 380$ V にて 93.3% となり、 $V_1 = 380$ V から V_1 が増加または減少するほど効率が悪化する特性となった。図 2.23 にバッテリー電圧 V_1 に対する位相シフト θ_C の関係をシミュレーションから導出した結果を示す。シミュレーション条件は図 2.14 の回路構成に従い、表 2.1 に示す回路・動作条件に従う。充放電電力は定格電力として、 V_1 は 310 - 400 V とする。図 2.23 より、充電動作時では $V_1 = 320$ V にて θ_C がゼロとなり、 V_1 が 320 V 以上になると昇圧充電動作の昇圧比が増加するため θ_C が増加する。また V_1 が 320 V 以下になると降圧充電動作の降圧比が増加するため θ_C が減少する。放電動作時では V_1 が 380 V にて θ_C がゼロとなり、 V_1 が 380 V 以上では降圧放電動作の降圧比が大きくなるため θ_C が増加して、 V_1 が 380 V 以下では昇圧充電動作の昇圧比が増加するため θ_C が減少する。 θ_C が大きくなるほど励磁期間または還流期間が増加して無効電流が増加する。その結果、パワー半導体 ($Q_{11} \sim Q_{24}$) とリアクトル (L_1, L_2) と絶縁トランス Tr を流れる電流実効値が増加して導通損失が増大する。従って、 θ_C が最小 0 となる条件（充電動作： $V_1 = 320$ V、放電動作： $V_1 = 380$ V）にて最も効率が高くなる特性となる。

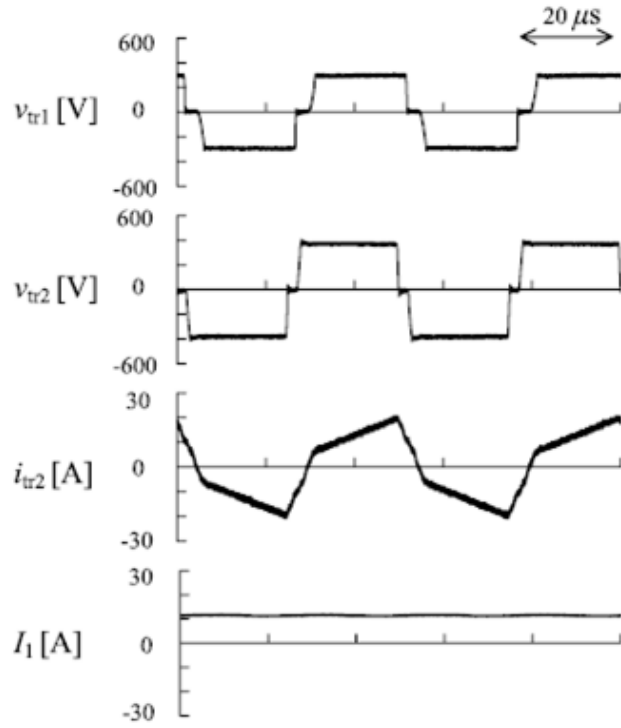


図 2.16 降圧充電時の実測波形 ($V_2 = 380 \text{ V}$, $V_1 = 290 \text{ V}$, $I_1 = 12 \text{ A}$)

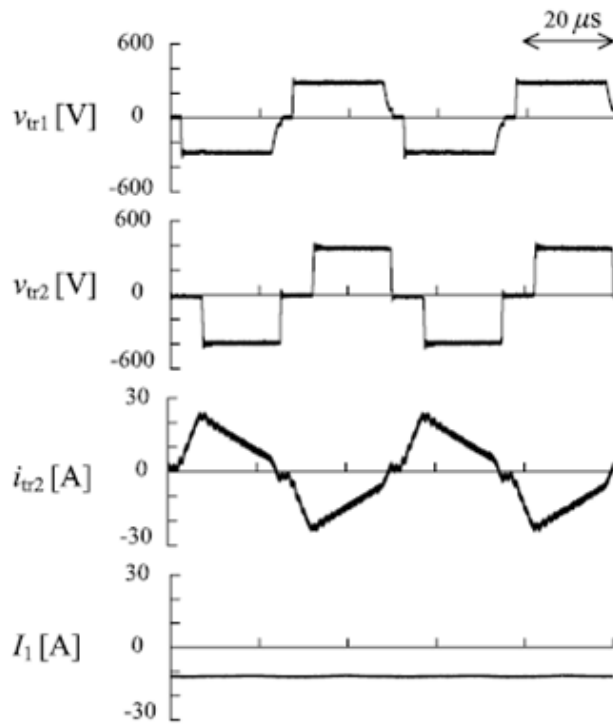


図 2.17 昇圧放電時の実測波形 ($V_2 = 380 \text{ V}$, $V_1 = 290 \text{ V}$, $I_1 = -12 \text{ A}$)

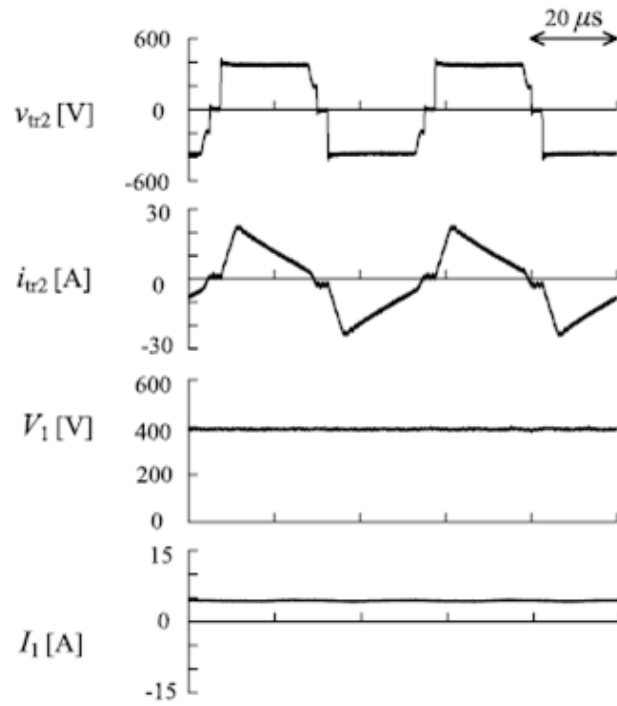


図 2.18 昇圧充電時の実測波形 ($V_2 = 380 \text{ V}$, $V_1 = 400 \text{ V}$, $I_1 = 8.7 \text{ A}$)

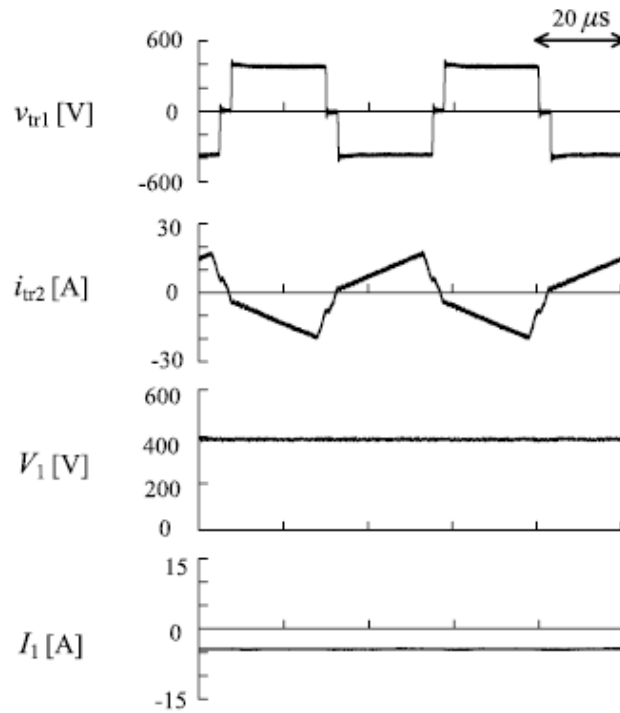


図 2.19 降圧放電時の実測波形 ($V_2 = 380 \text{ V}$, $V_1 = 400 \text{ V}$, $I_1 = -8.7 \text{ A}$)

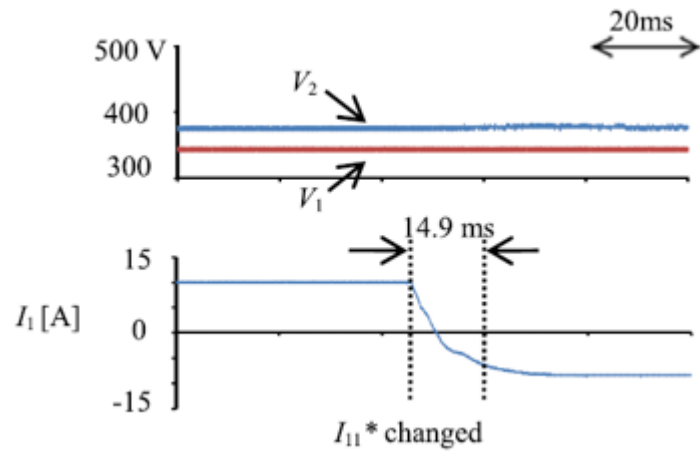


図 2.20 I_1 定電流制御時の充放電切り替え動作波形

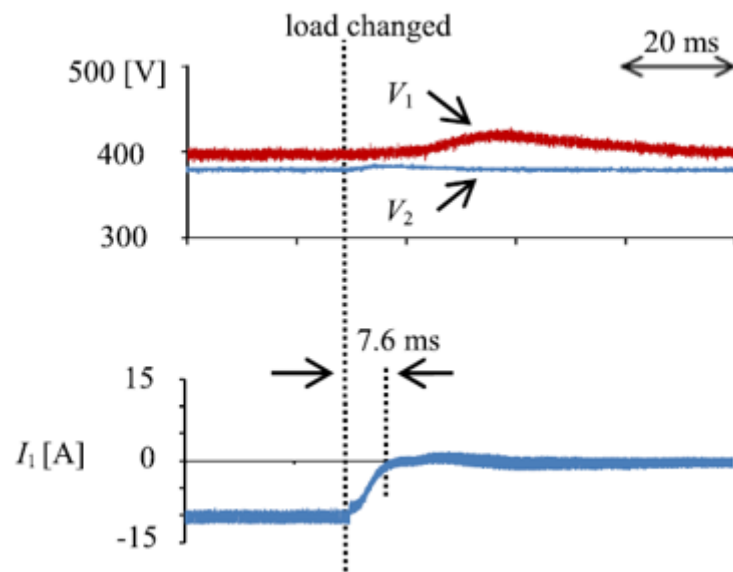


図 2.21 V_2 定電圧制御時の充放電切り替え動作波形

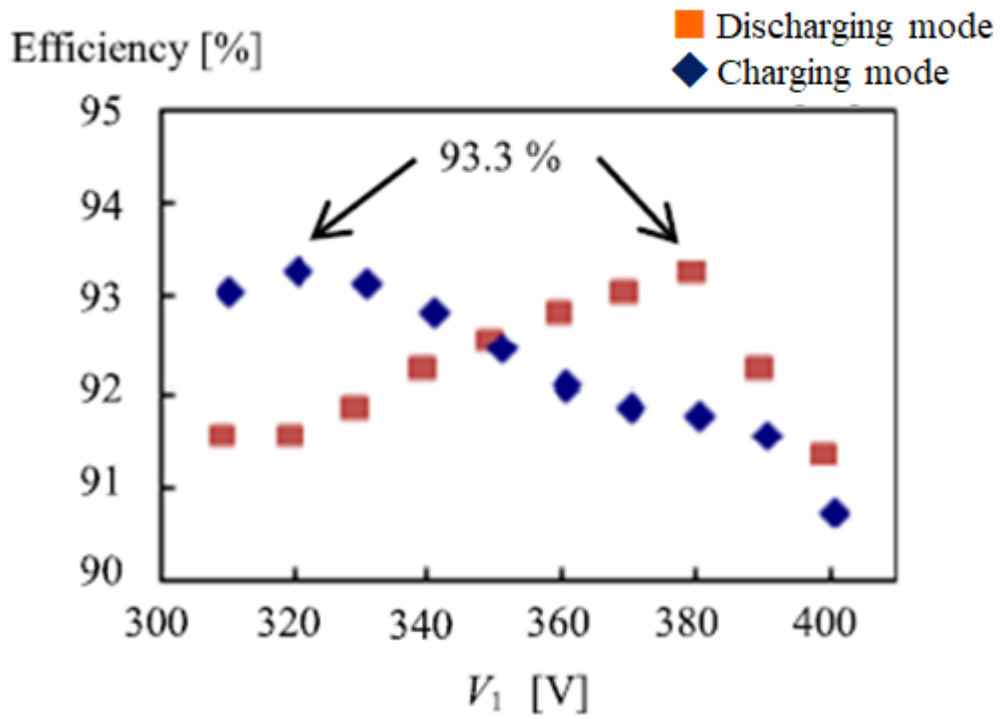


図 2.22 実測効率特性

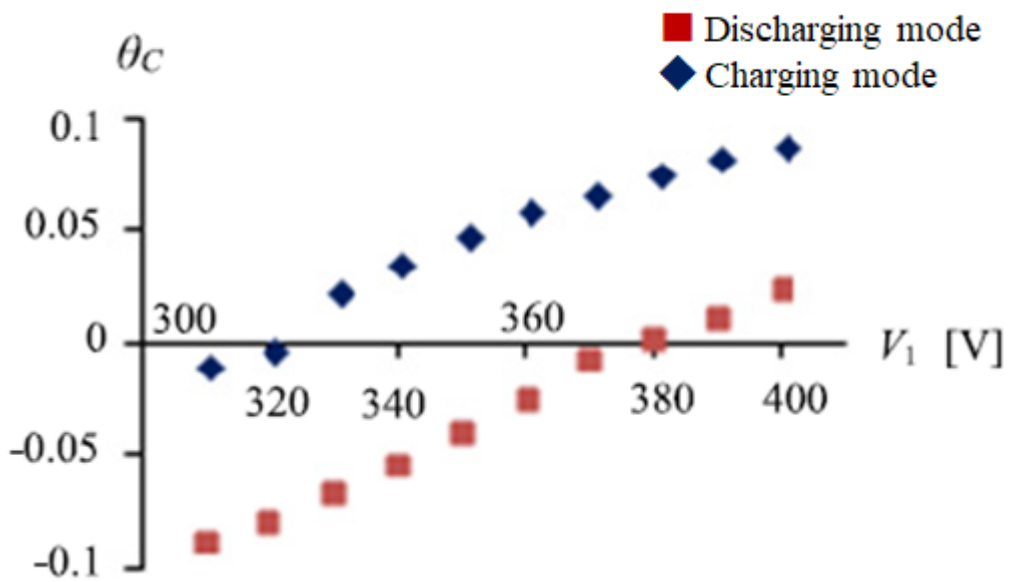


図 2.23 定格充電時と定格放電時のバッテリー電圧 V_1 に対する位相シフト θ_c

2.3 3レベル駆動方式 DAB コンバータの無効電力抑制制御

前項で提案した制御方式では、図 2.9 と図 2.11 に示すように、軽負荷動作時に絶縁トランス T_r の伝送電力に無効電力が発生し、絶縁トランスの通流電流 i_{tr2} のピーク値と実効値が増加して、回路損失が増大する。バッテリー放電動作では需要側の消費電力を供給しているため、軽負荷時の回路損失が増大することで、需要側にとって使用可能な電力の低下、又は使用可能期間の短縮、などの課題が発生する。そこで、本論文では軽負荷時の無効電力を抑制する制御方式を提案する。提案制御では、前項で提案した制御仕様に新たに以下 2 点の動作モードを追加する。

- 整流側インバータのダイオード整流モード
- 伝送側インバータと整流側インバータの同期位相シフトモード

本稿では、上記提案制御の動作仕様と動作原理を説明する。そして 400V-3.5 kW 実機検証システムを設計・製作して、軽負荷時の損失低減効果を実証する

2.3.1 無効電力抑制制御による損失低減原理

検討する双方向絶縁型 DC/DC コンバータの回路構成は図 2.4 と同様であり、充電と放電の極性定義も前項に従う。図 2.24 と図 2.25 に $Q_{11} \sim Q_{24}$ のゲート仕様を示す。図 2.24 は充電動作時、図 2.25 は放電動作時のゲート仕様である。図 2.24 と図 2.25 はともに各レグ (Q_{11} と Q_{12} , Q_{13} と Q_{14} , Q_{21} と Q_{22} , Q_{23} と Q_{24}) には $\theta_{td} \cdot T$ のデッドタイムを設ける。また $Q_{11} \sim Q_{24}$ の ON 期間はすべて半周期 $T/2$ からデッドタイム $\theta_{td} \cdot T$ だけ引いた期間とする。図 2.24 に示す充電動作時では Q_{11} と Q_{12} は全て OFF としてダイオード動作とする。そして Q_{21} と Q_{22} の位相を固定して、 Q_{13} , Q_{14} を Q_{21} , Q_{22} に対して θ_1 だけ位相シフトさせ、 Q_{23} , Q_{24} を Q_{21} , Q_{22} に対して θ_2 だけ位相シフトさせる。図 2.25 に示す放電動作時には Q_{21} と Q_{22} は全て OFF としてダイオード動作させる。そして Q_{11} と Q_{12} の位相を固定して、 Q_{13} , Q_{14} を Q_{11} , Q_{12} に対して θ_1 だけ位相シフトさせ、 Q_{23} , Q_{24} を Q_{11} , Q_{12} に対して θ_2 だけ位相シフトさせる。図 2.24 と図 2.25 に示す位相シフト θ_1 , θ_2 , θ_{td} は 1 周期 T で規格化しているため無次元である。図 2.26 に、位相シフト θ_1 と θ_2 の動作仕様と 4 つの動作モードを示す。位相シフト θ_1 と θ_2 の最小値は ZVS 動作を成立させるために必要な θ_{td} となり、 θ_1 と θ_2 の最大値は $0.5 - \theta_{td}$ となる。 $\theta_1 = \theta_2 = 0.5 - \theta_{td}$ の条件では絶縁トランス T_r に電圧が印加されず伝送電力が 0 となる。すなわち、充電動作と放電動作が切り替わる原点であり、Mode2 と Mode3 の境界条件となる。この Mode2 と Mode3 の境界条件は次式で表される。

$$\theta_1 = \theta_2 = 0.5 - \theta_{td} \quad (2.17)$$

充電動作時は、 θ_1 と θ_2 が $0.5 - \theta_{td}$ となる原点から、 θ_1 と θ_2 を同じ値だけ変化させる Mode2 と、 θ_2 を θ_{td} に固定して θ_1 を変化させる Mode1 が存在する。Mode1 と Mode2 の境界条件は次式で表される。

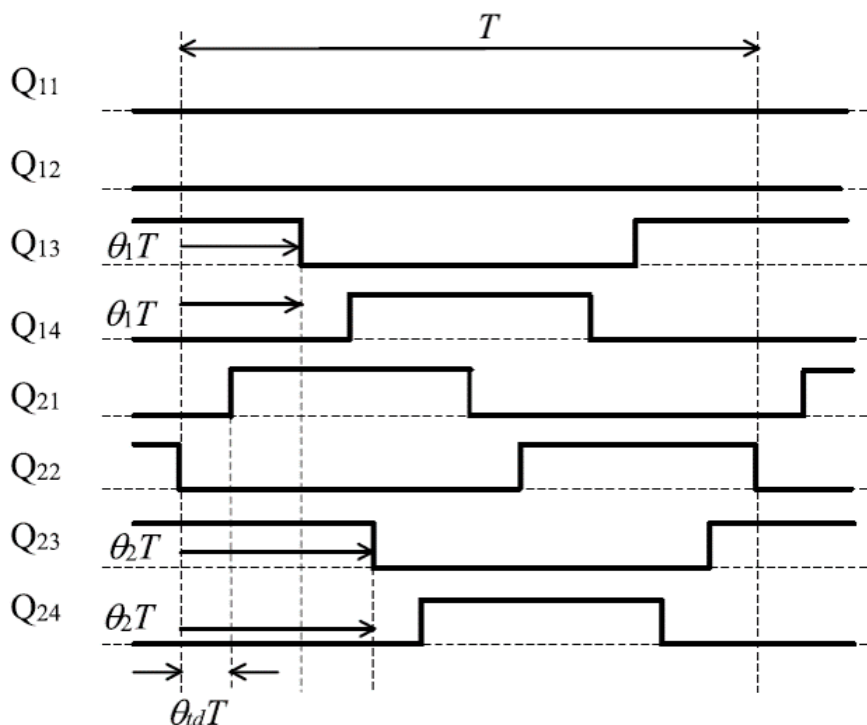


図 2.24 無効電力抑制制御による充電時のゲート動作仕様

$$\theta_1 = \theta_2 = \theta_{td} \tag{2.18}$$

原点から Mode2 の区間にて θ_1 と θ_2 を θ_{td} に向かって減少させ、さらに式 (2.18) の境界条件 $\theta_1 = \theta_2 = \theta_{td}$ から Mode1 にて θ_1 を $0.5 - \theta_{td}$ に向かって増加させることで、連続的に充電電力を増大させる。放電動作時も同様に、 θ_1 と θ_2 が $0.5 - \theta_{td}$ となる原点から、 θ_1 と θ_2 を同じ値だけ変化させる Mode3 と、 θ_1 を固定して θ_2 を変化させる Mode4 が存在する。Mode3 と Mode4 の境界条件も式 (2.18) と同様である。原点から Mode3 の区間にて θ_1 と θ_2 を θ_{td} に減少させ、さらに式 (2.18) の境界条件 $\theta_1 = \theta_2 = \theta_{td}$ から Mode4 にて θ_2 を $0.5 - \theta_{td}$ に向かって増加させることで、連続的に放電電力を増大させる。

図 2.27～図 2.30 は、スイッチング半周期 $0 \sim T/2$ において、電圧条件を $V_1 \cdot N_2 > V_2 \cdot N_1$ とした場合の Mode1～Mode4 での v_{tr1} と v_{tr2} と i_{tr2} の動作波形図である。電力条件は、 i_{tr2} が不連続モードとなり無効電力が生じる軽負荷条件とする。電力変換動作と無効電力抑制原理に焦点をあてるためデッドタイム期間での ZVS 動作の説明は省略する。

Mode1 では θ_2 を最小値 θ_{td} に固定するため、図 2.27 に示す様に v_{tr2} の正極性の出力期間は $2 \cdot \theta_{td} \cdot T \sim T/2 + \theta_{td} \cdot T$ となる。一方、 Q_{13} の ON 期間は $0 \sim \theta_1 \cdot T$ となるため、 $2 \cdot \theta_{td} \cdot T \sim \theta_1 \cdot T$ の期間では Q_{11} の寄生ダイオードと Q_{13} が導通して L_1 と L_2 が励磁されて、 i_{tr2} は正極性に増加する。

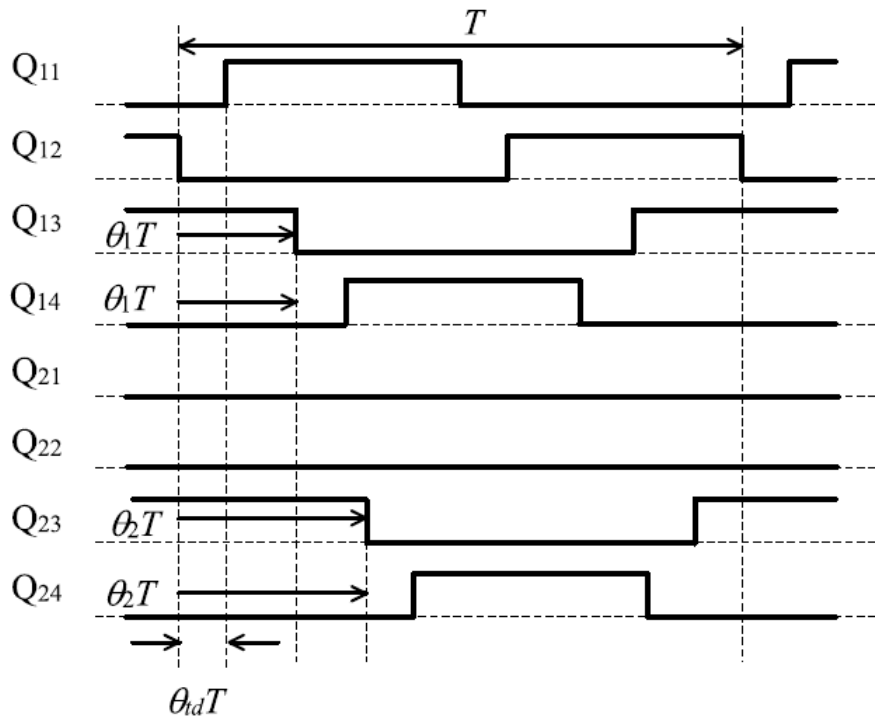


図 2.25 無効電力抑制制御による放電時のゲート動作仕様

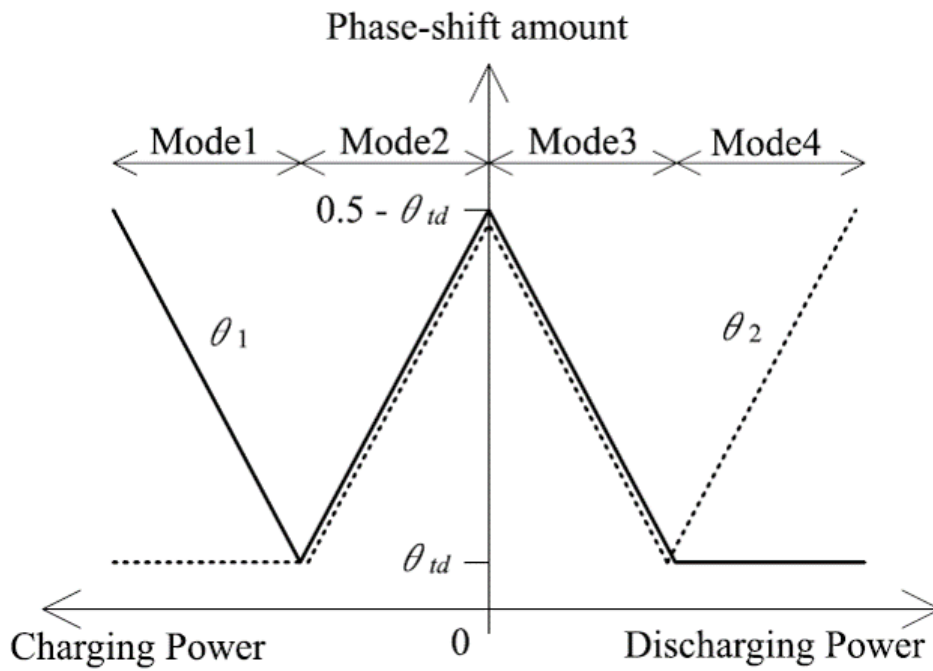


図 2.26 無効電力抑制制御の位相シフトの制御仕様

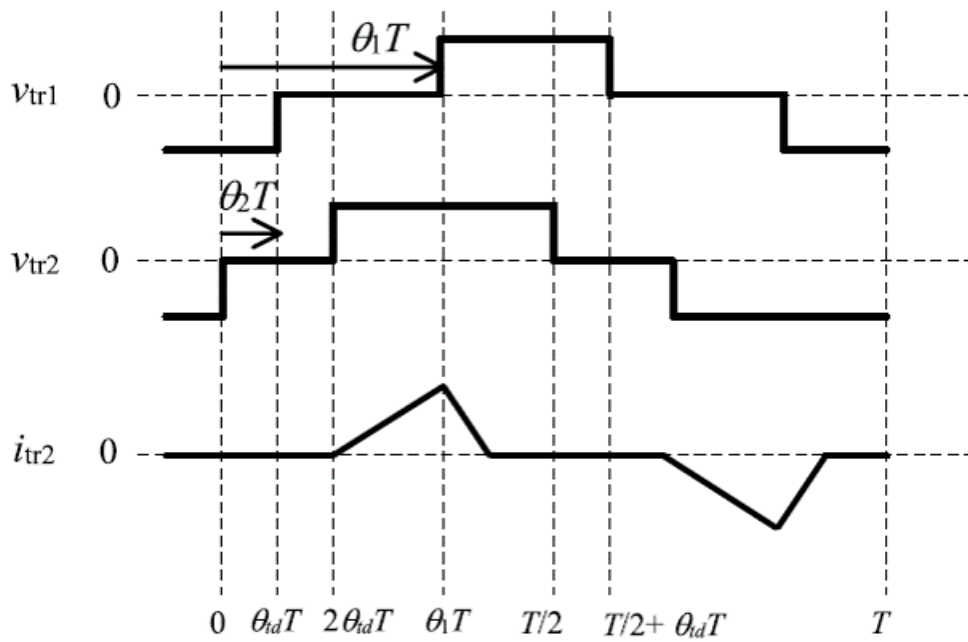


図 2.27 無効電力抑制制御の動作波形 (Mode1)

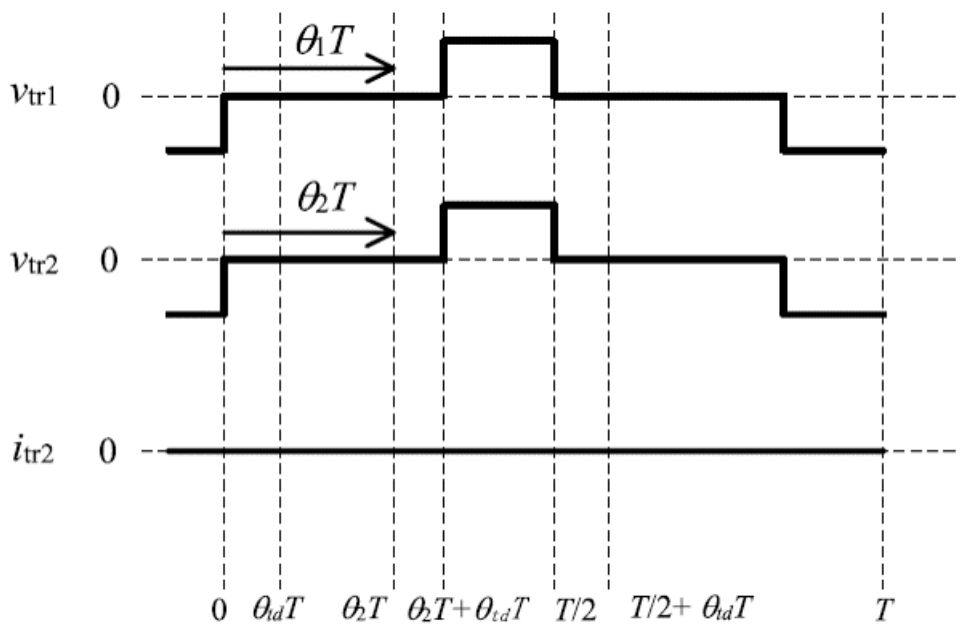


図 2.28 無効電力抑制制御の動作波形 (Mode2)

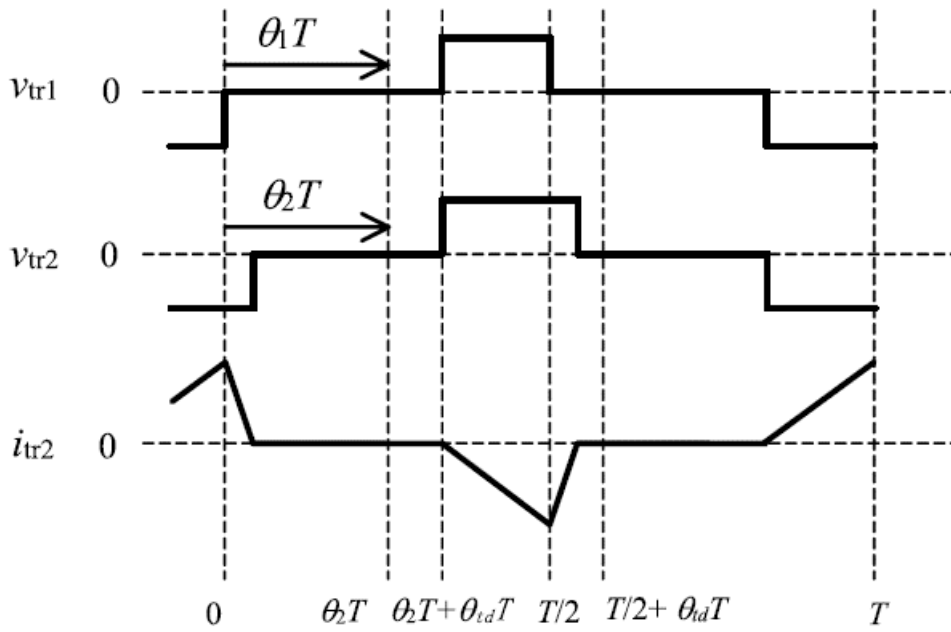


図 2.29 無効電力抑制制御の動作波形 (Mode3)

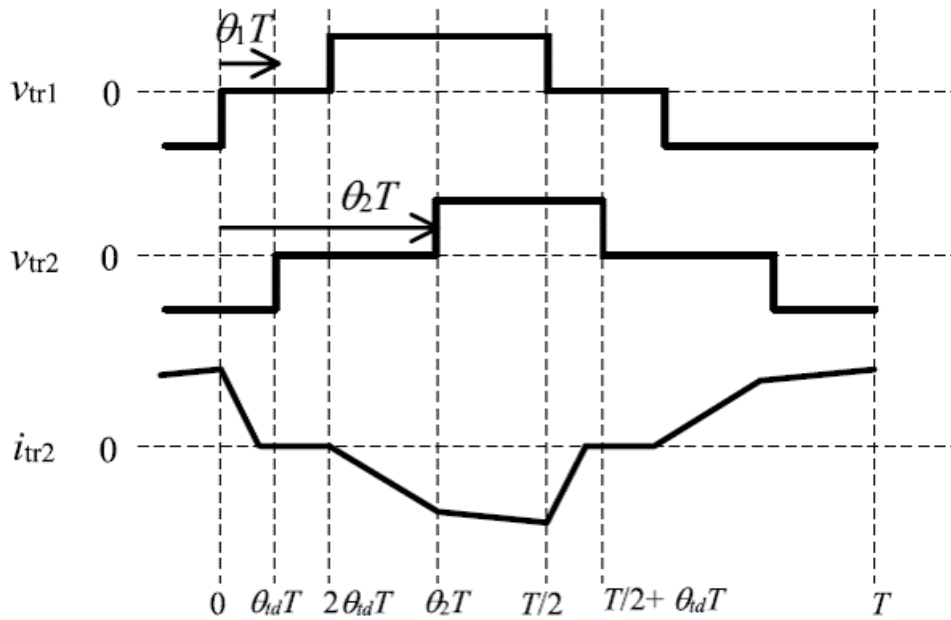


図 2.30 無効電力抑制制御の動作波形 (Mode4)

そして、時刻 $\theta_1 \cdot T$ 以降に Q_{13} がオフすると、 Q_{14} の寄生ダイオードが導通して、 L_1 と L_2 の励磁電力が Q_{11} の寄生ダイオードと Q_{14} を介して 1 次側へ伝送され、 i_{tr2} は $V_1 \cdot N_2 > V_2 \cdot N_1$ より減少する。従来制御では Q_{11} を ON とするため、 i_{tr2} は 0 A に達した後、負極性になり無効電力が発生するが、提案制御では Q_{11} がダイオード動作をするため、 i_{tr2} は極性が切り替わることなく 0 A で維持され、無効電力の発生を防ぐことができる。 $T/2 \sim T$ の期間も i_{tr2} は 0 A で維持される。

Mode2 では θ_1 と θ_2 を等しく変化させるため、図 2.28 に示す様に v_{tr1} 、 v_{tr2} の出力期間は $\theta_2 \cdot T + \theta_{td} \cdot T \sim T/2$ となる。しかし $V_1 \cdot N_2 > V_2 \cdot N_1$ の電圧関係より Q_{11} の寄生ダイオードが導通しないため、 i_{tr2} は 0 A 一定となる。すなわち、 $V_1 \cdot N_2 > V_2 \cdot N_1$ の電圧条件にて、Mode2 では伝送電力は 0 W となる。 $V_1 \cdot N_2 > V_2 \cdot N_1$ での充電時では、Mode2 では充電電力は 0 W となり、境界条件 $\theta_1 = \theta_2 = \theta_{td}$ から Mode1 にて θ_1 を増加させるほど充電電力が増加する。

Mode3 では Mode2 と同様に θ_1 と θ_2 を等しく変化させる。図 2.29 より伝送側である 1 次側インバータの出力電圧 v_{tr1} の出力期間は $\theta_2 \cdot T + \theta_{td} \cdot T \sim T/2$ となる。 $V_1 \cdot N_2 > V_2 \cdot N_1$ の電圧条件より、出力期間 $\theta_2 \cdot T + \theta_{td} \cdot T \sim T/2$ にて Q_{21} の寄生ダイオードが導通して i_{tr2} は負極性に増加する。 $T/2$ にて v_{tr1} が 0 V となり 1 次側からの電力伝送が停止すると、 i_{tr2} は減少する。従来制御では Q_{21} を ON とするため、 i_{tr2} が 0 A に達した後、正極性になり無効電力が発生するが、提案制御では Q_{21} がダイオード動作をするため、 i_{tr2} は極性が切り替わることなく 0 A で維持され、無効電力の発生を防ぐことができる。 $T/2 \sim T$ の期間も i_{tr2} は 0 A を維持される。Mode3 にて θ_1 、 θ_2 を増加させるほど i_{tr2} がより増加するため放電電力は増大する。反対に θ_1 と θ_2 を最大 $0.5 - \theta_{td}$ とした場合、放電電力は 0 W となる。

Mode4 では θ_1 を最小値 θ_{td} に固定するため、図 2.30 に示す様に v_{tr1} の出力期間は $2 \cdot \theta_{td} \cdot T \sim T/2 + \theta_{td} \cdot T$ である。一方、 Q_{23} の ON 期間は $0 \sim \theta_2 \cdot T$ となるため、 $2 \cdot \theta_{td} \cdot T \sim \theta_2 \cdot T$ の期間では Q_{21} の寄生ダイオードと Q_{23} が導通して L_1 と L_2 が励磁されて i_{tr2} は負極性に増加する。そして、時刻 $\theta_2 \cdot T$ 以降に Q_{23} がオフすると、 Q_{24} の寄生ダイオードが導通して、 L_1 と L_2 の励磁電力が Q_{21} の寄生ダイオードと Q_{24} を介して 2 次側へ伝送され、 i_{tr2} は 0 A に向かって減少する。 Q_{21} がダイオード動作であるため、 i_{tr2} が 0 A に達しても i_{tr2} は極性反転することなく 0 A を維持して無効電力の発生を防ぐことができる。 $T/2 \sim T$ の期間も i_{tr2} は 0 A を維持する。Mode4 では θ_2 を増加させるほど i_{tr2} をより増加させて放電電力を増大させる。すなわち、放電時に Mode3 では θ_1 、 θ_2 を増加させ、境界条件 $\theta_1 = \theta_2 = \theta_{td}$ から Mode4 にて θ_2 を増加させるほど、連続的に放電電力を増加させる。

$V_1 \cdot N_2 < V_2 \cdot N_1$ の電圧条件では、対称性より Mode1 は図 2.30、Mode2 は図 2.29、Mode3 は図 2.28、Mode4 は図 2.27 で説明した動作原理に基づいて無効電力を抑制する。 $V_1 \cdot N_2 = V_2 \cdot N_1$ の電圧条件では、Mode2 と Mode3 ではトランス両端に印加される電圧差が生じないため、電力伝送が行われない。充電時は、Mode1 にて θ_1 を θ_{td} から増加させて充電電力を増大させ、放電時は Mode4 にて θ_2 を θ_{td} から増加させて放電電力を増大させる。そして、 $V_1 \cdot N_2 > V_2 \cdot N_1$ と $V_1 \cdot N_2 < V_2 \cdot N_1$ の電圧条件と同様に、

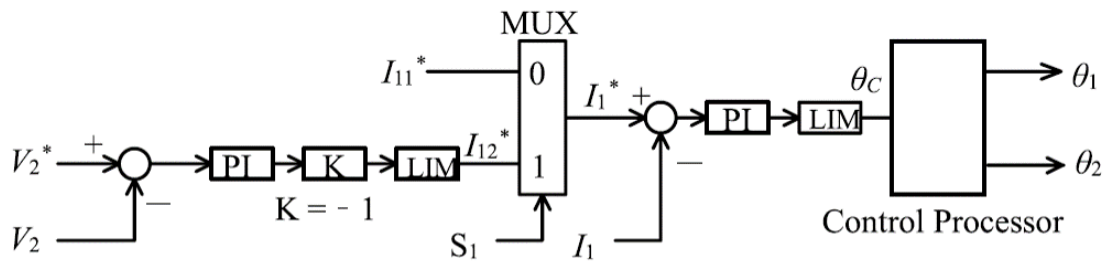
表 2.2 実機検証条件

item	Symbol	Value
EV Battery Voltage	V_1	290 ~ 400 V
EV Battery Current	I_1	12 A
Power Rating	P_1	3.5 kW
DC-Link Voltage	V_2	380 V
Switching Frequency	f_{sw}	20 kHz
Transformer Turn Ratio	$N_1 : N_2$	1 : 1
Boost and Soft Switching Inductor	L_1, L_2	30 μ H
Snubber Capacitor	$C_{11}, C_{12}, C_{13}, C_{14}$	1000 pF
Snubber Capacitor	$C_{21}, C_{22}, C_{23}, C_{24}$	1000 pF

Mode1 と Mode4 にて無効電力を抑制する。

2.3.2 実機検証

実機検証システムの回路構成は前項の図 2.14 と同一であり、実験条件を表 2.2 に示す。前項と同様にバッテリー充放電電流 I_1 は 12 A、バッテリー電圧 V_1 は 290 ~ 400 V、定格充放電バッテリー電力 P_1 は 3.5 kW とする。前項との変更点は、絶縁トランスの巻数比 ($N_1 : N_2$) と高周波リアクトル (L_1, L_2) の容量とロスレススナバコンデンサ ($C_{11} \sim C_{24}$) の容量である。1 次側と 2 次側での回路定数を対象にするため、絶縁トランスの巻数比を 1 : 1 に等しくする。 L_1 と L_2 は、最大位相シフト θ_{1max} と θ_{2max} の条件下で定格 3.5 kW を出力して、かつ $Q_{11} \sim Q_{24}$ のスイッチング時に ZVS 動作が成立する L_1, L_2 と $C_{11} \sim C_{24}$ の共振条件を満たす定数とした。 $C_{11} \sim C_{24}$ も ZVS 動作が成立する L_1, L_2 と $C_{11} \sim C_{24}$ の共振条件を満たす定数範囲で、ZVS 動作が成立しない軽負荷時に損失となる $C_{11} \sim C_{24}$ の蓄積エネルギーをできるだけ下げたため、前項よりも低い容量に設定した。図 2.31 に無効電力抑制制御を搭載した 400 V- 3.5 kW 双方向絶縁 DC/DC コンバータの制御システムを示す。双方向絶縁型 DC/DC コンバータは I_1 を一定に制御する定電流制御と、 V_2 を一定に制御する定電圧制御を備える。マルチプレクサ (MUX) では、定電流制御を行う場合には外部から入力するバッテリー電流指令値 I_{11}^* をバッテリー電流指令値 I_1^* として選択し、定電圧制御を行う場合には DC リンク電圧で生成される I_{12}^* をバッテリー電流指令値 I_1^* として選択する。 I_{12}^* は定電圧制御にて DC リンク電圧指令値 V_2^* と実電圧 V_2 との偏差から PI 制御により生成する。そして I_1^* と I_1 との偏差から PI 制御により位相シフト θ_C を生成する。



$S_1=0$; Constant current control.

$S_1=1$; Constant voltage control.

図 2.31 無効電力抑制制御を搭載した 400 V- 3.5 kW 双方向絶縁 DC/DC コンバータの制御構成

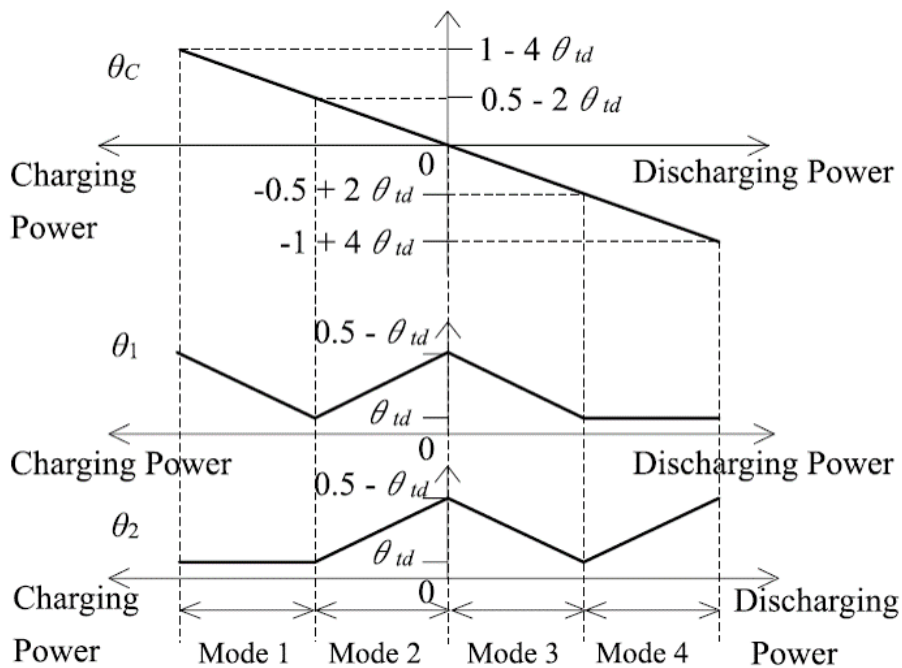


図 2.32 位相シフト θ_C , θ_1 , θ_2 の制御仕様

Control Processor では θ_C より θ_1 と θ_2 を演算する。図 2.32 に Control Processor における演算仕様を示す。Control Processor では θ_C の値に応じて図 2.25 にて定義した Mode1~Mode4 を判定する。そして、表 2.3 に示す変換式に従って θ_C から θ_1 と θ_2 を演算する。 θ_1 と θ_2 に基づいた $Q_{11} \sim Q_{24}$ のゲート仕様は図 2.24 に示す通りである。充電動作と放電動作の判定は、 I_1^* を検出して I_1^* が正の場合には充電動作として図 2.24(a) の通りに Q_{11} と Q_{12} を OFF とし、 I_1^* が負の場合には放電動作として図 2.24(b) の通り Q_{21} と Q_{22} を OFF とする。

表 2.3 動作モードに応じた位相シフト $\theta_C, \theta_1, \theta_2$ の変換式

Mode	Operating range	θ_1	θ_2
1	$-0.5 + 2\theta_{td} < \theta_C < -1 + 4\theta_{td}$	$\theta_1 = \theta_C - 0.5 + 3\theta_{td}$	$\theta_2 = \theta_{td}$
2	$0 < -0.5 + 2\theta_{td}$	$\theta_1 = \theta_C + 0.5 - \theta_{td}$	$\theta_2 = \theta_C + 0.5 - \theta_{td}$
3	$-0.5 + 2\theta_{td} < 0$	$\theta_1 = 0.5 - \theta_C - \theta_{td}$	$\theta_2 = 0.5 - \theta_C - \theta_{td}$
4	$-1 + 4\theta_{td} < -0.5 + 2\theta_{td}$	$\theta_1 = 0$	$\theta_2 = \theta_C - 0.5 + 3\theta_{td}$

図 2.33 に無効電力抑制制御を搭載した提案制御と前節に記載する従来制御の v_{tr1} と i_{tr2} の実測波形を示す。放電動作にて、電圧条件は、 $V_1 = 290 \text{ V}$, $V_2 = 380 \text{ V}$ にて、負荷電力は 2 次側で測定した $P_2 = -240 \text{ W}$ の軽負荷条件とする。波形取得には YOKOGAWA 製オシロスコープ (DL2054) を使用して、サンプリングは 12.5 MS/s である。図 2.33(a) に示す従来制御では v_{tr1} の出力期間にて i_{tr2} が極性を切り替えて変化しており、無効電力が発生している。一方、図 2.33(b) に示す提案制御では、 v_{tr1} の出力期間にて i_{tr2} が増加した後に減少するが、 i_{tr2} は 0 A 一定となり、無効電流が抑制されている。図 2.33(a)(b) より提案制御にて、 i_{tr2} のピーク値は 15 A から 8.1 A に低減し、 i_{tr2} の電流実効値は 7.3 Arms から 2.3 Arms に低減することを確認した。これにより、パワー半導体 ($Q_{11} \sim Q_{22}$) の導通損失とスイッチング損失とトランス (Tr)、高周波リアクトル (L_1, L_2) の導通損失の低減が期待される。

図 2.34 と図 2.35 は提案制御における放電動作の実測波形である。図 2.34 と図 2.35 の電圧条件はバッテリー電圧仕様の下限値である $V_1 = 290 \text{ V}$ とした。制御方式は定電流制御として、図 2.34 では電流指令値 I_1^* は 1 次側で測定した P_1 が -0.8 kW を目標値とし、図 2.35 では電流指令値 I_1^* は P_1 が定格 -3.5 kW を目標値とした。図 2.34 では動作条件が Mode1 となり、 θ_2 を調整している。 $v_{tr2} = 0 \text{ V}$ となる期間にて L_1 と L_2 が励磁されて i_{tr2} が増加して、その後 $v_{tr2} = 380 \text{ V}$ となる出力期間にて電力を 1 次側から 2 次側へ伝送し、 i_{tr2} が減少している。 i_{tr2} は 0 A に達した後に一定となり無効電力が抑制されている。また I_1 は -3.6 A 一定となり、放電制御できている。図 2.35 も図 2.34 と同様に動作条件が Mode1 となり、 θ_2 を調整している。ただし伝送電力が図 2.34 に比べて増大するため θ_2 も増大して $v_{tr2} = 0 \text{ V}$ となる期間が拡大している。図 2.34 と同様に $v_{tr2} = 0 \text{ V}$ となる期間にて L_1 と L_2 が励磁されて i_{tr2} が増加して、その後 v_{tr2} が $V_2 = 380 \text{ V}$ となる出力期間にて i_{tr2} が減少する。その結果、 I_1 は -12 A 一定に制御されており、良好な放電制御が実現できている。図 2.35 の動作条件は図 2.34 に対して負荷電力が増大しているため v_{tr2} の出力期間にて i_{tr2} は連続モードとなり、無効電流を抑制する動作モードとならない。すなわち、提案制御による無効電力抑制効果は i_{tr2} が不連続モードとなる軽負荷条件に発生する。

図 2.36 に I_1 定電流制御時の充放電切り替え動作波形を示す。動作検証条件は $V_2 = 380 \text{ V}$, $V_1 = 350 \text{ V}$ として、図 2.31 に示す I_1^* を -5 A から $+5 \text{ A}$ へステップに切り替える。図 2.36 の I_1 波形より 200 ms 程度で -5 A から $+5 \text{ A}$ へ連続的に切り替わっていることが確認できる。また Q_{12} と Q_{22} のゲート実測波形 $V_{gsQ_{12}}$ と $V_{gsQ_{22}}$ より、放電時 ($I_1 < 0 \text{ A}$) には $V_{gsQ_{22}}$ がオフ電圧である -5 V となるが、充電時

($I_1 > 0$ A) には V_{gsQ12} が -5 V に切り替わる。すなわち図 2.25 に示す充電動作と放電動作のダイオードモードを確認した。

図 2.37 は放電動作における損失特性の実測結果であり、図 2.38 は放電動作における効率特性の実測結果である。電圧条件は $V_1 = 290$ V, $V_2 = 380$ V である。図 2.33 に示す動作波形は図 2.37 と図 2.38 に示す最小負荷条件 ($P_2 = -240$ W) の条件で実測した波形である。図 2.37 の損失比較結果より、 -3.5 kW $< P_2 < -2$ kW の電力条件では概ね実測値が等しい。これは前述した通りに P_2 が増大した条件では、 v_{tr2} の出力期間にて i_{tr2} が不連続モードとならず無効電流を抑制するダイオードモードが発生しないためである。その結果、提案制御と従来制御で i_{tr2} が等しくなり、損失差が発生しない。なお、定格効率は従来制御と提案制御ともに 93.7 % である。一方、 -2 kW $< P_2 < 0$ kW の電力条件では提案制御にて従来制御と比べて損失が低減されている。損失低減効果は P_2 が減少するほど高くなり、本実測範囲で最小電力条件となる $P_2 = -240$ W では従来制御の 128.6 W から 61.1 W に 67.5 W (52 %) 損失を低減することを確認した。同様に図 2.38 の効率比較結果より、 $P_2 = -240$ W では従来制御の 65.5 % から 79.5 % に向上した。

2.4 2章のまとめ

本章では、双方向絶縁型 DC/DC コンバータの 1 制御変数で駆動する 3 レベル駆動方式と、軽負荷時の無効電力を抑制する無効電力抑制制御を提案し、その実機検証を行った。2 つのフルブリッジインバータの位相シフトのどちらか一方の位相シフトを連続的に制御することで、昇降圧充放電の合計 4 動作を実現し、また充電と放電がシームレスに移行することを理論的に明らかにした。そして 400 V-3.5 kW 実験システムにおいて、上記 4 動作とシームレスな EV バッテリーの充放電切り替え動作を実証した。また、整流側のフルブリッジインバータの一方のアームのパワー半導体を OFF とするダイオードモードと、伝送側と整流側のフルブリッジインバータの位相シフトを同期させて連続的に変化させる同期位相シフトモードの動作原理を明らかにした。そして 400 V-3.5 kW 実験システムにて軽負荷時における無効電流の抑制効果とシームレスな充放電動作の切替動作を実証した。さらに効率特性より軽負荷時 ($P_2 = -240$ W) において 67.5 W (52 %) の損失低減効果を実証した。

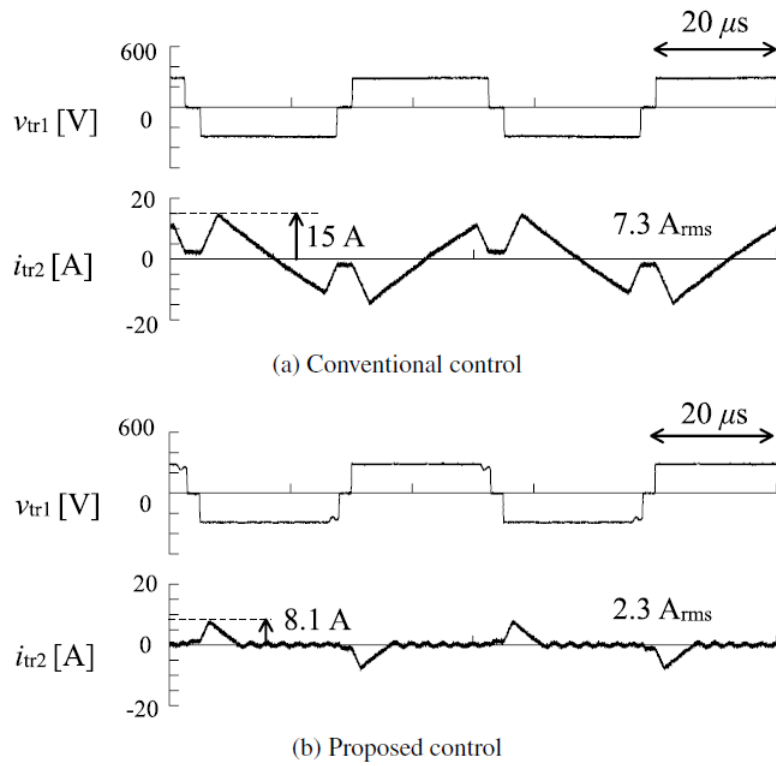


図 2.33 軽負荷時の実測波形の比較 ($V_2 = 380$ V, $V_1 = 290$ V, and $P_2 = -240$ W)

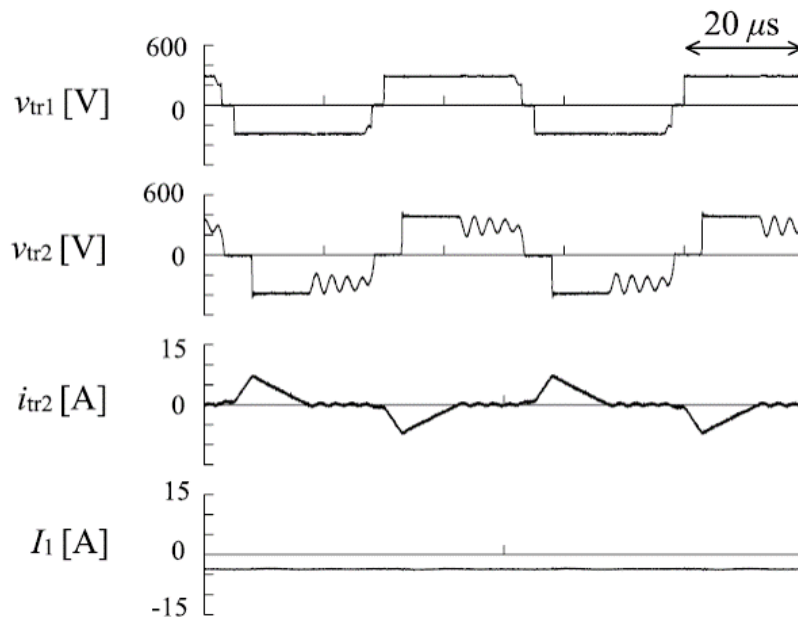


図 2.34 軽負荷時かつ昇圧放電時の実測波形 ($V_2 = 380$ V, $V_1 = 290$ V, and $P_2 = -1.0$ kW)

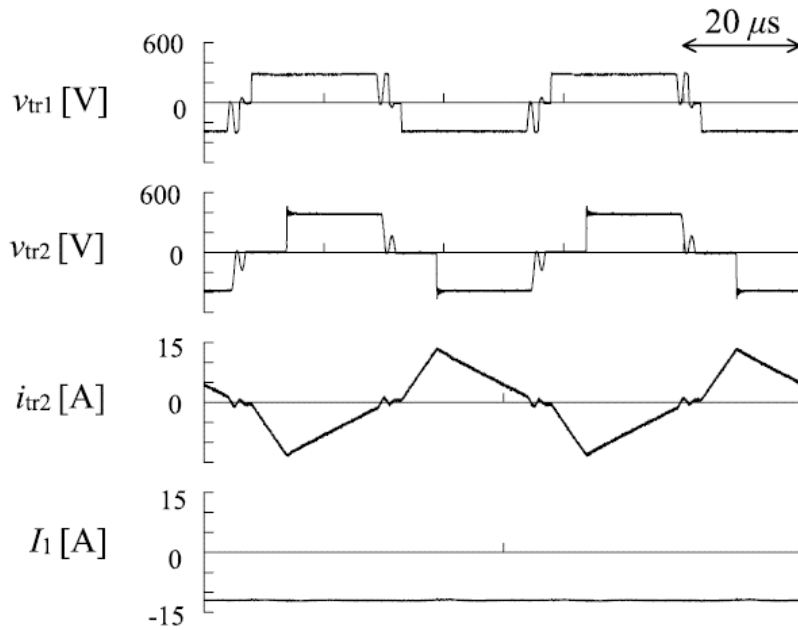


図 2.35 定格負荷時かつ昇圧放電時の実測波形 ($V_2 = 380$ V, $V_1 = 290$ V, and $P_2 = -3.5$ kW)

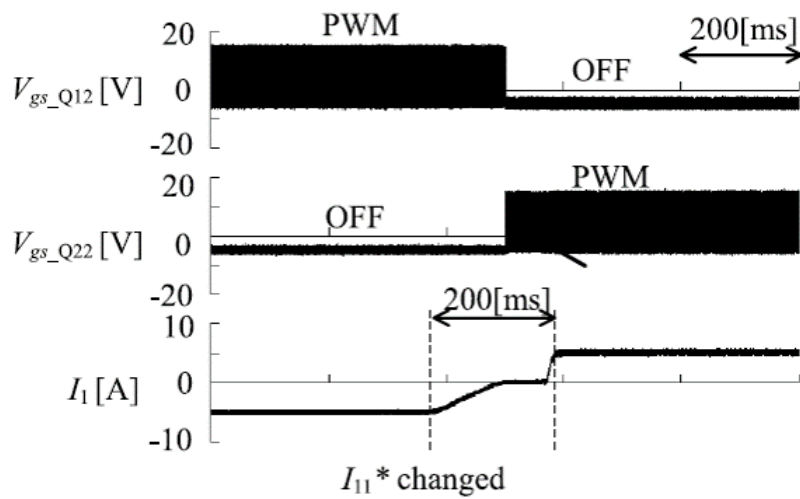


図 2.36 I_1 定電流制御時の充放電切り替え動作波形 ($V_2 = 380$ V, $V_1 = 350$ V, and $I_{11}^* = -5$ A \sim 5

A)

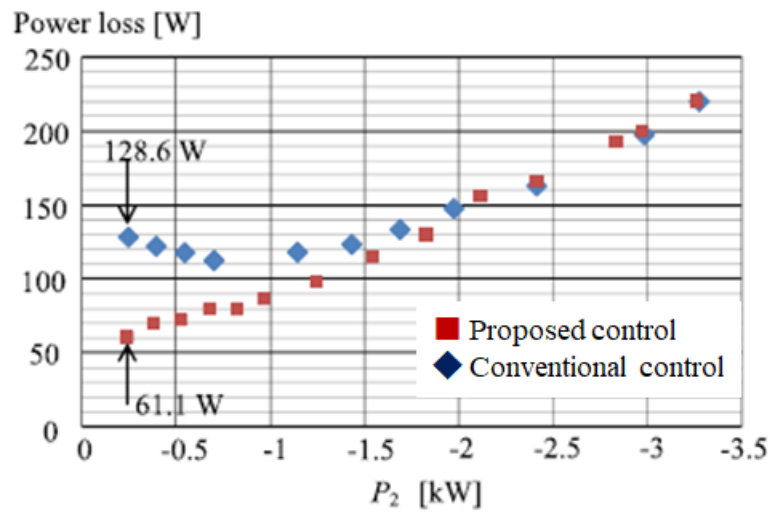


図 2.37 損失特性の実測結果 ($V_2 = 380$ V, $V_1 = 290$ V)

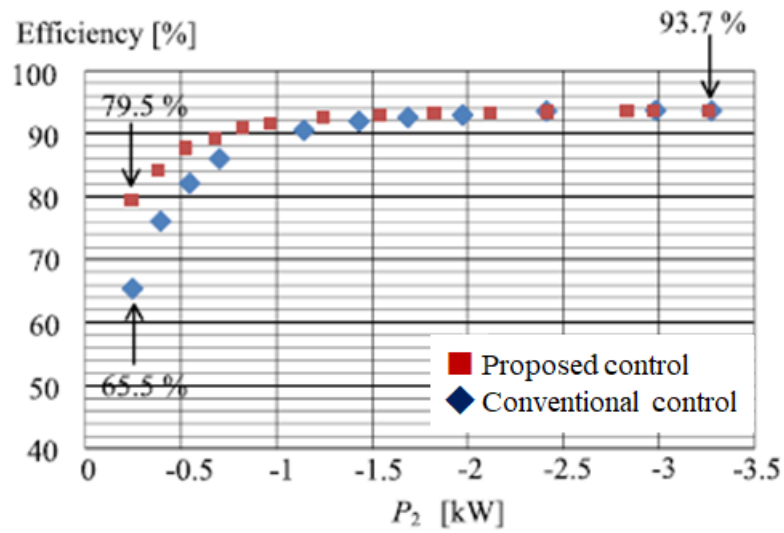


図 2.38 効率特性の実測結果 ($V_2 = 380$ V, $V_1 = 290$ V)

3 双方向絶縁型 DC/DC コンバータの自動設計ツールを用いた低損失設計手法の検討

3.1 3章の位置づけ

本章では、双方向絶縁型 DC/DC コンバータの設計パラメータを自動で調整し、低損失な設計条件を探索する手法を検討する。双方向絶縁型 DC/DC コンバータを構成する各コンポーネントの設計において、設計パラメータの調整やモデルを用いた物理現象の解析を自動化する取り組みが報告されている。絶縁トランスの設計では、設計手順を定めて、コア形状や巻線構造やターン数や層数などの設計パラメータを自動で変化させながら、各条件において絶縁トランスの磁気特性、発生損失、発熱など複数の物理現象の解析を自動で実行する手法が提案されている [66]-[68]。[66] では磁気特性を数式モデルで解析し、[67] では磁気特性と発生損失と発熱の解析に数式と 3D-FEA を併用している。[68] では漏れインダクタンスを有限要素法 (FEA) で解析している。AC リアクトルについても同様の自動設計・解析手法が検討されている [69]-[70]。パワー半導体とゲート駆動の設計についても、素子種類やゲート電圧やゲート抵抗などの設計パラメータを自動で調整させながら、各設計条件におけるパワー半導体の損失解析や発熱解析を自動で実行する手法が提案されている [73]。パワー半導体については、パワー半導体の損失を数式でモデリングし、回路設計と連成させた解析例が報告されている。[78] では特定の回路方式に対して複数のパワー半導体の損失モデル式を連成させて回路損失の比較を行い、回路損失を最小とするパワー半導体を選定している。[79] では、予め定めた回路構成とパワー半導体の候補の範囲で、回路損失を最小にする回路方式とパワー半導体の組み合わせを選定している。また、設計パラメータを自動で調整して得られる複数の設計条件から損失とサイズなど 2 つ以上の設計指標に基づいて設計条件を探索する多目的最適設計手法 (Multi-Objective Optimization Algorithm)[83]-[85] が検討されている。

絶縁型 DC/DC コンバータの設計としては、予め定めた回路定数にて駆動周波数をパラメータに絶縁型 DC/DC コンバータの回路損失を自動で算出し、予め定めた周波数範囲において回路損失が最小となる周波数を探索する手法 [80] が検討されている。この手法を応用して、[81] では DAB コンバータの単相方式と 3 相方式の 2 つの回路構成を対象にそれぞれの回路損失を自動で算出して効率比較を実施している。更に [82] では、動作仕様に応じて単相方式と 3 相方式を選択する手法を検討している。

このように、絶縁型 DC/DC コンバータの設計パラメータを自動で調整する手法は、主に各コンポーネント又は回路設計に限定して検討されているが、その回路設計と各コンポーネント設計を統合して設計パラメータを調整し、絶縁型 DC/DC コンバータの設計結果を評価した例は少ない。特に、絶縁型 DC/DC コンバータの回路設計の結果は各コンポーネントの設計仕様となるため、回路設計と各コンポーネント設計の設計パラメータの自動調整と低損失な設計条件の探索は、個別に並行して実行することができない。絶縁型 DC/DC コンバータの回路設計と各コンポーネント設計を連成させる場合、自動化された回路設計で得られる前提条件を各コンポーネント設計に受け渡す設計フローの構築や、複数の設計パラメータの自動調整で得られる膨大な設計条件候補の評価方法などの整備が必要となる。

表 3.1 6.6 kW 双方向車載充電器の回路仕様

item	Unit	Value
Source voltage, V_s	V	230
Battery voltage, V_1	V	200 ~ 400
DC-Link voltage, V_2	V	650
Rated battery current, I_1	A	24
Rated battery power, P_1	kW	6.6
Total target efficiency	%	95
Total target volume	dm ³	6.0
Target area of the magnetics	dm ³	1.0
Target design volume of magnetics of the 3ph-DAB converter	dm ³	0.3
Target maximum design losses of the 3ph-DAB converter	W	240

そこで、本章では3相 DAB コンバータ方式の双方向絶縁型 DC/DC コンバータを構成する回路設計、パワー半導体の損失試算、絶縁トランスの設計、AC リアクトルの各コンポーネントの設計手順をモデル化し、設計パラメータを自動で調整して複数の設計条件を算出する自動設計ツールを構築する。回路設計では、駆動周波数など設計条件を変更する場合においても定格電力制約と ZVS 成立制約を同時に満たすように、定格電力制約と ZVS 成立制約を満たす回路解析手法を検討する。そして、6.6 kW 双方向車載充電器に搭載する双方向絶縁型 DC/DC コンバータをターゲットに、上記自動設計ツールで双方向絶縁型 DC/DC コンバータの設計パラメータを自動で調整し、低損失化のための回路損失目標値 240 W と、搭載制約となる絶縁トランスと AC リアクトルの合計部品体積 0.3 dm³ を満たす設計条件を探索する。更に、探索した設計条件にて 400 V - 6.6 kW 双方向絶縁型 DC/DC コンバータの試作を行い、部品体積目標値 (0.3 dm³) と部品損失目標値 (240 W) を満たすことを実証する。

3.2 設計対象の双方向絶縁型 DC/DC コンバータ

図 3.1 に設計対象である 3 相 DAB コンバータを搭載する 6.6kW 車載充電器の構成を示す。表 3.1 に図 3.1 の回路仕様を示す。電源電圧 V_s が 3 相 230 V であるため、リンク電圧 V_2 は $230 \cdot \sqrt{2} \cdot \sqrt{3} = 576$ V 以上に設定する必要があるため、本稿では 650 V に設定している。その結果、パワー半導体の素子耐圧は 1.2 kV とし、SiC 素子を用いる。バッテリー電圧 V_1 は 200~400 V の範囲とし、その中点電圧を V_{1-N} と定めると、絶縁トランスの巻数比 (N_1/N_2) は V_{1-N} と V_2 から次式の通りに定める。

$$N = \frac{N_1}{N_2} = \frac{V_{1-N}}{V_2} \quad (3.1)$$

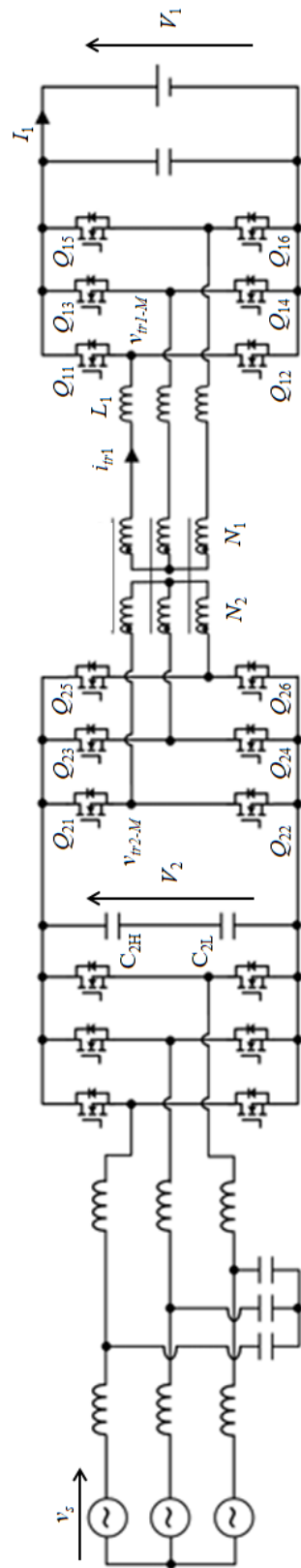


図 3.1 3相 DAB コンバータを搭載した 6.6 kW 双方向車載充電器

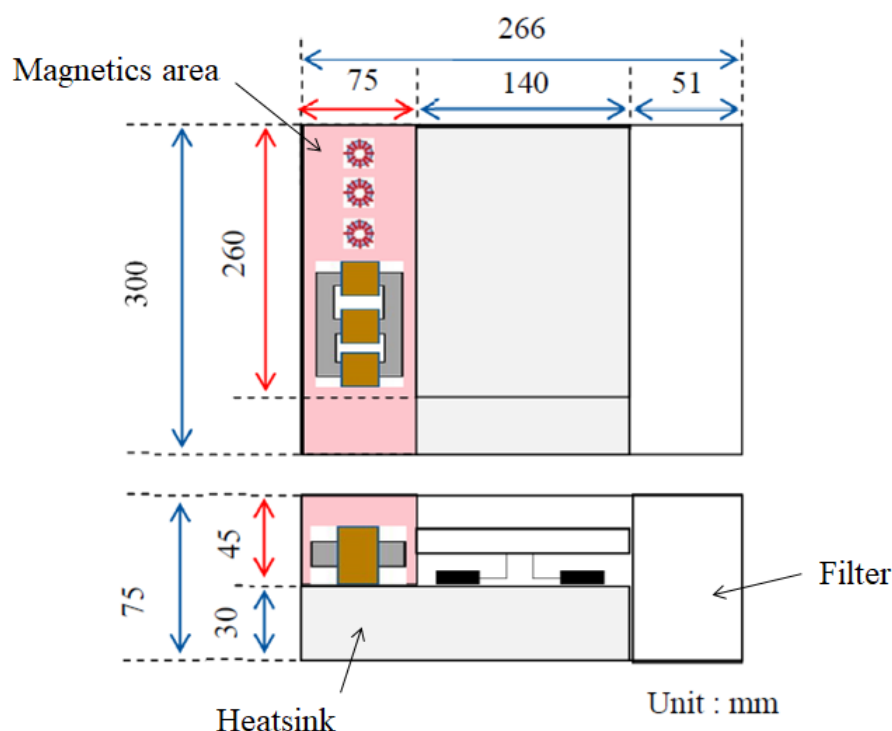


図 3.2 6.6 kW 双方向車載充電器の構造レイアウトにおける 3 相 DAB コンバータの磁性部品の目標搭載スペース

表 3.1 に示す車載充電器としての目標効率と目標体積は、図 1.6 のベンチマーク結果に基づいて決定した。まず、図 1.6 のベンチマークの文献を調査し、本章の前提条件となる (1) 双方向車載充電器と、(2) SiC 素子の適用と、(3) 冷却構造とフィルタ構造を含まない、ことを考慮して [28] と [30] を選択した。絶縁型 DC/DC コンバータの効率は、アクティブなパワー半導体の数が多い双方向動作をする絶縁型 DC/DC コンバータの方が単方向動作の絶縁型 DC/DC コンバータに比べて、低下する傾向となる。そこで効率目標は [30] での成果 95 % に定める。目標体積は、SiC 素子を適用して冷却構造検討を含まない [28] の電力密度 1.75 kW/dm^3 から 6.6 kW における体積は 3.8 dm^3 となる。本章で用いる冷却器体積は 1.9 dm^3 ($215 \text{ mm} \times 300 \text{ mm} \times 30 \text{ mm}$) とし、フィルタ体積は 1.1 dm^3 ($51 \text{ mm} \times 300 \text{ mm} \times 75 \text{ mm}$) となるため、目標体積は 3.8 dm^3 と 1.9 dm^3 と 1.1 dm^3 の合計の 6.8 dm^3 以下に設定する必要があるため、本章では 6.0 dm^3 と定めた。

次に、車載充電器の目標効率と目標体積から、研究対象である双方向絶縁型 DC/DC コンバータ (3 相 DAB コンバータ) の目標損失と目標体積を設定する。車載充電器の定格電力 6.6 kW と目標効率 95 % における損失は 360 W となる。3 相 DAB コンバータの損失は、主要な損失を発生するパワー半導体と絶縁トランスと 3 つの AC リアクトルの合計損失で定義する。図 3.1 より、3 相 DAB コンバータのパワー

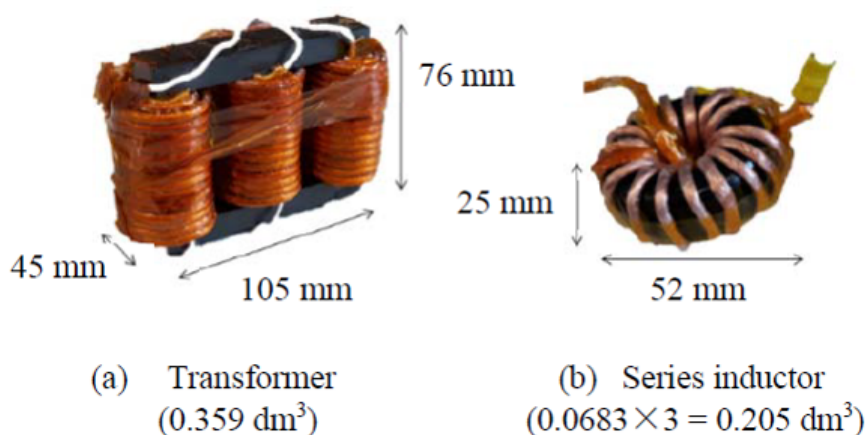


図 3.3 3相 DAB コンバータの磁性部品の初期設計結果

半導体の数は AC/DC コンバータの 2 倍となり、3 相 DAB コンバータの目標設計損失は 360 W の 2/3 となる 240 W に設定する。また、本章で試作する体積 6.0 dm³ の車載充電器のレイアウトは図 3.2 の通りに定める。図中 Heatsink の箇所が上述の冷却器 (体積 1.9 dm³, 215 mm × 300 mm × 30 mm) となり、図中 Filter の箇所が上述のフィルタ (体積 1.1 dm³, 51 mm × 300 mm × 75 mm) となる。図 3.2 のレイアウト構成より、3 相 DAB コンバータの磁性部品の搭載エリアで支配的となるのが、図中に示す磁性部品の搭載エリア (Magnetics area) となる。3 相 DAB コンバータの磁性部品は 1 つの絶縁トランスと、各相に挿入される 3 つの AC リアクトルから構成される。この絶縁トランスと 3 つの AC リアクトルの占有領域は奥行 300 mm、幅 75 mm、高さ 45 mm の 1.0 dm³ となる。更に、占有体積を満たす絶縁トランスと AC リアクトルのサイズを検討し、絶縁トランスの占有部品体積と AC リアクトルの占有部品体積を求めると 0.3 dm³ となる。従って、3 相 DAB コンバータの目標体積は絶縁トランスと AC リアクトルの合計部品体積 0.3 dm³ とする。

また、自動設計ツールを用いず、スイッチング周波数を 70 kHz に定めて、経験則に基づいて絶縁トランスと AC リアクトルを初期設計した結果を図 3.3 に示す。図 3.3 に示すサイズから合計部品体積は 0.564 dm³ となり、目標部品体積 0.3 dm³ を超過する。一方で初期設計における 3 相 DAB コンバータの損失は 174 W となり目標損失 240 W を満たす結果となった。従って、絶縁トランスと 3 つの AC リアクトルは周波数を 70 kHz から高周波化して、合計部品体積を低減させ、合計目標部品体積 0.3 dm³ と目標損失 240 W を満たす設計条件を見つける必要がある。パワー半導体はスイッチング周波数 70 kHz 以上を考慮して、1.2 kV SiC-MOSFET (CCS050M12CM2) を選択する。

3.3 双方向絶縁型 DC/DC コンバータの各コンポーネントの設計モデリング

3.3.1 設計フロー

図 3.4 に、提案する自動コンポーネント設計の手順を示す。提案する自動コンポーネント設計は合計 9 つの設計ステップで構成され、MATLAB/Simulink にて実装する。変数設定 (Parameter setting) では前提条件として表 3.1 に示す動作条件や設計制約や設計目標値に関するパラメータを設定する。周波数設定 (Frequency setting) は繰り返し設計の起点として、スイッチング周波数を 70 kHz から上限 150 kHz まで 10 kHz 刻みで増加させる。そして、デバイス損失試算 (Device losses) では、自動設計ツールにてパワー半導体 (CCS050M12CM2) の損失試算を行い、絶縁トランスの設計 (Transformer design) では、自動設計ツールにて絶縁トランスの設計を行い、AC リアクトルの設計 (Series inductor design)、自動設計ツールにて AC リアクトルの設計を行う。デバイス損失試算 (Device losses)、絶縁トランスの設計 (Transformer design)、AC リアクトルの設計 (Series inductor design) の結果に対して熱成立性の検証 (Thermal feasibility) にて温度成立性を検証し、温度成立する設計条件が設計結果 (Design result) に蓄積される。この蓄積された複数の設計条件から合計目標部品体積 0.3 dm^3 と目標損失 240 W を満たす設計条件を見つける。

3.3.2 回路設計のモデリング

図 3.4 の回路設計 (Circuit design) では、周波数設定 (Frequency setting) で設定した周波数に対して回路定数を計算する。図 3.5 に 3 相 DAB コンバータの動作範囲を示す。表 3.1 より充電電力 P_1 の定格電力は 6.6 kW、充電電流 I_1 定格電流は 24 A であるため、バッテリー電圧 V_1 が 275 V 以上では定格電力 6.6 kW で規定され、 V_1 が 275 V 以下では定格電流 24 A で規定される。

回路定数を定める制約条件は、表 3.1 に示す定格電力の出力と、動作点 (P_{11}, V_{11}) , (P_{12}, V_{12}) , (P_{13}, V_{13}) , (P_{14}, V_{14}) において ZVS 動作を実現することを制約条件とする。

定格電力の理論式は式 (2.2) において、発生する無効電力が小さい $0 < \theta < \pi/3$ の範囲の式を選択する。充電動作時に式 (2.2) の θ について解くと式 (3.2) となり、放電動作時に式 (2.2) の θ について解くと式 (3.3) となる。

$$\theta = \frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw}L_1P_1}{N \cdot V_2 \cdot V_1}} \right), \left(0 \leq \theta \leq \frac{\pi}{3} \right) \quad (3.2)$$

$$\theta = -\frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw}L_1(-P_1)}{N \cdot V_2 \cdot V_1}} \right), \left(-\frac{\pi}{3} \leq \theta \leq 0 \right) \quad (3.3)$$

本章では、充電動作時には図 3.5 に示す V_{14} の電圧条件において定格電力 P_{14} を出力し、放電動作時には図 3.5 に示す V_{12} の電圧条件において定格電力 P_{12} を出力することを、制約条件とする。最大位相シ

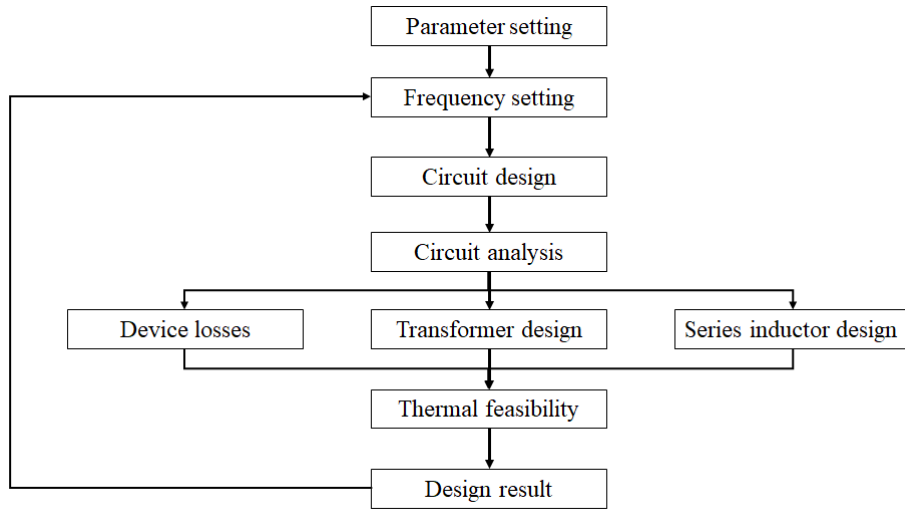


図 3.4 提案する 3 相 DAB コンバータの自動設計ツールを用いた設計フロー

フト θ_{max} は、位相範囲の上限 $\pi/3$ にマージン $5/6$ を考慮して次式の通りに定める。

$$\theta_{max} = \frac{5}{18} \cdot \theta = K \cdot \pi \quad (3.4)$$

式 (3.4) を式 (3.2) に代入して、充電動作時の定格電力を出力する設計制約を満たす回路定数 f_{sw} , L_s と $N \cdot V_2$ の関係は次式で表される。

$$\frac{f_{sw} \cdot L_s}{N \cdot V_2} = \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{14}}{P_{14}} \quad (3.5)$$

同じく放電動作時の定格電力を出力する設計制約を満たす回路定数 f_{sw} , L_s と $N \cdot V_2$ の関係は次式で表される。

$$\frac{f_{sw} \cdot L_s}{N \cdot V_2} = \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{12}}{-P_{12}} \quad (3.6)$$

次に、ZVS が成立する設計制約は、図 3.5 に示す V_{11} , V_{12} , V_{13} , V_{14} において、ZVS が成立する電力 P_1 が各定格電力 P_{11} , P_{12} , P_{13} , P_{14} 以下となることとする。図 2.3(b) に示す 3 相 DAB コンバータの動作原理図において、U 相の素子 Q_{21} と Q_{11} に着目をする。図 2.3(b) は充電時 ($P_1 \geq 0$) を想定しており、位相シフト θ は正極となる。図 2.3(b) では図示していないが、各素子のスイッチングにはデッドタイム T_d が設けられ、デッドタイム T_d の時比率 D_t は次式で定義される。

$$D_t = 2\pi \cdot \frac{T_d}{T} \quad (3.7)$$

充電動作時 ($\theta \geq 0$) において、 Q_{21} の ZVS が成立する条件は、 Q_{21} がスイッチングする時刻 T_d において、 i_{tr1} が負極性となる場合であり、次式の条件式で表される。

$$i_{tr1}(T_d) \leq 0 \quad (3.8)$$

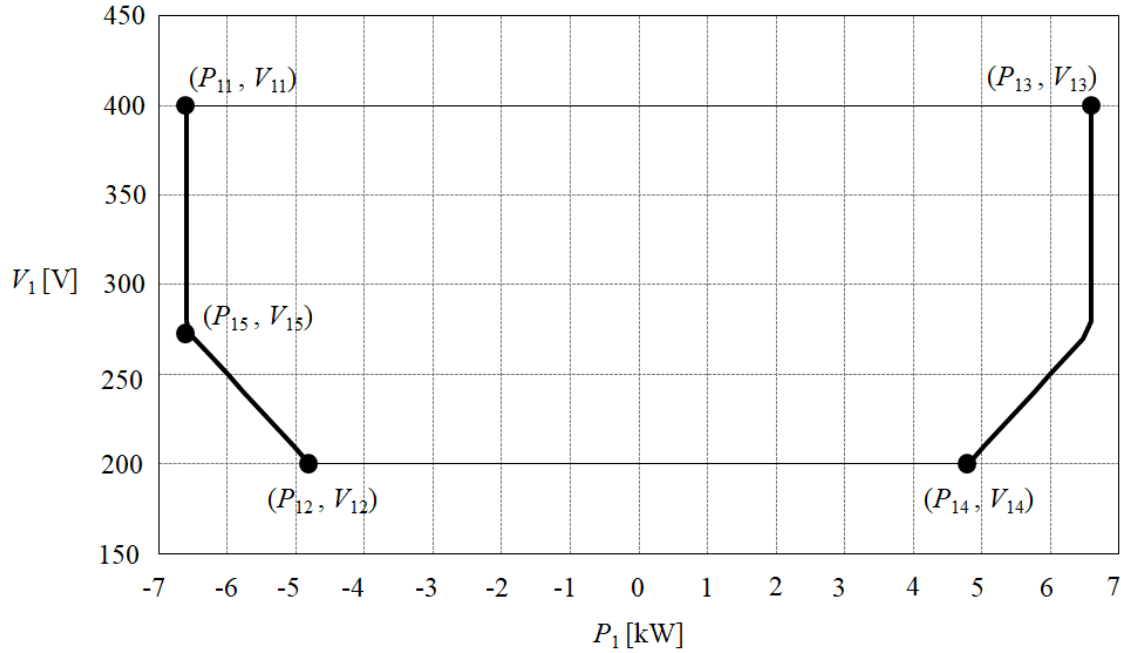


図 3.5 表 3.1 に基づいた 3 相 DAB コンバータの動作範囲

Q_{11} の ZVS が成立する条件は, Q_{11} がスイッチングする時刻 $\theta \cdot T + T_d$ において, i_{tr1} が正極性となる場合であり, 次式の条件式で表される。

$$i_{tr1(\theta \cdot T + T_d)} \geq 0 \quad (3.9)$$

放電動作時 ($\theta \leq 0$) では, Q_{21} の ZVS が成立する条件は式 (3.8) に従い, Q_{11} の ZVS が成立する条件は, Q_{11} がスイッチングする時刻 $-\theta \cdot T + T_d$ において, i_{tr1} が正極性となる場合であり, 次式の条件式で表される。

$$i_{tr1(-\theta \cdot T + T_d)} \geq 0 \quad (3.10)$$

充電動作時において, 位相シフト期間の開始時刻 0 における $i_{tr1(0)}$ は次式で表される。

$$i_{tr1(0)} = \frac{N \cdot V_2}{6\pi f_{sw} L_s} \cdot \left(\frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} - \frac{V_1}{N \cdot V_2} \theta - \frac{2\pi}{3} \right) \quad (3.11)$$

充電動作時において, 位相シフト期間の終了時刻 $\theta \cdot T$ における $i_{tr1(\theta \cdot T)}$ は次式で表される。

$$i_{tr1(\theta \cdot T)} = \frac{N \cdot V_2}{6\pi f_{sw} L_s} \cdot \left(\frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + \theta - \frac{2\pi}{3} \right) \quad (3.12)$$

放電動作時において, 位相シフト期間の終了時刻 0 における $i_{tr1(0)}$ は式 (3.11) に従う。放電動作時において, 位相シフト期間の開始時刻 $-\theta \cdot T$ における $i_{tr1(-\theta \cdot T)}$ は次式で表される。

$$i_{tr1(-\theta \cdot T)} = \frac{N \cdot V_2}{6\pi f_{sw} L_s} \cdot \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + (-\theta) - \frac{2\pi}{3} \right\} \quad (3.13)$$

充電動作時の位相シフト期間 ($0 \sim \theta \cdot T$) に、1次側に挿入される AC リアクトル L_1 に印加される電圧 v_{L1} は次式で表される。

$$v_{L1} = N \cdot V_2 + V_1 \quad (3.14)$$

充電動作時の電力伝送期間 ($\theta \cdot T \sim T$) に、1次側に挿入される AC リアクトル L_1 に印加される電圧 v_{L2} は次式で表される。

$$v_{L2} = N \cdot V_2 - V_1 \quad (3.15)$$

放電動作時の位相シフト期間 ($-\theta \cdot T \sim 0$) に、1次側に挿入される AC リアクトル L_1 に印加される電圧 v_{L3} は次式で表される。

$$v_{L3} = -N \cdot V_2 - V_1 \quad (3.16)$$

放電動作時の電力伝送期間 ($-T \sim \theta \cdot T$) に、1次側に挿入される AC リアクトル L_1 に印加される電圧 v_{L4} は次式で表される。

$$v_{L4} = -N \cdot V_2 + V_1 \quad (3.17)$$

充電動作時の位相シフト期間の開始時刻 T_d に、 Q_{21} に流れる電流 $i_{tr11}(T_d)$ は、式 (3.11) と式 (3.14) より次式で表される。

$$\begin{aligned} i_{tr11}(T_d) &= i_{tr1(0)} + \frac{(N \cdot V_2 + V_1)}{6\pi f_{sw} L_1} \cdot D_t \\ &= \frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} - \frac{V_1}{N \cdot V_2} \cdot \theta - \frac{2\pi}{3} + D_t \cdot \left(1 + \frac{V_1}{N \cdot V_2} \right) \right\} \end{aligned} \quad (3.18)$$

充電動作時の位相シフト期間の終了時刻 $\theta \cdot T + T_d$ に、 Q_{11} に流れる電流 $i_{tr1}(\theta \cdot T + T_d)$ は、式 (3.12) と式 (3.15) より次式で表される。

$$\begin{aligned} i_{tr1}(\theta \cdot T + T_d) &= i_{tr1(\theta \cdot T)} + \frac{(N \cdot V_2 - V_1)}{6\pi f_{sw} L_1} \cdot D_t \\ &= \frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + \theta - \frac{2\pi}{3} + D_t \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) \right\} \end{aligned} \quad (3.19)$$

放電動作時の位相シフト期間の開始時刻 $-\theta \cdot T + T_d$ に、 Q_{21} に流れる電流 $i_{tr1}(-\theta \cdot T + T_d)$ は、式 (3.13) と式 (3.16) より次式で表される。

$$\begin{aligned} i_{tr1}(-\theta \cdot T + T_d) &= i_{tr1(-\theta \cdot T)} + \frac{(-N \cdot V_2 - V_1)}{6\pi f_{sw} L_1} \cdot D_t \\ &= \frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + (-\theta) - \frac{2\pi}{3} + D_t \cdot \left(1 + \frac{V_1}{N \cdot V_2} \right) \right\} \end{aligned} \quad (3.20)$$

放電動作時の位相シフト期間の終了時刻 T_d に、 Q_{11} に流れる電流 $i_{tr12}(T_d)$ は、式 (3.11) と式 (3.15) より次式で表される。

$$\begin{aligned} i_{tr12}(T_d) &= i_{tr1(0)} + \frac{(N \cdot V_2 - V_1)}{6\pi f_{sw} L_1} \cdot D_t \\ &= \frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + \frac{V_1}{N \cdot V_2} \cdot (-\theta) - \frac{2\pi}{3} + D_t \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) \right\} \end{aligned} \quad (3.21)$$

従って、充電動作時に、 Q_{21} が位相シフト期間の開始時刻 T_d に ZVS が成立する条件は、 $i_{tr11}(T_d) \leq 0$ となり、次式で表される。

$$\frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} - \frac{V_1}{N \cdot V_2} \cdot \theta - \frac{2\pi}{3} + D_t \cdot \left(1 + \frac{V_1}{N \cdot V_2} \right) \right\} \leq 0 \quad (3.22)$$

そして、位相シフト θ の条件は次式で表される。

$$\frac{2\pi}{3} \left\{ \left(1 - \frac{N \cdot V_2}{V_1} \right) + D_t \cdot \left(1 + \frac{N \cdot V_2}{V_1} \right) \right\} \leq \theta \quad (3.23)$$

式 (3.23) で表される位相シフトの下限値は $V_1 = V_{13}$ で最大となり、この下限値が式 (3.2) に示す定格電力の出力制約で定まる位相シフトより小さくなる必要があるため、次式の条件式を得る。

$$\frac{2\pi}{3} \cdot \left(1 - \frac{N \cdot V_2}{V_{13}} \right) + D_t \cdot \left(1 + \frac{N \cdot V_2}{V_{13}} \right) \leq \frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw} L_1 P_{13}}{N \cdot V_2 \cdot V_{13}}} \right) \quad (3.24)$$

そして、式 (3.5) を用いて、式 (3.24) を次式で表す。

$$\frac{2\pi}{3} \cdot \left(1 - \frac{N \cdot V_2}{V_{13}} \right) + D_t \cdot \left(1 + \frac{N \cdot V_2}{V_{13}} \right) \leq \frac{2\pi}{3} \left\{ 1 - \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{14}}{V_{13}} \cdot \frac{P_{13}}{P_{14}}} \right\} \quad (3.25)$$

同様に、充電動作時に、 Q_{11} が位相シフト期間の終了時刻 $\theta + T_d$ に ZVS が成立する条件は、 $i_{tr11}(\theta + T_d) \geq 0$ となり、次式で表される。

$$\frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + \theta - \frac{2\pi}{3} + D_t \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) \right\} \geq 0 \quad (3.26)$$

そして、位相シフト θ の条件は次式で表される。

$$\frac{2\pi}{3} \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \leq \theta \quad (3.27)$$

式 (3.27) で表される位相シフトの下限値は $V_1 = V_{14}$ で最大となり、この下限値が式 (3.2) に示す定格電力の出力制約で定まる位相シフトより小さくなる必要があるため、次式の条件式を得る。

$$\frac{2\pi}{3} \cdot \left(1 - \frac{V_{14}}{N \cdot V_2} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \leq \frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw} L_1 P_{14}}{N \cdot V_2 \cdot V_{14}}} \right) \quad (3.28)$$

そして、式 (3.5) を用いて、式 (3.28) を次式で表す。

$$\frac{2\pi}{3} \cdot \left(1 - \frac{V_{14}}{N \cdot V_2} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \leq \frac{2\pi}{3} \left\{ 1 - \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right)} \right\} \quad (3.29)$$

同様に、放電動作時に、 Q_{21} が位相シフト期間の開始時刻 $-\theta + T_d$ に ZVS が成立する条件は、 $i_{tr11}(-\theta + T_d) \geq 0$ となり、次式で表される。

$$\frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} + (-\theta) - \frac{2\pi}{3} + D_t \cdot \left(1 + \frac{V_1}{N \cdot V_2} \right) \right\} \geq 0 \quad (3.30)$$

そして、位相シフト θ の条件は次式で表される。

$$\theta \leq -\frac{2\pi}{3} \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) + D_t \cdot \left(1 + \frac{V_1}{N \cdot V_2} \right) \quad (3.31)$$

式 (3.31) で表される位相シフトの上限値は $V_1 = V_{12}$ で最大となり、この下限値が式 (3.3) に示す定格電力の出力制約で定まる位相シフトより大きくなる必要があるため、次式の条件式を得る。

$$-\frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw}L_1(-P_{12})}{N \cdot V_2 \cdot V_{12}}} \right) \leq -\frac{2\pi}{3} \cdot \left\{ \left(1 - \frac{V_{12}}{N \cdot V_2} \right) + \frac{3}{2\pi} D_t \cdot \left(1 + \frac{V_{12}}{N \cdot V_2} \right) \right\} \quad (3.32)$$

そして、式 (3.6) を用いて、式 (3.32) を次式で表す。

$$-\frac{2\pi}{3} \left\{ 1 - \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right)} \right\} \leq -\frac{2\pi}{3} \cdot \left\{ \left(1 - \frac{V_{12}}{N \cdot V_2} \right) + \frac{3}{2\pi} D_t \cdot \left(1 + \frac{V_{12}}{N \cdot V_2} \right) \right\} \quad (3.33)$$

同様に、放電動作時に、 Q_{11} が位相シフト期間の終了時刻 $0+T_d$ に ZVS が成立する条件は、 $i_{tr11}(0+T_d) \leq 0$ となり、次式で表される。

$$\frac{N \cdot V_2}{6\pi f_{sw} L_1} \left\{ \frac{2\pi}{3} \cdot \frac{V_1}{N \cdot V_2} - \frac{V_1}{N \cdot V_2} \cdot (-\theta) - \frac{2\pi}{3} + D_t \cdot \left(1 - \frac{V_1}{N \cdot V_2} \right) \right\} \leq 0 \quad (3.34)$$

そして、位相シフト θ の条件は次式で表される。

$$\theta \leq -\frac{2\pi}{3} \cdot \left(1 - \frac{N \cdot V_2}{V_1} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \quad (3.35)$$

式 (3.35) で表される位相シフトの上限値は $V_1 = V_{11}$ で最大となり、この下限値が式 (3.3) に示す定格電力の出力制約で定まる位相シフトより大きくなる必要があるため、次式の条件式を得る。

$$\begin{aligned} & -\frac{2\pi}{3} \left(1 - \sqrt{1 - \frac{9f_{sw}L_1(-P_{11})}{N \cdot V_2 \cdot V_{11}}} \right) \\ & \leq -\frac{2\pi}{3} \cdot \left(1 - \frac{N \cdot V_2}{V_{11}} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \end{aligned} \quad (3.36)$$

そして、式 (3.6) を用いて、式 (3.32) を次式で表す。

$$\begin{aligned} & -\frac{2\pi}{3} \left(1 - \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{12}}{V_{11}} \cdot \frac{P_{11}}{P_{12}}} \right) \\ & \leq -\frac{2\pi}{3} \cdot \left(1 - \frac{N \cdot V_2}{V_{13}} \right) \cdot \left(1 - \frac{3}{2\pi} \cdot D_t \right) \end{aligned} \quad (3.37)$$

式 (3.25) と式 (3.29) に示す充電動作時における ZVS 成立条件式から、 $N \cdot V_2$ の条件式に変形すると次式となる。

$$\begin{aligned} & \frac{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{14}}{V_{13}} \cdot \frac{P_{13}}{P_{14}}} + 3 \cdot T_d \cdot f_{sw}}{(1 - 3 \cdot T_d \cdot f_{sw})} \cdot V_{13} \leq N \cdot V_2 \\ & \leq \frac{(1 - 3 \cdot T_d \cdot f_{sw})}{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) - 3 \cdot T_d \cdot f_{sw}}} \cdot V_{14} \end{aligned} \quad (3.38)$$

式 (3.33) と式 (3.37) に示す放電動作時における ZVS 成立条件式から、 $N \cdot V_2$ の条件式に変形すると次式となる。

$$\begin{aligned} & \frac{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) \cdot \frac{V_{12}}{V_{11}} \cdot \frac{P_{11}}{P_{12}}} - 3 \cdot T_d \cdot f_{sw}}{(1 - 3 \cdot T_d \cdot f_{sw})} \cdot V_{11} \leq N \cdot V_2 \\ & \leq \frac{(1 - 3 \cdot T_d \cdot f_{sw})}{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4} \right) + 3 \cdot T_d \cdot f_{sw}}} \cdot V_{12} \end{aligned} \quad (3.39)$$

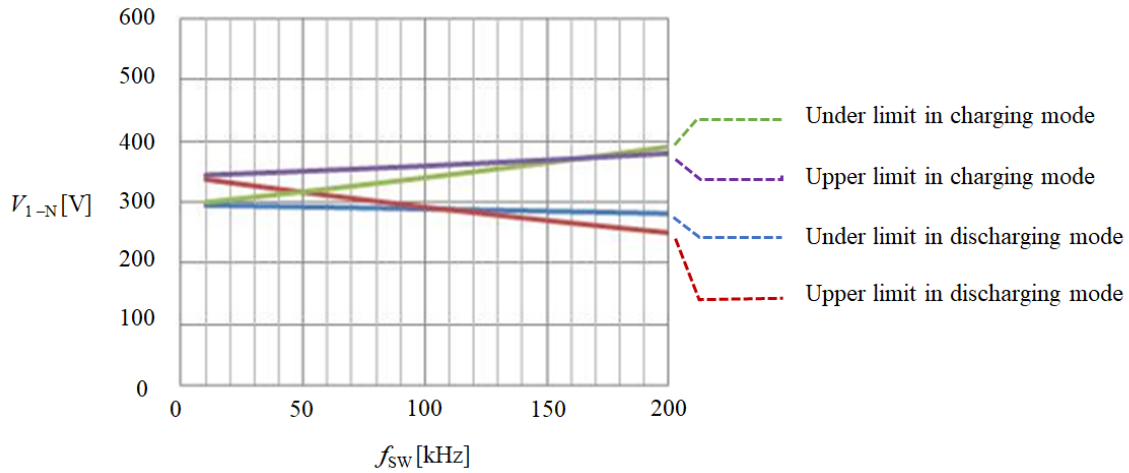


図 3.6 充電動作時と放電動作時の ZVS 成立条件

従って、式 (3.38) の左辺は充電動作時における ZVS 成立条件の下限値 (Under limit in charging mode), 右辺は上限値 (Upper limit in charging mode) となる。同様に、式 (3.39) の左辺は放電動作時における ZVS 成立条件の下限値 (Under limit in discharging mode), 右辺は上限値 (Upper limit in discharging mode) となる。

次に、式 (3.38) と式 (3.39) において、 V_{11} , V_{12} , V_{13} , V_{14} , P_{11} , P_{12} , P_{13} , P_{14} は動作条件から定められる定数となる。 K も設計マージン (5/6) として定数とし、デッドタイム T_d も定数とする。この場合、スイッチング周波数 f_{sw} が設計パラメータとなる。図 3.6 は、デッドタイム T_d を 200 ns, 設計マージン K を 5/6, $V_{11} \sim V_{14}$ と $P_{11} \sim P_{14}$ を図 3.5 に定める電圧値と電力値とした場合の、ZVS が成立する $N \cdot V_2$ の 4 つの条件を観察する。4 つの条件は、充電動作時における ZVS 成立条件の下限値 (Under limit in charging mode) と上限値 (Upper limit in charging mode), 並びに放電動作時における ZVS 成立条件の下限値 (Under limit in discharging mode) と上限値 (Upper limit in discharging mode) である。

図 3.6 に示す 4 つの上下限値の特性より、充電動作時と放電動作時で ZVS を成立させるためには、充電動作時の ZVS 成立下限値 (Under limit in charging mode) と放電動作時の ZVS 成立上限値 (Upper limit in discharging mode) の間に $V_{1-N}(=N \cdot V_2)$ と f_{sw} を設定する必要がある。すなわち、次式の条件式が成り立つ。

$$\frac{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right) \cdot \frac{V_{12}}{V_{11}} \cdot \frac{P_{11}}{P_{12}} - 3 \cdot T_d \cdot f_{sw}}}{(1 - 3 \cdot T_d \cdot f_{sw})} \cdot V_{13} \leq N \cdot V_2 \tag{3.40}$$

$$\leq \frac{(1 - 3 \cdot T_d \cdot f_{sw})}{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right) + 3 \cdot T_d \cdot f_{sw}}} \cdot V_{12}$$

f_{sw} の設定上限値 f_{swmax} は、式 (3.40) の上限値と下限値が等しくなる条件となる次式から算出する。

$$\frac{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right) \cdot \frac{V_{12}}{V_{11}} \cdot \frac{P_{11}}{P_{12}} - 3 \cdot T_d \cdot f_{sw}}{(1 - 3 \cdot T_d \cdot f_{sw})}} \cdot V_{13} = \frac{(1 - 3 \cdot T_d \cdot f_{sw})}{\sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right) + 3 \cdot T_d \cdot f_{sw}}} \cdot V_{12} \quad (3.41)$$

式 (3.41) から f_{swmax} についての 2 次方程式は次式で表される。

$$(V_{13} - V_{12}) \cdot f_{swmax}^2 + \{3 \cdot (\sigma_1 + \sigma_2) \cdot V_{13} + 6 \cdot V_{13}\} \cdot T_d \cdot f_{swmax} + \sigma_1 \cdot \sigma_2 \cdot V_{13} - V_{12} = 0 \quad (3.42)$$

$$\sigma_1 = \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right) \cdot \frac{V_{14}}{V_{13}} \cdot \frac{P_{13}}{P_{14}}} \quad (3.43)$$

$$\sigma_2 = \sqrt{1 - 9 \cdot \left(\frac{K}{3} - \frac{K^2}{4}\right)} \quad (3.44)$$

ここで、1.2 kV SiC-MOSFET (CCS050M12CM2) の特性から T_d を 250 ns に設定し、 K は 5/6 に設定する。ここで、 f_{swmax} の範囲を拡大するため、放電動作時の ZVS が成立する電圧の下限値を V_{12} から V_{15} に緩和する。この場合、式 (3.42) は式 (3.45) となる。

$$(V_{13} - V_{15}) \cdot f_{swmax}^2 + \{3 \cdot (\sigma_1 + \sigma_2) \cdot V_{13} + 6 \cdot V_{13}\} \cdot T_d \cdot f_{swmax} + \sigma_1 \cdot \sigma_2 \cdot V_{13} - V_{15} = 0 \quad (3.45)$$

式 (3.45) と式 (3.43) と式 (3.44) から f_{swmax} は 150 kHz と算出される。そして式 (3.40) に f_{swmax} を代入すると、 $N \cdot V_2$ は 384 V となる。 $V_2=650$ V より、 $N(= N_1/N_2)$ は式 (3.1) より 0.59 となる。この場合、充電動作時の L_s と f_{sw} の関係式は式 (3.5) より次式で表される。

$$f_{sw} \cdot L_s = \left(\frac{K}{3} - \frac{K^2}{4}\right) \cdot \frac{V_{14}}{P_{14}} \cdot N \cdot V_2 = 0.59 \cdot \left(\frac{5}{18} - \frac{25}{144}\right) \cdot \frac{200}{4800} \quad (3.46)$$

放電動作時の L_s と f_{sw} の関係式は式 (3.6) より次式で表される。

$$f_{sw} \cdot L_s = \left(\frac{K}{3} - \frac{K^2}{4}\right) \cdot \frac{V_{12}}{-(P_{12})} \cdot N \cdot V_2 = 0.59 \cdot \left(\frac{5}{18} - \frac{25}{144}\right) \cdot \frac{200}{(-4800)} \quad (3.47)$$

式 (3.46) と式 (3.47) から f_{sw} と L_s を決定することで、後述するパワー半導体、絶縁トランス、AC リアクトルの各部品設計を実行する際に、図 3.5 に定める範囲での定格電力の出力条件と、4 つの動作条件 (V_{11}, P_{11}), (V_{15}, P_{15}), (V_{13}, P_{13}), (V_{14}, P_{14}) における ZVS 動作の成立条件を等しくすることができ、各コンポーネントの設計結果を評価する設計結果 (Design result) での比較条件を等しくすることが可能となる。この回路定数決定後に、パワー半導体、絶縁トランス、AC リアクトルの各部品設計に必要なパラメータを回路設計 (Circuit analysis) にて抽出する。解析には回路シミュレータ PLECS を用いて、図 3.1 の DC/DC コンバータ部の回路構成に回路設計 (Circuit design) で設定した回路定数を入力し、回路解析から必要なパラメータの値を得る。必要なパラメータとは、例えばパワー半導体の損失を演算するための各パワー半導体に流れる電流実効値やピーク電流、絶縁トランスに流れる電流実効値などである。

3.3.3 パワー半導体の損失モデル

デバイス損失試算 (Device losses) ではパワー半導体として選定した 1.2 kV SiC-MOSFET (CCS050M12CM2) の導通損失 E_{on} とターンオン損失 E_{swon} とターンオフ損失 E_{swoff} を算出する。本章ではジャンクション温度 T_j は室温 25 deg とし、ゲート電圧はオン電圧 V_{gon} を 20 V、オフ電圧 V_{goff} を -5 V とし、ゲート抵抗 R_g は 20 Ω とする。デッドタイム期間 ($0 \sim T_d$) は 250 ns と短い期間となるため、CCS050M12CM2 の寄生ダイオードの導通損失は無視する。また、SiC-MOSFET (CCS050M12CM2) のボディダイオードにおけるリカバリ損失は、ターンオン損失とターンオフ損失よりも小さくなるため、本章では無視する。

導通損失 E_{on} は、図 3.7 に示す CCS050M12CM2 のデータシート [87] に記載される $R_{on}-I_{con}$ 特性を近似式で表し、回路定数設計 (Circuit analysis) で抽出した各パワー半導体に流れる電流実効値 i_{on} を $R_{on}-I_{con}$ 近似式に代入して R_{on} を求め、次式から E_{on} を算出する。

$$E_{on} = R_{on(i_{on})} \cdot i_{on}^2 \quad (3.48)$$

ターンオン損失 E_{swon} は、図 3.8 に示す CCS050M12CM2 のデータシート [87] に記載される $E_{swon}-I_{sw}$ 特性を近似式 $E_{swon(I)}$ で表し、回路定数設計 (Circuit analysis) で抽出した各パワー半導体のスイッチング時のターンオン電流 I_{swon} を $E_{swon(I)}$ に代入して E_{swon} を算出し、スイッチング電圧 V_{sw} で規格化する。規格化の基準電圧はデータシートより 600 V である。

$$E_{swon} = E_{swon(I_{swon})} \cdot \frac{V_{sw}}{600} \cdot f_{sw} \quad (3.49)$$

なお、ターンオン損失の算出時にターンオン電流 I_{swon} が負極の場合は、ZVS 動作が成立するためターンオン損失 E_{swon} を 0 とする。ターンオフ損失 E_{swoff} も、図 3.8 に示す CCS050M12CM2 のデータシート [87] に記載される $E_{swoff}-I_{sw}$ 特性を近似式 $E_{swoff(I)}$ で表し、回路定数設計 (Circuit analysis) で抽出した各パワー半導体のスイッチング時のターンオフ電流 I_{swoff} を $E_{swoff(I)}$ に代入して E_{swoff} を算出し、スイッチング電圧 V_{sw} で規格化する。規格化の基準電圧はデータシートより 600 V である。

$$E_{swoff} = E_{swoff(I_{swoff})} \cdot \frac{V_{sw}}{600} \cdot f_{sw} \quad (3.50)$$

3.3.4 絶縁トランスの設計モデル

絶縁トランスの設計 (Transformer design) では絶縁トランスのコアの外形と巻線構造を設計し、絶縁トランスの発生損失と占有体積を求める。この設計では、コアの形状や巻線の線径やターン数など膨大な設計パラメータを調整するため、膨大な設計候補点が発生する。従って、パラメータ調整や設計候補点の発生損失や占有体積の演算を自動で実施することで、膨大な設計候補点の設計を短時間で実施し、損失を最小とする設計点の探索を容易にする。図 3.9 に設計対象の絶縁トランスの構造を示す。絶縁トランスは 3 つの脚から構成され、各脚に U 相、V 相と W 相の 1 次側と 2 次側の巻線を巻く。コアの形状を独立して調整するパラメータを脚の幅を決める C と、脚の間の距離 W とする。

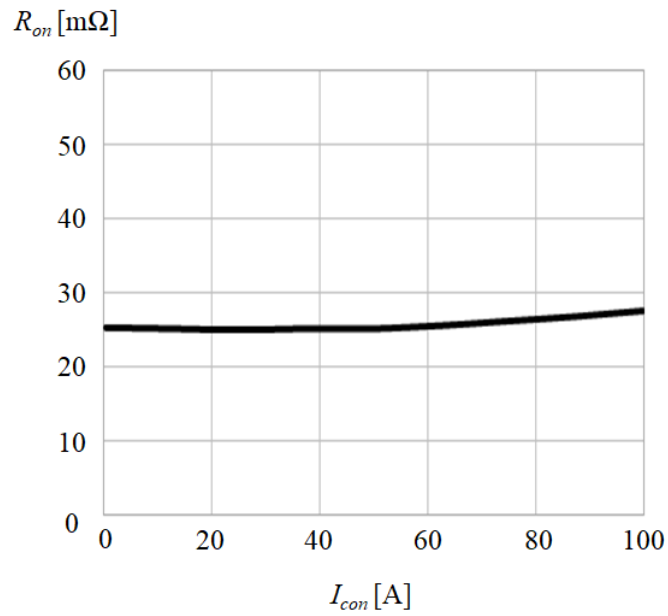


図 3.7 CCS050M12CM2 の R_{on} - I_{con} 特性

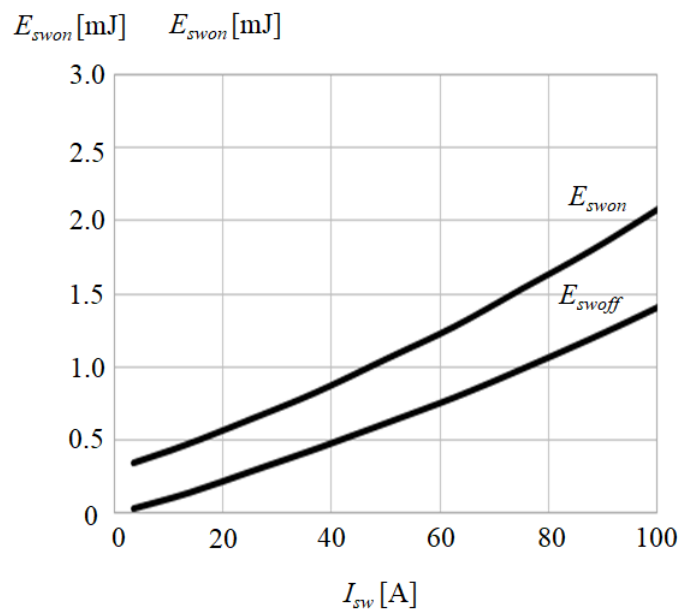


図 3.8 CCS050M12CM2 の E_{swon} - I_{sw} 特性と E_{swoff} - I_{sw} 特性

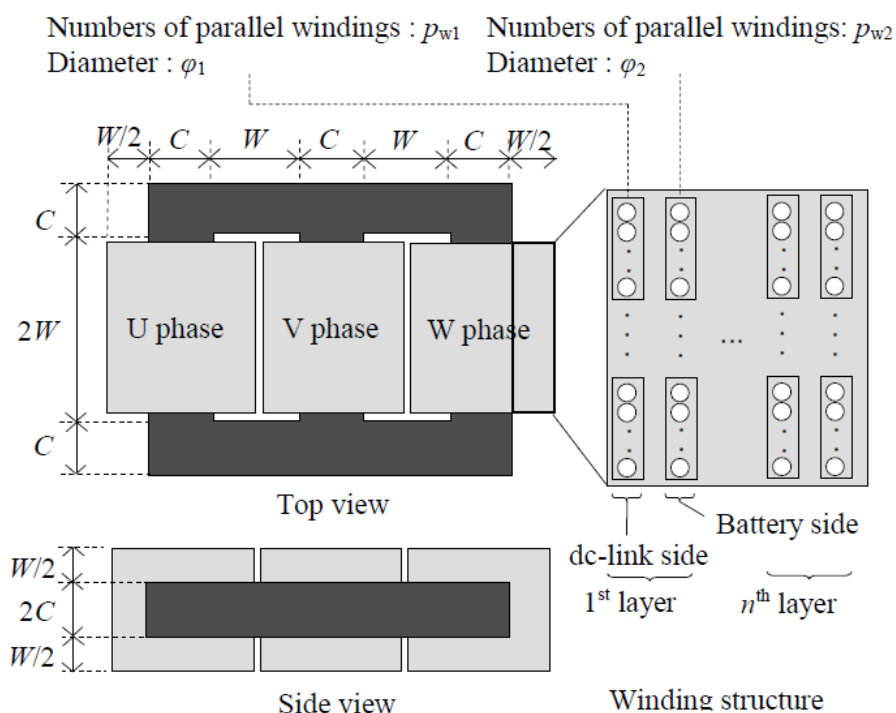


図 3.9 絶縁トランスのコア形状と巻線構造の定義

コアの脚の奥行は C に従属したパラメータとして $2C$ とし、脚の高さも W に従属したパラメータとして $2W$ とした。図 3.9 に示す巻線構造では、DC リンク側である 2 次側のフルブリッジインバータに接続される巻線層 (図 3.9, dc-link side) と、バッテリー側である 1 次側のフルブリッジインバータに接続される巻線層 (図 3.9, Battery side) から構成される。各巻線層内において、1 次側の巻線の並列数を p_{w1} 、1 次側の断面積を ϕ_1 、2 次側の巻線の並列数を p_{w2} 、2 次側の巻線の断面積を ϕ_2 と定義する。各巻線層では折り返すことなく必要なターン数を巻き、1 次側の巻線層と 2 次側の巻線層を交互に重ねて結合度を高め、巻線の高周波抵抗を低減する。そして、1 次側と 2 次側の層数を n とおく。

図 3.10 に絶縁トランスの自動設計手順を示す。図 3.10 にて W と N_1 を主要な独立変数として、 W は 10 から 30 mm まで 1 mm 刻みで変化させ、 N_1 は 5 から 100 ターンまで 1 ターン刻みで変化させる。 N_2 は式 (3.1) と、前項で導出した巻数比 $N = 0.59$ から一意に求まる。 V_2 は表 3.1 より、定数として 650 V に定められている。次に、コア脚の幅 C は式 (3.51) に示す磁束飽和密度 B_{lim} の制約式から式 (3.52) の通りに算出することができる。

$$B_{lim} = \frac{\frac{2}{9} \cdot V_2 \cdot \frac{1}{f_{sw}}}{2C \cdot C \cdot N_1} \tag{3.51}$$

$$C = \sqrt{\frac{V_2}{9 \cdot f_{sw} \cdot N_1 \cdot B_{lim}^2}} \tag{3.52}$$

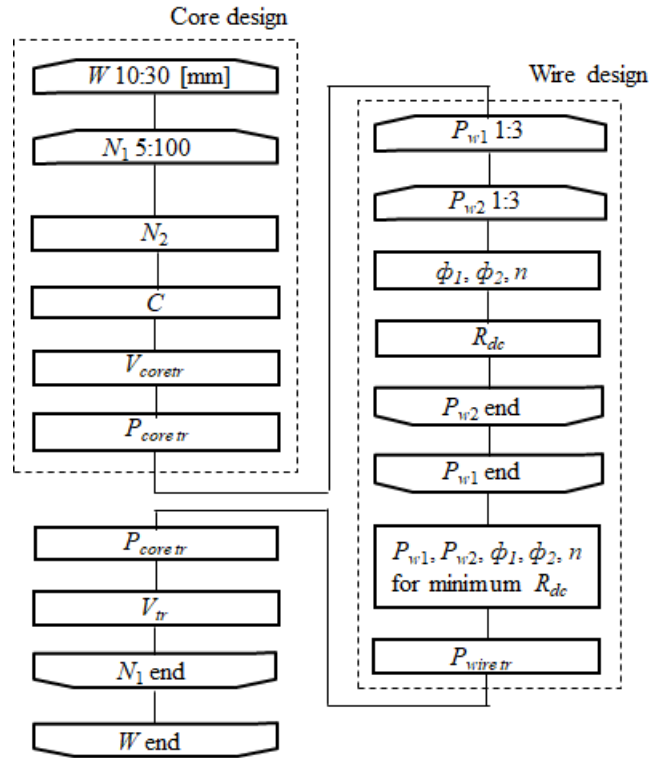


図 3.10 絶縁トランスの設計手順

コアの形状を決める W と C が決まることで、コアの体積は次式の通りに定めることができる。

$$V_{coretr} = 12 \cdot C^3 + 20 \cdot C^2 \cdot W \quad (3.53)$$

単位体積当たりのコア損失特性 P_{cv} は、次式に示すシュタインメッツ方程式にて周波数 f_{sw} と磁束密度変化 B_{lim} に依存した特性をモデリングする。各係数 S_a, S_b, S_c はコア材料 3C95[88] で与えられる定数を用いる。

$$P_{cv} = S_a \cdot (f_{sw})^{S_b} \cdot (B_{lim})^{S_c} \quad (3.54)$$

よってコア損失 P_{coretr} は次式で表される。

$$P_{coretr} = S_a \cdot (f_{sw})^{S_b} \cdot (B_{lim})^{S_c} \cdot V_{core} \quad (3.55)$$

コア損失 P_{coretr} 算出後、図 3.10 に示す巻線設計 (Wire design) に移行する。巻線設計では、設定したコア形状からの窓面積 (1 相あたり $2W \times 1/2W$) に 1 次側と 2 次側の巻線を配置する。1 次側巻線と 2 次側巻線の断面積 (ϕ_1, ϕ_2) と、1 次側巻線と 2 次側巻線の並列数 (p_{w1}, p_{w2}) と、巻線層数 n の 5 つの変数

を決定する。独立して決定する主要な設計パラメータは1次側巻線と2次側巻線の並列数 (p_{w1}, p_{w2}) とし、残りの1次側巻線と2次側巻線の断面積 (ϕ_1, ϕ_2) と巻線層数 n は従属した設計パラメータとする。

1次側巻線と2次側巻線の並列数 (p_{w1}, p_{w2}) は巻きやすさを考慮して最大並列数を3として、合計9通りの並列数の組み合わせを設定する。各組み合わせにおいて、窓面積 (1相あたり $2W \times 1/2W$) に1次側と2次側の巻線層が配置できるように、 ϕ_1 と ϕ_2 と n の3つを次式に基づいて決定する。

$$p_1 \cdot \phi_1 \cdot N_1 = 2W \cdot M_a \quad (3.56)$$

$$p_2 \cdot \phi_2 \cdot N_2 = 2W \cdot M_a \quad (3.57)$$

$$\phi_1 \cdot n + \phi_2 \cdot n + L_0 \cdot (2n + 1) = \frac{W}{2} \cdot M_a \quad (3.58)$$

ただし、 L_0 は絶縁距離であり本章では0.2 mm に設定する。 M_a は設計マージンにて0.9に設定する。ここで、巻線の1ターンあたりの周長 l_c は次式で定義される。

$$l_c = \left(\frac{C}{2} + \frac{W}{4} \right) \quad (3.59)$$

これら巻線設計にて設定する5つの設計パラメータ ($\phi_1, \phi_2, p_{w1}, p_{w2}, n$) と1ターンあたりの平均巻線周長 l_c から、1次側に換算した巻線抵抗 R_{wiretr} は次式で表される。

$$R_{wiretr} = K_a \cdot 0.0172 \cdot \left\{ \frac{2\pi \cdot \left(\frac{C}{2} + \frac{W}{4} \right) \cdot N_2}{n \cdot p_{w2} \cdot \pi \cdot \left(\frac{\phi_2}{2} \right)^2} + \frac{2\pi \cdot \left(\frac{C}{2} + \frac{W}{4} \right) \cdot N_1}{n \cdot p_{w1} \cdot \pi \cdot \left(\frac{\phi_1}{2} \right)^2 \cdot \left(\frac{N_2}{N_1} \right)^2} \right\} \quad (3.60)$$

式 (3.60) の K_a は、表皮効果、漏洩磁束、近接効果による巻線抵抗の増加率であり、本章ではスイッチング周波数の変化幅 (70 kHz~150 kHz) において一律に10に設定した。この R_{wiretr} を p_{w1} と p_{w2} の全9通りの組み合わせで演算し、巻線抵抗 R_{wiretr} が最小となる $\phi_1, \phi_2, p_{w1}, p_{w2}, n$ の5つの変数を決定する。そして、選定した R_{wiretr} と回路定数設計 (Circuit analysis) で抽出した絶縁トランスの1次側の電流実効値 I_{tr1} から、U相の巻線損失 P_{wireu} は次式で表される。

$$P_{wireu} = R_{wiretr} \cdot I_{tr1}^2 \quad (3.61)$$

式 (3.55) で示すコア損失 P_{coretr} と、式 (3.61) に示すU相の巻線損失 P_{wireu} から絶縁トランスの合計損失 $P_{totelloss}$ は次式で表される

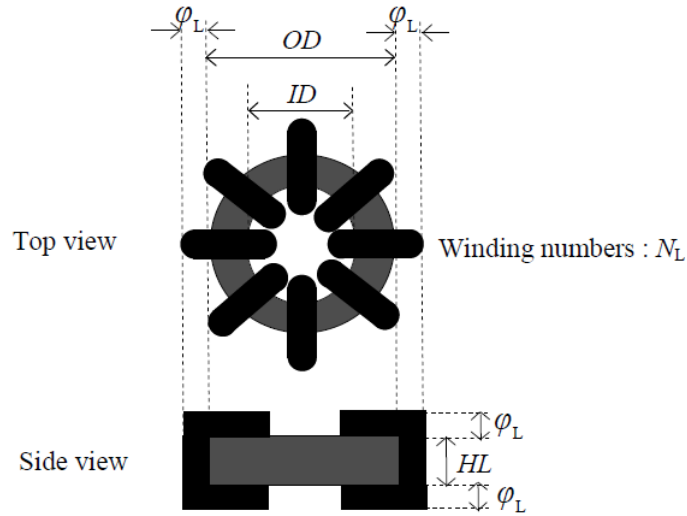


図 3.11 ACリアクトルのコア形状と巻線構造の定義

$$P_{totaltr} = S_a \cdot (f_{sw})^{S_b} \cdot (B_{lim})^{S_c} \cdot V_{core} + 3 \cdot R_{wiretr} \cdot I_{tr1}^2 \quad (3.62)$$

また巻線構造を考慮した絶縁トランスの占有体積 V_{tr} は次式で表される。

$$V_{tr} = (3C + 3W) \cdot (2C + H) \cdot (2C + W) \quad (3.63)$$

この絶縁トランスの設計点は、1つのスイッチング周波数あたり、コア形状の候補が W が 21 通り、 N_L が 96 通りの合計 2016 通り発生し、各コア形状の候補において巻線構造の候補が 9 通り発生するため、絶縁トランスの設計候補点は合計で 18144 通りとなる。しかし、本項で示した設計式を用いた自動演算により、数分で演算を完了する。

3.3.5 ACリアクトルの設計モデル

ACリアクトル設計 (Series inductor design) では絶縁トランスに直列に挿入する ACリアクトルのコア形状と巻線構造を決定する。図 3.11 は ACリアクトルの設計パラメータを定義した図である。コア形状はトロイダルコア、コアサイズは [89] に予め準備されている 10 種類の中から選択する。図 3.11 に示す通りに巻層は 1 層のみとする。

図 3.12 に ACリアクトルの設計手順を表す。スイッチング周波数 f_{sw} は一意に固定した前提にて、10 種類のコアを選択する $Core_n$ と 96 通りのターン数 N_L を選択する 2 つの設計ループが存在する。

$Core_n$ を選定後、設定した N_L とカタログ [89] に記載される 1 ターンあたりのインダクタンス特性から、インダクタンス値 L_{NL} を演算する。 L_{NL} が回路定数設計 (Circuit design) で設計した L_s よりも小さい場合、設計候補として $Core_n$ と N_L と L_{NL} を蓄積する。この設計手順を $N_L=5$ ターンから 100 ター

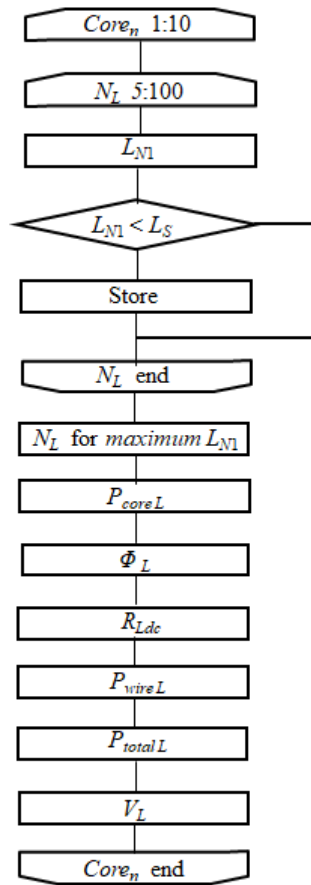


図 3.12 ACリアクトルの設計手順

ンまで 96 通りで繰り返す。

式 (3.46) と式 (3.6) より, L_s はスイッチング周波数 f_{sw} に従属し, また飽和磁束密度の制約からターン数には下限値 N_{Lmin} があるため, 下限値 N_{Lmin} を上回るターン数 N_L にて, L_s 以下のインダクタンス値を実現する必要がある。また, 70~150 kHz の駆動周波数帯でコア損失の抑制も求められる。そこで, コア材には低透磁率の圧粉鉄心 (Magnetics 社, Kool M μ)[89] を選択した。低透磁率にすることで必要な L_s を得るためのターン数 N_L を増加し, N_{Lmin} を上回る設計候補点を増やすことができ, またターン数 N_L の増加と圧粉鉄心の採用によりコア損失も抑制することができる。

N_L を 96 通りに変化させた後, 蓄積した L_{NL1} の最大値を得るターン数 N_{L1} を設計点として選択する。この場合のコア損失 P_{coreL} はシュタインメッツ方程式から次式で表される。

$$P_{coreL} = S_a \cdot f_{sw}^2 \cdot \left(\frac{I_{tr1P} \cdot L_{NL1}}{Ae \cdot N_{L1}} \right)^{S_c} \cdot V_{coreL} \quad (3.64)$$

ただし, 式 (3.64) において, Ae は選択したコア形状 $Core_n$ の断面積, V_{coreL} は選択したコア形状 $Core_n$ の体積であり, データシート [89] で定義された値を用いる。 I_{tr1P} は限流リアクトルを接続する 1 次側のトランス電流のピーク値である。次に, 巻線設計の工程として巻線の直径 Φ_L を次式から算出する。

$$\Phi_L = \frac{0.75 \cdot I_D \cdot \pi}{N_{L1} + 1} \quad (3.65)$$

I_D は図 3.11 より選択したコア $Core_n$ の内側の直径であり, O_D は外側の直径である。 $N_{L1}+1$ は 1 ターンのマージンを表しており, 0.75 はコアの内径のマージンを表している。算出した Φ_L から, 選択したコア $Core_n$ の 1 ターンの平均周長を $2H + O_D - I_D$ とすると, 巻線の直流抵抗 R_{Ldc} は次式で表される。

$$R_{Ldc} = 0.0172 \cdot \left\{ \frac{(2H + O_D - I_D) \cdot N_{L1}}{\pi \cdot \left(\frac{\Phi_L}{2}\right)^2} \right\} \quad (3.66)$$

そして限流リアクトルを接続する 1 次側のトランス電流 i_{tr1} の実効値を I_{tr1rms} とおき, 70 ~ 150 kHz の表皮効果, 漏洩磁束, 近接効果による抵抗値の直流抵抗 R_{Ldc} に対する増加率を $K_b (= 10)$ とおくと, 巻線損失 P_{wireL} は次式で表される。

$$P_{wireL} = K_b \cdot R_{Ldc} \cdot I_{tr1rms}^2 \quad (3.67)$$

図 3.12 より, P_{wireL} が算出されたことで AC リアクトルの合計損失 P_{totalL} を P_{coreL} と P_{wireL} の和から算出する。そして, AC リアクトルの合計占有体積 V_L を次式から求める。

$$V_L = \left(\frac{O_D + 2\Phi_L}{2} \right)^2 \cdot \pi \cdot (H + 2\Phi_L) \quad (3.68)$$

以上の設計手順により, 1 つのコア形状で P_{totalL} と V_L を算出し, 設計を完了する。図 3.12 においてこの設計処理を $Core_n$ の種類 (10 種類) だけ繰り返し, AC リアクトルの設計を完了する。

3.3.6 各コンポーネントの熱解析

図 3.4 の熱成立性検証 (Thermal feasibility) では, デバイス損失算出 (Device losses) と絶縁トランス設計 (Transformer design) と AC リアクトル設計 (Series inductor design) の設計結果を用いて, パワー半導体と絶縁トランスと AC リアクトルの熱回路網をそれぞれ個別に構築し, 各部品の最大温度を評価する。パワー半導体の熱解析では, データシートで定義されるジャンクション-パッケージ間の熱抵抗とデバイス損失算出 (Device losses) にて算出した式 (3.48), 式 (3.49), 式 (3.50) の合計損失値を乗算してパワー半導体のジャンクション温度を試算する。絶縁トランスの熱解析では, コア形状と巻線構造から 1 次元の熱回路網を構築し, コア損失 P_{coretr} と P_{wiretr} を入力して各部の温度を演算して, 最大温度を抽出する。AC リアクトルの熱解析も同様に, コア形状と巻線構造から 1 次元の熱回路網を構築し, コア損失 P_{coreL} と P_{wireL} を入力して各部の温度を演算して, 最大温度を抽出する。

パワー半導体 CCS050M12CM2 のジャンクション温度の最大定格はデータシートより 150° である。絶縁トランスと AC リアクトルは, 巻線の耐熱クラスを F 種 (補償温度上限 120°C) としているため, 温度上限は巻線部にて 120°C に規定される。

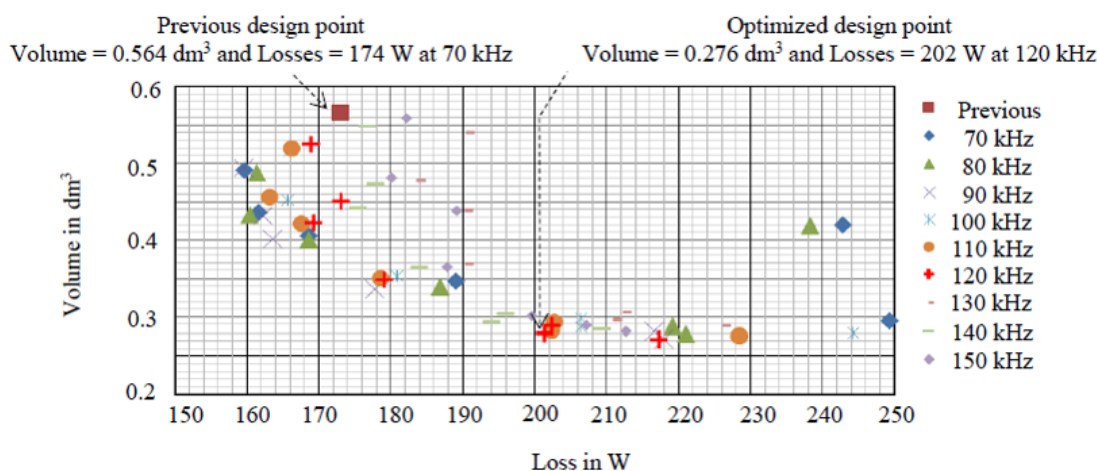


図 3.13 自動設計ツールを用いた設計結果

従って、パワー半導体はジャンクション温度、絶縁トランスと AC リアクトルは巻線の温度を算出し、上限温度を満たす場合には図 3.4 の設計結果 (Design result) に蓄積する。図 3.4 の回路定数設計 (Circuit analysis) から熱成立性検証 (Thermal feasibility) を 70 kHz から 150 kHz まで 10 kHz ごとに実施する。そして、熱成立性検証 (Thermal feasibility) にて上限温度を満たして設計結果 (Design result) に蓄積された設計条件から合計目標部品体積 0.3 dm^3 と目標損失 240 W を満たす設計条件を見つける。

3.4 双方向絶縁型 DC/DC コンバータの自動設計ツールの評価

3.4.1 自動設計ツールによる設計条件の探索

図 3.13 に駆動周波数 70 kHz から 150 kHz における設計結果 (Design result) に蓄積された設計条件を示す。合計目標部品体積 0.3 dm^3 と目標損失 240 W を満たす設計条件は合計 19 条件得られ、図示する駆動周波数 120 kHz にて合計部品体積 0.276 dm^3 と合計損失 202 W となる設計条件が損失最小となった。表 3.2 に絶縁トランスの選択した設計条件と図 3.3 に示す初期設計条件を比較した結果を示す。初期設計は駆動周波数を 70 kHz として、コア材料は 3C90 材、コア形状は EC80/38/20 を選択し、 Φ_1 は 2.0 mm、 Φ_2 は 3.0 mm を設計者の経験から選択した。初期設計の C と A_e は選択したコア形状から一意に定め、1 次側の巻数 N_1 と 2 次側の巻数 N_2 は飽和磁束密度の制約を考慮して決定した。また初期設計の巻線設計のパラメータである Φ_1 、 Φ_2 、 p_{w1} 、 p_{w2} 、 n は、図 3.9 に示す巻線スペース ($2W \cdot W/2$) 内で、1 次側と 2 次側の巻線合計断面積がより大きくなるように設計者の経験から選択した。その結果、初期設計ではトランスの体積 V_{tr} は 0.359 dm^3 となり、トランスのコア損失 P_{coretr} は 32.5 W、巻線損失 P_{wiretr} は 16.9 W、合計損失 $P_{totaltr}$ は 49.4 W となった。トランスの最大発熱温度は 123°C にて温度上限 120°C を超過した結果となった。提案する自動設計で選択された駆動周波数は 120 kHz である。なお、70 kHz 以上の駆動周波数を想定し、コア材料を 3C95 材に変更している。

表 3.2 絶縁トランスの設計結果の比較

Parameter	Unit	Initial design	Optimal design
f_{sw}	kHz	70	120
Core material		3C90	3C95
C	mm	10	8.4
W	mm	24.5	22
A_e	mm ²	200	141
N_1		25	25
N_2		16	14
p_{w1}		1	1
p_{w2}		1	1
Φ_1	mm	2.0	1.5
Φ_2	mm	3.0	2.5
n		2	2
P_{coretr}	W	32.5	12.9
P_{wiretr}	W	16.9	20.1
$P_{totaltr}$	W	49.4	33.0
V_{tr}	dm ³	0.359	0.212
Width	mm	105	91.2
Depth	mm	45	38.8
Height	mm	76	60.8
T_{max}	°C	123	115

そして図 3.10 の設計フローに基づいてコア形状の C と A_e を調整し、予め定めた C と A_e の範囲でトランス体積 V_{tr} が最小となる C と A_e を選択した結果、トランス体積 V_{tr} は初期設計に比べて 40 % 低減し、材料変更とコア体積の低減によりコア損失 P_{coretr} は 70 % 低減した。このコア体積低減に伴い巻線スペースが縮小することで、1 次側と 2 次側の巻線合計断面積が低減して巻線抵抗 R_{wiretr} が増大し、巻線損失 P_{wiretr} は 19 % 増大する。しかし、トランス合計損失 $P_{totaltr}$ はコア損失低減効果が支配的となり、33 % 低減された 33 W となった。また最大温度も 115 °C となり上限 120 °C を満たす結果となっている。

表 3.3 ACリアクトルの設計結果の比較

Parameter	Unit	Initial design	Optimal design
f_{sw}	kHz	70	120
L_s	μF	18	9.4
Core		0077440A7	0077550A7
O_D	mm	46.7	32.8
H_L	mm	18	10.7
N_L		18	20
Φ_L	mm	3.0	2.2
P_{coreL}	W	16.1	15.2
P_{wireL}	W	13.6	18.3
P_{totalL}	W	29.7	33.5
V_L	dm^3	0.205	0.065
Total diameter	mm	53	37.2
Total height	mm	24	15
T_{max}	$^{\circ}\text{C}$	107	109.4

表 3.3 に AC リアクトルの選択した設計条件と図 3.3 に示す初期設計条件を比較した結果を示す。駆動周波数を 70 kHz から 120 kHz に高周波化したことで、必要なインダクタンス値 L_s が、18.4 μH から 9.4 μH に低減される。その結果、より小さいコア形状 (0077550A7) を選択することが可能となる。ターン数 N_L は初期設計に比べ増加する。式 (3.64) に示すコア損失 P_{coreL} に対して、駆動周波数の高周波化と小さいコア形状 (0077550A7) の選択による A_e 低減は P_{coreL} を増やす方向に作用するが、コア体積 V_{coreL} の低減とターン数 N_L の増加は P_{coreL} を減らす方向に作用し、総合的に P_{coreL} は 15.1 W に 6 %削減する効果を得た。小さいコア形状 (0077550A7) の選択により巻線径が低減するため、 R_{wireL} は増加し、巻線損失 P_{wireL} は 18.3 W に 35 %増加する。選択した設計点では最大温度も 109.4 $^{\circ}\text{C}$ となり、上限 120 $^{\circ}\text{C}$ を満たす結果となっている。

3.4.2 試作機による設計評価

図 3.14 は、自動設計に基づいて設計した 3 相 DAB コンバータを搭載した車載充電器の試作機である。回路構成は図 3.1 に従い、ゲート駆動回路と制御回路は図中の PCB board に搭載される。合計体積は目標体積となる 6.0 dm^3 となる。双方向絶縁型 DC/DC コンバータは、図 3.2 の構成に基づいて、基板 (PCB board) の左側にパワー半導体を備え、自動設計に基づいて試作した絶縁トランス (Transformer) と AC リアクトル (Series inductor) を試作機の左側の領域に備える。

図 3.15 に、この自動設計に基づいて試作した絶縁トランス (Transformer) と AC リアクトル (Series inductor) を示す。そして図 3.3 に示す磁性部品の初期設計結果と部品体積を比較した結果を図 3.16 に示す。図 3.16 より、合計部品体積は 0.255 dm^3 となり、目標値の 0.3 dm^3 を満たす結果となった。AC リアクトルの体積は設計値と実測値で合致しているが、表 3.2 に示す絶縁トランスの設計値 (0.212 dm^3) と表 3.3 に示す AC リアクトルの設計値 (0.065 dm^3) の合計値 0.277 dm^3 は、7.6 %ずれる結果となった。これは、試作時にトランスのコア形状がカスタム設計できず、ラインナップされている EC80/38/20 を選択したため、設計パラメータの C や W が設計値とずれたためである。また、1 次側と 2 次側の巻線もラインナップ品から選択したため、巻線直径 (Φ_1, Φ_2) が設計値からずれてしまい、層数 n が 2 から 1 に減少した。これらの要因により、絶縁トランスの体積の誤差 7.6 %が発生した。

最後に、試作した絶縁トランスと AC リアクトルを回路に組み込んで動作検証と損失値の検証を実施した。図 3.17 は $V_1=400 \text{ V}$, $V_2 = 650 \text{ V}$, $P_1 = 6.6 \text{ kW}$ 時の動作波形図である。双方向絶縁型 DC/DC コンバータの安定した定常動作波形を確認した。図 3.18 は、図 3.17 の動作条件にて損失設計値と損失実測値を比較した結果である。比較条件は図 3.17 に示す $V_1=400 \text{ V}$, $V_2 = 650 \text{ V}$, $P_1 = 6.6 \text{ kW}$ とした。図中 Calculated losses in Fig. 3.13 は表 3.2 と表 3.3 に示す設計値に基づいた試算値であり 202 W となる。図中 Calculated losses は表 3.2 と表 3.3 に示す設計結果に対して、試作時に発生したコア形状 (C , W) と、巻線断面積 (Φ_1, Φ_2) と、層数 n のずれを補正した試算値であり、 220 W となる。この 18 W の損失増加は、コア形状が変化することによるコア損失 P_{coretr} の増加と、層数 n が設計値 2 層に対して試作時に 1 層としたことによる巻線損失 P_{wiretr} の増加である。図中 Measured losses は、損失実測値であり 236 W となり、目標値 240 W を満たすことを実証した。また、補正した試算値 220 W (図中 Calculated losses) に対して損失誤差は 6.8 %となった。この誤差は、本章で構築した損失モデルで考慮できていないコア損失と巻線損失の温度特性や、巻線抵抗の表皮効果や漏洩磁束や近接効果による増加率 K_b の誤差が原因であると推察される。誤差の特定と改善は今後の課題とする。

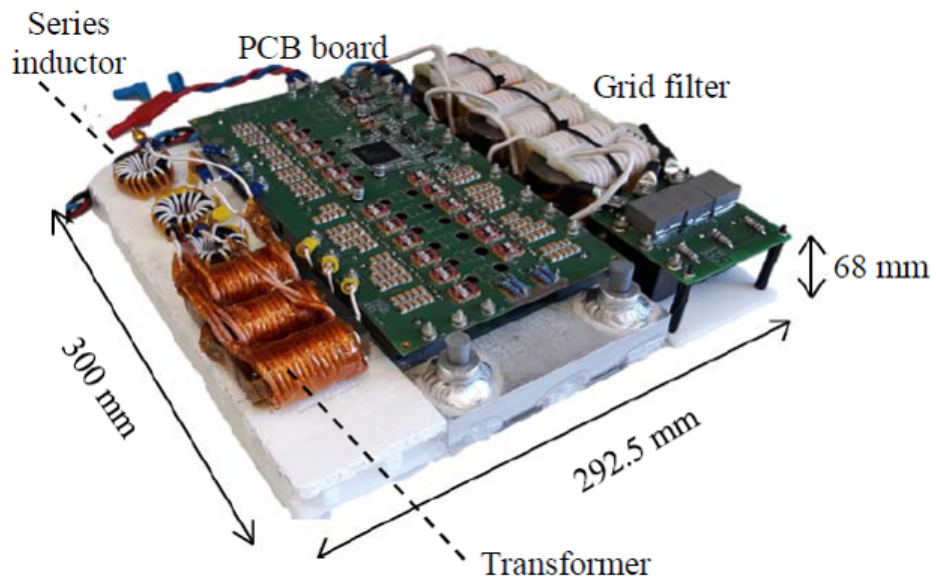


図 3.14 自動設計に基づいて試作した 3 相 DAB コンバータを搭載した車載充電器

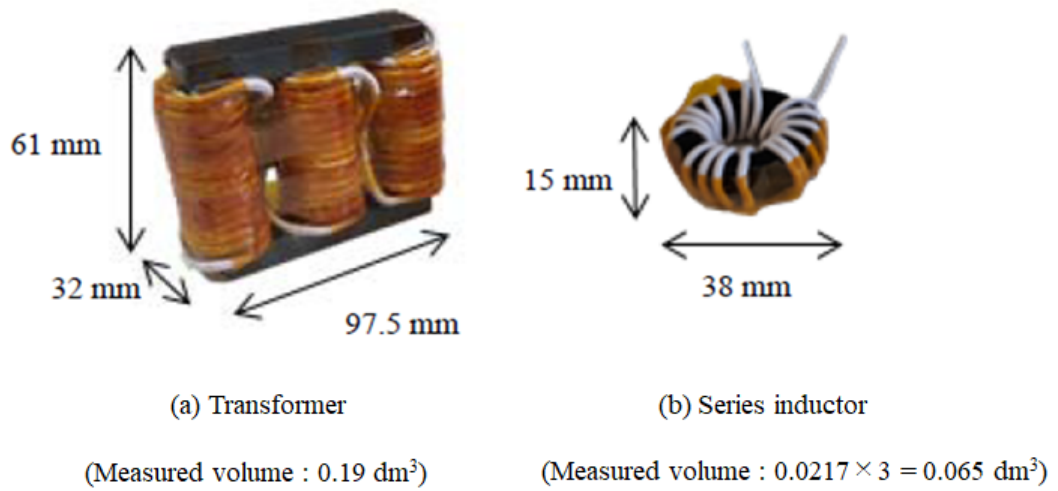


図 3.15 自動設計に基づいて試作した 3 相 DAB コンバータの絶縁トランスと AC リアクトル

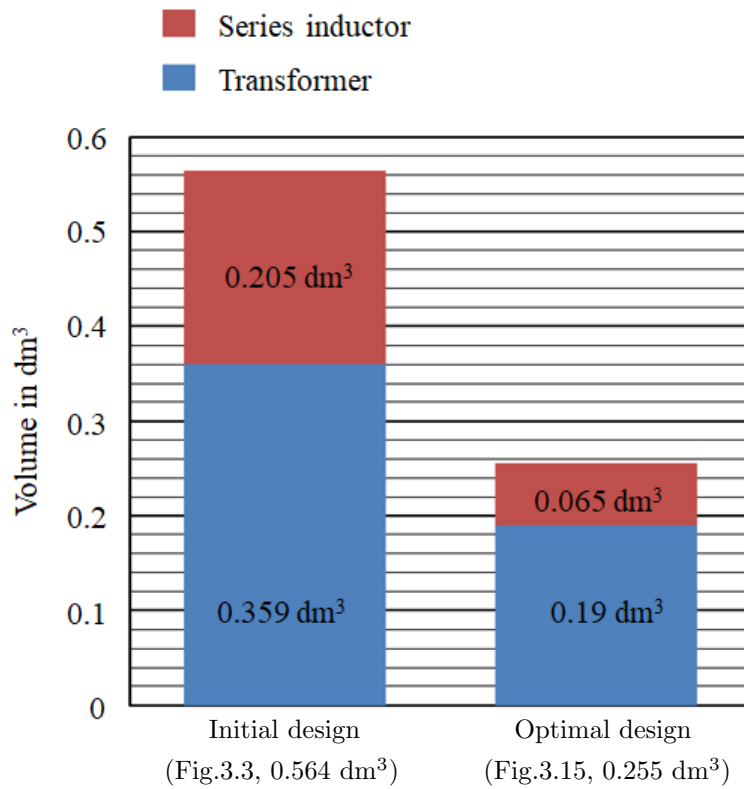


図 3.16 絶縁トランスと AC リアクトルの合計部品体積の比較結果

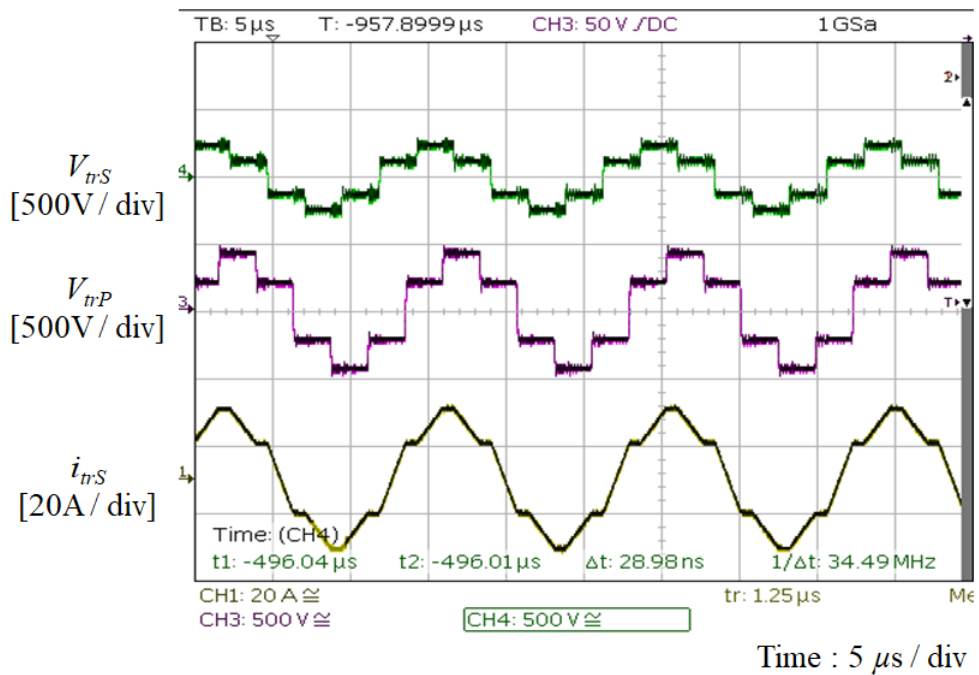


図 3.17 最適設計による 3 相 DAB コンバータの動作検証結果 ($V_1=400$ V, $V_2 = 650$ V, $P_1 = 6.6$ kW)

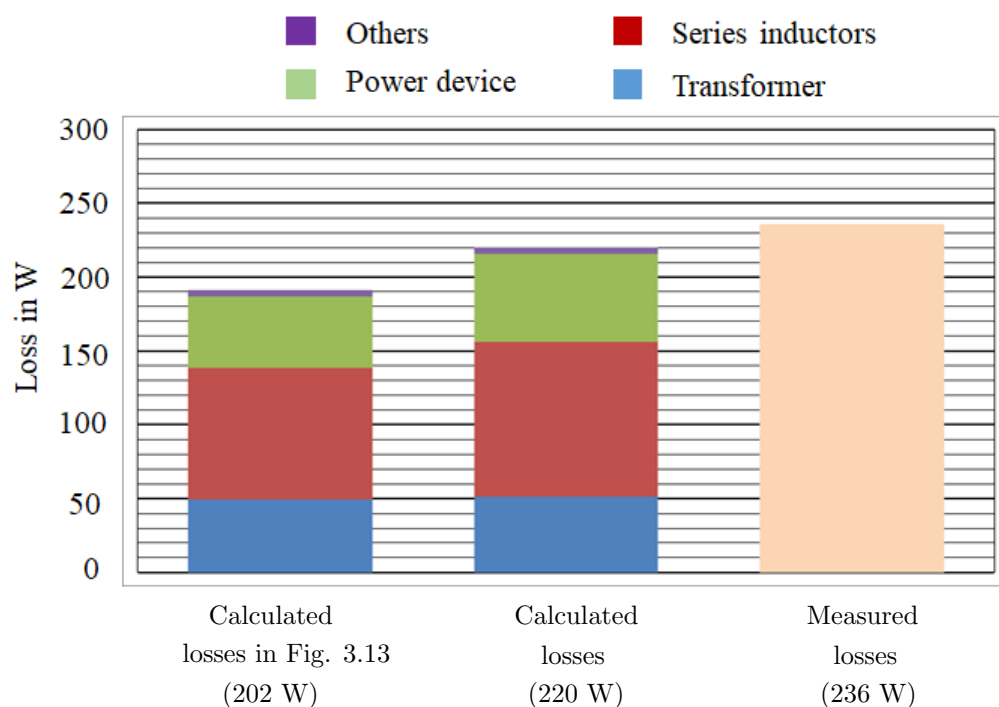


図 3.18 最適設計による 3 相 DAB コンバータの損失評価

3.5 3章のまとめ

本章では 6.6 kW 車載充電器への搭載を想定した双方向絶縁型 DC/DC コンバータの設計パラメータを自動で調整し、低損失な設計条件を探索する手法を検討した。回路トポロジーは 3 相 DAB コンバータとし、設計対象を絶縁トランスと AC リアクトルの合計部品体積と 3 相 DAB コンバータの合計損失とした。

設計目標値については、まず車載充電器の効率目標値 (損失目標値) をベンチマークに基づいて 95 % (損失目標値 360 W) に設定し、搭載制約の観点で車載充電器のサイズ目標値を 6.0 dm³ に設定した。そして、車載充電器の損失目標値 360 W とサイズ目標値 6.0 dm³ から双方向絶縁型 DC/DC コンバータの目標合計部品体積と目標回路損失を割り出し、目標合計部品体積を 0.3 dm³、目標回路損失を 240 W に設定した。

検討対象の自動設計ツールは、MATLAB/Simulink を用いて構築し、回路設計、パワー半導体の損失試算、絶縁トランスの設計、AC リアクトルなど 9 つの設計作業から構成され、各設計では調整する設計パラメータの設定と、数式を用いた設計のモデリングを行い、全設計演算を自動化した。特に、回路設計では定格電力を出力する制約と定格出力で ZVS が成立する制約を同時に満たす回路定数を算出する回路設計手法を確立し、駆動周波数など設計の前提となるパラメータを変えた場合でも、各コンポーネント設計の前提条件を揃え、複数の設計条件を比較する際の精度を向上させた。

そして、6.6 kW 車載充電器に搭載する双方向絶縁型 DC/DC コンバータの試作機的设计と試作を行い、

自動設計ツールの検証を行った。設計では、前提条件として駆動周波数を 70~150 kHz に変化させ、上記自動設計ツールを用いて設計を行った結果、複数算出される設計結果から目標合計部品体積 (0.3 dm^3 以下) と目標回路損失 (240 W 以内) を満たす設計条件は 19 条件存在し、この中で回路損失が最小となる設計条件として駆動周波数 120 kHz, 合計部品体積 0.276 dm^3 , 合計回路損失 202 W となる設計条件を抽出することができた。そして、上記設計条件で 6.6 kW 双方向絶縁型 DC/DC コンバータを試作し、合計部品体積は 0.255 dm^3 , 実測による回路損失は 236 W となり、目標値を満たすことを実証した。

4 パワー半導体とリアクトルの広範囲かつ高精度な損失モデリング手法

4.1 4章の位置づけ

前章までのパワー半導体の損失試算は、損失に寄与する駆動パラメータ等を固定していたが、実際には回路パラメータ、駆動パラメータや実装パラメータなど多様なパラメータに依存しており、これらのパラメータを調停することで更なる低損失化が期待される。一方で、パワー半導体の損失とリアクトルの損失は多数のパラメータに依存するため、高精度に損失を試算することが課題となる。

これらパワー半導体とリアクトルの部品損失の評価手法として、回路部品や配線等のモデルを用いた時間領域での回路シミュレーションによる方法と、データシートに記載された値をもとに算出する方法がある。前者では、詳細なデバイスモデル(コンパクトモデル、マップモデル、数式モデルなど)を用いて、時間領域のシミュレーション結果より与えた解析パラメータにおいて動作波形を高精度に模擬することで、パワー半導体の損失を高精度に算出する[75][76]。また、[73]ではパワー半導体のスイッチング波形と損失解析に加え熱解析も連成させた環境を構築し、パワー半導体モジュール内のレイアウトをパラメータに設定し、各条件においてパワー半導体のスイッチング時のサージ電圧と損失を自動で解析する手法も提案されている。後者ではデータシートからパワー半導体や磁性部品の損失を算出するモデル式を導出し、動作条件から回路損失を算出している[77]。モデル式を用いた手法は時間領域で動作波形を模擬する手法に比べて演算負荷が軽減され、特に複数の解析パラメータを広い範囲で変化させる場合には、より計算負荷が軽減される。しかし、データシートに記載のパワー半導体のスイッチング特性などは、特定の回路と動作条件で測定された値に限定され、本手法が適用できる範囲が限定される。

本章では、後者のデータシートに記載された値をもとに算出する方法において、データシートに記載のパワー半導体のスイッチング特性などが特定の回路と動作条件で測定された値に限定される課題に対して、実測や近似式を適用して対応する解析パラメータとパラメータの探索領域を求める手法を検討した。まず、パワー半導体とリアクトルのモデリングに特化した評価回路として、直流電圧源とリアクトル負荷で構成された直流出力の変換器動作を定義し、発生する部品損失を分類する。次に、部品損失から回路損失を算出するフローを確立して、簡略化した部品損失のモデル式と実測値またはデータシート値を用いた回路損失算出アルゴリズムを構築する。最後に、実機検証システムを構築し、回路パラメータであるインダクタンス値、動作パラメータであるスイッチング周波数、駆動パラメータであるゲート抵抗の3つの解析パラメータに対する回路損失を実測し、提案する回路損失のモデル式、および得られる損失値の妥当性を検証する。

4.2 モデリング対象の回路構成と損失

図 4.1 に回路損失を評価する対象の回路構成を示す。

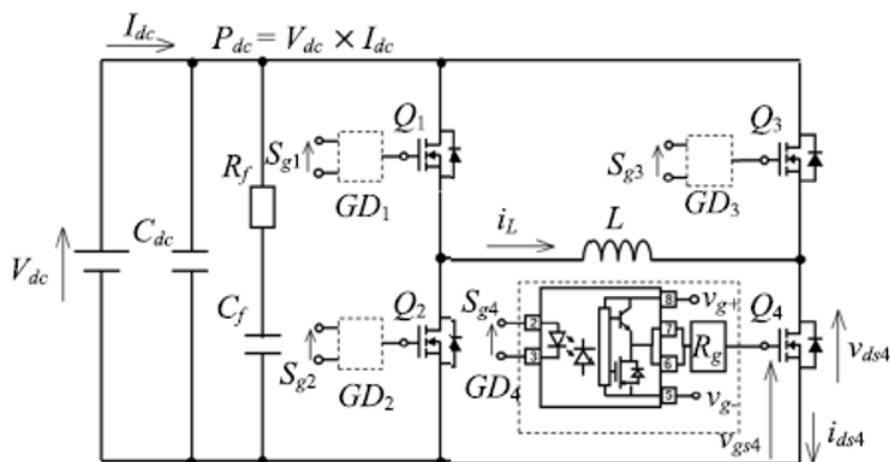


図 4.1 モデリング対象の回路構成

表 4.1 モデリング対象の回路条件

item	Unit	Value
DC input voltage, V_{dc}	V	150 ~ 400
Load Current, I_L	A	~7.5
Smooth capacitance, C_{dc}	μF	1
Snubber resistance, R_f	Ω	6.8
Switching frequency, f_{sw}	kHz	75~125
Dead time, T_d	μs	1
Gate on voltage, V_{g+}	V	20
Gate off voltage, V_{g-}	V	-5
Core material of L		PC40
Core shape of L		EC70
Cross section	mm^2	280
Core volume	mm^3	40420

ただし、直流電圧源 V_{dc} 、平滑コンデンサ C_{dc} 、抵抗 R_f とキャパシタ C_f から構成されるスイッチング時の高周波リングを抑制するフィルタ、フルブリッジ構成のパワー半導体 Q_i 、負荷リアクトル L である。ゲート駆動回路 GD_i は、ゲート信号 S_{gi} に応じて、オン電圧 V_{g+} 又はオフ電圧 V_{g-} をゲート抵抗 R_g を介して Q_i のゲート・ソース間に出力する。スイッチング周波数は f_{sw} である。回路損失を評価する条件を表 4.1 に示す。

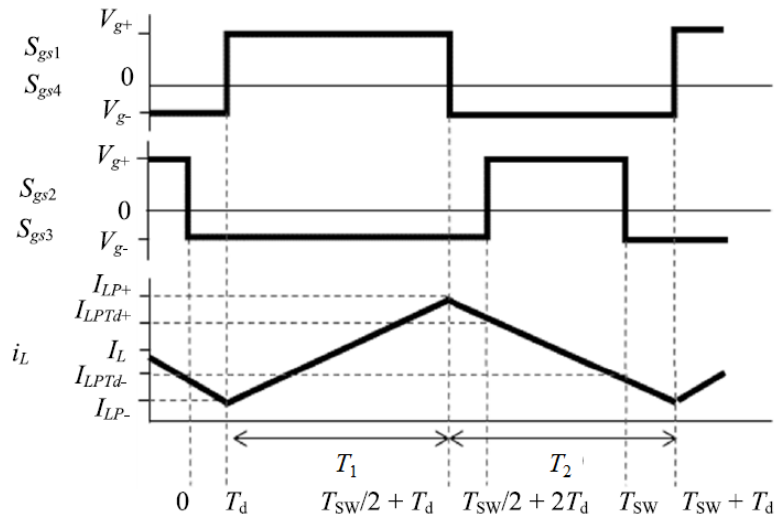


図 4.2 モデリング対象の回路動作

表 4.2 パワー半導体の発生損失の定義

Period	Losses of Q_1 and Q_4	Losses of Q_2 and Q_3
T_d	Turn on loss, E_{on}	(Recovery loss)
$T_d \sim T_{sw}/2 + T_d$	Forward conduction loss, E_{ds}	
$T_{sw}/2 + T_d$	Turn off loss, E_{off}	
$T_{sw}/2 + T_d \sim T_{sw}/2 + 2T_d$		Reverse conduction loss, E_{sd}
$T_{sw}/2 + 2T_d$		ZVS, $E_{on} = 0$
$T_{sw}/2 + 2T_d \sim T_{sw}$		Forward conduction loss, E_{ds}
T_{sw}		ZVS, $E_{off} = 0$
$T_{sw} \sim T_d$		Reverse conduction loss, E_{sd}

図 4.2 はゲート信号 S_{gi} を基準としたリアクトル電流 i_L を示した図である。期間 T_1 では、 Q_1 と Q_4 を介してリアクトル L に直流電圧 V_{dc} が印加される。期間 T_2 では、 Q_2 と Q_3 を介して直流電圧 V_{dc} がリアクトル L に印加される。期間 T_1 と期間 T_2 の長さが等しく、平滑コンデンサ C_{dc} の静電容量が十分に大きく、等価直列抵抗 (ESR) が無視できる程度に小さい場合、負荷はリアクトル L のみであるため、直流電圧源 V_{dc} はパワー半導体 Q_i とリアクトル L で発生する損失のエネルギーのみを直流電流 I_{dc} として供給する。従って、この直流電流 I_{dc} と直流電圧 V_{dc} の積で損失 P_{dc} を評価する。本検討ではフィードバック制御によって期間 T_1 を調整し、平均電流 I_L を指令値 I_{Lref} に追従させる。 R_f と C_f から構成されるフィルタは Q_i のスイッチング時にドレイン・ソース間の電圧波形に重畳する高周波リング周波数 83 MHz にて 30 dB 減衰させるため R_f を 6.8 Ω 、 C_f を 10 nH に定めた。

4.3 損失モデリング手法

図 4.1 に示す回路で発生する回路損失はパワー半導体 Q_i とリアクトル L の損失の和となる。パワー半導体 Q_i の損失は Q_i が導通時にチャネルで発生する導通損失 E_{ds} , Q_i が非導通時に寄生ダイオードで発生する寄生ダイオード導通損失 E_{sd} , ターンオン損失 E_{on} とターンオフ損失 E_{off} からなる。リアクトル L の損失はコア損失 P_{core} と巻線損失 P_{wire} からなる。本稿では, i_L が常に正となる場合を想定する。図 4.2 のスイッチング 1 周期の回路動作で発生するパワー半導体 Q_i の損失を表 4.2 に示す。時刻 T_d にて Q_1 と Q_4 がターンオンする際, 順方向電流が 0 から I_{LP-} に変化し, ターンオン損失 E_{on} が発生する。時刻 $T_{sw}/2 + T_d$ にて, Q_1 と Q_4 がターンオフする際, 順方向電流が I_{LP+} から 0 に変化し, ターンオフ損失 E_{off} が発生する。時刻 $T_{sw}/2 + 2T_d$ では, Q_2 と Q_3 はボディダイオードが逆方向電流 I_{LPTd+} で導通しているため, ZVS 動作となり, ターンオン損失はゼロとなる。同様に時刻 T_{sw} では, Q_2 と Q_3 のチャネル電流がターンオフしても, ボディダイオードが逆方向電流 I_{LPTd-} を導通し続けるため, ターンオフ損失はゼロとなる。 Q_1 と Q_4 のオン期間 ($T_d \sim T_{sw}/2 + T_d$), Q_2 と Q_3 のオン期間 ($T_{sw}/2 + 2T_d \sim T_{sw}$) では Q_i に導通損失 E_{ds} が生じ, Q_i がすべてオフするデッドタイム期間 ($T_{sw}/2 + T_d \sim T_{sw}/2 + 2T_d$ と $T_{sw} \sim T_{sw} + T_d$) では Q_2 と Q_3 に寄生ダイオード導通損失 E_{sd} が生じる。 Q_i のボディダイオードにおけるリカバリ損失は, 使用する SiC-MOSFET (C2M0080120D) のターンオン損失とターンオフ損失に比べて十分に小さいため, 無視した。 R_f では, 主にスイッチング時の Q_i のドレイン-ソース間電圧に重畳する高周波リング成分のエネルギーが消費されるが, スwitching損失に比べて十分に小さくなるため, 無視した。

4.3.1 パワー半導体の導通損失

図 4.3 にパワー半導体と磁性部品から回路損失を算出する処理フローを示す。図 4.3 の Work1 では表 4.1 に示す回路条件 C_{dc} , C_f , R_f , L を設定し, Work2 では動作条件 V_{dc} , I_L , T_d , V_{g+} , V_{g-} , f_{sw} を設定する。また, インダクタンス L はリアクトル電流 i_L に依存しない定数と仮定し, Q_i での電圧降下を無視すると, リアクトル電流 i_L は時間の 1 次関数とみなせる。この場合, パワー半導体の導通電流 i_c は, 導通期間の始点 ($t = 0$) での電流値を I_{c1} , 導通期間の終点 ($t = \Delta T_c$) での電流値を I_{c2} とすると, 式 (4.1) で表すことができる。

$$i_c = I_{c1} + \left(\frac{I_{c2} - I_{c1}}{\Delta T_c} \right) \quad (4.1)$$

Work3 では, 損失計算に必要な図 4.2 に示すリアクトル電流 i_L の I_{LP+} , I_{LPTd+} , I_{LP-} , I_{LPTd-} を式 (4.2)(4.3) より算出する。

$$I_{LP\pm} = I_L \pm \frac{1}{2} \cdot V_{dc} \cdot \frac{1}{2f_{sw}} \cdot \frac{1}{L} \quad (4.2)$$

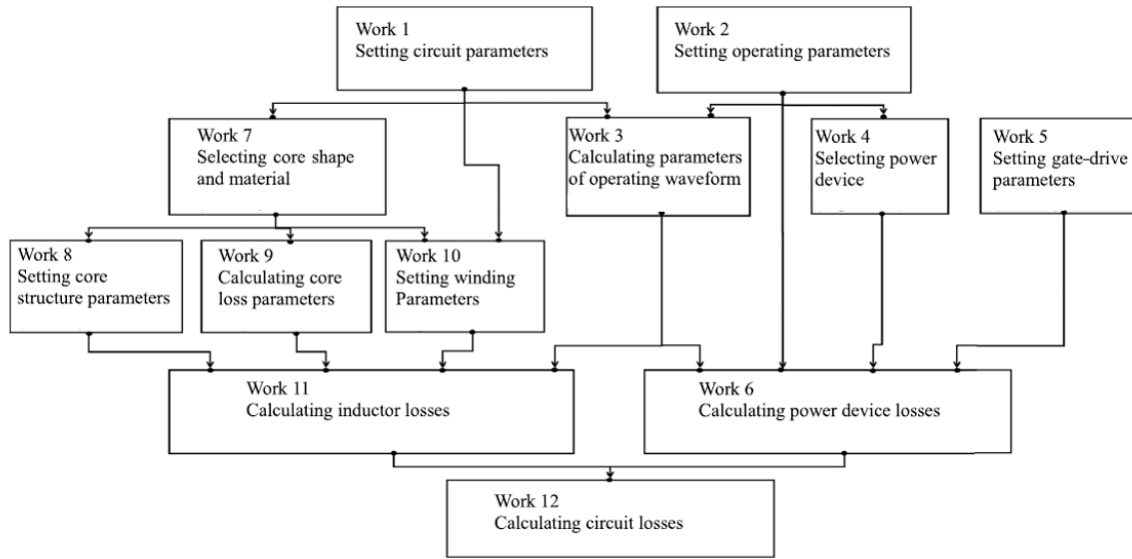


図 4.3 損失試算のフロー

$$I_{LPTd\pm} = I_{LP\pm} \mp \frac{1}{2} \cdot V_{dc} \cdot T_d \cdot \frac{1}{L} \quad (4.3)$$

Work4では、表 4.1 に示す条件を満たすパワー半導体として SiC-MOSFET(C2M0080120D) を選択する。Work5では、 R_g を設定する。Work6では、表 4.1 に示すパラメータおよび Work1 ~ Work5 で設定したパラメータをもとにパワー半導体 Q_i の損失 P_{semi} を算出する。ただし、パワー半導体のジャンクション温度 T_j は C2M0080120D のデータシートで得られる標準温度 25 °C とした。パワー半導体の特性を関数で近似した文献 [77] では近似誤差は最大 16.2 % となり、本稿ではその半分 8 % を許容誤差とした。 Q_i の 1 スイッチング周期 T_{sw} での導通損失 E_{ds} および寄生ダイオード導通損失 E_{sd} を算出する。Work4 で選定した SiC-MOSFET(C2M0080120D) の順方向導通における V_{ds} - I_{ds} 特性と、寄生ダイオード導通における V_{sd} - I_{sd} 特性のデータシート値を 1 次関数で近似した値を図 4.4 に示す。ただし、 $V_{g+} = 20 \text{ V}$ 、 $V_{g-} = -5 \text{ V}$ とする。図 4.4 中の導通時の電圧降下 V_c の近似式は、式 (4.1) と同様に、式 (4.4) に示す時間の 1 次関数として表す。

$$V_c = V_c(I_{c1}) + \left\{ \frac{V_c(I_{c2}) - V_c(I_{c1})}{\Delta T_c} \right\} \quad (4.4)$$

よって、導通損失 P_{ds} は、式 (4.1) の I_c と式 (4.4) の V_c の積を ΔT_c で積分し、スイッチング周波数 f_{sw} を乗算して次式の通りに表す。

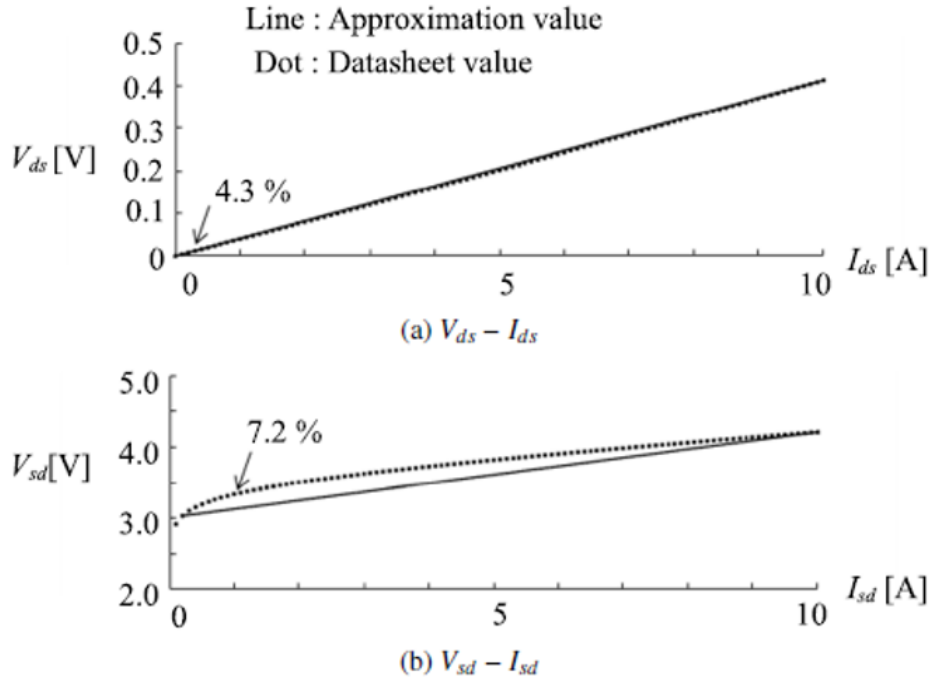


図 4.4 順方向と逆方向の導通特性

$$\begin{aligned}
 P_{ds} &= f_{sw} \cdot \int_0^{\Delta T_c} I_c \cdot V_c dt \\
 &= \left\{ \frac{I_{c1} \cdot V_c(I_{c1} + I_{c2} \cdot V_c(I_{c2}))}{3} + \frac{I_{c1} \cdot V_c(I_{c2} + I_{c2} \cdot V_c(I_{c1}))}{6} \right\} \cdot \Delta T_c \cdot f_{sw}
 \end{aligned} \tag{4.5}$$

Q_1 と Q_4 の導通損失 (P_{dsQ1} と P_{dsQ4}) は、図 4.2 の時刻 T_d から $T_{sw}/2 + T_d$ にて発生し、式 (4.5) の V_c , I_{c1} , I_{c2} はそれぞれ V_{ds} , I_{LP+} , I_{LP-} , ΔT_c を $T_{sw}/2$ として算出する。 Q_2 と Q_3 の導通損失 (P_{dsQ2} と P_{dsQ3}) は、図 4.2 の時刻 $T_{sw}/2 + 2T_d$ から T_{sw} にて発生し、式 (4.5) の V_c , I_{c1} , I_{c2} はそれぞれ V_{ds} , I_{LPTd+} , I_{LPTd-} , ΔT_c を $T_{sw}/2 - 2T_d$ として算出する。 Q_2 と Q_3 の寄生ダイオード導通損失 (P_{sdQ2} と P_{sdQ3}) は、図 4.2 の $T_{sw}/2 + T_d$ から $T_{sw}/2 + 2T_d$ の期間と、 T_{sw} から $T_{sw} + T_d$ の期間にて発生する。 $T_{sw}/2 + T_d$ から $T_{sw}/2 + 2T_d$ の期間では、式 (4.5) の V_c , I_{c1} , I_{c2} はそれぞれ V_{sd} , I_{LP+} , I_{LPTd+} , ΔT_c を T_d とし、 T_{sw} から $T_{sw} + T_d$ の期間では、式 (4.5) の V_c , I_{c1} , I_{c2} はそれぞれ V_{sd} , I_{LPTd-} , I_{LP-} , ΔT_c を T_d として寄生ダイオード導通損失 P_{sdQ2} と P_{sdQ3} を算出する。この導通損失 ($P_{dsQ1} + P_{dsQ2} + P_{dsQ3} + P_{dsQ4}$) と寄生ダイオード導通損失 ($P_{sdQ2} + P_{sdQ3}$) について、式 (4.5) の V_c を式 (4.4) に示す近似式から算出した損失値と V_c を図 4.4 に示すデータシートの値を読み取って算出した損失値の誤差を評価した結果を図 4.5 に示す。

表 4.1 より T_d は $1 \mu s$ とし、 f_{sw} は例として $75 \sim 125 \text{ kHz}$ の中央値 100 kHz とした。 I_{LP+} の範囲は、

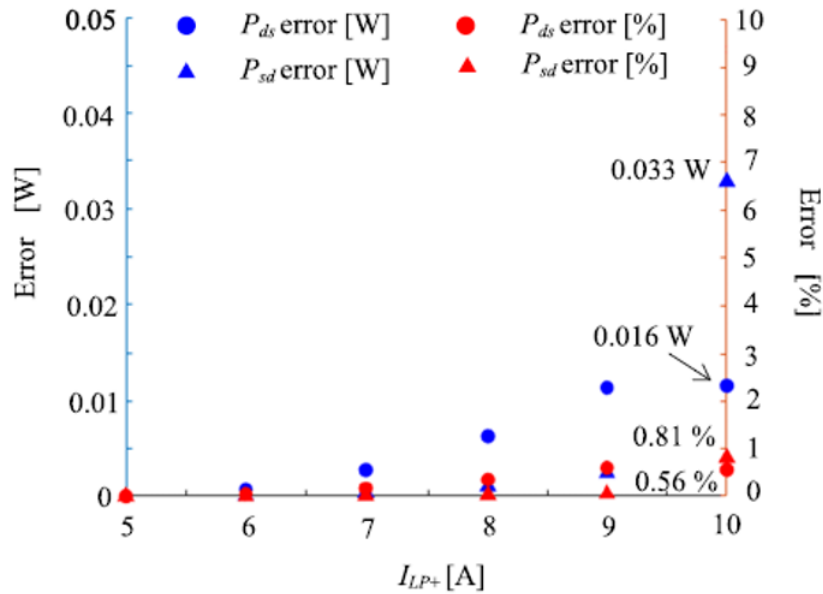


図 4.5 順方向と逆方向の導通損失の比較

式 (4.2) のインダクタンス L を変化させて 5 ~ 10 A にて設定した。この場合, I_{LP-} は式 (4.2) と $I_L = 5$ A より式 (4.6) にて算出され, I_{LPTd+} と I_{LPTd-} も式 (4.3) と $T_d = 1 \mu\text{s}$ と $I_L = 5$ A より式 (4.7) と式 (4.8) の通りに算出される。

$$I_{LP-} = 2I_L - I_{LP+} \quad (4.6)$$

$$I_{LPTd+} = \frac{2}{5}I_L + \frac{3}{5}I_{LP+} \quad (4.7)$$

$$I_{LPTd-} = \frac{8}{5}I_L - \frac{3}{5}I_{LP+} \quad (4.8)$$

図 4.5 より, $I_{LP+} = 10$ A にて, P_{ds} の誤差は最大 0.033 W (0.8%), P_{sd} の誤差は最大 0.016 W (0.6%) となり, 許容誤差 8% を満たす。

4.3.2 パワー半導体のターンオフ・ターンオン損失

本論文の評価回路はダイオードクランプ誘導負荷であるため, Q_i のターンオフ動作は, v_{ds} が増加して V_{dc} に達すると i_{ds} がクランプダイオードに転流して I_{sw} から 0 に減少する。従って 1 回のターンオフ損失 E_{off} は, v_{ds} が増加してから i_{ds} が 0 に減少するまでの期間 ΔT_{off} における i_{ds} と v_{ds} の積の積分値で決まる。 Q_i のターンオン動作も, i_{ds} が通流をはじめて I_{sw} に達すると v_{ds} の電圧が V_{dc} から 0 に降下して, ターンオン動作を完了する。従って, 1 回のターンオン損失 E_{on} は, i_{ds} が増加して v_{ds} が 0 に減少

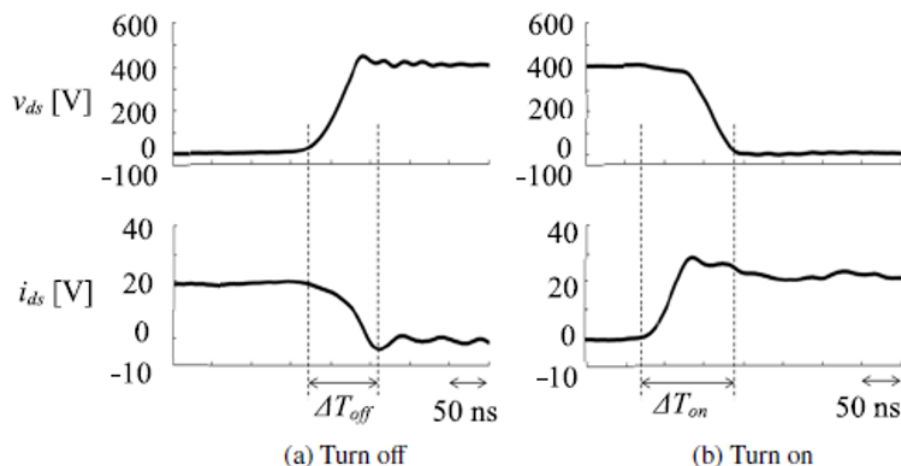


図 4.6 動特性波形

するまでの期間 ΔT_{on} における i_{ds} と v_{ds} の積の積分と、出力容量 C_{oss} に蓄積されたエネルギーの放電損失の和で表される。これらのターンオン/ターンオフ動作における i_{ds} の変化速度は R_g により変化する。従って、ターンオフ損失 E_{off} とターンオン損失 E_{on} は R_g , I_{sw} , V_{dc} により決まる。そこで、図 4.3 の Work4 にてパワー半導体 (C2M0080 120D) を選択する際に、 R_g を 10 Ω , 20 Ω , 30 Ω の 3 条件、 V_{dc} を 150 V, 200 V, 300 V, 400 V の 4 条件、 I_{sw} を 0 A, 5 A, 10 A, 15 A, 20 A, 25 A の 6 条件の合計 72 条件にてターンオフ損失とターンオン損失を実測し、 R_g と V_{dc} と I_{sw} の関係をモデル化する。ターンオフ損失とターンオン損失は、図 4.1 の回路構成にて Q_4 のダブルパルス試験を行い、ターンオフ動作とターンオン動作の実測波形から算出した。 v_{ds} の波形取得は Iwatsu 製オシロスコープ (DM8000) と Iwatsu 製電圧プローブ (PHV1000) を使用して、サンプリングは 400 MS/s である。 i_{ds} の波形取得は Iwatsu 製オシロスコープ (DM8000) と PEM 製電圧プローブ (CWTUM) を使用して、サンプリングは 16 MS/s である。図 4.6 に、 $I_{sw} = 20$ A, $R_g = 30$ Ω , $V_{dc} = 400$ V でのターンオフ時とターンオン時の v_{ds} と i_{ds} と ΔT_{off} と ΔT_{on} の実測波形を示す。 $I_{sw} = 0$ A では、 E_{off} の実測が困難であったため、 E_{on} のみを実測した。全 72 測定条件の中で、 $I_{sw} = 25$ A, $R_g = 30$ Ω , $V_{dc} = 400$ V の条件で E_{on} は最大値 355.5 μ J, E_{off} は最大値 122.2 μ J が実測され、 E_{on} の許容近似誤差 (8%) は 28.4 μ J, E_{off} の許容近似誤差 (8%) は 9.8 μ J となる。図 4.7 は、72 条件で実測したターンオフ損失値とターンオン損失値の、 R_g と V_{dc} と I_{sw} に対する影響を評価した結果である。図 4.7(a)(b) は実測 72 条件より、 I_{sw} と V_{dc} をパラメータとした場合の E_{off} - R_g 特性と E_{on} - R_g 特性、図 4.7(c)(d) は I_{sw} と R_g をパラメータとした場合の E_{off} - V_{dc} 特性と E_{on} - V_{dc} 特性、図 4.7(e)(f) は R_g と V_{dc} をパラメータとした場合の E_{off} - I_{sw} 特性と E_{on} - I_{sw} 特性を評価した結果である。図 4.7(a)~(f) の特性を観察し、より簡素な近似式で E_{off} と E_{on} の許容近似誤差を満たすため、 E_{off} と E_{on} は R_g に対して式 (4.9) に示す 1 次関数を、 E_{off} と E_{on} は V_{dc} に対して式 (4.10) で表す 1 次関数を、 E_{off} と E_{on} は I_{sw} に対して式 (4.11) で表す 2 次関数を用いて近似する。

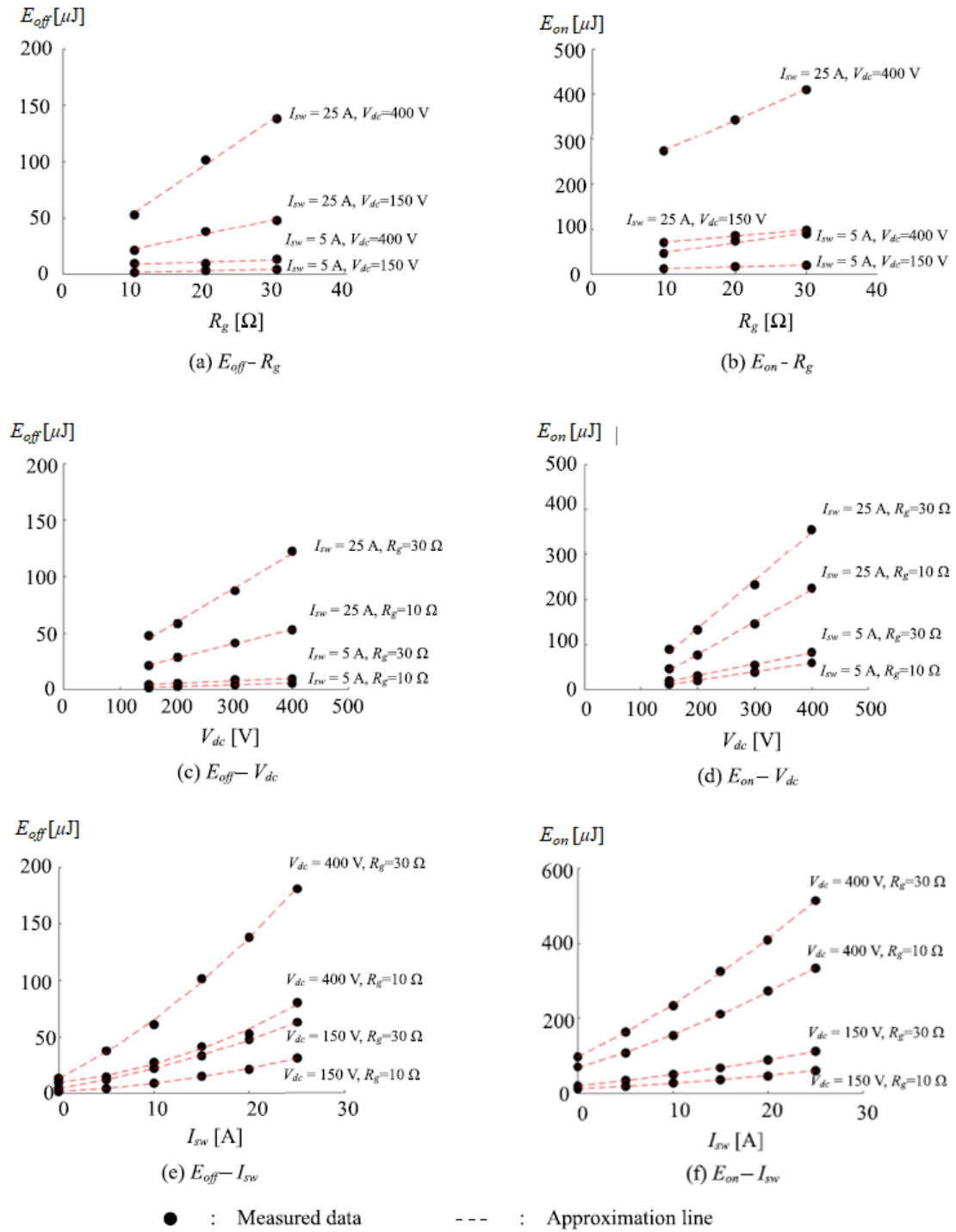


図 4.7 SW 損失特性の実測結果

式(4.9)に示す R_g 特性近似式の傾き A_{Rg} と切片 B_{Rg} に、式(4.10)の V_{dc} 特性近似式を代入し、更に式(4.11)の I_{sw} 特性近似式を代入することで、 E_{sw} の R_g と V_{dc} と I_{sw} に対する近似多項式を式(4.12)に表すことができる。

$$E_{sw} = A_{Rg} \cdot R_g + B_{Rg} \quad (4.9)$$

$$E_{sw} = A_{Vdc} \cdot V_{dc} + B_{Vdc} \quad (4.10)$$

$$E_{sw} = A_{ISW} \cdot I_{SW}^2 + B_{ISW} \cdot I_{SW} + C_{ISW} \quad (4.11)$$

$$\begin{aligned} E_{sw} = & A_1 \cdot I_{sw}^2 \cdot V_{dc} \cdot R_g + A_2 \cdot I_{sw} \cdot V_{dc} \cdot R_g + A_3 \cdot V_{dc} \cdot R_g + A_4 \cdot I_{sw}^2 \cdot R_g \\ & + A_5 \cdot I_{sw} \cdot R_g + A_6 \cdot R_g + A_7 \cdot I_{sw}^2 \cdot V_{dc} + A_8 \cdot I_{sw} \cdot V_{dc} \\ & + A_9 \cdot V_{dc} + A_{10} \cdot I_{sw}^2 + A_{11} \cdot I_{sw} + A_{12} \end{aligned} \quad (4.12)$$

式(4.12)の係数 $A_1 \sim A_{12}$ を、72条件での E_{sw} 実測値より最小2乗法を用いて表4.3の通りに算出した。そして、図4.8は、 E_{off} と E_{on} の実測結果と式(4.12)の算出値の誤差を評価した結果である。 E_{off} の最大誤差は図示した条件で $5 \mu\text{J}$ であり、 E_{on} の最大誤差は $12 \mu\text{J}$ となり、 E_{on} と E_{off} の許容近似誤差を満たす。

Work6では、式(4.12)に図4.2に示すターンオフ損失が発生する時刻 $T_{sw}/2 + T_d$ でのターンオフ電流 I_{LP+} と V_{dc} と R_g を代入して、 Q_1 と Q_4 の1スイッチング周期 T_{sw} でのターンオフ損失(E_{offQ1} , E_{offQ4})を算出する。同様に、ターンオン損失が発生する時刻 T_d でのターンオン電流 I_{LP-} と V_{dc} と R_g を代入して、 Q_1 と Q_4 の1スイッチング周期 T_{sw} でのターンオン損失(E_{onQ1} , E_{onQ4})を算出する。なお、 Q_2 と Q_3 の1スイッチング周期 T_{sw} でのターンオフ損失(E_{offQ2} , E_{offQ3})とターンオン損失(E_{onQ2} , E_{onQ3})は、表4.2より発生しないため0となる。従って、式(4.5)から導出する1スイッチング周期での導通損失(E_{dsQ1} , E_{dsQ4} , E_{dsQ2} , E_{dsQ3})と寄生ダイオード損失(E_{sdQ2} , E_{sdQ3})と、式(4.12)から導出する1スイッチング周期でのスイッチング損失(E_{offQ1} と E_{offQ4} と E_{onQ1} と E_{onQ4})とスイッチング周波数 f_{sw} から、パワー半導体の回路損失 P_{semi} は次式で表される。式(4.13)に示すパワー半導体の回路損失はデータシート値や実測値から近似式で算出しているため、MOSFET以外のIGBTなどでも適用できる。

$$P_{semi} = (E_{dsQ1} + E_{dsQ2} + E_{dsQ3} + E_{dsQ4} + E_{sdQ2} + E_{sdQ3} + E_{off1} + E_{off4} + E_{on1} + E_{on4}) \cdot f_{sw} \quad (4.13)$$

表 4.3 式 (4.12) の係数

	E_{off}	E_{on}
A_1	$1.47 \cdot 10^{-5}$	$2.52 \cdot 10^{-5}$
A_2	$1.81 \cdot 10^{-12}$	$-9.57 \cdot 10^{-13}$
A_3	$9.03 \cdot 10^{-5}$	$2.6 \cdot 10^{-3}$
A_4	$-2.3 \cdot 10^{-3}$	$-5.5 \cdot 10^{-3}$
A_5	$4.93 \cdot 10^{-2}$	$1.28 \cdot 10^{-1}$
A_6	$-5.41 \cdot 10^{-2}$	$-6.36 \cdot 10^{-1}$
A_7	$-1.13 \cdot 10^{-4}$	$-1.97 \cdot 10^{-4}$
A_8	$3.9 \cdot 10^{-3}$	$2.4 \cdot 10^{-2}$
A_9	$-2.4 \cdot 10^{-3}$	$4.24 \cdot 10^{-2}$
A_{10}	$5.63 \cdot 10^{-2}$	$9.58 \cdot 10^{-2}$
A_{11}	-1.10	-4.62
A_{12}	1.05	4.97

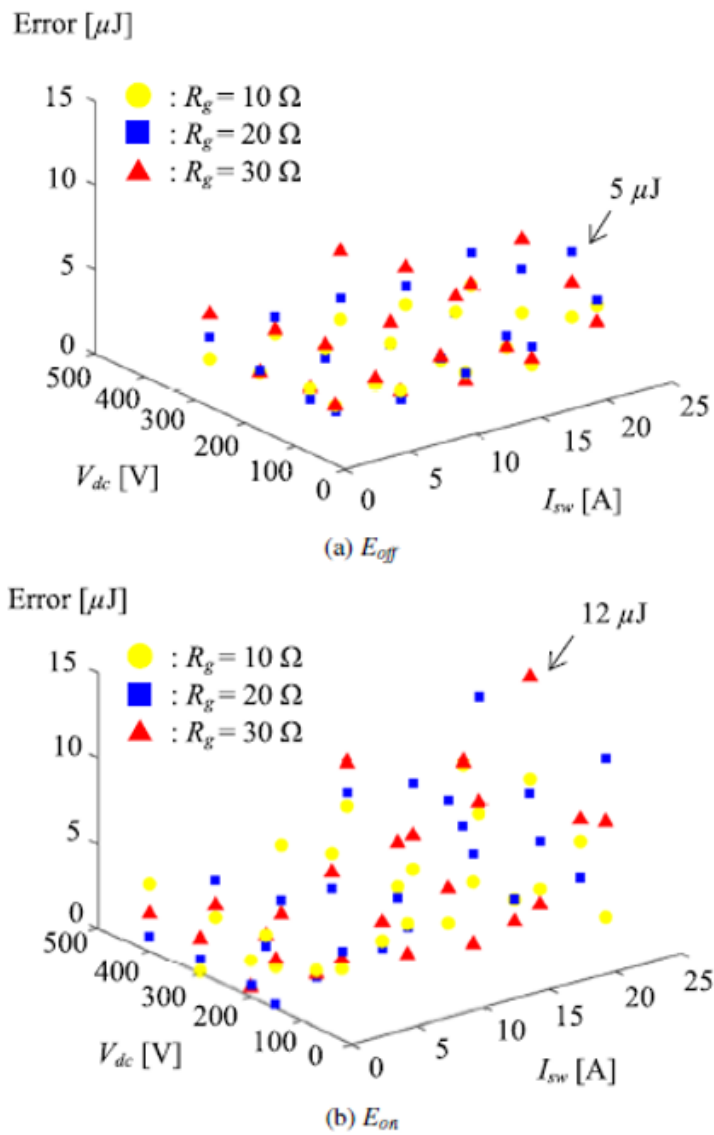


図 4.8 SW 損失特性の近似値と実測値の比較

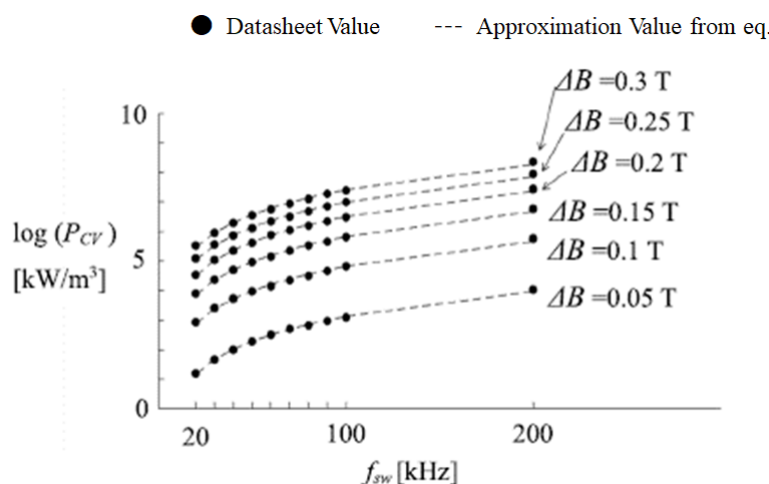


図 4.9 PC40 材のデータシートに記載される Pcv 特性

4.3.3 リアクトルのコア損失と巻線損失

リアクトル L のコア損失 P_{core} と巻線損失 P_{wire} を算出する。図 4.3 の Work7 にてコア形状 (EC70) とコア材料 (PC40 材) を選び, Work8 にてその実効断面積 A_e とコア体積 V_{core} を求める。Work9 では選定したコア材料 (PC40 材) のコア損失密度特性 P_{cv} を求める。コアを正弦波励磁して得られるコア損失密度特性 P_{cv1} は, 式 (4.14) に示されるシュタインメッツ方程式で近似する。 ΔB は磁束密度変化値である。

$$P_{cv1} = K_1 \cdot f_{sw}^{K_2} \cdot \Delta B^{K_3} \tag{4.14}$$

式 (4.14) の両辺の対数をとって, 図 4.9 のプロットで示される PC40 材のデータシートから読み取った P_{cv} - f_{sw} - ΔB 特性を代入し, K_1, K_2, K_3 を最小 2 乗法により $K_1 = 0.0235, K_2 = 1.22, K_3 = 2.50$ と算出した。

ここで, 本論文での評価対象回路では, リアクトル L を励磁する電圧は矩形波であるため, 矩形波励磁を想定した IGSE (Improved Generalized Steinmetz Equation) [86] を用いて近似したコア損失密度特性 P_{cv1} を式 (4.15) に示す。式 (4.15) における K_i は式 (4.16), ΔB は式 (4.17) で表す。式 (4.15) における dB は磁束密度変化 ΔB , dt はリアクトル L の励磁時間 $D \cdot T_{sw}$ 又は $(1 - D) \cdot T_{sw}$ である。また式 (4.16) における θ はスイッチング 1 周期の位相 (0 から 2π) である。

$$P_{cv1} = \frac{1}{T_{sw}} \int_0^{T_{sw}} K_i \cdot \left| \frac{dB}{dt} \right|^{K_2} \cdot \Delta B^{K_3 - K_2} dt \tag{4.15}$$

$$K_i = \frac{K_i}{(2\pi)^{K_2 - 1} \cdot \int_0^{2\pi} \cos^2 \theta^{K_2} \cdot 2^{K_3 - K_2} d\theta} \tag{4.16}$$

$$\Delta B = \frac{V_{dc}}{Ae \cdot N \cdot 2f_{sw}} \quad (4.17)$$

Work10 では Work1 で設定したインダクタンス値 L と、Work7 で選定したコア材料 (PC40 材) の飽和磁束密度 B_{max} の制約を満たすギャップ L_g を求める。 L の下限値は、 $I_{LP-} > 0$ となるように式 (4.18) の関係式を満たす必要がある。

$$L > V_{dc} \cdot \frac{1}{2f_{sw}} \cdot \frac{1}{i_L} \quad (4.18)$$

これを満たすインダクタンス設計値 L_{des} は式 (4.19) となる。

$$L_{des} = \frac{\mu \cdot \mu_0 \cdot Ae}{\mu_0 \cdot L_c + \mu \cdot L_g} \cdot N^2 \quad (4.19)$$

真空の透磁率 μ_0 、比透磁率 μ 、平均の磁路長 L_c は用いるコア材 (PC40) から、 $\mu_0 = 1.26 \times 10^{-6}$ H/m、 $\mu = 2532$ 、 $L_c = 0.14$ m とした。式 (4.18)(4.19) より式 (4.20) の制約条件式が示される。

$$\frac{\mu \cdot \mu_0 \cdot Ae}{\mu_0 \cdot L_c + \mu \cdot L_g} \cdot N^2 > V_{dc} \cdot \frac{1}{2f_{sw}} \cdot \frac{1}{i_L} \quad (4.20)$$

ΔB は最大磁束密度 B_{max} から式 (4.21) で制約される。

$$\frac{V_{dc}}{Ae \cdot N \cdot 2f_{sw}} < B_{max} \quad (4.21)$$

本論文では、式 (4.20)(4.21) を満たすターン数 N として、 $V_{dc} < 300$ V での評価は $N = 28$ 、 $V_{dc} > 300$ V での評価は $N = 54$ とした。そして、式 (4.19) から Work1 で設定したインダクタンス値 L を満たすように L_g を算出した。Work11 では、リアクトル L のコア損失 P_{core} と、巻線損失 P_{wire} と、 P_{core} と P_{wire} の和で定義されるリアクトルの回路損失 P_L を算出する。コア損失 P_{core} は、Work2 で定めた V_{dc} と f_{sw} と Work10 で求めたターン数 N から Work9 にてコア損失密度 P_{cv1} を求め、Work8 で求めたコア体積 V_{core} から次式で算出する。

$$P_{core} = P_{cv1} \cdot V_{core} \quad (4.22)$$

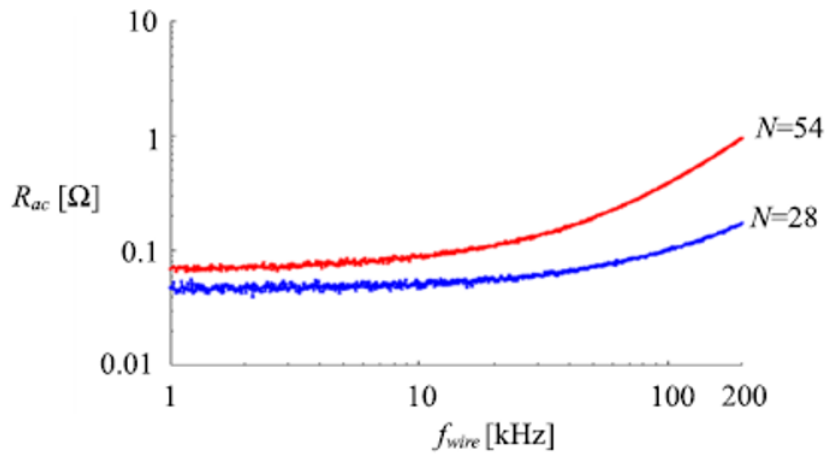


図 4.10 実測した巻線抵抗の周波数特性

表 4.4 巻き線抵抗の近似式(式(4.23))の係数

item	$N=28$	$N=54$
R_1	$-4.84 \cdot 10^{-18}$	$-2.91 \cdot 10^{-19}$
R_2	$1.29 \cdot 10^{-11}$	$1.22 \cdot 10^{-12}$
R_3	$2.17 \cdot 10^{-5}$	$3.9 \cdot 10^{-7}$
R_4	$3.45 \cdot 10^{-2}$	$4.37 \cdot 10^{-2}$

巻線損失 P_{wire} は巻線抵抗 R_{ac} とリアクトル電流 i_L から算出する。 R_{ac} は表皮効果や近接効果による周波数依存性がある。巻線にコアを装着しない空芯の状態を実測した直流成分 R_{dc} は、 $N = 28$ では 0.048Ω 、 $N = 54$ では 0.069Ω であった。図 4.10 に、インピーダンスアナライザにて 1 kHz から 200 kHz までの巻線抵抗 R_{ac} の周波数 (f_{wire}) 特性の実測結果を示す。この R_{ac} 実測値は、式(4.23)に示す 3 次多項式で近似され、近似係数 $R_1 \sim R_4$ は表 4.4 に表される。 R_{ac} の実測値に対する近似誤差が十分に収束する次数として 3 次の多項式で近似した。

$$R_{ac} = R_1 \cdot f_{wire}^3 + R_2 \cdot f_{wire}^2 + R_3 \cdot f_{wire} + R_4 \tag{4.23}$$

巻線電流 i_L の直流成分 I_{dc} は表 4.2 に示す I_L となる。 i_L は図 4.2 より三角波となるため、 i_L の基本周波数成分 I_{ac1} 、3 次高調波成分 I_{ac3} と 5 次高調波成分 I_{ac5} は、Work3 で算出したピーク電流の下限值 I_{LP-} とピーク電流の上限値 I_{LP+} と周波数 f_{sw} からフーリエ級数展開により振幅を求めると式(4.24)となる。

$$I_{acn} = \frac{8}{n^2 \cdot \pi^2} \cdot \left(\frac{I_{LP+} - I_{LP-}}{2} \right) \tag{4.24}$$

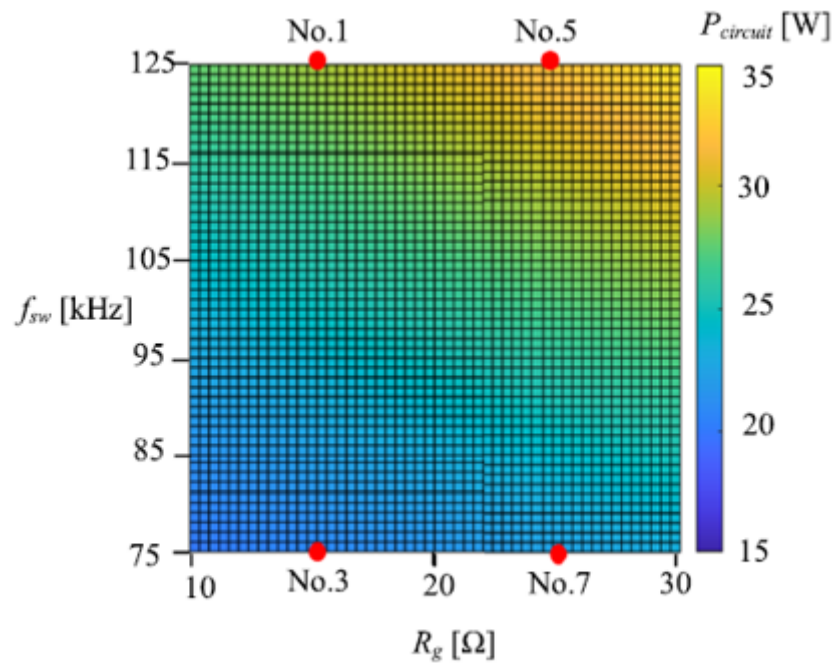
7次以降の高調波成分は基本周波数成分の2%以下となり、 P_{wire} への影響が十分小さいとみなして、式(4.25)は5次高調波成分までを考慮した。巻線損失は直流成分 P_{dc} と高周波成分 P_{ac} は重ね合わせが可能であることから、巻線抵抗と通流電流の直流成分 R_{dc} と I_{dc} 、基本周波数成分 R_{ac1} と I_{ac1} 、3次高調波成分 R_{ac3} と I_{ac3} と5次高調波成分 R_{ac5} と I_{ac5} を考慮した次式で示す。

$$P_{wire} = R_{ac} \cdot I_{dc}^2 + R_{ac1} \cdot I_{ac1}^2 + R_{ac3} \cdot I_{ac3}^2 + R_{ac5} \cdot I_{ac5}^2 \quad (4.25)$$

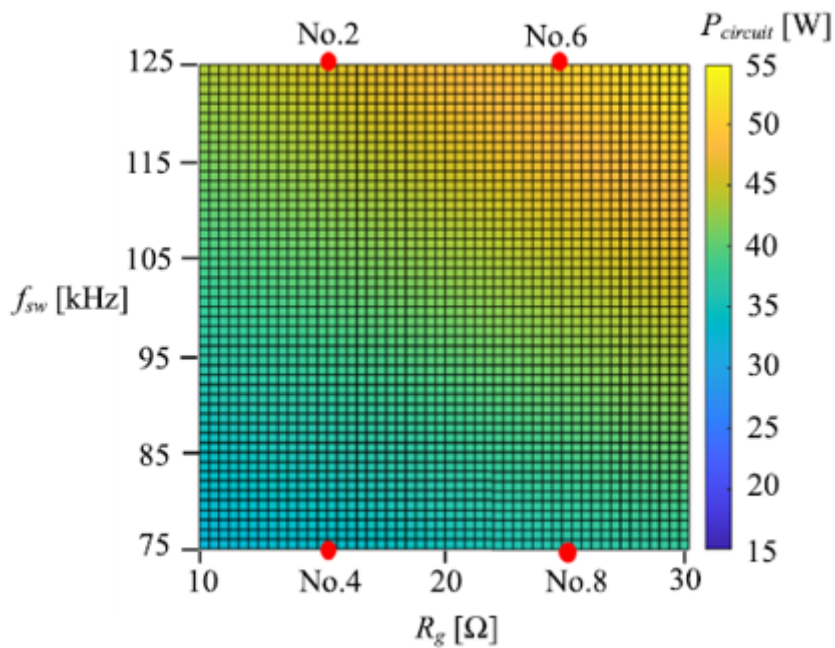
Work12では、Work6にて算出したパワー半導体の損失 P_{semi} と Work11にて算出したリアクトルの損失 P_L を合算して回路損失 $P_{circuit}$ を算出する。

4.4 実機による損失モデリング精度の検証

図4.1と表4.1に示す回路構成にて実験システムを構築し、異なる電源電圧 V_{dc} での、インダクタンス値 L 、スイッチング周波数 f_{sw} 、ゲート抵抗 R_g に対する回路損失 $P_{circuit}$ の算出値の誤差を検証した。 V_{dc} が250 Vの場合の L は250 μH ($N = 24$, $L_g = 1.1$ mm)、 V_{dc} が350 Vの場合の L は590 μH ($N = 54$, $L_g = 1.9$ mm) として、 f_{sw} 、 R_g に対して算出した $P_{circuit}$ の特性を図4.11に示す。図4.12は表4.5に示す評価条件での $P_{circuit}$ の算出値と実測値の比較結果を示す。 $P_{circuit}$ として P_{dc} を電力計(YOKOGAWA製 WT1600)にて実測した。測定電圧レンジは600 V、電流レンジは1 Aにて電力確度は最大0.2%であるため、 ± 1.2 Wが最大測定誤差となる。回路損失の許容誤差は15%に定めた[80]。図4.11(a)に示す $V_{dc} = 250$ V、 $L = 250$ μH 、 $I_L = 5$ Aの条件(No.1, No.3, No.5, No.7)では回路損失 $P_{circuit}$ の算出値と実測値の誤差は2.1%から5.7%の範囲で、図4.11(b)に示す $V_{dc} = 350$ V、 $L = 590$ μH 、 $I_L = 5$ Aの条件(No.2, No.4, No.6, No.8)では回路損失 $P_{circuit}$ の算出値と実測値の誤差は1.9%から10.6%の範囲で R_g と f_{sw} に対する $P_{circuit}$ を模擬できた。これらの誤差(1.9%~10.6%)は許容誤差15%を満たす結果となった。次に、表4.5のNo.1~8の条件の負荷電流 I_L のみを5 Aから7.5 Aに変化させた場合の誤差を検証した結果を、表4.5のNo.9~16に示す。 I_L を7.5 Aに増加させても誤差は最大9.1%となり、許容誤差15%を満たす結果となった。



(a) $V_{dc} = 250 \text{ V}$, $L = 250 \mu\text{H}$, $I_L = 5 \text{ A}$



(b) $V_{dc} = 350 \text{ V}$, $L = 590 \mu\text{H}$, $I_L = 5 \text{ A}$

図 4.11 スイッチング周波数 f_{sw} と、ゲート抵抗 R_g に対して算出した $P_{circuit}$ の特性

表 4.5 実測条件と $P_{circuit}$ の算出値と実測値の誤差

Items	V_{dc}	I_L	f_{sw}	R_g	L	N	L_g	$P_{circuit}$	Error
Unit	V	A	kHz	Ω	μH		mm	W	%
No. 1	250	5	125	15	250	28	1.1	25	2.7
No. 2	350	5	125	15	250	28	1.1	20.4	5.0
No. 3	250	5	75	15	590	54	2.9	25.9	4.8
No. 4	350	5	75	15	590	54	2.9	18.2	10.6
No. 5	250	5	125	25	590	54	2.9	29.2	5.2
No. 6	350	5	125	25	590	54	2.9	20.7	1.9
No. 7	250	5	75	25	590	54	2.9	32.2	2.1
No. 8	350	5	75	25	590	54	2.9	22.5	7.6
No. 9	250	7.5	125	15	250	28	1.1	39.2	1.6
No. 10	350	7.5	125	15	250	28	1.1	31.5	0.8
No. 11	250	7.5	75	15	590	54	2.9	42	3.6
No. 12	350	7.5	75	15	590	54	2.9	30.8	2.3
No. 13	250	7.5	125	25	590	54	2.9	46	9.1
No. 14	350	7.5	125	25	590	54	2.9	33.7	3.1
No. 15	250	7.5	75	25	590	54	2.9	50.5	3.7
No. 16	350	7.5	75	25	590	54	2.9	36.4	0.6

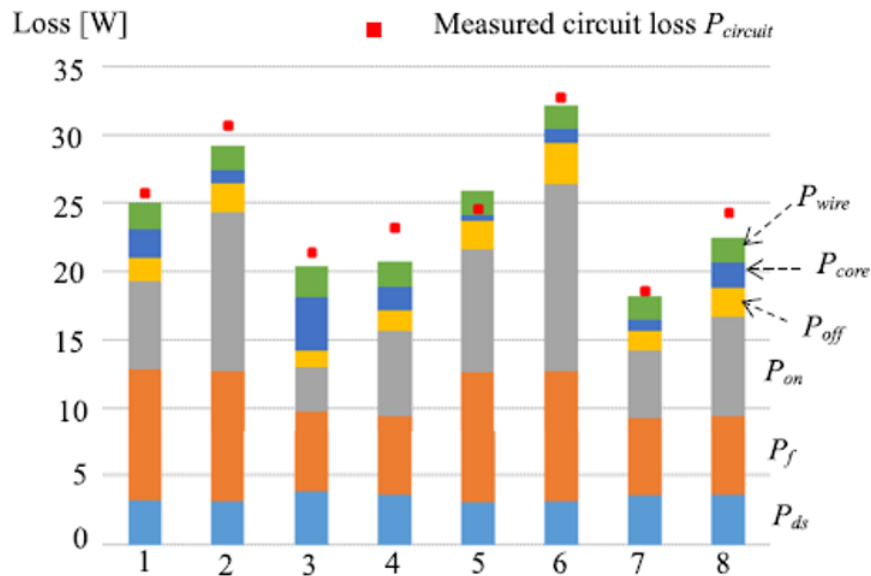


図 4.12 表 4.5 に示す評価条件での $P_{circuit}$ の算出値と実測値の比較結果

4.5 4章のまとめ

本研究では、直流電圧源とリアクトル負荷で構成された直流出力の変換器におけるパワー半導体とリアクトルの部品損失の関数モデルを提案した。このモデルはデータシートの条件を拡張した部品損失特性の実測値を関数でモデリングすることで、本手法の解析パラメータの数とその可変幅を拡大する特長がある。本章では、評価対象回路のパワー半導体とリアクトルの損失をもとに回路損失の算出フローを構築し、パワー半導体とリアクトルの損失と回路損失を簡略化した関数でモデル化した。そして実機検証にて、直流電圧を 250 V と 350 V、負荷電流を 5 A と 7.5 A とした場合において、スイッチング周波数と、ゲート抵抗と、インダクタンス値に対する回路損失の算出値と実測値の誤差を評価し、0.8 % から 10.6 % の誤差範囲で、スイッチング周波数と、ゲート抵抗と、インダクタンス値に対する回路損失を模擬できていることを確認した。

5 結論

5.1 本研究の成果

本研究では、バッテリー充放電器に搭載されるキーコンポーネントである双方向絶縁型 DC/DC コンバータの低損失化に着目し、低損失回路駆動技術の確立と、発生損失を最小化する設計パラメータの調整手法と、発生損失を広範囲かつ高精度に算出する損失モデリング手法の3つのアプローチを確立した。

第1章では、世界的に普及が拡大している BEV において、需要が高まっているバッテリー充放電器のキーコンポーネントである双方向絶縁型 DC/DC コンバータを研究対象に定め、充放電時間短縮と小型化のための低損失化を技術課題に設定した。そして、低損失化の要素技術である (1) 回路駆動技術に加え、設計を高性能化させる SE や MBD に基づいた低損失設計手法として、(2) 発生損失を最小化する設計パラメータの調整手法と (3) 発生損失を広範囲かつ高精度に算出する損失モデリング手法を確立する本研究の位置づけを示した。

第2章では、双方向絶縁型 DC/DC コンバータの低損失回路駆動技術の確立を目的に、1 制御変数で駆動する 3 レベル駆動方式と、軽負荷時の無効電力を抑制する無効電力抑制制御を提案し、その動作検証を行った。3 レベル駆動方式の2つのフルブリッジインバータのどちらか一方の位相シフトを連続的に制御する駆動方式を検討し、400V-3.5 kW 実験システムにおいて、双方向・昇降圧動作とシームレスな充放電切り替え動作を実証した。また、軽負荷時の無効電力を抑制しながら双方向・昇降圧動作を実現するため、整流側のフルブリッジインバータの一方のアームの2つのパワー半導体を OFF にするダイオードモードと、伝送側と整流側のフルブリッジインバータの位相シフトを同期させて連続的に変化させる同期位相シフトモードを検討し、400V-3.5 kW 実験システムにて軽負荷時 ($P_2 = -240$ W) の損失を 67.5 W (52 %) 低減することを実証した。これにより、全負荷領域での高効率化を実現し、バッテリー充放電器の運転時間トータルでの効率を高め、バッテリーに充電された電力の利用時間延長に貢献する。

第3章では、双方向絶縁型 DC/DC コンバータの回路損失を低減する設計パラメータの調整手法の確立を目的とし、回路構成、パワー半導体の損失の算出、絶縁トランスの設計、AC リアクトルの設計など各コンポーネントの設計をモデル式を用いて自動設計するツールを構築し、自動設計ツールで算出される複数の設計条件の候補から、回路損失の目標値と合計部品体積の目標値を満たす設計条件を抽出する手法を検討した。回路設計では定格電力を出力する制約と定格出力で ZVS が成立する制約を同時に満たす回路条件式を確立し、異なる設計周波数においても同じ制約条件を満たす回路定数を求めることができた。そして、本手法を用いて 6.6 kW の双方向絶縁型 DC/DC コンバータの試作機を設計し、駆動周波数の範囲 (70~150 kHz) において、目標合計部品体積 (0.3 dm³ 以下) と目標部品損失 (240 W 以内) を満たす設計条件を同定して試作・検証を行った。試作検証より合計部品体積は 0.255 dm³、実機検証より合計部品損失は 236 W となり、目標値を満たすことを実証した。

第4章では、双方向絶縁型 DC/DC コンバータを構成するパワー半導体とリアクトルの広範囲かつ高

精度な損失モデリング手法の確立を目的に、実測や近似式を適用して対応する解析パラメータとパラメータの可変幅を拡大する手法を検討した。パワー半導体とリアクトルのデータシートの条件を拡張した部品損失特性を関数でモデリングすることで本手法の解析パラメータの数とその可変幅を拡大し、回路動作式と連成させてパワー半導体とリアクトルの損失と回路損失を簡略化した関数でモデル化した。そして実機検証にて、スイッチング周波数と、ゲート抵抗と、インダクタンス値に対する回路損失の算出値と実測値の誤差を評価し、0.8%から10.6%の誤差範囲で回路損失を模擬できていることを確認した。

以上のことから本研究では、2章にて要素技術として双方向絶縁型 DC/DC コンバータの低損失回路駆動技術を確立して損失に寄与する動作パラメータや設計パラメータを改善し、3章にて設計パラメータを調整して自動で設計条件を算出する自動設計ツールと4章にて動作パラメータや設計パラメータを広範囲に考慮した高精度な損失モデリング手法を確立して損失に寄与する設計パラメータを調整して回路損失を低減する設計技術を確立した。この要素技術による低損失化と、設計手法による低損失化を同時に検討する3つのアプローチを確立したことが本研究の成果となる。これにより、要素技術である低損失回路駆動技術の低損失効果を設計技術でより高めることができる。また、複数存在する低損失な要素技術(低損失回路駆動技術)の選択が求められる場合に損失モデリングと自動設計手法を用いることで各低損失回路駆動技術の低損失効果をより正確に見積もることができ、予め定めた前提条件において、より低損失な回路駆動技術を選択することが期待できる。

本研究の成果を用いた今後の展望として、2章の低損失回路駆動技術で確立した回路構成において、4章で確立した損失モデリング手法を用いて回路損失をモデル化し、3章で確立した自動設計ツールを用いて回路設計を行い、双方向絶縁型 DC/DC コンバータとしての低損失効果を検証する必要がある。また、損失モデル以外にサイズやコストの評価モデルも確立し、絶縁型双方向 DC/DC コンバータの複数の設計条件に対して、複数の観点で評価できる設計環境を構築することが期待される。

5.2 今後の課題

本論文で検討した双方向絶縁型 DC/DC コンバータの低損失回路技術と今後の展望を踏まえると、今後の課題としては更なる低損失化と設計や損失算出の高精度化が課題となる。2章で構築した双方向絶縁型 DC/DC コンバータの低損失回路駆動技術は、Si デバイスを前提に駆動周波数を 20 kHz に設定し、ZVS 動作でターンオン損失を低減した。更なる低損失化のためには使用するパワー半導体を Si から SiC 又は GaN に変更して、パワー半導体の導通損失とターンオフ損失を更に低減することが期待される。また駆動周波数を 20 kHz から高周波化し、絶縁トランスのコア体積を低減してコア損失を低減することが期待される。ただし、コア体積の低減は巻線の合計断面積を低減させ巻線損失を増加させるため、コア損失と巻線損失の合計損失に着目をしてより低損失となる駆動周波数を探索する必要がある。

3章で構築した双方向絶縁型 DC/DC コンバータの自動設計ツールは、より低損失な設計条件を高精度に探索するために、特に磁性部品(絶縁トランスと AC リアクトル)の設計精度を向上させるため、絶

縁トランスと AC リアクトルのコア形状の設定精度や、巻線構造におけるコアと巻線間の絶縁距離や巻線間の絶縁距離を考慮したモデルが必要となる。

4章で構築したパワー半導体とリアクトルの広範囲かつ高精度な損失モデリング手法では、損失に寄与するパラメータを増加させて、損失算出精度を高めることが課題となる。特に、パワー半導体ではジャンクション温度に依存した損失モデリングや、リアクトルでは直流重畳特性を考慮したリアクトル設計が考えられる。後者の直流重畳特性の考慮は、リップル電流波形をより高精度に模擬することが可能となり、パワー半導体とリアクトルのコア損失と巻線損失の精度向上に寄与する。

参考文献

- [1] 外務省, ”エネルギーをめぐる国際的議論 Vol.9 IEA 発行「世界のエネルギーと二酸化炭素の状況」レポートの概要”,
- [2] 資源エネルギー庁, ”2050年カーボンニュートラルを目指す 日本の新たな「エネルギー基本計画」”
- [3] International Energy Association, ”IEA and IPCC(2014) Summary for Policymakers”
- [4] 全国地球温暖化防止活動推進センター, ”日本の部門別二酸化炭素排出量 (2020年度)”
- [5] 資源エネルギー庁, ”国内外の再生可能エネルギーの現状と今年度の調達価格等算定委員会の論点案”
- [6] 資源エネルギー庁, ”再エネの主力電源化を実現するために”
- [7] 資源エネルギー庁, ”再エネと安定供給～求められる「発電を続ける力」”
- [8] 資源エネルギー庁, ”再エネの安定化に役立つ「電力系統用蓄電池」”
- [9] 資源エネルギー庁, ”自動車の“脱炭素化”のいま（前編）～日本の戦略は？電動車はどのくらい売れている？”
- [10] IEA, ”Global EV Outlook 2021”
- [11] Bloomberg, ”Rising battery costs hit carmakers, threaten climate-change push”, Web, <https://www.bloomberg.com/news/articles/2021-11-30/even-the-battery-boom-can-t-escape-world-s-supply-chain-woes>
- [12] EVSpecifications.com, ”EVSpecifications”, Web, <https://www.evspecifications.com/>
- [13] Bloomberg, ”EV Sales Will Triple by 2025 and Still Need More Oomph to Reach Net Zero”, Web, <https://www.bloomberg.com/news/articles/2022-06-01/will-electric-cars-take-over-they-must-sell-faster-to-reach-net-zero>
- [14] A.Khaligh and M.D’Antonio, ”Global Trends in High-Power On-Board Chargers for Electric Vehicles”, IEEE Transactions on Industry Applications, Vol.68, No.4, pp. 3306-3324, Feb. 2019
- [15] SAE Standard J1772, ”SAE Electric Vehicle and Plug-in Hybrid Electric Vehicle Conductive Charge Coupler”
- [16] S.Doll, ”Electric vehicle (EV) charging standards and how they differ”, Web, <https://electrek.co/2021/10/22/electric-vehicle-ev-charging-standards-and-how-they-differ/>

- [17] RAC Foundation, "Cars parked 23 hours a day", Web, [https://www.racfoundation.org /media-centre /cars-parked-23-hours-a-day](https://www.racfoundation.org/media-centre/cars-parked-23-hours-a-day)
- [18] Murat Yilmaz and Philip T.Krein, "Review of the Impact of Vehicle-to-Grid Technologies on Distribution Systems and Utility Interfaces", IEEE Transactions on Power Electronics, vol.28, No.12, pp. 5673-5689, Dec. 2013
- [19] M.Kawakubo and N.Tsuchimoto, "PV Inverter and EV Charger-Discharger Linked by AC Power Line", MITSUBISHI DENKI GIHO, Vol.86, No.10, pp.20 - 23, 2012
- [20] N.Tsuchimoto, M.Kasugai, Y.Kuboyama, T.Okuda and K.Izumi, "PV Inverter and EV Charger-Discharger Linked by AC Power Line", MITSUBISHI DENKI GIHO, Vol.87, No.9, pp. 39-42, 2013
- [21] T.Okuda, Y.Higaki, T.Kato, K.Izumi and N.Tsuchimoto, "Control Technology of Power Conditioning System for Electric Vehicle", MITSUBISHI DENKI GIHO, Vol.91, No.7, pp.47-50, 2017
- [22] T.Kaneyama, K.Awane, M.Takikita, R.Kondo, M.Yamada"High Efficiency Isolated AC / DC Converter with Gradationally Controlled Voltage Inverter for On - Board Charger", MITSUBISHI DENKI GIHO, Vol.87, No.8, pp.17-21, 2013
- [23] K.Mochizuki, R.Tominaga, J.Minato and H.Nakai,"Development of small-Size, High-Power Output On-Board Charger",Panasonic Technical Journal, Vol. 61, No. 1, pp.47-51, 2015
- [24] H.Katsumata, T.Iida, Y.Nishikawa and M.Gekinozu,"Compact Size and High-Efficiency On Board Charger", 2015 IEE-Japan Industry Applications Society Conference, 1-51, Oita, Japan, 2-4 Sep. ,2015
- [25] B. Whitaker, A.Barkley, Z.Cole, B.Passmore, D.Martin, T.R.McNutt, A.B.Lostetter, J.Seung and K.Shiozaki, "A High-Density, High-Efficiency, Isolated On-Board Vehicle Battery Charger Utilizing Silicon Carbide Power Devices" IEEE Transactions on Power Electronics, Vol. 29, No. 5, pp.2606 - 2617, May 2014
- [26] S.Endres, C.Sessler, S.Zeltner, B.Eckardt and T.Morita, "6 kW Bidirectional, Insulated On-board Charger With Normally-Off GaN Gate Injection Transistors",PCIM Europe 2017, Nuremberg Germany, 16-18 May 2017
- [27] K.Stengert, "On-board 22 kW fast charger "NLG6"", EVS27, 17-20 Nov. 2013, Barcelona Spain

- [28] G.Yang and E.Draugedalen, "Design of High Efficiency High Power Density 10.5kW Three Phase On-board-charger for Electric/hybrid Vehicles", PCIM Europe 2016, Nuremberg Germany, 10-12 May 2016
- [29] J. Schmenger, S. Endres, S. Zeltner, and M. Mearz, "A 22 kW on-board charger for automotive applications based on a modular design", IEEE Conf. Energy Convers., Johor Bahru, Malaysia, 13-14 Oct. 2014
- [30] B.Li, F.C.Lee, Q.Li and Z.Liu, "Bi-Directional On-Board Charger Architecture and Control for Achieving Ultra-High Efficiency with Wide Battery Voltage Range", 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, USA, 26-30 March 2017
- [31] J.Lu, Q.Tian, K.Bai, A.Brown and M.McAmmond, "An indirect matrix converter based 97%-efficiency on-board level 2 battery charger using E-mode GaN HEMTs", WiPDA2015, Blacksburg USA, 2-4 Nov. 2015
- [32] 図研, "MBSE用語集", Web, <https://www.zuken.co.jp/solution/mbse/glossary-top/>
- [33] 日本経済新聞, "トヨタ、「ソフトファースト」でEV開発を4割短縮へ", 2021年5月13日
- [34] IBM, "電気自動車のエンジニアリングとデザインに必要な不可欠なもの", Web, <https://www.ibm.com/blogs/solutions/jp-ja/iot-evengineering/>
- [35] 日立ソリューションズ東日本, "エンジニアリングチェーンとは", Web, <https://www.hitachi-solutions-east.co.jp/products/ecm/outline/index.html>
- [36] INCOSE, " ", Web, <https://www.incose.org/systems-engineering>
- [37] C.Y.Oh, J.S.Kim, Y.S.Kim and B.K.Lee, "Design of Resonant Network Based on Power Losses Analysis of Series Resonant Converter for On-Board Battery Charger in Evs", 2012 IEEE Vehicle Power and Propulsion Conference, Seoul Korea, 9-12 Oct. 2012
- [38] S.Zou, J.Lu, A.Mallik and A.Khaligh, "Modeling and Optimization of an Integrated Transformer for Electric Vehicle On-Board Charger Applications", IEEE Transactions on Power Electronics, Vol.4, No.2, pp.355-363, June 2018
- [39] S.G.Pytel, "Solutions for PCB Electromagnetic Interference", ANSYS ADVANTAGE ARTICLE, Vol.4, No.1, 2009

- [40] R.W.A.A.DeDoncker, D.M.Divan and M.H.Kheraluwala, "A Three-Phase Soft-Switched High-Power-Density dc/dc Converter for High-Power Applications", IEEE Transactions on Industry Applications , Vol.27, No.1, pp. 63-73, Jan/Feb 1991
- [41] G.J. Torvetjonn, A. Petterteig, and T.M. Undeland, "Analysis and measurements on a PWM DC-DC converter with lossless snubbers", IEEE Industry Applications Society Annual Meeting, Tronto, Canada, 2-8 Oct. 1993
- [42] S.Inoue and H.Akagi, "A bidirectional DC-DC converter for an energy storage system with galvanic isolation", IEEE Transactions on Power Electronics, Vol.22, No.6, pp.2299-2306, Nov. 2007
- [43] S.Inoue and H.Akagi, "A bidirectional isolated DC-DC converter as a core circuit of the next-generation medium-voltage power conversion system", IEEE Transactions on Power Electronics, Vol.22, No.2, pp.535-542, Nov. 2007
- [44] S. Zeljkovic, R. Vuletic, A. Miller and A. Danais, "A High-Density, High-Efficiency, Isolated On-Board Vehicle Battery Charger Utilizing Silicon Carbide Power Devices", IEEE Transactions on Power Electronics, Vol. 29, No. 5, pp.2606 - 2617, May 2014
- [45] L.Xue, M.Mu, D.Boroyevich and P.Mattavelli, "The Optimal Design of GaN-based Dual Active Bridge for Bi-Directional Plug-in Hybrid Electric Vehicle (PHEV) Charger", 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, USA, 15-19 May, 2015
- [46] P.Schuelting, C.Winter and R.W.DeDoncker, "Design of a High-Frequency Dual-Active Bridge Converter with GaN Devices for an Output Power of 3.7 kW", 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia), Nagaoka, Japan, 20-24 May, 2018
- [47] J.Hu, Z.Yang and R.W.A.A.DeDoncker, "Closed-Form Asymmetrical Duty-Cycle Control to Extend the Soft-Switching Range of Three-Phase Dual-Active-Bridge Converters", IEEE Transactions on Industry Applications , Vol.36, No.8, pp. 9609-9613, Aug. 2021
- [48] H.v.Hoek, K.Jacobs, M.Neubert and R.W.A.A.DeDoncker, "Enhanced Operating Strategy for a Three-Phase Dual-Active-Bridge Converter Including Frequency Variation", IEEE PEDS 2015 , Sydney, Australia, 9-12 June , 2015
- [49] B.M.Han, "Three-Phase On-board Battery Charger with High-Frequency Link Converter for PHEV Application", 2013 IEEE International Symposium on Industrial Electronics , Taipei, Taiwan, 28-31 July , 2013

- [50] W.Yu, H.Wan, J-S.Lai, H.Miwa, W-H.Lai, N-H Tseng, C-S.Lee, C-H. Lin and Y-W. Shih, "High efficiency isolated DC-DC converter combining resonant and phase-shifted topologies for electrical vehicle chargers", 2013 1st International Future Energy Electronics Conference (IFEEEC), Tainan, Taiwan, 3-6 Nov., 2013
- [51] J. Deng, S. Li, S. Hu, C. C. Mi, and R. Ma, "Design Methodology of LLC Resonant Converters for Electric Vehicle Battery Chargers", IEEE Transactions on Vehicular Technology, Vol. 63, No. 4, pp.1581-1592, May 2014
- [52] P.R.Prakash, A.Nabih and Q.Li, "Design Optimization of PCB-Winding Matrix Transformer for 400V/12V Unregulated LLC Converter", 2021 IEEE Energy Conversion Congress and Exposition (ECCE), Vancouver, USA, 10-14 Oct., 2021
- [53] Y.Y. Chen, Y.C.Liu, C.Chen, K.D.Chen, Y.L.Syu, W.H.Xue and H.J.Chiu,"1.5-MHz High-Performance 380-V/12-V LLC Resonant Converter", 2022 International Power Electronics Conference (IPEC-Himeji 2022- ECCE Asia), Himeji, Japan, 15-19 May, 2022
- [54] K.Siebke and R.Mallwitz, "Comparison of a Dual Active Bridge and CLLC Converter for On-Board Vehicle Chargers using GaN and Time Domain Modeling Method", 2020 IEEE Energy Conversion Congress and Exposition (ECCE), Detroit, USA, 11-15 Oct., 2020
- [55] Y-C.Liu, C.Chen, K-D. Chen, Y-L Syu and N.A.Dung, "High-Frequency and High-Efficiency Isolated Two-Stage Bidirectional DC-DC Converter for Residential Energy Storage Systems", IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 8, No. 3, pp. 1994 - 2006, Sep. 2020
- [56] T. Hirose and H. Matsuo,"A consideration of bidirectional superposed dual active bridge dc-dc converter", The 2nd International Symposium on Power Electronics for Distributed Generation Systems., Hefei, China, 16-18 June, 2010
- [57] F. Krismer and J. W. Kolar,"Accurate small-signal model for the digital control of an automotive bidirectional dual active bridge", IEEE Transaction on Power Electronics., Vol. 24, no. 12, pp. 2756-2768, Dec. 2009
- [58] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Overview of Dual-Active-Bridge Isolated Bidirectional DC-DC Converter for High-Frequency-Link Power-Conversion System", IEEE Transaction on Power Electronics., Vol.29, No.8, pp.4091-4106, Aug. 2014

- [59] F.Krismer and J.W.Kolar, "Efficiency-Optimized High-Current Dual Active Bridge Converter for Automotive Applications", IEEE Transactions on Industry Electronics, Vol. 59, No. 7, pp. 2745 - 2760, July 2012
- [60] H. Zhou and A. M. Khambadkone, "Hybrid modulation for dual-active bridge bidirectional converter with extended power range for ultracapacitor application", IEEE Transaction on Industry Applications., Vol.45, No.4, pp.1434–1442, July-Aug. 2009
- [61] J.Hu, Z.Yang and R.W.DeDoncker, "A Comprehensive Dead-Time Compensation Method for a Three-Phase Dual-Active Bridge Converter with Hybrid Modulation Schemes", 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia), Nagaoka, Japan, 20-24 May, 2018
- [62] K.Kawauchi, H.Higa, H.Watanabe, K.Kusaka and J.Itoh, "Current Reduction Method for Dual Active Bridge Converter in Non-linear Dead-time Compensation Method", IEEJ Transaction on Industrial Application, Vol.140, No.3, pp.1-9, March 2020
- [63] S.Nakahara, S.Nagai, H.Nakayama, A.Jaber, M.Ochiai, Y.Muguruma, T.Ooto and H.Kanazawa, "Development of Dual Active Bridge DC-DC Converter to Achieve Zero Voltage Switching in Wide Voltage and Load Range", 2022 IEE-Japan Industry Applications Society Conference, 1-36, Tokyo, Japan, 31 Aug. - 2 Sep., 2022
- [64] A.Bindra and A.Mantooth. "Modern Tool Limitations in Design Automation", IEEE Power Electronics Magazine, Vol.6, No.1, pp.28-33, March 2019
- [65] A.J.M.Cardoso. "Power Electronics Design Methods and Automation in the Digital Era: Evolution of Design Automation Tools", IEEE Power Electronics Magazine, Vol.7, No.2, pp.36-40, June 2020
- [66] R.U.Lenke, B.J.Szymanski and R.W.DeDoncker, "Low-Frequency Modeling of Three-Phase, Four-Core, Strip-Wound Transformers in High-Power DC-DC Converters", 2010 IEEE Energy Conversion Congress and Exposition (ECCE), Atlanta, USA, 12-16 Sep., 2010
- [67] G.Ortiz, J.Biela and J.W.Kolar, "Optimized Design of Medium Frequency Transformers with High Isolation Requirements", IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society, Glendale, USA, 7-10 Nov., 2010
- [68] Y.Park, S.Chakraborty and A.Khaligh, "DAB Converter for EV Onboard Chargers Using Bare-Die SiC MOSFETs and Leakage-Integrated Planar Transformer", IEEE Transaction on Transportation Electrification, Vol. 8, No. 1, pp. 209 - 224, March 2022

- [69] N.Soltau, Z.Shen and R.W.DeDoncker,"Design of Series Inductances for High-Power DC-DC Converters",2015 International Conference on Renewable Energy Research and Applications (ICR-ERA),Palermo, Italy,22-25 Nov., 2015:
- [70] M.Kaymak, L.J.Blaut and R.W.DeDoncker,"Series Inductance Design Method for Dual Active Bridge DC-DC Converters Including Operating Range Profiles", 2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe),Ghent, Belgium, 6-10 Sep., 2021
- [71] M.Mu and F.C.Lee,"Design and Optimization of a 380–12 V High-Frequency, High-Current LLC Converter With GaN Devices and Planar Matrix Transformers",IEEE Journal of Emerging and Selected Topics in Power Electronics ,Vol.4, No.3, pp.854-862, July 2016
- [72] T.Guillod, P.Papamanolis and J.W.Kolar,"Artificial Neural Network (ANN) Based Fast and Accurate Inductor Modeling and Design",IEEE Open Journal of Power Electronics ,Vol.1, pp.284-299, July 2020
- [73] T.M.Evans, S.Mukherjee, Y.Peng and H.A.Mantooth,"Electronic Design Automation (EDA) Tools and Considerations for Electro-Thermo-Mechanical Co-Design of High Voltage Power Modules", PCIM Europe 2020, online, 7-8 July , 2020
- [74] P.L.Evans, A.Castellazzi and C.M.Johnson,"Automated Fast Extraction of Compact Thermal Models for Power Electronic Modules", IEEE Transaction on Transportation Electrification, Vol. 28, No 10, Oct. 2013
- [75] Y.Mukunoki, Y.Nakamura, T.Horiguchi,S.Kinouchi, Y.Nakayama, T, Terashima, M.Kuzumoto and H.Akagi,"Characterization and Modeling of a 1.2-kV 30-A Silicon-Carbide MOSFET", IEEE Transaction on Power Electronics, Vol.63, No. 11, pp.4339-4345, Nov.2016
- [76] S.Muff, A.Shih, L.Eichinger, B.Holzinger and H.Tanigawa,"From device modeling to characterization: a complete end to end design flow for SiC devices half bridge design", PCIM Europe digital days 2020,online, 7-8 July 2020,
- [77] D. Zhang, M.Guacci, M.Haider, D.Bortis, J.W.Kolar and J. Everts,"Three-Phase Bidirectional Buck-Boost Current DC-Link EV Battery Charger Featuring a Wide Output Voltage Range of 200 to 1000V", IEEE Energy Conversion Congress and Exposition (ECCE), Detroit, USA, 11-15 Oct. 2020

- [78] M.Schweizer and T.B.Soeiro,"Heatsink-less Quasi 3-Level Flying Capacitor Inverter Based on Low Voltage SMD MOSFETs", 2017 19th European Conference on Power Electronics and Applications (EPE2017), Warsaw, Poland, 11-14 Sep., 2017
- [79] M. Guacci, D.Bortis and J.W.Kolar,"High-Efficiency Weight-Optimized Fault-Tolerant Modular Multi-Cell Three-Phase GaN Inverter for Next Generation Aerospace Applications", 2018 IEEE Energy Conversion Congress and Exposition (ECCE),Portland, USA 23-27 Sept. 2018
- [80] U.Badstuebner, J.Biela, D.Christen and J.W.Kolar,"Optimization of a 5-kW Telecom Phase-Shift DC-DC Converter With Magnetically Integrated Current Doubler", IEEE Transaction on Industrial Electronics, Vol. 58, No. 10, pp. 4736 - 4745, Oct. 2011
- [81] H.v.Hoek, M.Neubert,A.Kroeber and R.W.DeDoncker,"Comparison of a Single-Phase and a Three-Phase Dual Active Bridge with Low-Voltage, High-Current Output", 2012 International Conference on Renewable Energy Research and Applications (ICRERA) , Nagansaki, Japan, 11-14 Nov., 2012
- [82] C.Fronczek, A.Thoennessen and R.W.DeDoncker,"Multi-Application Multi-Objective Optimization Algorithm for DC-DC Converter Topology Choice", 2022 IEEE Energy Conversion Congress and Exposition (ECCE), Detroit, USA, 9-13 Oct., 2022
- [83] U.Badstuebner, J.Miniboeck and J.W.Kolar,"Experimental Verification of the Efficiency/Power-Density ($\eta - P$) Pareto Front of Single-Phase Double-Boost and TCM PFC Rectifier Systems", 2013 IEEE Applied Power Electronics Conference and Exposition (APEC), LongBeach, USA, 17-21 March , 2013
- [84] H.Uemura, D.Toshida, H.Fujimoto, Y.Okumura and J.W.Kolar,"Benefits and Challenges of Design Process that employs a Multi-objective Optimization for Industrial Applications", 2015 IEEE 2nd International Future Energy Electronics Conference (IFEEEC) , Taipei, Taiwan, 1-4 Nov., 2015
- [85] R.M.Burkart and J.W.Kolar, "Comparative Life Cycle Cost Analysis of Si and SiC PV Converter Systems Based on Advanced $\eta - \rho - \sigma$ Multiobjective Optimization Techniques",IEEE Transaction on Power Electronics, Vol. 32, No. 6, pp. 4344 - 4358, June 2017
- [86] K. Venkatachalam, C.R. Sullivan, T. Abdallah, and H. Tacca, "Accurate prediction of ferrite core loss with non-sinusoidal waveforms using only Steinmetz parameters", 2002 IEEE Workshop on Computers in Power Electronics, Mayaguez, USA, 3-4 June 2002

[87] Wolfspeed, "CCS050M12CM2", Data sheet, <http://www.cree.com/>

[88] FERROXCUBE, "3C95 Material specification", Data sheet, <https://elnamagnetics.com/wpcontent/uploads/library/Ferroxcube>

[89] MAGNETICS, "Kool M μ Cores", Data sheet, <https://www.maginc.com/Products/Powder-Cores/Kool-Mu-Cores>

研究業績

学術論文

1. 近藤 亮太, 檜垣 優介, 山田 正樹 ”電気自動車搭載バッテリーの充放電制御用双方向絶縁型 DC/DC コンバータの開発”, 電気学会論文誌 D, Vol.136, No.1, pp.61-70, 2016
2. 近藤 亮太, 檜垣 優介, 山田 正樹 ”無効電力を抑制した電気自動車充放電用双方向絶縁型 DC/DC コンバータの損失低減効果実証”, 電気学会論文誌 D, Vol.137, No.8, pp.673-680, 2017
3. R.Kondo, Y.Higaki and M.Yamada, ”Experimental Verification of Reducing Power Loss under Light Load Condition of a Bi-Directional Isolated DC/DC Converter for a Battery Charger-Discharger of Electric Vehicle”, IEEJ Journal of Industry Applications, Vol.10, No.3, pp.377-383 (2021)
4. 近藤 亮太, 舟木 剛,”実験値とデータシート値と近似式から構築した電力変換器の損失モデルの実機検証”, 電気学会論文誌 D, Vol.143, No.4, pp.292-301, 2023

国際学会発表

1. R.Kondo, Y.Higaki and M.Yamada , ”Proposition and experimental verification of a bi-directional isolated DC/DC converter for battery charger-discharger of electric vehicle”, 2016 IEEE Applied Power Electronics Conference and Exposition (APEC), 20-24 March 2016
2. R.Kondo, P. Shuelting, A.H. Wienhausen, and R.W. De Doncker, ”An Automated Component-Based Hardware Design of a Three-Phase Dual-Active Bridge Converter for a Bidirectional On-Board Charger”, 2020 IEEE Energy Conversion Congress and Exposition (ECCE), Online (2020)

国内学会発表

1. 近藤 亮太, 檜垣 優介, 山田 正樹, ”電気自動車搭載バッテリーの充放電制御用双方向絶縁型 DC/DC コンバータの開発”, 電気学会 半導体電力変換研究会, SPC-14-083, 2014 年 3 月 7 日
2. 近藤 亮太, 檜垣 優介, 山田 正樹, ”無効電力を抑制した電気自動車充放電用双方向絶縁型 DC/DC コンバータの損失低減効果実証”, 電気学会産業応用部門大会 1-59, 2015 年 9 月 3 日

特許出願

1. 近藤 亮太, 檜垣 優介, 山田 正樹, 「DC/DC コンバータ」 特許 5762617 号
2. 近藤 亮太, 檜垣 優介, 山田 正樹, 「DC/DC コンバータ」 特許 6067116 号

謝辞

本博士論文を執筆するにあたり多大なるご指導、ご鞭撻を賜りました指導教員である舟木剛教授に深く感謝申し上げます。特に4章につきましては、研究における新規性と進歩性と有用性を創出するご指導と、査読論文執筆時にはその表現方法について、多くのことを学ばせていただきました。今後も先生のご指導を活かして関連する研究内容の推進と論文執筆を重ね、技術領域の確立に努めたいと思います。

また、ご多忙の中で論文審査をして頂きました高井重昌教授と牛尾知雄教授に厚く御礼を申し上げます。3章と4章で取り組んだ電力変換器の低損失設計に対して、高い知見に基づいたご指摘とアドバイスを頂きまして、研究内容の更なる価値向上につなげることができました。

本研究の2章にて、新しい電力変換器のトポロジーの検討についてご指導を頂きました三菱電機の山田正樹氏と、実機検証にてデータを取得頂いた三菱電機の檜垣優介氏に心より御礼を申し上げます。

本研究の3章にて、客員研究員として受け入れて頂き、共同研究にて電力変換器の自動設計化を検討する研究環境とご指導を頂きましたアーヘン工科大学の Prof. Rik W. De Doncker 氏に心より御礼を申し上げます。そして、実機検証のための試作機の製作や測定環境を構築頂きました Dr-Ing. Philipp Schuelting 氏と Dr-Ing. Arne Hendrik Wienhausen 氏に心より御礼を申し上げます。また、当社側から海外での研究活動の支援を頂きました三菱電機の今井祥人氏、佐竹彰氏、杉江弘氏、原田茂樹氏、岩路寛康氏、高原貴昭氏に心より御礼を申し上げます。

社会人博士課程への進学支援、並びに在学中の支援を頂きました三菱電機の浦壁隆浩氏、奥田達也氏、永井徹氏、山崎尚徳氏、森修氏、福本久敏氏、永井孝佳氏に心より御礼を申し上げます。今回の学位取得の経験を生かしてパワーエレクトロニクス技術と製品の研究・開発・調査・企画等の業務を高いレベルで牽引するだけでなく、後進の育成にも貢献していきたいと思っております。

最後に、充実した研究生生活を支えて頂きました妻をはじめ家族に感謝を申し上げます。