

Title	デジタル処理型高速変復調器と無線通信方式への適用に関する研究
Author(s)	岡田, 隆
Citation	大阪大学, 2001, 博士論文
Version Type	VoR
URL	<a href="https://hdl.handle.net/11094/94">https://hdl.handle.net/11094/94</a>
rights	
Note	

*Osaka University Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	おか だ たかし 岡 田 隆
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 1 6 5 7 5 号
学位授与年月日	平成 13 年 11 月 28 日
学位授与の要件	学位規則第 4 条第 2 項該当
学位論文名	ディジタル処理型高速変復調器と無線通信方式への適用に関する研究
論文審査委員	(主査) 教授 小牧 省三  (副査) 教授 森永 規彦 教授 塩澤 俊之 教授 河崎善一郎 教授 元田 浩 教授 北山 研一

### 論 文 内 容 の 要 旨

本論文では、デバイス技術の急速な進歩を背景とした“ディジタル処理型高速変復調器”の実現法について議論を行った。これは、ディジタル信号処理の適用領域を IF 帯まで拡張するとともにアナログ処理と融合させることにより、10Mbps 以上の伝送容量を有し、かつまた容量可変機能を実装可能にする変復調器の実現を目指したものである。以下に、本論文の各章の内容を示す。

第 1 章では、本研究の背景及び目的を示した。

第 2 章では、ディジタル処理型変復調系での主要な劣化要因に関する等価 CNR 劣化量の解析手法を提案し、変復調系の固定劣化量を推定した。

第 3 章では、ディジタル処理型高速変調器の構成方法について検討を行った。ここでは、従来の DSP 型高速変調器構成に起因する不要輻射を、演算量増加を招かずに除去するために、0 次データホールドを用いること。及び、IF 帯での波形整形を行うこと、を特徴とする 2 つのタイプのディジタル処理型直交変調器の構成方法を提案し、設計方法を確立した。

第 4 章では、ディジタル処理型高速復調器の構成法について検討を行った。ここでは、最小レートで高精度な直交検波処理を実現するために、デマルチプレクサを用いた直交検波器を採用した場合の様々な条件下での解析を行い、フィルタの機能配分及び劣化要因を明かにした。また、この検波器に最適な各種制御ループの構成方法を提案し、回路実現方法も併せて明示した。

第 5 章では、速度可変型ディジタル処理変復調器の設計を行った。本変復調器の速度可変機能は、全ての速度モードに対して簡易な構成で均一の変調特性を得るために、最大レートを基準に速度モードのサンプルレート及び動作クロック周波数を決定することで実現した。

第 6 章では、変調方式可変型ディジタル処理変復調器の検討を行い、変調方式の無瞬断切替という観点から、変復調器構成及び制御信号伝送方法を提案した。提案構成では、変調方式に応じて振幅操作を行うこと、及び切替制御信号を信号点配置の最大振幅点に挿入して伝送することが特徴である。

第 7 章では、無線 LAN の開発を通して無線回線制御の高機能化を議論について検討を行い、高速で、かつ伝送遅延の短い高速無線データ伝送を実現するために、パケット連結機能を有する 2 モード GSMA を提案した。そして Ethernet LAN 上での 2 モード GSMA (Global Scheduling Multiple Access) の最適フレーム長等をパラメータを

解析手法により明らかにした。

第8章では、まとめとして本論文の各章で得られた結論を記した。

## 論文審査の結果の要旨

近年、世の中ではデバイス技術の急速な進歩が見られ、デジタルベースバンドにおける信号処理の高度化が進んでいる。本研究では、これらの発展を背景としたデジタル処理型高速変復調器の実現に関する検討を加え、デジタル信号処理による劣化の解明を行い、これを低減する種々の新しい考案を行い、改善効果の理論解析を行うとともに、集積回路化された回路を実現してその効果の把握を行っている。本論文はこれらの結果をまとめたものであり、得られた主な成果は次の通りである。

- (1) デジタル処理型変復調系での主要な劣化要因に関する分析と分類を行い、ビット誤り率特性の劣化を示す等価 CNR 劣化量に関する解析手法を提案し、変復調系の固定劣化量を定量化している。
- (2) デジタル処理型高速変調器の構成法に関する検討を加え、零次データホールドならびに中間周波帯での波形整形を行うことを特徴とする2つのタイプのデジタル処理型直交変調器の構成方法を提案し、設計法を確立している。これにより、従来の DSP 型高速変調器構成に起因する帯域外への信号の不要輻射を、演算量増加を招かずに除去している。
- (3) デジタル処理型高速復調器の構成法に関する検討を加え、デマルチプレクサを用いた直交検波器を用いて最小レートで高精度な直交検波処理を実現している。また、種々の条件下での解析を行い、フィルタの機能配分及び劣化要因を明かにしている。さらに、この検波器に最適な各種制御ループの構成法を提案し、回路実現法を明示している。
- (4) 変調速度を可変にできるデジタル処理変復調器の構成法に関する検討を加え、最大変調速度を基準に標本化速度及び動作クロック周波数を決定する設計法により、全ての変調速度に対して簡易な構成で均一の変調特性が得られることを明らかにし、可変速デジタル処理変復調器を実現している。
- (5) 変調多値数を可変にするデジタル処理変復調器に関する検討を加え、変調方式に応じて振幅操作を行うこと、及び切替制御信号を信号点配置の最大振幅点に挿入して伝送することを特徴とする新しい変復調器構成及び制御信号伝送法を提案し、変調方式の切替時に発生する瞬断の無瞬断化を実現している。
- (6) 無線 LAN における無線回線制御の高機能化に関する検討を加え、パケット連結機能を有する2モード GSMA (Global Scheduling Multiple Access) 方式を提案し、高速かつ伝送遅延の短い無線データ伝送を実現している。

以上のように本論文では、デジタル無線通信におけるデジタル処理型高速変復調器の実現法に対し、デジタル処理適用による劣化要因の把握と定量化を行い、これを低減するための種々の新しい構成法を提案し、提案した方式のそれぞれに対し理論解析を加え改善効果を明らかにするとともに、実験による特性把握を行い理論解析ならびに改善効果の妥当性を確認している。また、デジタル信号処理の適用領域を中間周波数帯域まで拡張するとともにアナログ処理と融合させることにより、10Mbps 以上の伝送容量を有する実際の集積回路チップセットを実現するとともに、容量可変機能を実装し、回路を実現するための設計手法を確立している。これらの成果は、今後の電波利用の上でスペクトル利用効率の向上に寄与し、通信工学の発展に寄与するところが極めて大きい。よって本論文は博士論文として価値あるものと認める。