

Title	4H-SiCデバイスにおける積層欠陥の発展挙動の予測と 信頼性設計への活用		
Author(s)	加納,明		
Citation	大阪大学, 2024, 博士論文		
Version Type	VoR		
URL	https://doi.org/10.18910/96061		
rights			
Note			

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

博士学位論文

4H-SiC デバイスにおける 積層欠陥の発展挙動の予測と 信頼性設計への活用

加納明

2023年12月

大阪大学大学院工学研究科

R
ļ

第1章	緒	論	1
1.1	研	究の背景	1
1.2	4H	-SiC バイポーラデバイスの課題	8
1.3	4H	-SiC の格子欠陥とバイポーラ劣化現象	9
1.3	5.1	4H-SiC の結晶構造	9
1.3	5.2	4H-SiC の積層欠陥	. 10
1.3	5.3	4H-SiC の基底面転位	11
1.3	5.4	再結合誘起転位すべりによる転位の易動度	. 13
1.3	5.5	量子井戸作用モデルによる積層欠陥拡張の駆動力	. 14
1.4	目	的	. 15
1.5	本	論文の構成	. 16
参考	文献		. 16
第2章	積	層欠陥拡張のフェーズフィールドモデル	. 20
2.1	緒	言	. 20
2.2	積	層欠陥の時間発展モデル	. 20
2.2	2.1	時間依存ギンツブルグ・ランダウ方程式によるフェーズフィー	ール
ド	モデ	ル	. 20
2.2	2.2	応力場の評価法	. 21
2.2	2.3	積層欠陥のフェーズフィールドモデル	. 22
2.2	2.4	ヘルムホルツ自由エネルギー	. 23
	(a) /	化学ポテンシャルのエネルギー密度	. 23
	(b)	積層欠陥エネルギー密度	. 26
	(c) į	弾性ひずみエネルギー密度	. 26
	(d)	勾配エネルギー密度	. 27
	(e) 3	結晶学的エネルギー密度	. 27
2.3	解	析モデルと解析条件	. 28
2.4	提	案手法の検証	. 32
2. 4	.1	積層欠陥幅	. 32
2.4	.2	転位の移動速度	. 34
2.5	結	果と考察	. 36
2.5	5.1	デバイスシミュレータの解析結果	. 36
2.5	5.2	積層欠陥の拡張挙動	. 42

2.6	結	言	. 48
参考了	て献		. 48
第3章	バイ	'ポーラ劣化の信頼性設計	. 51
3.1	緒	言	. 51
3.2	信頼	〔性解析法	. 51
3.2.	1	パワーモジュールの設計変数	. 53
3.2.	2	積層欠陥のフェーズフィールドモデル	. 55
3.2.	3	積層欠陥の拡張速度に対する応答曲面	. 56
3.3	応答	ぎ曲面の構築	. 57
3.4	結	言	. 63
参考了	て献		. 64
第4章	実験	後及び実環境への適用による検証	. 65
4.1	緒	言	. 65
4.2	デモ	モジュールを用いた冷却・加熱プロセスによる有限要素法モラ	デル
の検証	E		. 65
4.2.	1	有限要素法モデルと解析条件	. 65
4.2.	2	実験結果との比較	. 71
4.3	フェ	- ーズフィールドモデルに対応する応答曲面の検証	. 74
4.4	イン	/バータシステムへの応用	. 75
4.4.	1	解析対象事例	. 75
4.4.	2	解析モデルと解析条件	. 77
4.4.	3	全体解析と局所解析	. 81
4.4.	4	解析結果	. 85
4.5	結	言	. 92
参考了	て献		. 93
第5章	結	論	. 94
付録 A	デバ	バイスシミュレータ	. 96
付録 B	転位	のエネルギー	102
謝辞104			
学位論文に関する原著論文と口頭発表105			

第1章 緒 論

1.1 研究の背景

脱炭素社会に向けて革新的な省エネルギー化(省エネ化)が求められており, 次世代パワー半導体の開発と活用がその一役を担っている.パワー半導体は,パ ワーデバイスあるいはパワー半導体デバイスと呼ばれ,高電圧や大電流(すなわ ち大電力・高出力)を扱える特徴がある.

経済産業省は、2050年カーボンニュートラル目標に向けて、プロジェクト「次世代デジタルインフラの構築」の内容をまとめた研究開発・社会実装計画を2021年10月に策定した⁽¹⁾. このプロジェクトでは、経済安全保障の観点から半導体産業の重要性と課題解決の方向性が示されている.パワー半導体の省エネ化技術として、次世代パワー半導体シリコンカーバイド(SiC)、ガリウムナイトライド(GaN)が挙げられる.SiCは、2020年代半ばから後半にかけて電動車・充電インフラ、GaNは2025年にサーバ内の電圧変換器、2030年にデータセンター向け電源への需要拡大が予想されており、これらの次世代パワー半導体の高性能化・高信頼化に加えて、普及促進に向けたコスト低減が重要になる.高性能化に向けた技術課題として、SiC半導体では、従来のSiに比べて、結晶欠陥密度が100倍以上高いことが指摘されており、これらの欠陥が、SiC半導体の信頼性の課題として報告されている⁽¹⁾.

従来よりシリコン(Si)パワー半導体が用いられているが,最近では飛躍的に 電力効率を高められるワイドバンドギャップ半導体である SiC の次世代パワー 半導体に注目が集まっている.新材料 SiC には数多くの結晶多形(ポリタイプ) が存在するが,その中でも 4H-SiC はパワー半導体向けに最適とされ,その量産 化に大きく期待が寄せられている.

SiC パワー半導体に使用される 4H-SiC は, Si に比べて絶縁破壊電界強度, 飽 和電子速度, 熱伝導度などに優れている. そのため, 4H-SiC を適用した半導体 デバイスは, 高耐圧特性, 高速スイッチングや低オン抵抗特性^(注 1)の実現が可能 である. また, 高温環境下での動作に優れ, コンバータ, インバータ等の電力変 換装置等の産業用途向け機器の高耐圧化, 電流の大容量化のニーズに対応でき る. これにより, 電力損失の大幅低減, 機器の小型化に貢献できる次世代の低損 失デバイスとして期待されている.

4H-SiC は、材料特性の優秀さ、結晶品質の高さ、製造プロセスの成熟度、デバイス開発の進行度などの点で実用化が進んでおり、スイッチング素子の研究開発も多くの研究機関や企業で活発に行われている.特に、家電、自動車、鉄道、

電力などのパワーエレクトロニクス応用分野において、大きな関心が寄せられている⁽²⁾⁻⁽⁴⁾.

図 1.1 にパワー半導体の容量と動作周波数の関係と,主な応用分野を示す.電力機器,鉄道,自動車,家電,スイッチング電源まで多岐にわたり,多種多様なパワー半導体がそれぞれの特長に応じて使い分けされている^{(5),(6)}.

Si パワー半導体では、小出力容量で動作周波数が数十 kHz 以上では、ユニポ ーラデバイスの金属酸化膜半導体電界効果トランジスタ(Metal oxide semiconductor field effect transistor: MOSFET),中出力容量で数百 Hz から数十 kHz までは絶縁ゲートバイポーラトランジスタ(Insulated gate bipolar transistor: IGBT), 大出力容量で商用周波数近傍での応用にはサイリスタ(Thyristor)やゲートター ンオフサイリスタ(Gate Turn-Off thyristor: GTO)が主に使われている.

次世代パワー半導体では、SiC ユニポーラデバイスが Si-IGBT をさらに大容 量、高周波化する領域に使われる. GaN パワー半導体は、Si パワーMOSFET を さらに高周波化する領域に使われる. SiC バイポーラデバイスは Si サイリスタ 以上の大容量化が期待されているが、デバイス開発に課題がある⁽⁵⁾.

(注1)オン抵抗特性:半導体デバイスがオン状態の時の電流と電圧の関係を表す ものである.オン状態であるときの抵抗値をオン抵抗という.その値が小さいほ ど,動作時のロスが少ない.

2



Fig. 1.1 Power semiconductors and application examples.^{(5),(6)}

代表的なワイドバンドギャップ半導体と Si について,それらの主な物性値を 表 1.1 に示す^{(2),(7)}.次世代パワーデバイス用の材料としては,SiC の他に,ダイ ヤモンドや GaN などのワイドバンドギャップ半導体材料がある.これらの材料 は絶縁破壊電界強度が Si より1桁程度大きく,SiC では 600V~数千 V の高耐 圧を実現できる.

	diamond	GaN	4H-SiC	6H-SiC	3C-SiC	Si
Band gap (eV)	5.47	3.42	3.26	3.02	2.23	1.12
Electron mobility $\mu_{\rm e} ({\rm cm}^2 {\rm V}^{-1} {\rm s}^{-1})$	2000	1500	$1200 \ ^{*1}$ $1000 \ ^{*2}$	100 ^{*1} 450 ^{*2}	1000	1350
Hole mobility $\mu_{\rm h} ({\rm cm}^2 {\rm V}^{-1} {\rm s}^{-1})$	1600	150	120	100	50	600
Breakdown field strength Eg (V/cm)	8×10 ⁶	3.0×10 ⁶	2.8×10 ⁶	3.0×10 ⁶	1.5×10 ⁶	3.0×10 ⁵
Thermal conductivity λ (W cm ⁻¹ K ⁻¹)	20	1.3	4.9	4.9	4.9	1.5
Saturated drift velocity v _{sat} (cm/s)	2.5×10 ⁷	2.7×10 ⁷	2.2×10 ⁷	1.9×10 ⁷	2.7×10 ⁷	1.0×10 ⁷
Dielectric constant ε	5.5	9.0	10.2 ^{*1} 9.7 ^{*2}	10.2 ^{*1} 9.7 ^{*2}	9.72	11.8
Baliga's figure of merit (BFOM) $\varepsilon \mu_e E_g^3$ (against Si)	13094	847	624	274	76	1
Baliga's high frequency figure of merits (BHFFOM) $\mu_e E_g^2$ (against Si)	1053	111	77	33	19	1

Table 1.1 Physical property of wide band gap semiconductor materials.^{(2),(7)}

*1 : Horizontal to c-axis

*2 : Vertical to c-axis

図 1.2 に Si と SiC のショットキーバリアダイオード (Schottky barrier diode: SBD) に逆電圧 V を印加した場合の電界強度 E と空乏層幅 W の関係を示す. SBD に逆電圧を印加すると,図 1.2 のように n⁺側に空乏層が伸びる.絶縁破壊 電界強度 E_g と絶縁破壊強度に達したときの空乏層幅 W_m で囲まれた三角形の面 積が耐圧 $V_B=E_g W_m/2$ になる.ドリフト層 (n⁻) の不純物濃度は電界強度と空乏層 幅の傾きに比例する.不純物濃度を高くすると,ドリフト層の抵抗値 R_{on} は減少 し,順方向電圧は低く改善されるが,耐圧は減少する.SiC の場合,絶縁破壊強 度が Si の 10 倍近くあるので,耐圧を保持するためのドリフト層の不純物濃度を 高くすることができ,Si に比べて 1/10 程度までドリフト層の抵抗であり,ドリフト 層の厚さに比例して抵抗値は高くなる.SiC では,ドリフト層を薄くできる.高耐 圧パワーデバイスの抵抗成分のほとんどはドリフト層の抵抗であり,ドリフト 層の厚さに比例して抵抗値は高くなる.SiC では,ドリフト層を薄くできること から,単位面積当たりのオン抵抗が非常に小さい高耐圧パワーデバイスの製作 が可能である⁽⁸⁾.その他にも,高温動作,高い熱伝導度,大きな飽和電子ドリフ ト速度などの優れた物性値を保持する.



Fig. 1.2 Electric field strength and depletion layer width in an SBD diode of (a) Si and (b) SiC at the reverse voltage. The reverse voltage V of an SBD diode is represented by the area of right triangle whose side length are the electric field E and the depletion layer width W.

表 1.1 にはパワーデバイスに応用する場合の代表的な性能指数の 1 つである バリガーの性能指数 (Baliga's figure of merit: BFOM) も表記している. BFOM は ユニポーラ素子のドリフト層抵抗の逆数になっており,パワーデバイスの導通 損失を比較する性能指数であり,ダイヤモンドが格段に高く,GaN,4H-SiC,6H-SiC, 3C-SiC と続いている. Si に対する 4H-SiC の BFOM の比 (624) は,ユニ ポーラ素子のドリフト層のオン抵抗を Si の 1/624 まで小さくできることを意味 し,高周波動作におけるバリガーの性能指数 (Baliga's high frequency figure of merit: BHFFOM) も Si と比較して高い.

一方,バイポーラ素子では、伝導度変調効果による過剰キャリアによりドリフト層のオン抵抗を小さくすることができる. 伝導度変調とは、バイアスをかけたときに高抵抗のドリフト層にキャリアが流れ込み、高濃度にドーピングされたような状態になることで低オン抵抗になる. PiN ダイオードでの伝導度変調効果の概略図を図 1.3 に示す.



Fig. 1.3 Schematic image of PiN diode with forward voltage.

図 1.1 に記載している代表的な MOSFET と IGBT の構造図を図 1.4 に示す. 図 1.4(a)の MOSFET では、ゲートとソース間に電圧を印加するとドレインとソース 間が導通状態になるスイッチ素子である.また、ドリフト層へのキャリアの蓄積 がないため、スイッチングを非常に高速化できる.欠点として伝導度変調効果を 利用しない素子であるため、高耐圧化した場合のオン抵抗が大きくなる問題が ある.また、インバータ回路の還流ダイオードとして、ソース側の p 層とドレイン側の n⁺層の間にあるボディダイオードが使用される場合がある、

Si パワーデバイスでは、高耐圧化に伴うオン抵抗の増大を改善するために、 主に IGBT などの少数キャリアデバイス (バイポーラデバイス)が用いられてき た (図 1.4(b)参照). しかしながら、伝導度変調効果でオン抵抗を下げているが、 オフ時にドリフト層内に蓄積したキャリアが再結合で消滅する時間が必要なた め、スイッチング損失が大きいことから発熱の問題があり、高周波動作には限界 があった. 一方、SiC では、SBD や MOSFET といった高速な多数キャリアデバ イス (ユニポーラデバイス) を高耐圧にすることができるので、Si ではトレー ドオフであった高耐圧,低オン抵抗,高速スイッチングを同時に実現できる.SiC パワーデバイスを利用することで,Siの IGBT に比ベスイッチング損失を 85% 削減することが可能である⁽⁸⁾.

また, バンドギャップが Si の約 3 倍広い, Si より高い温度 (SiC では接合 温度 450 ℃⁽⁹⁾) での動作が可能である.現在はパッケージの耐熱性の制約から 150℃~175℃ 保証としているが, パッケージ技術が進展すれば 200℃ 以上の保 証が可能になる⁽⁸⁾.



Fig. 1.4 Schematic images of (a) MSOFET and (b) IGBT.

以上のように, SiC はデバイス性能の観点で従来の Si よりも優れた特性を有 している.

1.2 4H-SiC バイポーラデバイスの課題

SiC パワー半導体の課題として、半導体素子を作るためのウェハ材料が高価格 であること(Siの4~5倍程度)⁽¹⁰⁾,デバイスの長期信頼性を確保することが困 難であることが挙げられる. 前者は, SiC ウェハの 8 インチ大口径化により Si 比 の金額が2倍程度になることが見込まれているが、生産性向上のため昇華法に 代わる溶液法をはじめとする種々の技術開発が行われている.後者は、SiC ウェ ハに存在する結晶欠陥に起因するため、根本的な解決が難しいとされている. SiC の結晶欠陥の中でも、長期信頼性に悪影響を与えるものとして積層欠陥が知 られている⁽¹⁰⁾. PiN ダイオードなどの 4H-SiC バイポーラデバイスでは, 順方向 電流動作時にシングルショックレー型積層欠陥(single Shockley-type stacking fault: SSSF)が拡張する現象が知られている.これは、基底面転位(basal plane dislocation: BPD) が2つの部分転位 (partial dislocation) に分かれて, 部分転位に 囲まれた積層欠陥が拡張する.この積層欠陥の拡張と、それに伴う電気抵抗の増 大は、バイポーラ劣化 (bipolar degradation) や順方向劣化と呼ばれ、SiC パワー半 導体の長期信頼性の課題となっている⁽¹¹⁾.この課題に対して,BPD を低減した SiC ウェハの開発や、エピ成長初期に BPD を貫通刃状転位 (threading edge dislocation: TED) に変換する技術が開発されており、バイポーラ劣化を引き起こ す BPD メカニズムの詳細な解析や、バイポーラ劣化を招く積層欠陥が拡張する 順方向電流の閾値の評価が進められている^{(10),(12)}.

この積層欠陥の拡張は、バイポーラデバイスのドリフト層に注入された電子 と正孔が関与する再結合誘起転位すべり (recombination enhanced dislocation glide: REDG)効果によって引き起こされる^{(13),(14)}.積層欠陥の拡張の駆動力は,4H-SiC 中の電子が積層欠陥によって誘起された量子井戸に入る、いわゆる量子井戸作 用(quantum well action: QWA)によるエネルギー低下効果によって説明される (15)-(18). エネルギー低下効果の大きさは、電流密度ではなく、過剰キャリア濃度 を表す少数キャリア密度の関数として与えられる(14).また,積層欠陥の拡張は、 正孔と電子の再結合エネルギーだけでなく, BPD のすべり系に作用する分解せ ん断応力(resolved shear stress: RSS)にも影響されることが実験的に確認されて いる(19)-(21). 積層欠陥の拡張の時間発展を解析するために,外部負荷応力に対す る閾値電流密度の依存性を調べた先行実験(19)が行われている.その結果に基づ き, デバイス製造やその後の実装工程, 使用条件下での熱や応力の影響も考慮し, 積層欠陥拡張の閾値少数キャリア密度と RSS の依存性⁽²⁰⁾が調べられている. し かし、QWA による積層欠陥の有無による系の自由エネルギーの差は、転位に対 する応力の影響も含めて、積層欠陥の拡張を完全に説明することはできない.近 年, 微細構造中の転位運動を考慮した塑性変形を予測するために, 転位理論に基

づく離散転位動力学 (discrete dislocation dynamics: DDD) が研究されている⁽²²⁾⁻⁽²⁷⁾. これらの研究では、長距離弾性相互作用は連続体モデルとして Peach-Koehler 方 程式⁽²⁸⁾により記述され、強い非線形短距離相互作用は熱活性化過程として現象 論的にモデル化されている.これらのモデルでは、系の構成はすべての転位線の 形状とそのバーガースベクトルによって記述され、系の時間発展は転位線の進 展によって表される.したがって、積層欠陥の拡張の時間発展解析には、電子や 正孔の化学ポテンシャル、外部負荷や内部応力のひずみエネルギーなどを含め た全自由エネルギーを考慮し、そのエネルギー散逸から表現する必要がある.

1.3 4H-SiC の格子欠陥とバイポーラ劣化現象

1.3.1 4H-SiC の結晶構造

SiC は、200 種類以上の結晶多形(ポリタイプ)が確認されているが、代表的 な結晶多形である 3C-SiC、4H-SiC、6H-SiC の積層構造を図 1.5 に示す. 四面体 の4 隅に C 原子、四面体中心に Si 原子を配置するとし、四面体の位置を A、B、 C とし、反転している四面体の位置は、A'、B'、C'としている. 3C 構造では、各 四面体は ABCABC…と反転せず、4H と 6H では四面体の左右が反転するものが ある. これら結晶多形の表記方法は、積層方向の Si-C 単位層の数と、結晶系の 頭文字(C:立方晶、H:六方晶)を組み合わせて表されている.



Fig. 1.5 Schematic diagrams of stacking sequence of (a) 3C-SiC, (b) 4H-SiC, and (c) 6H-SiC.

1.3.2 4H-SiC の積層欠陥

転位のすべり運動によって拡張した積層欠陥の積層順序を図 1.6 に示す. BPD やショックレー型積層欠陥は、C 原子で構成された四面体の底面と、四面体の中心の Si 原子層との間に導入される. すべり運動による原子の変位を矢印で表す. シングルショックレー型積層欠陥はそのすべり面の位置により、Zhdanov 記法を用いて SSSF(3,1)と SSSF(1,3)の 2 種類に分けられる. 図 1.6 (a)は、ABCB'という積層順序の SSSF(3,1)の模式図であり、図 1.6 (b)は、A'BCA という積層順序の SSSF(1,3)の模式図である.



Fig. 1.6 Schematic diagrams of stacking sequence of (a) SSSF(3,1) and (b) SSSF(1,3). The arrows indicate the displacement of the atom position by glide motion.

1.3.3 4H-SiC の基底面転位

4H-SiCのBPDの転位線は、パイエルスエネルギーの谷に沿った<1120>方向 に停留しやすいため、この方向と結晶学的に等価な6方向に沿って存在する. 転位線とバーガースベクトルが平行になるらせん転位のBPDと、転位線とバー ガースベクトルのなす角が60°になる混合転位のBPDの2種類が存在する.SiC は結晶多形間での自由エネルギー差が非常に小さいため、積層欠陥エネルギー も小さい.したがって、BPDは比較的容易に部分転位に分解する.BPDの拡張 は、図1.5の四面体A、B、C内で拡張する場合と、四面体A'、B'、C'内で拡張 する場合の2種類が存在する.図1.7にSi側から見た場合の拡張したBPDの転 位ループの模式図を示す.部分転位は、転位芯がSi原子で構成されるSi-core 部 分転位と、C原子で構成されるC-core 部分転位に分けられる.転位線とバーガ ースベクトルのなす角度の違いにより、30°部分転位と90°部分転位に類別され、 部分転位は、30°Si-core、90°Si-core、30°C-coreの4種類に区分される. C-core 部分転位は常温ではすべり運動が起こらず、一方Si-core 部分転位はすべ り運動を起こしやすいことが分かっている⁽²⁹⁾⁻⁽³¹⁾. また, 90°Si-core 部分転位は 30°Si-core 部分転位に比較して速く運動する⁽¹¹⁾. これらの部分転位によって, 積 層欠陥が形成されることになる^{(32),(33)}.



Fig. 1.7 (a) Schematic diagram of dislocation loop with SSF between two dissociated partial dislocations. (b) Schematic diagram of dislocation loop with another partial dislocations different from (a).

1.3.4 再結合誘起転位すべりによる転位の易動度

図 1.8 に PiN ダイオードにおける三角欠陥(Triangular SSF)と帯状欠陥(Barshaped SSF)の拡大の模式図を示す.バイポーラダイオードの順方向電流動作時, また pn 接合構造がない SiC のドリフト層に光や電子線の照射時にも,積層欠陥 は拡張する.この現象は,REDG 効果と呼ばれている⁽³⁴⁾⁻⁽³⁸⁾.この原因は,いず れもドリフト層で励起された電子とホールの再結合により生じたエネルギーが 転位移動の活性化エネルギーを低下させ,Si-core 部分転位が運動しやすくなる. そのため,4H-SiC では REDG 効果により Si-core 部分転位の移動が促進される. 一方,C-core 部分転位の移動は促進されないことが知られている⁽³⁰⁾.



Fig. 1.8 Schematic images of the shape and the origin of (a) a triangular SSF and (b) a bar-shaped SSF in an 4H-SiC PiN diode.

1.3.5 量子井戸作用モデルによる積層欠陥拡張の駆動力

積層欠陥の拡張の駆動力は、4H-SiC 中の電子が積層欠陥によって誘起された 量子井戸に捕獲される QWA で説明される⁽¹⁵⁾⁻⁽¹⁸⁾(図 1.9 参照). QWA モデルで は、電流注入や光や電子線の照射などで伝導帯に生じた電子が、積層欠陥で誘起 されたエネルギー準位の低い量子井戸に捕獲されることにより系のエネルギー が低下する. それにより、積層欠陥が安定化する. また、この積層欠陥に捕獲さ れた電子は、積層欠陥の両側に空乏領域を生成し、量子井戸全体のエネルギー準 位を上方にシフトさせる. QWA によるエネルギー低下量が、積層欠陥を形成す るエネルギー量よりも大きい場合には、積層欠陥が拡張する方が系全体のエネ ルギーが低くなる. したがって、電流注入時には積層欠陥を拡張する方が安定な 状態となり、電流注入は積層欠陥を拡張させる方向へ転位が移動するための駆 動力として働く.



Fig. 1.9 Schematic images of band diagram for the 4H-SiC with SSF. E_c and E_v are conduction-band bottom energy and valence-band top energy. E_{Fn} and E_{Fp} are quasi-Fermi levels for electrons and holes⁽¹⁵⁾⁻⁽¹⁸⁾.

1.4 目的

1.2 節で述べた課題を解決するために、本研究では 4H-SiC パワーデバイスの 信頼性設計に必要となる電流・熱・作用応力条件下でのバイポーラ劣化現象によ る積層欠陥の時間発展挙動を定量的に明らかにすることを目的とする.

そのために、3次元転位を持つ異方性結晶の電流・熱・作用応力条件下での自 由エネルギーを用いて、4H-SiC パワーデバイスの積層欠陥の拡張を非平衡系の 非線形現象として解析するメゾスコーピックな解析手法を構築する.この方法 では、積層欠陥を表現する秩序パラメータを空間的に連続な状態変数として記 述し、非一様系である微細構造の時間発展に関する現象論的方程式をフェーズ フィールド法⁽³⁹⁾⁻⁽⁴⁵⁾により解析する.したがって、本手法では積層欠陥の形状や その空間的配置に関わる詳細な情報の時間発展を得ることができる.積層欠陥 の拡張の時間発展を理解するためには、応力印加下での電子や正孔の化学ポテ ンシャルなどの自由エネルギー成分の変化率を表現できる統合的な手法が必要 である.このような要求から、時間依存ギンツブルグ・ランダウ(Ginzburg-Landau: GL)方程式に基づくフェーズフィールド(phase field: PF)法を構築し、RSS に 応じた自由エネルギーと電流密度と温度に依存するキャリア密度に基づいて、 積層欠陥の拡張における時間発展を解明する^{(39),(40)}.

次に、パワーデバイスやパワーモジュールの信頼性向上には、バイポーラ劣化 現象の要因である電気・熱・応力の影響を統合する連成解析(46)が必要となる.パ ワーモジュールは、複数個のパワー半導体を組み合わせて、1 パッケージにまと めた製品のため、パワーモジュール全体での連成解析が必要となる.しかしなが ら、PF 法はズームアップされた領域での解析や評価は可能だが、デバイス全体 の解析や実用的な使用条件での設計に供される解析手法としては不十分である. そこで、マルチフィジックス有限要素法 (finite element method: FEM)と時間依存 GL 方程式に基づく PF モデルとの複合法を用いて、積層欠陥の拡張による電流 密度の変化量(電気量と称する),温度の変化量(熱量と称する),分解せん断応 力の変化量(機械量と称する)に依存した臨界状態を解析する信頼性設計手法に 拡張する⁽⁴⁷⁾. その手法では, 4H-SiC バイポーラダイオードの実用的な使用条件 下での積層欠陥の拡張率を効率的に求めるために、前述の PF モデル^{(39),(40)}から 積層欠陥の拡張を求め,マルチフィジックス FEM 解析で得られた電気量,熱量, 機械量に依存する PF モデルに対応する応答曲面を得る.なお,本手法では,三 角形または帯状の積層欠陥の形成において最も拡張が小さい積層欠陥の初期段 階を対象とする.そして,詳細な FEM 解析モデルを用いて予測したデバイスの 変形挙動については、実証モジュールを用いた実験結果と比較し本手法の検証 を行う.

1.5 本論文の構成

本論文は、本文5章と付録で構成される.

第1章では、本研究の背景と課題、目的について述べる.

第2章では、電流密度や温度に依存するキャリア密度に応じた自由エネルギーに加えて、作用応力による弾性ひずみエネルギーを考慮したメゾスコーピックな現象解析法を構築し、積層欠陥の拡張現象を再現して電流密度の閾値と分解せん断応力の関係性を明らかにする.

第3章では、その知見を活用することで、電気・熱・応力を連成するマルチフィジックス FEM 解析と複合して、実際に使用される条件下で、積層欠陥の拡張の予測に関わる信頼性解析法を構築する.電流密度・温度・応力場の複合挙動の エネルギー変化から、積層欠陥の初期拡張が生じる閾値について効率的に予測 するため、応答曲面を構築する.

第4章では、実験による検証として、デモモジュールの熱変形と帯状の積層 欠陥の閾値電流密度の応力による変化を実験データと参考データから検証する. 実環境による検証として、インバータシステムに適用し、構築された応答曲面上 で積層欠陥の拡張率を予測する.

第5章では、本研究の総括を述べる.

参考文献

- 経済産業省、"「次世代デジタルインフラの構築」プロジェクトに関する研究開発・社会実装計画"、 <u>https://www.meti.go.jp/press/2021/10/20211019002/20211019002.html</u>、(参照 2023年10月29日).
- (2) 四戸孝, 東芝レビュー, 59, 2, (2004).
- (3) 東芝インフラシステムズ株式会社、ニュースリリース、"西日本旅客鉄道 株式会社新型車両向け電気品納入について -3.3kV All-SiC素子採用の駆 動システムを納入-"(2019年3月)、 <u>https://www.global.toshiba/jp/news/infrastructure/2019/03/news-20190314-</u> 01.html、(参照2023年10月29日).
- (4) 東芝インフラシステムズ株式会社,ニュースリリース,"阪急電鉄新型車 両向け電気品納入開始について ~3.3kV All-SiC素子採用のPMSM駆動シ ステムなど最新システムを採用~"(2023年10月), <u>https://www.global.toshiba/jp/news/infrastructure/2023/10/news-20231006-</u>01.html,(参照2023年10月29日).

- (5) 岩室憲幸, 次世代パワー半導体の高性能化とその産業展開(シーエムシー 出版, 東京, 2015).
- (6) 東芝デバイス&ストレージ株式会社,アプリケーションノート, FAQ SiC MOSFET, <u>https://toshiba.semicon-storage.com/info/application_note_ja_20210226_AKX00043.pdf?did=70634</u>, (参照2023年10月29日).
- (7) 松波弘之,大谷昇,木本恒暢,中村孝,半導体SiC技術と応用,2nd ed.
 (日刊工業新聞社,東京,2011).
- (8) ROHM Co. Ltd., "Tech Web Hand book SiCパワーデバイスの基礎",
 (2023), p.2.
- (9) 舟木剛, 第 26 回エレクトロニクス実装学会春季講演大会, SC-09, 286 (2012).
- (10) 東京エレクトロン デバイス株式会社, "脱炭素社会への切り札 【次世代 パワー半導体】【第3話】ワイドバンドギャップ SiC パワーデバイスと は", <u>https://www.inrevium.com/pickup/sic-power-device2/</u>, (参照2023年10月 29日).
- (11) M. Skowronski and S. Ha., J. Appl. Phys. 99, 011101 (2006).
- (12) J. Nishio, C. Ota, and R. Iijima, J. Appl. Phys. 130, 075107 (2021).
- (13) K. Maeda, R. Hirano, Y. Sato, and M. Tajima, Mater. Sci. Forum 725, 35 (2012).
- (14) T. Tawara, S. Matsunaga, T. Fujimoto, M. Ryo, M. Miyazato, T. Miyazawa, K. Takenaka, M. Miyajima, A. Otsuki, Y. Yonezawa, T. Kato, H. Okumura, T. Kimoto, and H. Tsuchida, J. Appl. Phys. **123**, 025707 (2018).
- (15) T. Kimoto, Jpn. J. Appl. Phys. 54, 040103 (2015).
- (16) C. Taniguchi, A. Ichimura, N. Ohtani, M. Katsuno, T. Fujimoto, S. Sato, H. Tsuge, and T. Yano, J. Appl. Phys. 119, 145704 (2016).
- (17) Y. Mannen, K. Shimada, K. Asada, and N. Ohtani, J. Appl. Phys. 125, 085705 (2019).
- (18) A. Iijima and T. Kimoto, J. Appl. Phys. 126, 105703 (2019).
- (19) A. Goryu, A. Kano, M. Kato, C. Ota, A. Okada, J. Nishio, S. Izumi, and K. Hirohata, Mater. Sci. Forum, 963, 288 (2019).
- (20) H. Sakakima, A. Goryu, A. Kano, A. Hatano, K. Hirohata and S. Izumi, J. Appl. Phys. **128**, 025701 (2020).
- (21) K. Maeda, K. Murata, I. Kamata, and H. Tsuchida, Appl. Phys. Express 14, 044001 (2021).
- (22) L. P. Kubin, G. Canova, M. Condat, B. Devincre, V. Pontikis, and Y. Bréchet, Solid State Phenom. 23-24, 455 (1992).

- (23) M. C. Fivel, T. J. Gosling, and G. R. Canova, Modell. Simul. Mater. Sci. Eng. 4, 581 (1996).
- (24) M. Verdier, M. Fivel, and I. Groma, Modell. Simul. Mater. Sci. Eng. 6, 755 (1998).
- (25) B. Devincre and M. Condat, Acta Metall. Mater. 40, 2629 (1992).
- (26) N. M. Ghoniem and L. Z. Sun, Phys. Rev. B 60, 128 (1999).
- (27) S. Izumi, T. Miyake, S, Sakai, and H. Ohta, Mater. Sci. Eng. 395, 62 (2005).
- (28) H. M. Zbib, T. D. de la Rubia, M. Rhee, and J. P. Hirth, J. Nucl. Mater. 276, 154 (2000).
- (29) S. Ha, M. Benamara, M. Skowronski, and H. Lendenmann, Appl. Phys. Lett. 83, 4957 (2003).
- (30) M. Skowronski, J. Q. Liu, W. M. Vetter, M. Dudley, C. Hallin, and H. Lendenmann, J. Appl. Phys. 92, 4699 (2002).
- (31) J. Yang, S. Izumi, R. Muranaka, Y. Sun, S. Hara, S. Sakai, Mech. Eng. J. 2, 15 (2015).
- (32) J. Nishio, C. Ota, and R. Iijima, Jpn. J. Appl. Phys. 62, SC1001 (2022).
- (33) J. Nishio, C. Ota, and R. Iijima, Jpn. J. Appl. Phys. 61, SC1005 (2022).
- (34) N. Zhang, Y. Chen, M. Dudley and R. E. Stahlbush, Appl. Phys. Lett. **94** (2009) 122108.
- (35) B. Chen, T. Sekiguchi, T. Ohyanagi, H. Matsuhata, A. Kinoshita, and H. Okumura, Phys. Rev. B **81**, 233203 (2010).
- (36) B. Chen, H. Matsuhata, T. Sekiguchi, T. Ohyanagi, A. Kinoshita, and H. Okumura, Appl. Phys. Lett. **96**, 212110 (2010).
- (37) 平野梨伊, 4H-SiC中の転位のフォトルミネッセンス解析, 慶応義塾大学, 2013.
- (38) 榊聞大輝,4H-SiCパワーデバイスの信頼性設計のための力学・電気特性解 析手法の開発,東京大学,2020.
- (39) A. Kano, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, K. Hirohata, and Y. Shibutani, Jpn. J. Appl. Phys. 60, 024004 (2021).
- (40) A. Kano, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, and K. Hirohata, Mater. Sci. Forum 963, 263 (2019).
- (41) Y. U. Wang, Y. M. Jin, A. M. Cuitiño, and A. G. Khachaturyan, Acta Mater. 49, 1847 (2001).
- (42) C. Shen and Y. Wang, Acta Mater. 51, 2595 (2003).
- (43) V. A. Vorontsov, R. E. Voskoboinikov, and C. M. F. Rae, Philos. Mag. 92, 608 (2012).
- (44) N. Zhou, C. Shen, M. J. Mills, and Y. Wang, Acta Mater. 55, 5369 (2007).

- (45) Y. Wang and J. li, Acta Mater. 58, 1212 (2010).
- (46) M. Kato, A. Goryu, A. Kano, K. Takao, K. Hirohata, and S. Izumi, Proc. ASME IMECE, IMECE2018-86626 2018.
- (47) A. Kano, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, K. Hirohata, and Y. Shibutani, Jpn. J. Appl. Phys. **62**, 104001 (2023).

第2章 積層欠陥拡張のフェーズフィー ルドモデル

2.1 緒 言

4H-SiC バイポーラデバイスは、順方向電流動作中に積層欠陥が拡張すること により、信頼性が低下する.電流密度,温度,分解せん断応力を変数とする自由 エネルギーに基づき、積層欠陥拡張の時間発展を解析する実用的な方法を構築 する.自由エネルギーには、化学ポテンシャルと弾性ひずみエネルギーが含まれ る.具体的には、化学ポテンシャルは温度と電流による積層欠陥形成の駆動力に 関係し、弾性ひずみエネルギーは応力が加わった状態で積層欠陥を形成する転 位の駆動力に相当する.構築するメゾスコーピックな解析法は、電流を印加し、 温度環境下で、応力を負荷した場合の積層欠陥の時間発展を表現する.特に、n 型 4H-SiC 中の電子が積層欠陥に誘起された量子井戸状態に入り、転位を含めた 系のエネルギーを下げる QWA が積層欠陥形成の駆動力に影響を与えることを 明らかにする.

2.2 積層欠陥の時間発展モデル

2.2.1 時間依存ギンツブルグ・ランダウ方程式によるフェーズフィ

ールドモデル

PF 法は,場の PF 変数¢を用いた不均一場における連続体モデルに基づき,現 象論的に材料組織形成過程を計算する解析手法である.位置および時間に依存 する場の PF 変数を設定し,この変数を用いて複雑な組織が有する全自由エネル ギーを考慮し,そのエネルギーのこう配を駆動力として発展する系の時間発展 方程式を定義して, PF 変数で表現される場の時間発展挙動を解析する手法であ る⁽¹⁾.

PF 変数の時間発展方程式は,熱力学第二法則に基づき導出される⁽²⁾.時間発展方程式は, PF 変数が保存量と非保存量によって使い分ける必要があり,それ ぞれを以下に示す.

PF 変数 φ が保存量の場合:

$$\frac{\partial \phi}{\partial t} = \nabla \cdot \left[M_{\phi} \left(\nabla \frac{\delta F}{\delta \phi} \right) \right] \tag{2.1}$$

PF 変数 φ が非保存量の場合:

$$\frac{\partial \phi}{\partial t} = -M_{\phi} \frac{\delta F}{\delta \phi} \tag{2.2}$$

ここで、 M_{ϕ} は易動度、Fはヘルムホルツ自由エネルギー、tは時間である.相転移の分野では、式(2.1)と式(2.2)を総称して時間依存 GL 方程式^{(3),(4)}と言われている.

2.2.2 応力場の評価法

応力場の評価には、フェーズフィールド微視的弾性論⁽⁵⁾を用いた.フェーズフィールド微視的弾性論では、全ひずみ ϵ_{ij}^c を、微視的領域において均一であるとみなせる均一ひずみ ϵ_{ij}^c と、微視的な領域で不均一に分布する変動ひずみ $\delta\epsilon_{ij}^c$ で、以下のように表す.

$$\varepsilon_{ij}^c = \bar{\varepsilon}_{ij}^c + \delta \varepsilon_{ij}^c \tag{2.3}$$

均一ひずみ ε_{ij}^{c} は,系に一様な外部応力が作用している場合,次式により求められる.

$$\bar{\varepsilon}_{ij}^{c} = \frac{1}{V} \int_{V} \varepsilon_{ij}^{0} (\mathbf{r}) d\mathbf{r} + C_{ijkl}^{-1} \sigma_{kl}^{\alpha}$$
(2.4)

ここで、rは座標,Vは系の体積、 $\epsilon_{ij}^0(r)$ は固有ひずみ、 σ_{kl}^α は外部応力、 C_{ijkl} は弾性定数テンソルである.

変動ひずみ $\delta \epsilon_{ij}^{c}$ は、次式により求められる.

$$\delta \varepsilon_{ij}^{c} = \frac{1}{(2\pi)^{3}} \int_{\boldsymbol{k}} \frac{1}{2} \left[n_{j} \Omega_{mi}(\boldsymbol{n}) + n_{i} \Omega_{mj}(\boldsymbol{n}) \right] n_{n} \, \hat{\sigma}_{mn}^{0}(\boldsymbol{k}) \exp(\mathrm{i}\boldsymbol{k} \cdot \boldsymbol{r}) \, d\boldsymbol{k} \quad (2.5)$$

ここで、 n_i 、 Ω_{ik} 、固有ひずみによる応力のフーリエ変換 $\hat{\sigma}_{ij}^0(\mathbf{k})$ は、次式により求められる.

$$n_i = \frac{k_i}{|\mathbf{k}|} \tag{2.6}$$

$$\Omega_{ik}(\boldsymbol{n}) = \left(C_{ijkl}n_jn_l\right)^{-1} \tag{2.7}$$

$$\hat{\sigma}_{ij}^{0}(\boldsymbol{k}) = C_{ijkl}\hat{\varepsilon}_{kl}^{0}(\boldsymbol{k})$$
(2.8)

式中 $\hat{\epsilon}_{kl}^{0}(\mathbf{k})$ は、 $\epsilon_{kl}^{0}(\mathbf{r})$ のフーリエ変換であり、 \mathbf{k} は波数ベクトルである.

2.2.3 積層欠陥のフェーズフィールドモデル

SiC ダイオードにおける積層欠陥の拡張を, 非平衡系の非線形動力学現象と捉 え,系の全自由エネルギーが時間とともに減少する時間依存 GL 方程式^{(3),(4)}によ りメゾスコーピックな現象として解析する.この手法では,積層欠陥の存在する 状態を PF 変数¢として定義し,全自由エネルギーを最小化する方向すなわち平 衡状態に向かう積層欠陥の挙動を解析する.この解析では,オープンソースのラ イブラリ OpenPhase⁽⁶⁾を使用した.QWA に基づく電子エネルギー利得を定量的 に解析するため,デバイスシミュレータ(付録A参照)による2次元モデルでの 解析結果である電子・正孔の濃度分布から化学ポテンシャルを算出した.GL 方 程式を用いた積層欠陥の時間発展の解析には,その化学ポテンシャルを用いた. Si-core 部分転位は, PF 変数¢が 0 から 1 の間で滑らかに変化する領域であり, この時間発展モデルは,まず系の全自由エネルギーを PF 変数の関数として形式 化し,次に時間依存 GL 方程式を用いて, PF 変数で表現される積層欠陥の時間 発展挙動を以下のように導出する.

$$\frac{\partial \phi}{\partial t} = -M_{\phi\theta} \frac{\delta F}{\delta \phi} \tag{2.9}$$

ここで、 $M_{\phi\theta}$ は異方性易動度、Fはヘルムホルツ自由エネルギー、tは時間である.

解析手順は、「解析条件の設定」「デバイスシミュレータの実行」「自由エネル ギーの計算」「積層欠陥の拡張現象解析」の4つのステージで構成されている(図 2.1 参照).デバイスシミュレータにより、電子と正孔の濃度分布に関する化学ポ テンシャルを解析し、データベース化した.分解せん断応力の影響を考慮するた めに,転位の応力場を線形弾性体の連続体力学の場の方程式から算出し,弾性ひ ずみエネルギーを求めた.化学ポテンシャル,弾性ひずみエネルギー,積層欠陥 エネルギーを含む全自由エネルギーが時間とともに減少する時間発展方程式に より,積層欠陥の拡張現象を解析した.



Fig. 2.1 Process flow of the SSSF expansion analysis for forward degradation of 4H-SiC PiN diodes.

2.2.4 ヘルムホルツ自由エネルギー

積層欠陥を有する 4H-SiC 結晶のヘルムホルツ自由エネルギーF は, 6 つの寄 与項を用いて計算する.

$$F = \int_{V} (f_{\text{chem}} + f_{\text{ssf}} + f_{\text{elast}} + f_{\text{grad}} + f_{\text{cryst}}) d\mathbf{r} - W$$
(2.10)

ここで、 f_{chem} は化学ポテンシャルのエネルギー密度、 f_{ssf} は積層欠陥エネルギー 密度、 f_{elast} は弾性ひずみエネルギー密度、 f_{grad} は勾配エネルギー密度、 f_{cryst} は結晶 学的エネルギー密度(転位芯エネルギー)であり、W は外部応力による機械的仕 事である.5種類のエネルギー密度は、空間ベクトルrに関して体積 V 全体にわ たって積分する.

(a) 化学ポテンシャルのエネルギー密度

化学ポテンシャルのエネルギー密度 *f*_{chem} は,モデル中の電子と正孔のポテン シャルエネルギーを表し,積層欠陥の拡張の駆動力と考えられる QWA^{(7),(8)}によ る積層欠陥のある系とない系の自由エネルギーの差として表すことができる. 外部応力や線張力が転位に与える影響が十分に小さい場合,積層欠陥の形成に よる化学ポテンシャルの減少が積層欠陥エネルギーよりも大きければ,積層欠 陥の拡張が起こる. 化学ポテンシャルのエネルギー密度は PF 変数の関数として 表され,デバイスシミュレータを用いて求めることができる.

$$f_{\rm chem} = \mu(J, T, \phi) \tag{2.11}$$

ここで, *J*は電流密度, *T*は温度を表し, デバイスシミュレータの解析条件である. ドリフト層が最も発熱するため, チップ内に温度分布が生じるが, SiC は熱伝導率が高いため, 均一温度とした.

積層欠陥の厚さと積層欠陥による正孔と電子の分布の影響範囲の空間スケー ルが大きく異なるため、電子と正孔の分布を含む積層欠陥の時間発展を解析す ることは困難である.そこで、デバイスシミュレータの2次元解析結果を用い て、化学ポテンシャルのデータベースを作成した.化学ポテンシャルは、0から 1の範囲で単調に変化するエネルギー密度関数hと、積層欠陥の拡張前後での化 学ポテンシャルを組み合わせ以下のように表現した⁽⁶⁾.

$$f_{\rm chem} = h(\phi) \frac{\Delta \mu_{\rm ssf}(J, T, z)}{d}$$
(2.12)

$$\frac{\partial h(\phi)}{\partial \phi} = \frac{8}{\pi} \phi \sqrt{\phi(1-\phi)}$$
(2.13)

ここで, Δμ_{ssf}(*J*,*T*,*z*)は積層欠陥による化学ポテンシャルの単位面積当たりの変 化量, *z*はエピタキシャル層と基板界面からの距離, *d* はすべり面間距離を表す. 電子と正孔の化学ポテンシャル μ(*J*,*T*)は,以下の式を用いて導出した.

$$\mu(J,T) = \mu_{\rm n}(J,T) + \mu_{\rm p}(J,T) \tag{2.14}$$

$$\mu_{\rm n}(J,T) = \int_V \int_{E_i}^{\infty} (E - E_i) D_{\rm e}(E) F_{\rm n}(E) dE d\mathbf{r}$$

$$= \int_V n \left(E_c - E_i + \frac{3}{2} k_{\rm B} T \right) d\mathbf{r}$$
(2.15)

$$\mu_{\rm p}(J,T) = \int_{V} \int_{\infty}^{E_{i}} (E_{i} - E) D_{\rm h}(E) F_{\rm p}(E) dE d\mathbf{r}$$

=
$$\int_{V} p \left(E_{i} - E_{v} + \frac{3}{2} k_{\rm B} T \right) d\mathbf{r}$$
 (2.16)

ここで、 $D_{e}(E) \ge D_{h}(E)$ はそれぞれ電子と正孔の状態密度を表し、 $F_{n}(E) \ge F_{p}(E)$ は 電子と正孔のフェルミ・ディラック分布関数を表す. $n \ge p$ はそれぞれ電子と正 孔の濃度を表し、 k_{B} はボルツマン定数、Tは温度を表す. E_{c} , E_{v} , E_{i} は、図 2.2 に示すように、それぞれ、伝導帯、価電子帯、真性半導体のバンド中心を表す. $n \ge p$ の値は、ボルツマン方程式、ポアソン方程式および電子と正孔の分布に関 する電流連続方程式の自己無撞着解を求め、デバイスシミュレータ⁽⁹⁾から得た.



Fig. 2.2 Schematic image of the band structure of a 4H-SiC unit cell at 0 K. The values for the bandgaps of 4H-SiC and the band offsets at the conduction band edges are 3.2 eV and 0.3 eV, respectively⁽⁸⁾.

ここで用いたデバイスシミュレータは、主に文献(10)のモデルとパラメータを採 用している.ただし、バンドギャップパラメータ、伝導帯と価電子帯の状態密度、 低電界移動度、ショックレー・リード・ホール(Shockley-Read-Hall:SRH)再結 合モデル、オージェ(Auger)再結合モデル、衝突電離モデルは、文献(10)と異な るモデルとパラメータを以下のように用いている.

4H-SiC のバンドギャップは,温度に依存しないモデル化を行い, $E_g = 3.2 \text{ eV}$ の一定値に設定した⁽⁸⁾. 伝導帯と価電子帯の状態密度を表すために,Green モデル⁽¹¹⁾を用い,300 K における伝導帯のキャリア濃度を文献(10)から1.719×10¹⁹ cm⁻³とした.電子⁽¹²⁾と正孔⁽¹³⁾の低磁場移動度は,どちらも $\gamma_{\min}=-0.5$ のフィッティング・パラメータを用いた.SRH キャリア寿命のドーピング濃度依存性は,Scharfetter 関係⁽¹⁴⁾を用いてモデル化し,文献(10)と同じパラメータを用いた.高キャリア濃度でのキャリア再結合を記述する Auger 再結合モデル⁽¹⁵⁾のパラメータは,電子に関する係数 C_n=3.0×10⁻²⁹ cm⁶ s⁻¹,ホールに関する係数 C_p=3.0×10⁻²⁹ cm⁶ s⁻¹ であり,文献(16)から引用した.衝突電離モデルは.文献(17)と同じパラメータを用いた(詳細は付録A参照).

(b) 積層欠陥エネルギー密度

積層欠陥エネルギー密度 f_{ssf} は PF 変数 ϕ に依存し, エネルギー密度関数 h と組み合わせて以下のように表される.

$$f_{\rm ssf} = h(\phi) \frac{\gamma}{d} \tag{2.17}$$

ここで、γは積層欠陥エネルギーを表す.

(c) 弾性ひずみエネルギー密度

弾性ひずみエネルギー密度 felast は,積層欠陥形成によるひずみを表すために 導入され,積層欠陥形成における外力の力学的仕事 W で表すことができる.線 形弾性体を仮定し,弾性ひずみエネルギーfelast は以下の式で導かれる.

$$f_{\text{elast}} = \frac{1}{2} C_{ijkl} [\varepsilon_{ij} - \varepsilon_{ij}^0(\boldsymbol{r})] [\varepsilon_{kl} - \varepsilon_{kl}^0(\boldsymbol{r})]$$
(2.18)

ここで、 C_{ijkl} 、 ε_{ij} 、 $\varepsilon_{ij}^{0}(\mathbf{r})$ は、それぞれ、弾性定数テンソル、ひずみテンソル、 積層欠陥を形成する固有ひずみテンソルを表す。系のひずみエネルギーを解く ために Khachaturyan-Shatalov 理論⁽¹⁸⁾を用いた。固有ひずみ $\varepsilon_{ij}^{0}(\mathbf{r})$ は、積層欠陥を 形成する部分転位がすべりを起こした領域⁽¹⁹⁾、すなわち積層欠陥が存在する領 域である⁽²⁰⁾⁻⁽²⁵⁾.

$$\varepsilon_{ij}^{0}(\mathbf{r}) = \frac{|\mathbf{b}|}{d} S_{ij} \phi(\mathbf{r})$$
(2.19)

ここで、b はバーガースベクトル、d はすべり面間距離、 S_{ij} はシュミットテン ソルを表し、バーガースベクトル b とすべり面に垂直な単位ベクトル n の二項 積の形で、次のように表される⁽²⁶⁾.

$$S_{ij} = \frac{s_i n_j + s_j n_i}{2}$$
(2.20)

$$s_i = \frac{b_i}{|\boldsymbol{b}|} \tag{2.21}$$

(d) 勾配エネルギー密度

勾配エネルギー密度 f_{grad} は、PF 変数 ϕ の空間的変動による局所的エネルギーを表す.積層欠陥を持つこのモデルでは、積層欠陥のある領域とない領域の界面のうち、部分転位を表す界面はエネルギーを持つ必要があるが、すべり面上の界面はエネルギーを持たない⁽²²⁾. そこで、すべり面に垂直な単位ベクトル n を用いて勾配エネルギー f_{grad} を導出する.

$$f_{\text{grad}} = \frac{1}{2} a |\boldsymbol{n} \times \nabla \phi|^2$$
(2.22)

aは、転位芯のエネルギーから計算される定数である.

(e) 結晶学的エネルギー密度

結晶学的エネルギー密度 *f*cryst は,結晶学的ミスフィットによる積層欠陥のある領域とない領域を区別するためのポテンシャルエネルギーを次のように記述する.

$$f_{\rm cryst} = Aq(\phi) \tag{2.23}$$

ここで, A は転位芯のエネルギーに関連し, $q(\phi)$ はダブルオブスタクルポテンシャル⁽²⁷⁾を次のように用いる.

$$q(\phi) = \phi(1 - \phi) \tag{2.24}$$

felast, fcryst, fgradの間の相互作用は,解析対象の結晶での転位芯の構造を決定する.

2.3 解析モデルと解析条件

積層欠陥を有する PiN ダイオードについて、電流、温度、応力による積層欠陥 の拡張を解析した(図 2.3 参照). この解析では、表 2.1 に示すように、SiC の動 作温度である 423 K および室温である 300 K において、順方向電流とすべり面 上のバーガースベクトルの方向にせん断応力を印加することで積層欠陥の拡張 を誘起した.解析に用いた差分格子の一例を図 2.4 に示す.初期の積層欠陥の構 造は、文献(28)の実験結果に基づいて設定した.この実験では、エピタキシャル 層と基板との界面から 272 nm の位置で BPD が TED に変換され、積層欠陥の 幅は約 100 nm であった.本解析では、基板中の BPD-TED 変換深さをエピタキ シャル層と基板との界面から 300 nm、積層欠陥幅を 100 nm と仮定した.

今回の計算で考慮した転位のタイプは, 30° Si-core, 90° Si-core, 30° C-core, 90° C-core の部分転位である (1.3 節参照). 三角形の積層欠陥をモデル化するために, 30°Si-core の転位線を<1120>方向に配置した.

積層欠陥の拡張の時間発展を解析する前に、デバイスシミュレータの結果から化学ポテンシャルのデータベースを作成する必要がある。今回のシミュレーションで採用したデバイスシミュレータの詳細は、文献(9)で記載されている。 デバイスシミュレータで使用したオフ角 4 °の基板に対応する 4H-SiC PiN ダイオードは、図 2.5 に示すように、N ドーピング濃度 8×10¹⁵ cm⁻³の厚さ 9.4 μm と厚さ 0.6 μm の p 層からなるエピタキシャル層と、キャリア濃度を滑らかに変化させるために導入したバッファ層からなるエピタキシャルウェハの構造である.

QWAによる温度と電流密度に依存した積層欠陥形成の駆動力を計算するために、エピタキシャル層側から基板に積層欠陥を導入して作成した解析モデル(図 2.5 (a))と、基板側からエピタキシャル層に積層欠陥を導入して作成した解析モデル(図 2.5 (b))の2種類を作成した.積層欠陥の長さは、BPDのすべり面上の積層欠陥の拡張方向に1 μ m 間隔で 0|~50 μ m まで変化させ、積層欠陥の有無による化学ポテンシャルの解析を行った.温度は 300~623 K,電流密度は 1~500 A cm⁻²で変化させた.



Fig. 2.3 Three-dimensional view of the PiN diode model in the simulation. The yellow part represents SSF expansion. The area enclosed by the red line is the target area for evolution analysis.

Parameter	Value	
Temperature (K)	300, 423	
External resolved shear stress (MPa)	-10, 0, 10	
Current density (A/cm ²)	300, 400, 500	
Position of BPD-TED conversion under the interface between the epitaxial layer and the substrate (nm)	300	
SSF initial width (nm)	100	
Dislocation local energy (eV/Å)	4	
Grid size Δx (nm)	25	
Interface width δ (grid sizes)	5	
Number of grid points	240×240×80	
Elastic constant C_{11} (GPa)	507 ⁽²⁹⁾	
Elastic constant C_{33} (GPa)	547 ⁽²⁹⁾	
Elastic constant C_{44} (GPa)	159 ⁽²⁹⁾	
Elastic constant C_{12} (GPa)	108 ⁽²⁹⁾	
Elastic constant C_{23} (GPa)	52 ⁽²⁹⁾	

Table 2.1 Parameters for analysis of SSF evolution.



Fig. 2.4 Finite difference discretization grids for analysis of SSF evolution corresponding to target area in Fig. 2.3.



Fig. 2.5 Layer structure of the PiN diode model in the simulation. Inclined red regions correspond to SSFs in both (a) substrate and (b) epitaxial layers.

2.4 提案手法の検証

2.4.1 積層欠陥幅

本節では、4H-SiC の直線刃状転位と直線らせん転位について、弾性ひずみエ ネルギーと積層欠陥エネルギーによる平衡状態から求めた積層欠陥幅を計算し、 解析結果と理論解との一致を確認する.図 2.6 にらせん転位と刃状転位の配置の 概略図を示す.この比較では、4H-SiC は本来面内等方性であるが、等方性であ ると仮定すると、拡張転位の積層欠陥幅 *W*sf の理論解は、弾性エネルギーと積層 欠陥エネルギーの相互作用によって決まり、以下の式で導くことができる.

$$W_{\rm sf} = \frac{\mu b^2 (2 - \nu)}{8\pi (1 - \nu)\gamma} \left[1 - \frac{2\nu \cos(2\psi)}{2 - \nu} \right]$$
(2.25)

ここで、 μ と ν はせん断弾性係数とポアソン比、bは部分転位のバーガースベクト ルの大きさ、 γ は積層欠陥エネルギー、 ψ は転位線とバーガースベクトルのなす 角で、<11 $\overline{2}0$ >方向に配置したらせん転位は0°、<1 $\overline{1}00$ >方向に配置した刃状転位 は90°である.式(2.25)から、応力場が正確に計算できることを確認するために、 <11 $\overline{2}0$ >方向に配置したらせん転位の部分転位間の積層欠陥と<1 $\overline{1}00$ >方向に配置 した刃状転位の部分転位間の積層欠陥を検証する.

式(2.25)を用いて、表 2.2 にまとめたパラメータを用いると、らせん転位の積 層欠陥幅は 30.4 nm, 刃状転位の積層欠陥幅は 44.9 nm であった. 文献調査をし た範囲内では、室温での低ドープの p 型結晶の実験値(30)は報告されているが、 ここでは一般的に使用されている 1300 ℃の高温での TEM 測定で得られた積層 欠陥エネルギーの値を用いた⁽³¹⁾. なお, 解析精度を向上させるためには, この点 に関するさらなる検討が必要である.検証解析の対象領域は1µm×1µm×1nmで, グリッドサイズは1nmとした. 初期配置は, 先頭の転位 (leading partial dislocation: LPD) が系の中心に位置し、後続の転位(trailing partial dislocation: TPD) が理論上 の平衡位置に位置する直線状の転位とした.転位芯の形状に影響する界面幅の 値は1 nm とした. 周期境界条件を3次元のすべての境界に適用しているため, 転位は無限に存在する. LPD の位置を 1 nm 刻みで段階的に変化させ,積層欠陥 幅による弾性ひずみエネルギーの変化を図 2.7 示す. これより最もエネルギーが 低く安定な状態を与える積層欠陥幅は、らせん転位で30nm、刃状転位で44nm である.転位線に垂直な方向の領域の大きさを2倍の対象領域(2 um×2 um×1 nm) にした結果, 刃状転位とらせん転位の積層欠陥幅は 30 nm と 45 nm になり, 式(2.25)の理論値とほぼ同値である.このことは、本モデルで用いたサイズは十 分に大きく、境界条件の影響をほぼ無視できることを示している.


Fig. 2.6 Schematic image for analyzing SSF width of (a) screw and (b) edge dislocations.

Parameter	Value
Modulus of rigidity μ (GPa)	199.5 ⁽²⁹⁾
Poisson's ratio ν	0.176 ⁽²⁹⁾
SSF energy γ (mJ/m ²)	14.7 ⁽³¹⁾
the magnitude of the Burgers vector b (nm)	0.177 ⁽³²⁾

Table 2.2 Parameters for analysis of SSF width.



Fig. 2.7 Sum of elastic strain energy and SSF energy for (a) screw and (b) edge dislocations.

2.4.2 転位の移動速度

4H-SiC において、すべり面上のバーガースベクトル方向にせん断応力を加えたときの転位の移動速度を計算した. 文献(33)にある転位の移動速度が応力に比例するモデルを用いると、移動速度は以下の式で評価される.

$$V = M\sigma_s b \tag{2.26}$$

ここで、*M*は転位易動度を表し、*o*sはすべり面上のバーガースベクトルの方向に加わるせん断応力を表し、*b*は部分転位のバーガースベクトルの大きさを表す. 一般に、文献(34)のように移動速度が転位に作用する応力のべき乗に比例するモデル(べき乗指数を*m*)で表されるが、純結晶の場合には*m*=1と考えられている.弾性理論によれば、転位線の単位長さあたりの転位エネルギーは、弾性ひずみエネルギーと転位芯のエネルギー⁽³⁵⁾を用いて次のように表現できる.

$$E(R) = \frac{k(\beta)|\boldsymbol{b}|^2}{4\pi} \ln\left(\frac{R}{R_c}\right) + E_c, \qquad R \ge R_c$$
(2.27)

ここで、 $Rc \ge R$ はそれぞれ、転位芯の外境界の半径と弾性ひずみエネルギーを 算出する円管の外境界の半径であり、bはバーガースベクトルであり、 β は転位 線方向とバーガースベクトルの間の角度であり、 $k(\beta)$ は文献(36)で与えられた特 性依存のエネルギー係数である。局所転位エネルギーは、PF 変数 ϕ が変化する 領域で評価されるため、2H-SiC の 30°Si-core および 90°Si-core 部分転位のエネ ルギーは、文献(35)の式と仮定した $R=\delta\Delta x/2$ と文献(36)の Rcと Ecの値を用いて、 それぞれ 4.0 eV Å⁻¹および 4.8 eV Å⁻¹となる. 転位芯のエネルギーは結晶構造に 依存するが、SiC の 2H、3C、4H のユニットセル間では大きな違いはない. した がって、4H-SiC の転位芯のエネルギーは β に関係なく 4 eV Å⁻¹とした. 転位の 移動速度は、2.5.2 項で述べる 1.6×10^4 m³ J⁻¹ s⁻¹を用いた.

この解析は表 2.3 のパラメータを用いて行われ、この条件下での転位の移動速度は 2.84 µm s⁻¹と計算された.この結果を表 2.4 に示す.表 2.4 は、界面幅を変化させたときの刃状転位とらせん転位の速度を示している.これらの比較から、刃状転位とらせん転位ともに移動速度の理論値とほぼ一致している.

Parameter	Value
External resolved shear stress (MPa)	100
Dislocation local energy (eV/Å)	4
Grid size Δx (nm)	25
Interface width δ (grid sizes)	5, 10
Number of grid points	240×240×80
Elastic constant C_{11} (GPa)	507 ⁽²⁹⁾
Elastic constant C_{33} (GPa)	547 ⁽²⁹⁾
Elastic constant C_{44} (GPa)	159 ⁽²⁹⁾
Elastic constant C_{12} (GPa)	108 ⁽²⁹⁾
Elastic constant C_{23} (GPa)	52 ⁽²⁹⁾
the magnitude of the Burgers vector b (nm)	0.177 (32)
Dislocation mobility M (m ³ /s)	1.6×10 ⁻⁴

Table 2.3 Parameters for verification analysis of dislocation velocity.

Interface width δ (grid sizes)	Velocity of screw dislocation (µm/s)	Velocity of edge dislocation (µm/s)	Theoretical solution (µm/s)
5	2.73	2.73	2.94
10	2.96	2.96	2.84

Table 2.4 Analysis results for verification analysis of dislocation velocity.

2.5 結果と考察

2.5.1 デバイスシミュレータの解析結果

デバイス温度が 300 K と 423 K において, デバイスシミュレータによるエピ タキシャル層に積層欠陥が[1120]方向に 25 μm 拡張した場合の電子と正孔の濃 度分布の解析結果を図 2.8 に示す. 積層欠陥が[1120]方向に 50 µm 拡張した場合 の積層欠陥の中心位置での電子と正孔の濃度分布の解析結果を図 2.9 に示す.基 板内に積層欠陥が[1120]方向に25μm 拡張する場合の解析結果を図2.10に示し, 積層欠陥が[1120]方向に 50 µm 拡張した場合の積層欠陥の中心位置での電子と 正孔の濃度分布の解析結果を図 2.11 に示す.図 2.8 と図 2.9 から,積層欠陥がエ ピタキシャル層に存在する場合,積層欠陥による量子井戸に電子が捕獲され,そ の位置での電子濃度が高くなっている. 捕獲された電子により, 積層欠陥の正孔 濃度が上昇し,積層欠陥周辺の電子と正孔の濃度は低下している.また,エピタ キシャル層の電子と正孔の濃度は、電流密度の増加に伴って著しく増加する.し かし,積層欠陥がエピタキシャル層に存在する場合,積層欠陥周辺の電流密度に 対する電子と正孔の濃度の増加は小さい.したがって,式(2.14)の化学ポテンシ ャルは電子と正孔の濃度に比例するため、高電流密度下で積層欠陥が拡張する につれて化学ポテンシャルが低下することが理解できる.しかし、図 2.10 と図 2.11 から, 積層欠陥が基板内に存在する場合, 量子井戸に電子が捕獲されるが, 積層欠陥周辺の電子と正孔の濃度はほとんど低下しない.また,電流増加に対す る積層欠陥周辺の電子と正孔濃度の変化は小さい.

次に,エピタキシャル層と基板側に存在する積層欠陥の長さが異なるモデル を用いて,電子と正孔の化学ポテンシャルの変化量を求めた.QWA モデルに基 づくエネルギー増加は,電子と正孔の化学ポテンシャルの変化量として計算で きるため,デバイスシミュレータを用いて定量的に解析できる.積層欠陥の単位 長さあたりの化学ポテンシャル変化量を図 2.12 に示す.図 2.12(a)の 300 K での 結果は、化学ポテンシャルが減少しており、電流密度が約2Acm⁻²以上になると ドリフト層の積層欠陥が拡張することを示している.これは、化学ポテンシャル の減少が、ドリフト層のすべての領域で積層欠陥エネルギーである14.7 mJ m⁻² ⁽³¹⁾を超えているためである.図2.12(c)の423K での結果では、積層欠陥の拡張 の閾値電流密度は5Acm⁻²である.図2.12(b)および図2.12(d)では、エピタキシ ャル層から0.6 µm 離れた位置で、約500Acm⁻²の通電を行っても、積層欠陥の 拡張による化学ポテンシャルの低下は積層欠陥エネルギーを超えない、ドリフ ト層における積層欠陥の拡張の閾値は、注入電流密度と温度に依存し、温度範囲

(300 K から 623 K) での関係を図 2.13 に示す. エピタキシャル層と基板界面から 1, 2, 3 µm の位置での積層欠陥の拡張の閾値を,実線,破線,点線で示し, 岡田ら⁽³⁷⁾の実験結果も合わせて示している. 化学ポテンシャルの減少から得ら れた積層欠陥の拡張の閾値は,文献(37)の実験結果とよく一致している. したがって,この解析法は,QWA モデルによる化学ポテンシャルの減少量が,積層欠陥の形成の駆動力になることを定量的に示し,積層欠陥の拡張挙動の解析に展 開できると示した.



Fig. 2.8 Analysis results of (a) electron and (b) hole concentrations at 300 K and (c) electron and (d) hole concentrations at 423 K on applying 100 A/cm² for 4H-SiC including SSFs of 25 μ m expansion in the [1120] direction in the drift layer using a 4° substrate off-angle.



Fig. 2.9 Analysis results of (a) electron and (b) hole concentrations at 300 K and (c) electron and (d) hole concentrations at 423 K at SSF length of 25 μ m for 4H-SiC including SSFs of 50 μ m expansion in the [1120] direction in the drift layer using a 4° substrate off-angle.



Fig. 2.10 Analysis results of (a) electron and (b) hole concentrations at 300 K and (c) electron and (d) hole concentrations at 423 K on applying 100 A/cm² for 4H-SiC including SSFs of 25 μ m expansion in the [$\overline{1120}$]direction in the substrate using a 4° substrate off-angle.



Fig. 2.11 Analysis results of (a) electron and (b) hole concentrations at 300 K and (c) electron and (d) hole concentrations at 423 K at SSF length of 25 μ m for 4H-SiC including SSFs of 50 μ m expansion in the [$\overline{1120}$]direction in the substrate using a 4° substrate off-angle.



Fig. 2.12 Rate of change in chemical potential when SSF expansion is assumed at (a) 300 K and (b) 423 K in the drift layer and at (c) 300 K and (d) 423 K in the substrate.



Fig. 2.13 Analysis results from the device simulator for threshold values of SSF expansion in the drift layer 2 μ m from the substrate compared with experimental results from Ref. 37.

2.5.2 積層欠陥の拡張挙動

本項では、4H-SiC の動作温度である 423 K および室温である 300 K における 積層欠陥の拡張の時間発展での解析結果を示す. この解析のために、Si-core と C-core 部分転位の易動度を予測する必要がある. Si-core および C-core 部分転位 の異方性易動度は、アレニウスの式を用いて、30°や90°などのバーガースベク トルと転位線のなす角を基準として考慮した.

$$M(\theta, T) = A(\theta) \exp\left(\frac{\Delta E}{k_{\rm B}T}\right)$$
(2.28)

文献(38)の式を展開すると、転位に外力が作用せず、転位が直線で、線張力が無 視できる場合、部分転位の速度は、バーガースベクトルと転位線のなす角 θ (例 えば、30° Si-core と 90° Si-core)と温度Tに依存し、次式で表される.

$$v(\theta, T) = A(\theta) \exp\left[\frac{\Delta E(\theta)}{k_{\rm B}T}\right] \frac{\Delta \mu_{\rm ssf}(J, T, z) - \gamma}{d}$$
(2.29)

ここで、 $A(\theta)$ は θ に依存する定数であり、 $\Delta E(\theta)$ は θ に依存する転位移動の活性 化エネルギーであり、Jは電流密度である. 順方向電流時の REDG 効果による積層欠陥の拡張中は、C-core 部分転位が固定され、Si-core 部分転位が移動することが観察される⁽³⁹⁾. また、90° Si-core 部分転位の易動度は 30° Si-core 部分転位の易動度よりも大きいため、30° Si-core 部分転位のみが観察され、主に 30° Si-core 部分転位のすべりが積層欠陥の拡張速度を制限する.

積層欠陥による化学ポテンシャルの変化量は、エピタキシャル層と基板との 界面で大きい.そのため、この界面を含んで帯状欠陥が拡張する場合(図 1.8(b) 参照), バッファ層濃度や転位に対する線張力などの複雑な影響があり, Si-core 部分転位のみの易動度を見積もることは困難である. しかし, 三角欠陥の拡張の 場合,化学ポテンシャルの変化率がほぼ一定のドリフト層のみを 30° Si-core 部 分転位が進むため(図 1.8(a)参照),式(2.25)から 30° Si-core 部分転位の易動度を 容易に見積もることができる.したがって,図 2.14 に示すように,俵ら⁽⁴⁰⁾が報 告した三角欠陥の拡張速度と、基板界面からドリフト層側に 2 μm の位置での積 層欠陥の拡張に依存する化学ポテンシャル変化量を用いて,式(2.29)の 30°Sicore 部分転位の $A(30^{\circ})$ と $\Delta E(30^{\circ})$ のフィッティングを行った. その結果, $A(30^{\circ})$ とΔE(30°)は、それぞれ 1.6×10⁻⁴ m³ J⁻¹ s⁻¹ と 0 eV となり、温度依存はない.積層 欠陥拡張挙動の解析モデルでは、三角欠陥の拡張を対象としている.30°Si-core 部分転位の速度は三角欠陥の拡張速度を決定し,90°Si-core 部分転位の速度は三 角欠陥の拡張速度に影響を与えない. 90° Si-core 部分転位の速度は十分に大きい ため, 30° Si-core 部分転位の 10 倍の速度を持つと仮定した. Si-core および Ccore 部分転位の異方性易動度は、図 2.15 に示すように、30°および 90°といった バーガースベクトル-転位線方位を基準として考慮した. ここで, θ が 0~180°は Si-core, θ が 180~360°は C-core を表し, θ が 30 と 150°は 30° Si-core, θ が 90°は 90° Si-core を表す.

初期条件として、エピタキシャル層と基板との界面から基板深さ方向に 300 nm の位置で BPD が TED に変換されたとし、表 2.1 のパラメータと図 2.15 の転 位の易動度を用いた三角欠陥の時間発展での結果を図 2.16 と図 2.17 に示している. 駆動力として作用するせん断応力は 10 MPa と-10 MPa であり、応力のない 状態を基準としている. 図 2.16 と図 2.17 の 0.3 s と 0.6 s 時点の積層欠陥の面積 の比較から、積層欠陥は初期から 0.3 s までの拡張速度は、0.3 s から 0.6 s より も遅いことがわかる. 図 2.16 と図 2.17 の結果から、エピタキシャル層と基板と の界面から基板深さ方向に 300 nm の位置で BPD が TED に変換された場合、積 層欠陥の拡張の閾値電流密度は、応力なしで 400 A cm⁻² 程度であることがわかる. しかし、図 2.17 の 423K では、図 2.16 の 300K の場合よりも積層欠陥の拡張 が小さいことがわかる. この理由は、図 2.12 の結果から、ドリフト層の積層欠 陥が存在する場合、温度が上昇すると、積層欠陥の拡張に対する化学ポテンシャ

ルの変化量が低下するためである.また,積層欠陥が基板内で深く拡張しない理 由は,電流密度が増加しても積層欠陥の拡張に対する化学ポテンシャルの変化 量が小さいためである.以上の理由から,エピタキシャル層と基板との界面から 基板深さ方向に 300 nm より深い位置で BPD を TED に変換されている場合,低 温時に高電流密度を印加中に,転位の駆動力となる機械的応力を低減すると,積 層欠陥の発生を抑制することができる.

実験結果⁽⁴¹⁾より,4H-SiC PiN ダイオードにおける積層欠陥の拡張の主要な駆動力は,局所的な作用応力でも長距離的な作用応力でもないことを示している. しかし,今回の結果は,積層欠陥の形成が電流や温度だけでなく,積層欠陥を形成する部分転位に作用する分解せん断応力にも影響されることを示している. これらの結果は,積層欠陥の形成の応力依存性に関する実験結果と良好な一致 を示している⁽⁴²⁾.したがって,この解析法は,電流を印加し,温度環境下で,応力を負荷した場合の積層欠陥の時間発展挙動を再現できると示した.



Fig. 2.14 Fitting results from the temperature dependence of the dislocation velocity of triangular SSFs from Ref. 40. The rates of change in chemical potential and hole concentration at 2 μ m from the drift layer/substrate interface were used and compared with the experimental results.



Fig. 2.15 Dependence of triangular SSF expansion on current density and resolved shear stress.



Fig. 2.16 Result from the GL model on (a) 10 MPa, (b) 0 MPa and (c) -10 MPa of RSS at 300K. The position of BPD-TED conversion is 200 nm from the epi/sub interface. The analysis area is within the substrate, and the right side of the analysis area is the epi/sub interface, as shown in Fig. 2.5.



Fig. 2.17 Result from the GL model on (a) 10 MPa, (b) 0 MPa and (c) -10 MPa of RSS at 423K. The position of BPD-TED conversion is 200 nm from the epi/sub interface. The analysis area is within the substrate, and the right side of the analysis area is the epi/sub interface, as shown in Fig. 2.5.

2.6 結 言

デバイスシミュレータで得られた積層欠陥の拡張による化学ポテンシャルの 変化量を,ボルツマン方程式,ポアソン方程式,正孔・電子連続の方程式に基づ いてモデル化し,ポテンシャルの変化を空間電荷密度に関連付けた.その結果, n型4H-SiCの電子が転位系の自由エネルギーを下げるために積層欠陥による量 子井戸状態に入る QWA モデルが,積層欠陥の形成の駆動力を定量的に示した.

予測された化学ポテンシャルを用いて、電流密度、温度、分解せん断応力などの複数の条件下で、BPD-TED変換の位置に対する積層欠陥の拡張のフェーズフィールドモデルを構築した.その結果、積層欠陥の拡張の時間発展での挙動を解析し、実験的に得られた積層欠陥の拡張現象を再現した.これにより、積層欠陥の拡張の閾値電流密度が、温度上昇に伴って増加、分解せん断応力の増加に伴って減少にすることを時間依存 GL 方程式に基づく PF 法を用いた解析によって明らかにした.

参考文献

- (1) 小山敏幸, 高木知弘, フェーズフィールド法入門(丸善, 東京, 2013).
- (2) 高木知弘,山中晃徳,フェーズフィールド法(養賢堂,東京, 2012).
- (3) J. D. Gunton, M. S. Miguel, and P. S. Sahni, in *Phase Transitions and Critical Phenomena*, ed. C. Domb and J. L. Lebowitz (Academic, London, 1983) Vol. 8, p. 267.
- (4) S. M. Allen, and J. W. Cahn, Acta Metall. 27, 1085 (1979).
- (5) Y. U. Wang, Y. M. Jin, A. M. Cuitiño, and A.G. Khachaturyan, Acta Mater. 49, 1847 (2001).
- (6) OpenPhase, modular open-source software, <u>https://openphase.rub.de/</u>, (参照2023 年10月29日).
- (7) T. Kimoto, Jpn. J. Appl. Phys. 54, 040103 (2015).
- (8) C. Taniguchi, A. Ichimura, N. Ohtani, M. Katsuno, T. Fujimoto, S. Sato, H. Tsuge, and T. Yano, J. Appl. Phys. 119, 145704 (2016).
- K. Matsuzawa, S. Takagi, M, Takayanagi, and H. Tanimoto, Solid-State Electron.
 46, 747 (2002).
- (10) A. Arvanitopoulos, N. Lophitis, S. Perkins, K. N. Gyftakis, M. Belanche Guadas, and M. Antoniou, IEEE Int. Sym. on Diagnostics for Electrical Machines, Power Electronics and Drives, 2017, p. 565.
- (11) M. A. Green, J. Appl. Phys. 67, 2944 (1990).

- (12) M. Roschke and F. Schwierz, IEEE Trans. Electron Devices 48, 1442 (2001).
- (13) T. T. Mnatsakanov, M. E. Levinshtein, L. I. Pomortseva, and S. N. Yurkov, Semicond. Sci. Technol. 17, 974 (2002).
- (14) J. G. Fosum, Solid-State Electron. 19, 269 (1976).
- (15) S. Selberherr, Analysis and Simulation of Semiconductor Devices (Springer-Verlag, Wien, 1984) 1st ed. p.127.
- (16) N. Ramungul, V. Khemka, T. P. Chow, M. Ghezzo, and J. W. Kretchmer, Mater. Sci. Forum 264-268, 1065 (1998).
- (17) A. Akturk, N. Goldsman, S. Aslam, J. Sigwarth, and F. Herrero, J. Appl. Phys. 104, 026101 (2008).
- (18) A. G. Khachaturyan, *Theory of structural transformations in solids* (Dover, Mineola, New York, 2008) p.201.
- (19) Y. Wang and A. G. Khachaturyan, Acta Mater. 45, 759 (1997).
- (20) A. Kano, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, and K. Hirohata, Mater. Sci. Forum 963, 263 (2019).
- (21) Y. U. Wang, Y. M. Jin, A. M. Cuitiño, and A. G. Khachaturyan, Acta Mater. 49, 1847 (2001).
- (22) C. Shen and Y. Wang, Acta Mater. 51, 2595 (2003).
- (23) V. A. Vorontsov, R. E. Voskoboinikov, and C. M. F. Rae, Philos. Mag. 92, 608 (2012).
- (24) N. Zhou, C. Shen, M. J. Mills, and Y. Wang, Acta Mater. 55, 5369 (2007).
- (25) Y. Wang and J. li, Acta Mater. 58, 1212 (2010).
- (26) F. R. N. Nabarro, Phil. Mag. 42, 1224 (1951).
- (27) B. Nestler, H. Garcke, and B. Stinner, Phys. Rev. E 71, 041609 (2005).
- (28) S. Hayashi, T. Naijo, T. Yamashita, M. Miyazato, M. Ryo, H. Fujisawa, M. Miyajima, J. Senzaki, T. Kato, Y. Yonezawa, K. Kojima, and H. Okumra, Appl. Phys. Express 10, 081201 (2017).
- (29) K. Kamitani, M. Grimsditch, J. C. Nipko, C.-K. Loong, M. Okada, and I. Kimura, J. Appl. Phys. 82, 3152 (1997).
- (30) K. Maeda, K. Murata, I. Kamata, and H. Tsuchida, Appl. Phys. Express. 14, 044001 (2021).
- (31) M. H. Hong, A. V. Samant, and P. Pirouz, Philos. Mag. A 80, 919 (2000).
- (32) J. D. Clayton, J. Appl. Phys. 107, 013520 (2010).
- (33) P. M. Anderson, J. P. Hirth, and J. Lothe, *Theory of Dislocations* (Cambridge University Press, Cambridge, 2017) 3rd ed., p.184.
- (34) I. Yonenaga, Semicond. Sci. Technol. 35, 043001 (2020).

- (35) A. T. Blumenau, C. J. Fall, R. Jones, S. Öberg, T. Frauenheim, and P. R. Briddon, Phys. Rev. B 68, 174108 (2003).
- (36) P. M. Anderson, J. P. Hirth, and J. Lothe, *Theory of Dislocations* (Cambridge University Press, Cambridge, 2017) 3rd ed., p.357.
- (37) A. Okada, J. Nishio, R. Iijima, C. Ota, A. Goryu, M. Miyazato, M, Ryo, T, Shinohe, M. Miyajima, T. Kato, Y. Yonezawa, and H. Okumura, Jpn. J. Appl. Phys. 57, 061301 (2018).
- (38) Y. Tokuda, I. Kamata, T. Miyazawa, N. Hoshino, T. Kato, H. Okumura, T. Kimoto, and H. Tsuchida, J. Appl. Phys. **124**, 025705 (2018).
- (39) S. Ha, M. Benamara, M. Skowronski, and H. Lendenmann, Appl. Phys. Lett. 83, 4957 (2003).
- (40) T. Tawara, S. Matsunaga, T. Fujimoto, M. Ryo, M. Miyazato, T. Miyazawa, K. Takenaka, M. Miyajima, A. Otsuki, Y. Yonezawa, T. Kato, H. Okumura, T. Kimoto, and H. Tsuchida, J. Appl. Phys. **123**, 025707 (2018).
- (41) S. Ha, M. Skowronski, J. J. Sumakeris, M. J. Paisley, and M. K. Das, Phys. Rev. Lett. 92, 175504 (2004).
- (42) A. Goryu, A. Kano, M. Kato, C. Ota, A. Okada, J. Nishio, S. Izumi, and K. Hirohata, Mater. Sci. Forum 963, 288 (2019).

第3章 バイポーラ劣化の信頼性設計

3.1 緒 言

4H-SiC バイポーラデバイスの信頼性は、順方向電流動作時に積層欠陥の拡張 によって、順方向電圧降下の増大を招くことが知られている⁽¹⁾. この積層欠陥の 拡張とそれに伴う電気抵抗の増大は、バイポーラ劣化と呼ばれ、SiC パワー半導 体の長期信頼性が損なわれる. 積層欠陥の拡張は、電気、熱、応力状態を含むマ ルチフィジクス的な連成した物理現象に支配されるため、パワーモジュール設 計を改善するためには、実装構造での解析とその評価が重要になる. 本章では、 マルチフィジックス FEM と時間依存 GL 方程式に基づく PF モデルを組み合わ せた手法を用いて、積層欠陥の拡張による設計限界を見極める実用的な信頼性 解析法を構築する. また、信頼性解析法で用いる PF モデルに対応した積層欠陥 の拡張を予測する応答曲面を構築する.

3.2 信頼性解析法

本信頼性解析法は、4H-SiC バイポーラダイオードの積層欠陥の拡張を予測し、 設計変数を改善・最適化するものである.この手法では、PF モデルに対応する 応答曲面を用いて積層欠陥の拡張率を効率的に予測することができ、実用的な 使用条件下でのデバイス全体の設計解を提供する.

信頼性解析法のフローチャートを図 3.1 に示す.積層欠陥の拡張に必要な閾値 電流密度は,温度⁽²⁾や印加されるせん断応力^{(3),(4)}に影響される.しかし,実際の パワーモジュールは,連続通電や熱サイクルの条件下で動作する.したがって, 4H-SiC バイポーラダイオードの電流密度,温度,応力は時間とともに変化し, このプロセスを適切に精度よく追跡する必要がある. 事前準備とその後の解析手順は以下の通りである.

事前準備: PF モデルに対応する応答曲面を作成する⁽⁵⁾.

ステップ1:パワーモジュールの設計変数を設定する.

- ステップ2:マルチフィジックス FEM 解析により,ステップ1の設計条件に おける 4H-SiC バイポーラダイオードの電気,熱,応力状態を求 める.
- ステップ3:応答曲面を用いて,電流密度,温度,応力状態に対する積層欠陥 の拡張率を評価する.
- ステップ4:積層欠陥の拡張率の設計基準を満たすかどうかを判断し、満たさ ない場合は設計変数を改善する.



Fig. 3.1 Process flow of the reliability design method for forward degradation of 4H-SiC PiN diodes.

3.2.1 パワーモジュールの設計変数

本研究での解析対象は、4H-SiC バイポーラダイオードを搭載したパワーモジ ュールであり、積層の構成例を図 3.2 に示す.バッファ層の濃度と厚さは、ウェ ーハプロセスの設計によって決定することができる.このバッファ層は高濃度 のドープ量で厚みが大きいほど(高濃度・高厚みと称する)、電子と正孔が再結 合し、キャリア寿命が短くなる.このため、エピタキシャル層と基板との界面近 傍の BPD に到達する正孔密度を低減することができ、BPD からの積層欠陥の拡 張を防ぐ「再結合促進層」として働く⁽⁶⁾.しかし、バッファ層を高濃度・高厚み にすることは、コスト面に課題がある.積層欠陥の拡張は、電流密度、温度、応 力、および初期の積層欠陥の構造に依存するため、設計の初期段階で最適なバッ ファ層の濃度、厚みを決定するのは困難である.

パワーモジュールの構成には,表 3.1 に示す設計要素が含まれる. 典型的なパ ワーモジュール構造の一例を図 3.3 に,各部に使用される材料と厚さの一例を表 3.2 に示す.パワーモジュール構造は,ベースプレート(図 3.3 の G 部)上に DBC 基板(図 3.3 の C, D, E 部)がはんだ(図 3.3 の F 部)で実装され,DBC 基板上 には銀焼結材(図 3.3 の B 部)やはんだなどで半導体素子(図 3.3 の A 部)が接 合される.放熱のためにヒートシンクとパワーモジュールのベースプレート間 にはグリスが塗布され,ねじ止めされている.表 3.2 からわかるように,典型的 なパワーモジュールパッケージには,絶縁体,導体,半導体,有機物,無機物な どのさまざまな材料が用いられている⁽⁹⁾.



Fig. 3.2 Schematic diagram of 4H-SiC PiN diodes.

Process design	Device structure	Module structure	Load variables
 Buffer layer concentration Buffer layer thickness Substrate concentration 	 Use of body diodes Thickness of Al electrode 	 Types of die attachment materials Types of wire Types of DBC substrates Module fixture Types of heat dissipating fins 	 Current history Ambient temperature Operating temperature

Table 3.1 Design variables for power modules.



Fig. 3.3 Schematic image of a power module.

ID	Material	Thickness (µm)
А	SiC	130
В	Sintered silver	20 (7),(8)
С	Copper foil	280
D	Al ₂ O ₃	255
Е	Copper foil	280
F	Solder	200 - 420
G	Baseplate	3000

Table 3.2 Materials and their thicknesses in the power module.

3.2.2 積層欠陥のフェーズフィールドモデル

自由エネルギーに基づく時間依存の GL 方程式^{(5),(10),(11)}は,積層欠陥の時間発展を記述するのに用いることができる.このアプローチでは、PF 変数¢が積層 欠陥の存在を定義し、オープンソースライブラリ OpenPhase⁽¹²⁾により平衡状態に 到達するのに必要な時間を自由エネルギー最小化原理に基づき求める.QWA モ デルを電子エネルギー利得の定量的解析に用いるため、積層欠陥の拡張に対し て形状が変化する[1120]と[0001]方向の2次元モデルを採用し、電子と正孔の濃 度分布を解析した(図3.2参照).PF モデルではマルチフェーズフィールド法を 用い、積層欠陥の拡張の時間発展中に、TPD から働くピーチケラー力を考慮し た(図3.4参照).この PF モデルでは、転位が移動していない領域を¢0,LPD が 移動した領域を¢1,TPD が移動した領域を¢2と定義する.LPD の転位芯は、PF 変数¢0と¢1の境界であり、滑らかに変化する.TPD は PF 変数¢1と¢2の境界で あり、その値は同様に滑らかに変化する.完全転位は PF 変数¢0と¢2の間の境界 であり、その値も同様に滑らかに変化する.システムの全自由エネルギーを状態 変数の関数として定式化した後、PF 変数で表現される積層欠陥の時間発展モデ ルは次式の時間依存 GL 方程式を差分法により数値解析する.

$$\frac{\partial \phi_i}{\partial t} = -M_{\phi_i \theta} \frac{\delta F}{\delta \phi_i} \tag{3.1}$$

ここで、 $M_{\phi_i\theta}$ は異方性易動度、Fはヘルムホルツ自由エネルギー、tは時間である.

2章で詳細を記載したように,積層欠陥が存在する 4H-SiC 結晶のヘルムホル ツ自由エネルギーF を計算するために,6つの寄与項を使用した.

$$F = \int_{V} (f_{\text{chem}} + f_{\text{ssf}} + f_{\text{elast}} + f_{\text{grad}} + f_{\text{cryst}}) d\mathbf{r} - W$$
(3.2)

ここで、*f*_{chem}は化学ポテンシャルのエネルギー密度、*f*_{ssf}は積層欠陥エネルギー 密度^{(9),(13)}、*f*_{elast}は弾性ひずみエネルギー密度、*f*_{grad}は勾配エネルギー密度、*f*_{cryst} は結晶学的エネルギー密度であり、Wは外部応力による機械的仕事である.この 式は、空間ベクトルrに関して、体積V全体にわたって5種類のエネルギー密度 を積分する.化学ポテンシャルは、デバイスシミュレータによって決定される PF 変数の関数として表す.



Fig. 3.4 Phase field profile on slip plane.

3.2.3 積層欠陥の拡張速度に対する応答曲面

エピタキシャル層と基板との界面近傍で貫通刃状転位(TED)に変換される基 底面転位(BPD)を解析の対象とする.過剰キャリア密度は積層欠陥の形成の駆 動力であるため^{(14), (15)},電流印加下で初期段階の積層欠陥は過剰キャリア密度の 低い基板から過剰キャリア密度の高いドリフト層へと拡張する.積層欠陥は,電 流密度の閾値を超えると,駆動力の大きいドリフト層に向かって拡張し,容易に 最終的な形状になる.したがって,初期段階における積層欠陥の拡張率の予測が 重要になる.積層欠陥の拡張率を算出するために,3.2.2項の解析に基づく応答 曲面法⁽¹⁶⁾を用いた.応答曲面法は,不連続な実験データを連続的な曲面として 近似し,複数の入力変数と出力変数の関係をモデル化する手法である.その応答 曲面法によって得られた拡張率から,積層欠陥の拡張の閾値を予測した.応答曲 面の出力変数に対する設計因子の影響を定量的に評価するために,計算機援用 工学(CAE)と実験計画法(DOE)⁽¹⁷⁾を組み合わせて,分散分析(ANOVA)を 行う.積層欠陥の拡張率に対する応答曲面を近似する場合,積層欠陥の拡張が非 線形挙動であるため,シミュレーション回数が多くなり計算量が多くなる.DOE を用いることで,出力変数に対する様々な因子の影響を把握するのに必要な数 値実験の回数を最小限に抑えることが可能となる.さらに,を用いることで,そ れらの重要な因子を特定し,適切な応答曲面を導くことができる.

3.3 応答曲面の構築

2章の PF モデルを用いた解析により、積層欠陥は設計変数の組み合わせによって拡張することを示した⁽⁵⁾.積層欠陥の拡張を予測する応答曲面を作成するためのパラメータを表 3.3 に示す. DOE で決定した数値実験点に対して、PF モデルの解析結果を用いて積層欠陥の拡張面積を数値的に評価した. 初期 Si-core 部分転位はバーガースベクトル 1/3[1010], C-core 部分転位はバーガースベクトル 1/3[1120]を[1100]方向に、完全転位はバーガースベクトル 1/3[1120]を[1100]方向にで配置した(図 3.4 参照). 表 3.3 のパラメータの中で積層欠陥の拡張速度が最も速い条件($J = 1000 \text{ A cm}^{-2}$, T=300 K, $h_B = 0.10 \,\mu\text{m}$, $c_B = 4 \times 10^{17} \text{ cm}^{-3}$, $p_{BT} = 0.20 \,\mu\text{m}$, $w_S = 0.40 \,\mu\text{m}$, $\tau = 100 \text{ MPa}$) について、三角欠陥の拡張を対象としたPF モデルでの拡張面積の結果を図 3.5 に、拡張の発展挙動を図 3.6(a), (b), (c)に示す. 図 3.6 は、それぞれ時刻 0.012 s、0.037 s、0.061 s 後の結果である. PF モデルの解析結果を用いて応答曲面を作成する場合は、0.061 s 以降はモデルの境界条件の影響を受けるため、この時間までの拡張率で構築した(図 3.5 参照).

応答曲面で近似した拡張率 $Y(\mu m^2 s^{-1})$ は次式で与えられる.

$$Y = \begin{cases} Y_0 & Y_0 > 0\\ 0 & Y_0 \le 0 \end{cases}$$

 $Y_{0} = a_{0} + a_{J}J + a_{T}T + a_{h}h_{B} + a_{c}c_{B} + a_{p}p_{BT} + a_{w}w_{S} + a_{\tau}\tau$ (3.3) + $a_{\tau\tau}\tau^{2} + a_{JT}JT + a_{Jh}Jh_{B} + a_{Jp}Jp_{BT} + a_{Jw}Jw_{S} + a_{J\tau}J\tau$ + $a_{T\tau}T\tau + a_{hp}h_{B}p_{BT} + a_{pw}p_{BT}w_{S} + a_{p\tau}p_{BT}\tau + a_{w\tau}w_{S}\tau$

ここで、 $a_i \ge a_{ij}$ は応答曲面でフィッティングした係数、J (単位は A cm⁻²)は電流 密度、T (K)はチップ温度、 h_B (μ m)はバッファ層の厚さ、 c_B (cm⁻³)はバッファ層 の濃度である.また、 p_{BT} (μ m)は BPD が TED に変換されるエピタキシャル層 基板との界面からの基板深さ、 w_S (μ m)は積層欠陥幅、 τ (MPa)は RSS である. PF モデルでは、最初に微小な初期積層欠陥をモデル内に設定する必要がある. 積層欠陥が拡張する閾値を正確に予測する応答曲面を作成するために、積層欠 陥が縮小する条件下では式(3.3)の応答曲面からの出力 Y_0 が負になるという制約 を適用した.フィッティングされる係数は,表 3.3 のパラメータが異なる単位や 量を持つため,-1 から 1 の範囲に正規化して最小二乗法により求めた. PF モデ ルで解析した結果と応答曲面で近似した結果との相関係数は 0.99 以上であった. 三角欠陥と帯状欠陥について,応答曲面でフィッティングした係数を表 3.4 に示 す.式(3.3)の 2 次項の係数は,1 次項の係数よりも小さいことがわかる.したが って,表 3.3 に示した変数は,比較的互いに独立していることになる.式(3.3)の 三角欠陥の拡張率 Y_0 に対応する電流密度,温度,せん断応力の応答曲面の一例を 図 3.7 に示す. $Y_0=0$ の応答曲面が SSF の拡張し始める閾値になる.計算に使用 した入力値は,表 3.3 のパラメータの中央値($h_B = 0.20 \mu m, c_B = 6 \times 10^{17} cm^{-3}$, $p_{BT} = 0.30 \mu m, w_S = 0.30 \mu m$)である.図 3.7 より,RSS による閾値電流密度の 変化は低温(300K)よりも高温(500K)の方が大きいことがわかる.

帯状欠陥の応答曲面についても、0.037sまでの拡張率Y ($\mu m^2 s^{-1}$)から同様に 構築し、フィッティング係数を表 3.4 に示す.表 3.3 のパラメータの中で積層欠 陥の拡張速度が最も速い条件で、帯状欠陥の拡張を対象とした PF モデルでの解 析結果を図 3.8 (a)と(b)に示す.同様に、境界条件が影響しない範囲である時刻 0.012 s、0.037 s 後の結果である.この場合の初期条件では、バーガースベクトル 1/3[1100]の Si-core 部分転位とバーガースベクトル 1/3[1010]の C-core 部分転位 が[1120]方向に、バーガースベクトル 1/3[2110]の完全転位が[1100]方向に配置さ れている.式(3.3)の帯状欠陥の拡張率Y₀に対応する電流密度、温度、せん断応力 の応答曲面の一例を図 3.9 に示す.計算に使用した入力値は、三角欠陥と同様に 表 3.3 のパラメータの中央値 ($h_B = 0.20 \ \mu m, c_B = 6 \times 10^{17} \ cm^{-3}, p_{BT} = 0.30 \ \mu m,$ $w_S = 0.30 \ \mu m$)である.図 3.9 より、三角欠陥と同様に RSS による閾値電流密度 の変化は低温(300K)よりも高温(500K)の方が大きいことがわかる.



Fig. 3.5 Area of a triangular SSF from the GL model for the parameters giving the fastest expansion rate.

Parameter	Minimum value	Maximum value
Current density $J(A/cm^2)$	100	1000
Temperature $T(K)$	300	500
Thickness of buffer layer $h_{\rm B}~(\mu {\rm m})$	0.10	0.30
Concentration of buffer layer $c_{\rm B}$ (1/cm ³)	4×10 ¹⁷	8×10^{17}
Position of BPD-TED conversion under the interface between the epitaxial layer and the substrate $p_{\rm BT}$ (µm)	0.20	0.40
SSF width $w_{\rm S}$ (µm)	0.20	0.40
Shear stress τ (MPa)	-100	100

Table 3.3 Parameters for creating response surfaces for SSF expansion analysis.



Fig. 3.6 Results from the GL model for a triangular SSF at (a) 0.012 s, (b) 0.037 s, and (c) 0.061 s for the parameters giving the fastest expansion rate.

Coefficient ($\mu m^2/s$)	Triangular SSFs	Bar-shaped SSFs
	5.09	29.23
a _J	5.09	29.23
a_{T}	-1.52	-7.54
$a_{ m h}$	-1.02	-3.38
$a_{\rm c}$	-0.55	-1.75
$a_{ m p}$	-6.95	-21.71
a_{w}	0.49	0.17
$a_{ au}$	11.28	52.27
$a_{ au au}$	-	0.66
$a_{ m JT}$	-1.68	-5.47
a_{Jh}	-0.52	-0.91
a_{Jp}	-3.97	-5.80
a_{Jw}	0.75	-
$a_{J\tau}$	3.11	-1.78
$a_{\mathrm{T} au}$	-0.20	0.70
$a_{ m hp}$	0.52	1.04
a_{pw}	-0.61	-
$a_{p\tau}$	0.06	-0.10
a _{wτ}	0.73	-

Table 3.4 Coefficients of the response surface for determining the SSF expansion rate.



Fig. 3.7 Response surfaces for current density, temperature, and shear stress corresponding to the expansion rate Y_0 of triangular SSFs. The other input values for the response surfaces are the median values of the parameters in Table 3.3.



Fig. 3.8 Results from the GL model for a bar-shaped SSF at (a) 0.012 s and (b) 0.037 s for the parameter giving the fastest expansion rate.



Fig. 3.9 Response surfaces for current density, temperature, and shear stress corresponding to the expansion rate Y_0 of bar-shaped SSFs. The other input values for the response surfaces are the median values of the parameters in Table 3.3.

3.4 結 言

マルチフィジックス FEM 解析と時間依存 GL 方程式に基づく PF モデルを組 み合わせた手法を用いて、4H-SiC バイポーラデバイスにおける積層欠陥の拡張 による設計限界を見極める実用的な信頼性解析法を構築した.また、この信頼性 解析法では、設計手法としては、設計基準が満たされているか判断し、満たされ ていない場合は、設計パラメータを改善できる. PF モデルにより、三角欠陥と 帯状欠陥の拡張挙動を再現した.この PF モデルから、電流密度、温度、バッフ ア層の厚さ、バッファ層の濃度、エピタキシャル層と基板の界面下の BPD-TED 変換位置、積層欠陥幅、RSS を入力として、積層欠陥の拡張率を求める応答曲面 を構築した.この応答曲面により、積層欠陥の拡張を対象の全領域で効率的に予 測できる.したがって、実際に使用される条件下での SiC パワーデバイス全体 の設計改善・最適化に応用できることを示した.

参考文献

- (1) M. Skowronski and S. Ha., J. Appl. Phys. 99, 011101 (2006).
- (2) A. Okada, J. Nishio, R. Iijima, C. Ota, A. Goryu, M. Miyazato, M, Ryo, T, Shinohe, M. Miyajima, T. Kato, Y. Yonezawa, and H. Okumura, Jpn. J. Appl. Phys. 57, 061301 (2018).
- (3) A. Goryu, A. Kano, M. Kato, C. Ota, A. Okada, J. Nishio, S. Izumi, and K. Hirohata, Mater. Sci. Forum, 963, 288 (2019).
- (4) K. Maeda, K. Murata, I. Kamata, and H. Tsuchida, Appl. Phys. Express, 14, 044001 (2021).
- (5) A. Kano, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, and K. Hirohata, Y. Shibutani, Jpn. J. Appl. Phys. 60, 024004 (2021).
- (6) T. Tawara, T. Miyazawa, M. Ryo, M. Miyazato, T. Fujimoto, K. Takenaka, S. Matsunaga, M. Miyajima, A. Otsuki, Y. Yonezawa, T. Kato, H. Okumura, T. Kimoto, and H. Tsuchida, J. Appl. Phys. **120**, 115101 (2016).
- (7) U. Waltrich, C. F. Bayer, S. Zoetl, A. Tokarski, S. Zischler, A. Schletz, and M. Maerz, CIPS 2018, 547 (2018).
- (8) M. Beckerm, A. Hinrich, A. Klein, A. Z. Miric, B. Fabian, W. Schmitt, M. Kalajica, CIPS 2018, 242 (2018).
- (9) H. Lee, V. Smet, and R. Tummala, IEEE J. Emerg. Sel. Top. Power Electron. 8, 239 (2019).
- (10) J. D. Gunton, M. S. Miguel, and P. S. Sahni, in *Phase Transitions and Critical Phenomena*, ed. C. Domb and J. L. Lebowitz (Academic, London, 1983) Vol. 8, p. 336.
- (11) S. M. Allen and J. W. Cahn, Acta Metall. 27, 1085 (1979).
- (12) M. Tegeler, O. Shchyglo, R. D. Kamachali, A. Monas, I. Steinbach, and G. Godehard, Comput. Phys. Commun. 215, 173 (2017).
- (13) H. Sakakima, S. Takamoto, A. Hatano, and S. Izumi, J. Appl. Phys. 127, 125703 (2020).
- (14) Y. Mannen, K. Shimada, K. Asada, and N. Ohtani, J. Appl. Phys. 125, 085705 (2019).
- (15) A. Iijima and T. Kimoto, J. Appl. Phys. 126, 105703 (2019).
- (16) T. Kashiwamura, M. Shiratori, and Q. Yu, Comput. Aided Optimum Des. Struct., 5, 213 (1997).
- (17) K. Hirohata, K. Hisano, M. Mukai, H. Aoki, C. Takubo, T. Kawakami, and M. G. Pecht, IEEE Trans. Compon. Packag. Technol. 33, 347 (2010).

第4章 実験及び実環境への適用による 検証

4.1 緒 言

第3章で構築した信頼性解析法で用いる FEM モデルに対して, デモモジュールの熱変形の実験データから検証を行う. RSS の変化量と帯状欠陥の閾値電流 密度の変化量の関係を,参考データと比較し, PF モデルに対応した応答曲面の検証を行う.信頼性解析法を実使用条件下でのインバータシステムに適用し, 設計変数に対する積層欠陥の拡張を効率的に予測できることを示す.設計の初期 段階で,構造や取り付け方法などを含む設計変数の改善が可能なことを示し, これらの検証により,本手法の有効性を示す.

4.2 デモモジュールを用いた冷却・加熱プロセスによる

有限要素法モデルの検証

4.2.1 有限要素法モデルと解析条件

FEM モデルの検証のために,温度変化に伴うデモモジュールの熱変形測定の 実験結果と比較した.パワーモジュールは,電力スイッチングや周囲温度に起因 する温度変化の影響を受け,用いられる種々の材料の線膨張係数の違いにより 熱応力が発生する.半導体チップに生じる電流密度,温度,応力状態を再現する ため,図 3.3 の模式図と表 3.2 の厚みに従ったパワーモジュールの FEM モデル を作成した.全体モデルは 330,311 個の 6 面体 2 次要素と 1,568,820 個の節点か ら構成され(図 4.1(a)参照),局所モデルは 207,838 個の 6 面体 2 次要素と 891,958 個の節点から構成される(図 4.1 (b)参照).解析の精度と安定性を確保するため, FEM 解析モデルの評価部,応力集中が予測される個所は、メッシュ品質を確保 し、メッシュを細かく設定した.



(a)



(b)

Fig. 4.1 (a)The global model and (b) the local model in FEM analysis. A to G correspond to the IDs in Table 3.2.

電気解析,熱解析,応力解析は Abaqus Ver.2018 を用いて実施した.解析で使 用した材料特性を表 4.1 と表 4.2 に示す.鉛フリーはんだ (Sn-3.0Ag-0.5Cu),焼 結銀,銅箔の非弾性変形を考慮するため,これらの材料の時間依存変形を記述で きる大野ら^{(8),(9)}が開発した非弾性構成方程式を用いた.グリスの熱伝達率はベー スプレートとヒートシンク間の接触熱抵抗が $1.5 \times 10^{-5} \text{ m}^2 \text{ K/W}^{(10)}$ となるように 設定した.SiC チップの電気伝導率は文献(2)で報告された VI 特性から温度 383 K,電流密度 100 A/cm² での電圧降下量から計算した.SiC の[1120]方向をx軸 からz軸方向に 4°傾けて配置し, [1100]方向は図 4.1 のy方向に配置した.

熱・応力解析の精度を検証するため、1つは銅ベースプレート取り付け前後の 冷却プロセスによる反り量、もう1つは温度負荷による加熱プロセスによるパ ワーモジュールの変形量の解析を行う.1つ目の解析条件として、図4.2(a)の温 度プロファイルを用いて.モジュールの全体の温度を変更し、1年間室温で保持 する条件とした.この温度プロファイルは、恒温槽からモジュールを取り出した 時の温度変化を参考に作成した.この解析では、パワーモジュールの無応力状態 の温度をはんだの融点(219°C)と仮定し、初期条件とした.もう1つの解析条 件としては、図4.2(b)の温度プロファイルを用いて、モジュール全体の温度を変 更した.この温度プロファイルは、恒温槽でパワーモジュールを加熱したときの 温度である.この解析の初期応力は、1つ目の解析結果を用いた.これらの解析 では、モジュールの固定による曲げモーメントが発生しない境界条件としてい る.

Material	Electrical conductivity (S/m)	Thermal conductivity (W m ⁻¹ K ⁻¹)	Specific heat (J kg ⁻¹ K ⁻¹)	Density (kg/m ³)
Aluminum	4.0×10 ⁷	225 ⁽¹⁾	880 ⁽¹⁾	2700 ⁽¹⁾
Copper	6.0×10 ⁷	40.1	379	8960
SiC	47 ⁽²⁾	490 ⁽³⁾	710 ⁽³⁾	3210 ⁽³⁾
Solder	8.33×10 ⁶	65	180	850
Sintered silver (porosity 10%)	4.5×10 ^{1 (4)}	300 (7)	256	840 (5)
Al ₂ O ₃	-	320	780	390
Grease	-	3.33	800	340
Copper foil	6.0×10 ⁷	401	379	896

Table 4.1 Material properties for electrical and thermal analysis.
Material	Young's modulus (GPa)	Poisson's ratio	Tangent modulus (MPa)	Linear expansion coefficient (K ⁻¹)
Aluminum	68.3 (at 20 °C) 66.5 (at 75 °C) 64.9 (at 125 °C) 63.8 (at 150 °C) 62.0 (at 200 °C)	0.345	725 (at 20 °C) 675 (at 75 °C) 500 (at 125 °C) 450 (at 150 °C) 29.3 (at 200 °C)	2.4×10 ⁻⁵
Copper	117	0.33	-	1.70×10 ⁻⁵
SiC	$\begin{array}{c} C_{11} = 507^{\ (6)} \\ C_{33} = 547^{\ (6)} \\ C_{44} = 159^{\ (6)} \\ C_{12} = 108^{\ (6)} \\ C^{13} = 52^{\ (6)} \end{array}$	-	-	$\begin{array}{c} \alpha_{11} = 1.69 \times 10^{-6} \\ +5.70 \times 10^{-9} \times T \\ -1.94 \times 10^{-12} \times T^2 \\ \scriptstyle (7) \\ \alpha_{33} = 1.44 \times 10^{-6} \\ +6.19 \times 10^{-9} \times T \\ -2.07 \times 10^{-12} T^{2(7)} \end{array}$
Solder	Armstrong- Frederick model ⁽⁸⁾	-	-	2.30×10 ⁻⁵
Sintered silver (porosity 10%)	Armstrong- Frederick model ⁽⁸⁾	-	-	1.95×10 ^{-5 (7)}
Al ₂ O ₃	370	0.23	-	7.20×10 ⁻⁶
Copper foil	Armstrong- Frederick model ⁽⁸⁾	-	-	1.70×10 ⁻⁵

Table 4.2 Material properties for structural analysis.



Fig. 4.2 Temperature profiles for analyzing (a) the warpage of copper baseplate by mounting, and (b) displacement of power module by temperature load.

4.2.2 実験結果との比較

熱・応力解析の精度を検証するため、2つの実験データと比較した.1つは銅ベースプレート(図3.3と図4.1のG部)取り付け前後の反り量、もう1つは温度負荷によるパワーモジュールの変形量である.

まず,はんだ溶融温度付近でDBC 基板(図 3.3 と図 4.1 の C, D, E 部)をべ ースプレートに実装し室温まで冷却すると、線膨張係数の差によりパワーモジ ュールが上部に凸変形する.パワーモジュールが上に凸変形するとヒートシン クから離れるため、ベースプレート中央部の接触熱抵抗が増加する.これはチッ プ温度の上昇につながる. そのため, 実装前にベースプレートが凹形状 (DBC 基 板側から見て下に凸) に変形する技術設計されている. SiC チップ下のベースプ レートの反り量をワンショット 3D 形状測定機(VR-6000, ㈱キーエンス製)で 測定した結果が図 4.3(a)と(b)である. ベースプレート上に DBC 基板を鉛フリー はんだ(Sn-3.0Ag-0.5Cu)で実装し、クリープ変形が十分小さくなるまで1年近 く室温で保持した後、ベースプレートの反り量が減少し、高さ 0.07mm 程度でほ ぼ平坦になっていることがわかる.このように、曲げ変形による底板中央部の接 触熱抵抗の変化が工学的に十分小さくなるようにすることが、モジュールの基 本的な設計指針である.図 4.3 (a)と(b)の実験結果に対応する FEM 解析の高さ分 布を図 4.3 (c)と(d)にそれぞれ示す. 図 4.3 (a)の A1-A1 (実験結果)と図 4.3 (c)の A₂-A₂ (FEM 解析結果)の中心線に沿った反り量を図 4.3 (e)に,図 4.3 (b)の B1-B1 (実験結果)と図 4.3 (d)の B2-B2 (FEM 解析結果)の中心線に沿った反り量を図 4.3 (f)に示す. これらの実験結果と FEM 解析結果から,実装前後で両者の反り 値はほぼ同じであり、マルチフィジックス FEM 解析の妥当性が示された.

次に、パワーモジュール全体の熱変形特性を把握するため、パワーモジュール 供試品を恒温槽内で1時間加熱し、恒温槽から取り出した後の変位分布(反り 分布)を、ステレオカメラ画像により三次元座標を計測するデジタル画像相関法 (DIC)を用いて測定した.供試品を恒温槽に入れる前に、クリープの影響が十 分に小さくなるまで放置した.温度分布を定量化するため、熱電対をサンプルの ベースプレート上の5点に取り付けた.DICに用いるステレオ画像測定は、12M 画素カメラ(Falcon2, TeldyneDalsa 社製)によって行われた.恒温槽は200℃で 1時間加熱され、画像測定時の試料温度は191℃であった.熱電対を用いてベー スプレート上の5点の温度を測定した結果、温度上昇に対するばらつきは最大 でもわずか1.6%であった.したがって、熱変形は局所的な温度分布ではなく、 線膨張係数の差による全体的な反りによって生じたと考えられる.上面の加熱 後の変位分布を図4.4(a)に示す.図4.4(b)は、同じサイズ、同じ熱プロセスでの ベースプレート上に生じる変位のFEM 解析結果である.図4.4 (a)の中心線 A₁- A₁ (実験結果)と図 4.4 (b)の中心線 A₂-A₂ (FEM 解析結果)に沿った線方向を比較したのが図 4.4 (c)である. これらの実験結果と FEM 解析結果から,両者の変位量はほぼ同じであり,対応する FEM 解析モデルが応答曲面に入力する根拠データとして正確に予測できることを示している.



Fig. 4.3 Warpage of the copper (Cu) baseplate under the SiC chip in power modules. (a) Measured initial warpage of the Cu baseplate. (b) Measured warpage of the Cu baseplate after mounting to a DBC substrate. (c) Analysis model of the initial Cu baseplate. (d) Analyzed warpage of the Cu baseplate after mounting to a DBC substrate. (e) Warpage of the center-line regions in (a) and (c). (f) Warpage of the center-line regions in (b) and (d).



Fig. 4.4 Displacement of power module from 24.8 °C to 190.8 °C: (a) experimental results for the top surface, (b) analytical results for the baseplate, and (c) deformation of the center-line regions of (a) and (b).

4.3 フェーズフィールドモデルに対応する応答曲面の検

証

式(3.3)で表される応答曲面から、すべり面における分解せん断応力(RSS)の 変化量と帯状欠陥の閾値電流密度の変化量の関係を求めた.この関係を文献(3) の実験値と比較した結果を図 4.5 に示す.式(3.3)に代入した温度T(K)と電流密 度J(A cm⁻³)の関係は、文献(11)のT = 0.13 J + 300を使用した.積層欠陥の初期 構造を決定するパラメータ p_{BT} と w_S は、文献(12)の 272 nm と文献(13)の 178 nm の実験結果と同様に設定するため、表 3.3 のパラメータ c_B , p_{BT} , w_S をそれぞれ 4×10¹⁷ cm⁻³, 0.30 µm, 0.20 µm とした.図 4.5 から、RSS に対する閾値電流密度 の変化に対して応答曲面からの解(図 4.5 の赤色実線)が 95%信頼区間(図 4.5 の黒色の 2 破線)内にあることを示しており、予測値と実験値がよく一致して いることを示している.したがって、この PF モデルに対応する応答曲面は、電 流を印加し、温度環境下で、応力を負荷した場合の積層欠陥の初期拡張を正確に 予測できる.



Fig. 4.5 Variation in threshold current of bar-shaped SSFs and the RSS. The red line is the result derived from the response surface, and the blue and orange circles are values from Ref. 8. The dashed line is the 95% confidence interval from Ref. 3.

4.4 インバータシステムへの応用

4.4.1 解析対象事例

パワーモジュールの実使用条件での SiC のバイポーラ劣化に対する信頼性解 析法の適用例を以下に示す. 文献(14)を参考に英国地下鉄車両の運用における実 際の負荷プロファイルで動作すると想定し, この運用条件をパワーモジュール に適用した.

地下鉄車両の運用のプロファイル⁽¹⁴⁾は相電流の実効値(rms)で表される(相 電流プロファイル図 4.6 (a)).各サイクルパターンは3分間続き,6つの異なる フェーズ(41秒の加速フェーズ,37秒の時速 60km での巡航フェーズ,10秒の 制動フェーズ,11秒の時速 40km での巡航フェーズ,22秒の制動フェーズ,59 秒の停止)で特徴付けられる.動作温度は SiC の方が Si よりも高いため,文献 (14)の 40℃から 80℃の温度プロファイルを 40℃から 170℃まで線形的に変更し, 解析条件の温度プロファイル図 4.6(b)とした.デバイスの発熱に伴う温度変化を 解析するため,温度プロファイルに対応する発熱量を SiC デバイスチップのみ に与えた.



Fig. 4.6 (a) Profiles of phase current and chip temperature for analyzing power module of an inverter system⁽¹⁴⁾.

4.4.2 解析モデルと解析条件

式(3.3)の Y を求めるために, FEM 解析によりダイオードのエピタキシャル層 と基板との界面における電流密度, 温度, RSS を算出し, これを入力値とした. 電流密度を求める電気解析モデルとして, 全体モデルを図 4.7(a)に局所モデルを 図 4.7(b)に示す. 温度を求める熱解析モデルとして, 全体モデルを図 4.8(a)に局 所モデルを図 4.8(b)に示す. RSS を求める構造解析モデルとして, 全体モデルを 図 4.9(a)に局所モデルを図 4.9(b)に示す.



(b)

Fig. 4.7 (a) Global and (b) local models for electrical analysis. In the global model, the current density conditions are applied on the red surface of the terminal and the voltage conditions of 0 V are applied on the yellow nodes of the terminal. In the local model, the voltage referring to the global model is applied to the yellow nodes. The area in the white box in the global model is the chip targeted in the local model.



(b)

Fig. 4.8 (a) Global and (b) local models for thermal analysis. In the global model, heat sources are applied to the six diodes and six switching elements, and heat transfer conditions are applied to the blue surface. In the local model, the temperature referring to the global model is applied to the yellow nodes, and heat sources are applied to the diode. The area in the white box in the global model is the chip targeted in the local model.



(c)

Fig. 4.9 (a) Global model without vertical constraints, (b) Global model with vertical constraints and (c) local models for structural analysis. In the (a), the nodes are fixed for 6 degrees of freedom to prevent rigid body motion, In the (b), the yellow nodes are constrained in the z-direction, and the nodes are fixed for 3 degrees of freedom to prevent rigid body motion. In the (c), the displacements referring to the global model is applied to the yellow nodes. In the global and local models, thermal strains are applied to all elements using the temperatures obtained from the thermal analysis of the global and local models, respectively. The area in the white box in the global model is the chip targeted in the local model.

全体モデルから得られた境界条件で局所モデルを用い詳細解析を行った.境 界条件の設定は、図4.7に示す電気解析では、モジュール内蔵の3つのダイオー ドに電流が流れるように図 4.6 (a) の電流条件をプロファイル 3 サイクル分,通 電する端子に設定し、もう一つの通電する端子に電圧 0V の境界条件を設定した (図 4.7(a)参照). 局所モデルの境界条件は、全体モデルの白枠部から得られる 電圧を境界条件とした(図 4.7(b)参照).図 4.8 に示す温度解析では、図 4.6(b) のチップ温度になるようにチップ全体に均一な発熱量を3サイクル分与え、チ ップと銀焼結材, DBC 基板, はんだ, ベースプレート (図 4.1 の A-G), グリス, ヒートシンクの表面に熱伝達境界条件を設定した(図 4.8 (a)参照). 局所モデル の境界条件は、全体モデルの白枠部から得られる温度を境界条件とし、チップ全 体に全体モデルと同様の発熱量を与えた(図 4.8 (b)参照).図 4.9 に示す構造解 析では,2つの異なる境界条件で解析した.1つは,曲げモーメントを与えない 境界条件(図 4.9(a)参照)で、もう1つは、ベースプレートの裏面が垂直軸(z 軸)に沿って拘束される境界条件(図 4.9(b)参照)である.両解析とも,全体モ デルの熱解析で得られた温度分布から計算される熱ひずみを全ての要素に与え た、局所モデルの境界条件は、全体モデルの白枠部の変位を境界条件とし、局所 モデルの熱解析で得られた温度分布から計算される熱ひずみを全ての要素に与 えた.

SiC チップの実際の結晶方位に合わせるため,SiC の[11 $\overline{2}0$]方向を x 軸から z 軸方向に 4°傾けて配置した.[11 $\overline{2}0$]に垂直な SiC の[$\overline{1}100$]方向は,図 4.1 の y 方向に配置されている.表 4.2 に示すように,図 4.7 の構造解析では,直交座標系における異方性弾性定数および異方性線膨張係数をテンソル変換により求めた.

4.4.3 全体解析と局所解析

全体モデルと局所モデルを用い,電気解析,熱解析,構造解析を行った一例を 図 4.10,図 4.11 に,そして解析全体の流れを図 4.12 に示す.解析条件の相電流 プロファイルを図 4.12(a),チップ温度プロファイルを図 4.12(b)とした.

まず,全体モデルを用いて電気解析を行い,図 4.12(c)に示すように各チップの実装による電流分担の違いを求めた.その結果の一例を図 4.10(a)に示す.電気解析の入力条件として用いた電流値は,式(3.3)の応答曲面上で Y の時間的最大値を与えるパワーモジュールのスイッチング電流波形のピーク値である.

次に、全体モデルによる熱解析を行い、図 4.12(d)に示すように各チップ位置 間の温度差を求めた.その結果の一例を図 4.10(b)に示す.熱解析の入力条件と なるチップの発熱密度は、図 4.12(b)に示すチップの平均温度が得られる値とし、 解析は3サイクルとした.周囲温度は25℃、フィン表面の熱伝達率は25 W/(m² K)とした.そして、最後に図 4.12(e)に示すように、全体モデルによる応力解析 を行い、各チップ位置間の応力差を求めた.その結果の一例を図 4.10(c)、(d)に 示す.無応力状態を実装時の状態とし、実装後室温で1ヶ月保持したパワーモ ジュールに熱ひずみを与えた.その熱ひずみは、図 4.12 (d)の熱解析の節点温度 を基準とした.この解析モデルを2つの異なる境界条件で解析した.1つは、パ ワーモジュールに曲げモーメントを与えない境界条件であり、最も信頼性の高 い状況に相当する(図 4.10(c)参照).もう1つは、ネジ止めによりベースプレー トの裏面が垂直軸(z 軸)に沿って拘束される設計上望ましくないケースを想定 した境界条件である(図 4.10(d)参照).

次に、局所モデルによる解析では、全体モデルの図 4.10 の白枠の PiN ダイオ ードは、最も温度が高く、応力も大きいため、積層欠陥の拡張解析の対象とし、 全体モデルの結果を境界条件とした. 図 4.12 (c)の全体モデルの電圧を境界条件 として、図 4.12 (f)の局所モデルの電気解析を行った. その結果の一例を図 4.11 (a)に示す. 図 4.12 (g)の局所モデルの熱解析は、図 4.12 (d)の全体モデルの温度を 境界条件として行った. その結果の一例を図 4.11(b)に示す. 同様に、図 4.12 (h) の局所モデルの応力解析は図 4.12 (c)の全体モデルの変位を境界条件とし、図 4.12 (g)の節点温度を基準とした熱ひずみを用いて行った. その結果の一例を図 4.11(c)、(d)に示す.

81



Fig. 4.10 (a) Electrical analysis, (b) thermal analysis, (c) structural analysis without vertical constraints, and (d) structural analysis with vertical constraints using a global model. The analysis results at the maximum temperature (t=19s) in first cycle during operation. The area within the white box in the global model is the chip targeted in the local model. The deformation scale factors are 50 in the (c) and (d).



(d)

Fig. 4.11 (a) Electrical analysis, (b) thermal analysis, (c) structural analysis without vertical constraints, and (d) structural analysis with vertical constraints using a local model. The analysis results at the maximum temperature (t=19s) in first cycle during operation. The chip targeted in the local model is the area within the white box in the global model shown in Fig. 4.10.



Fig. 4.12 Process flow of the analysis for applying reliability design to power modules. (a) Phase currents (rms) (b) Temperature profile. (c) Electrical analysis, (d) thermal analysis, and (e) stress analysis using a global model. (f) Electrical analysis, (g) thermal analysis, and (h) stress analysis using a local model. (c)-(h) are the analysis results at the maximum temperature (t=19s) in first cycle during operation. The area in the white box in the global model is the chip targeted in the local model.

4.4.4 解析結果

局所モデルの SiC (図 4.1(b)の A 部)のエピタキシャル層と基板との界面(図 3.2 参照) での,式(3.3)の応答曲面の入力値となる電流密度,温度,ベースプレ ートの垂直方向の拘束がない場合とある場合の[0110]方向のバーガースベクト ルを持つ転位の RSS の分布の一例を図 4.13 に示す.図 4.13(a)に示す電気解析の 結果, エピタキシャル層と基板との界面に生じる電流密度は, チップ内で一様と なった.図 4.13(b)に示す熱解析の結果,エピタキシャル層と基板との界面に生 じる温度は、チップの基板中央側に近い領域が20℃程度温度が高い.熱応力解 析の結果,エピタキシャル層と基板との界面に生じる応力は,ワイヤーボンディ ング位置が 12 箇所あるため、チップ中央部とアルミワイヤー直下に集中した. チップ中央部の応力は線膨張係数の差により約 400 MPa であり、特に $\sigma_{xx} \ge \sigma_{yy}$ の面内応力が他の成分よりも支配的であった. 順方向電流動作での温度上昇中, これらの応力による部分転位の RSS は、[0110]方向と[1010]方向では、30 MPa と 大きくなった.アルミ線と SiC の線膨張係数の差により,局部的にアルミ線の 直下に約 10 MPa の応力 σyz が発生した.これは、[0110]方向と[1010]方向に対し て RSS が正と負それぞれ約 5 MPa となる. このため, チップ中心部では, [0110] 方向の RSS は約 35 MPa (図 4.13(d)参照), [1010]方向の RSS は約 25 MPa とな った.

信頼性解析では, RSS が大きい[0110]方向のバーガースベクトルを持つ Si-core 部分転位から発生する三角欠陥に着目した.表 4.3 の値とパワーモジュールの FEM 解析結果を式(3.3)の応答曲面に入力し,動作時間中の最大積層欠陥の拡張 率 Y の分布を図 4.14 に示す.図 4.14(a)はパワーモジュールに曲げモーメントを 与えなかった条件での解析結果であり,界面全体で 0.94%の正の Y 領域を示し た.図 4.14(b)はベースプレート(図 4.1 の G 部)の背面が垂直軸に沿って拘束 された最も望ましくない条件下での結果を示しており,37%の正の Y 領域が確 認された.

Yが正の領域において、表 4.3 の p_{BT} と w_s の値を満たす BPD が存在する場合、 積層欠陥は拡張する.したがって、拘束条件付きでは、拘束条件なしの場合に比 べて、積層欠陥が拡張する可能性のある領域が 39 倍も多くなり、信頼性が劣る. 図 4.14 において、積層欠陥の拡張率 Yが最大となる位置における Yの時間変化 を図 4.15 に示す.また、式(3.3)から図 4.15 の Yを求めるための電流密度、温度、 RSS の時間変化を図 4.16 に示す.図 4.15 の動作時間中の Yの最大値の分布は図 4.14 に対応している.図 4.15 の結果から、特にベースプレート裏面を垂直軸方 向に拘束した場合、1 サイクル目で Yが増加していることがわかる.図 4.16 (a) と(b)では、拘束の有無による電流密度と熱波形の違いは見られない.これは、機 械的応力から電気的・熱的状態への連成係数が逆方向のものに比べてはるかに小さいため、電気的・熱的解析が応力解析の影響を受けないためである.図4.16
(b)から、3サイクルの間、チップの発熱により温度が上昇していることがわかる.図4.16(c)から、クリープ変形によりサイクルが増えるごとに最大RSSが減少していることがわかる.また、拘束条件付きで解析したRSSは、拘束条件なしの場合よりも大きくなっている.この拘束条件によるRSSの増加が、図4.15のYの増加の原因である.

以上の考察から、この設計手法では、モジュール底面のネジ取り付けなどの設計変数を積層欠陥の拡張予測に利用することができ、固定方法を工夫することで積層欠陥が容易に拡張する領域が、1/37に抑制される.これらの結果は、様々な設計変数に対する積層欠陥の拡張を効率的に予測するため、設計の初期段階に本信頼性解析法が有効なことを示した.



Fig. 4.13 (a) Current density by electrical analysis, (b) temperature by thermal analysis, (c) RSS corresponding to Burgers vector in the $[0\overline{1}10]$ direction by structural analysis without vertical constraints, and (d) RSS corresponding to Burgers vector in the $[0\overline{1}10]$ direction by structural analysis with vertical constraints at the interface between the epitaxial layer and the substrate in the local model. The analysis results at the maximum temperature (t=19s) in first cycle during operation.

Parameter	Value
Thickness of buffer layer $h_{\rm B}~(\mu {\rm m})$	0.20
Concentration of buffer layer $c_{\rm B}$ (cm ⁻³)	6×10 ¹⁷
Position of BPD-TED conversion under the interface between the epitaxial layer and the substrate p_{BT} (µm)	0.35
SSF width $w_{\rm S}$ (µm)	0.40

Table 4.3 Parameters of the response surface when applying SSF expansion analysis to an inverter system.



Fig. 4.14 Maximum value of the SSF expansion rate during operation when SSF expansion analysis is applied to PiN diodes mounted on a power module: (a) without vertical constraints and (b) with vertical constraints.



Fig. 4.15 Time histories of the expansion rate Y, with and without the baseplate constrained along the vertical axis, at the position of the maximum Y in Fig. 4.14.



Fig. 4.16 Time histories of (a) current density, (b) temperature, and (c) RSS with and without the baseplate constrained along the vertical axis, at the position of the maximum Y in Fig. 4.14.

4.5 結 言

第3章で構築した信頼性解析法で用いる FEM モデルの検証のために、銅ベー スプレート取り付け前後の反り量と、熱によるパワーモジュールの非線形挙動 による変位量について、実験結果と FEM 解析結果を比較した.実装前後で両者 の反り値はほぼ同じであり、熱による両者の変位量もほぼ同じであることから、 マルチフィジックス FEM 解析の妥当性を示した. この FEM 解析モデルが応答 曲面に入力する根拠データとして正確に予測できることを示した.

PF モデルに対応した応答曲面から得られた RSS に対する閾値電流密度の変化 を参照データと比較することで、応答曲面の検証を行った.その結果、予測値と 実験値がよく一致していることを示した.したがって、この PF モデルに対応す る応答曲面は、電流を印加し、温度環境下で、応力を負荷した場合の積層欠陥の 初期拡張を正確に予測できる.

第3章で構築した信頼性解析法を実使用条件下でのインバータシステムに適用した.パワーモジュールのマルチフィジックス FEM 解析では,全体モデルでパワーモジュールの解析を行い,局所モデルでダイオードの詳細解析を行った. その解析結果から,ダイオードのエピタキシャル層と基板との界面の電流密度, 温度,せん断応力を算出し,応答曲面モデルの入力値として使用した.これにより,実用的な使用条件下での4H-SiC バイポーラダイオードの積層欠陥の初期拡 張率を予測できた.

DBC 基板とベースプレートによって生じる全体的な熱反り応力と,アルミワ イヤーとチップの線膨張係数の差によって生じる局所的な応力が重なる部分で, 積層欠陥が最も容易に拡張することを示した.また,設計変数としてモジュール のねじ締めがきつく,熱反り変形が小さい場合,チップの応力が増加し,積層欠 陥が容易に拡張することを示した.

さらに、本信頼性解析法では、設計変数に対する積層欠陥の拡張を効率的に予 測できるため、設計の初期段階で、モジュールの構造や取り付け方法などを適切 に選択できることを示した.これらの結果は、様々な設計変数に対する積層欠陥 の拡張を予測でき、設計プロセスで効果的に活用できる.

参考文献

- T. Suzuki, A. Kano, and K. Hirohata, Proc. ASME IMECE, IMECE2021-70639 2021.
- (2) K. Ohtsuka, A. Furukawa, R. Tanaka, S. Yamamoto and S. Nakata, Phys. Status Solidi C, **10**, 1409 (2013).
- (3) A. Imakiire, M. Kozako, M. Hikta, M. Inagaki, T. Iizuka, H. Narimatsu, N. Sato, Toda, K. Shimazu, K. Ueda, K, Sugiura, K. Tsuruta, M. Iida, and K. Toda, Proc. 10th CIPS, 2018, p. 174.
- (4) K. S. Siow, Die-Attach Materials for High Temperature Applications in Microelectronics Packaging (Springer, Switzerland, 2019), p.28.
- (5) K. S. Siow, Die-Attach Materials for High Temperature Applications in Microelectronics Packaging (Springer, Switzerland, 2019), p.23.
- (6) K. Kamitani, M. Grimsditch, J. C. Nipko, C. -K. Loong, M. Okada, and I. Kimura, J. Appl. Phys. 82, 3152 (1997).
- (7) M. Stockmeier, S. A. Sakwe, P. Hens, P. J. Wellmann, R. Hock, and A. Magerl, Mater. Sci. Forum 600–603, 517 (2009).
- (8) Y. Yamayose, T. Kugimiya, K. Hirohata, A. Happoya, N. Ohno, and M. Ssakane, ASME InterPACK, IPACK2015-48247 2015.
- (9) M. Kobayashi and N. Ohno, Int. J. Numer. Meth. Engng 53, 2217 (2002).
- (10) K. Hirohata, K. Hisano, M. Mukai, H. Aoki, C. Takubo, T. Kawakami, and M. G. Pecht, IEEE Trans. Compon. Packag. Technol. 33, 347 (2010).
- (11) H. Sakakima, A. Goryu, A. Kano, A. Hatano, K. Hirohata and S. Izumi, J. Appl. Phys. **128**, 025701 (2020).
- (12) S. Hayashi, T. Yamashita, J. Senzaki, M. Miyazato, M. Ryo, M. Miyajima, T. Kato, Y. Yonezawa, K. Kojima and H. Okumura, Jpn. J. Appl. Phys. 57, 04FR07 (2018).
- (13) S. Hayashi, T. Naijo, T. Yamashita, M. Miyazato, M. Ryo, H. Fujisawa, M. Miyajima, J. Senzaki, T. Kato, Y. Yonezawa, K. Kojima, and H. Okumra, Appl. Phys. Express 10, 081201 (2017).
- (14) M. Musallam, C. M. Johnson, C. Yin, C. Bailey, and M. Mermet-Guyennet, IEEE ECCE, 2010, p. 970.

第5章 結 論

本研究では、4H-SiC パワーデバイスの信頼性確保に重要な結晶欠陥の拡張現象を PF 法に基づく劣化現象解析法により再現し、閾値電流密度と温度・応力場の関係を定量的に明らかにした.さらに、拡張閾値について電流密度・温度・応力場が重畳する場合の自由エネルギーの変化を定式化することで、欠陥拡張を予測でき、設計改善に応用できる信頼性解析法を構築した.

第2章では,SiCバイポーラダイオードにおける積層欠陥の拡張を非平衡系の 非線形動力学現象と捉え,系の全自由エネルギーが時間とともに減少する時間 依存GL方程式によりメゾスコーピックな現象として解析した.その結果,実験 的に得られた積層欠陥の拡張挙動を再現し,積層欠陥の初期拡張の閾値電流密 度が分解せん断応力の上昇,温度の低下に伴って増加することを明らかにした.

第3章の信頼性解析法では、はじめに SiC パワーモジュールの設計パラメー タ(構造,使用条件)を設定し、マルチフィジックス有限要素解析により、設計 条件におけるダイオードの電気的、熱的、機械的状態を取得した.前章で得られ た応力印加下での劣化現象解析により、積層欠陥の初期拡張面積を予測し、デー タベース化し、応答曲面モデルを構築した.次に、応答曲面モデルにより、設計 パラメータ、電流密度、温度、応力の状態から積層欠陥の拡張を予測した.その 後、設計基準が満たされているか判断し、満たされていない場合は、設計パラメ ータを改善する.これにより、SiC ダイオードのバイポーラ劣化を招く積層欠陥 の拡張を対象の全領域で効率的に予測することができるため、実際に使用され る条件下での SiC パワーモジュール全体の設計改善・最適化に応用できた.

第4章では、有限要素解析の検証のために、銅ベースプレート取り付け前後の反り量と、温度負荷によるパワーモジュールの変形について実験結果と比較した.両者の比較から、基板の実装前後で両反り量がほぼ同じであることを示した.パワーモジュール全体の熱変形特性も、実験と解析の両変形量が同等になった.したがって、パワーモジュールの解析モデルが実際の状況を正確に予測できることを示した.そして、SiCパワーモジュール全体の設計改善・最適化のために、実際にパワーモジュールを使用する条件で動作させることを想定し、SiCダイオードのバイポーラ劣化に対する信頼性解析法を適用した.積層欠陥の拡張を予測するために、パワーモジュールの有限要素解析によりダイオードのエピタキシャル層と基板との界面の電流密度、温度、分解せん断応力を算出し、応答曲面モデルの入力値として使用した.有限要素解析では、全体モデルによりパワーモジュール全体の解析を行い、局所モデルでダイオードの詳細解析を行った.設計条件として、2種類の境界条件について解析した.一方は、パワーモジュー

ルのベースプレートに、ネジ止めによる曲げモーメントが発生しない境界条件 であり、最も信頼性の高い状態に相当する.他方は、ベースプレートの背面がベ ースプレートの垂直軸方向に拘束される最悪のケースを想定した境界条件であ る.前者では積層欠陥が発生する可能性がある領域が界面全体の 0.94%であり、 後者では 37%のより大きな領域を占めた.このことから、この領域に想定した 積層欠陥の核が存在する場合、積層欠陥が拡張する可能性があることになる.設 計パラメータとして、パワーモジュールの固定方法の違いにより、ベースプレー トに付与される曲げモーメントが変化し、チップへの応力が増加する場合があ る.パワーモジュールの変形を拘束しないように固定方法を工夫することで積 層欠陥が容易に拡張する領域が 37%から 0.94%に低減され、1/39 に抑制される ことを示した.これらの結果は、様々な設計変数に対する積層欠陥の拡張を効率 的に予測するため、設計の初期段階に本手法が有効なことを示した.この積層欠 陥の拡張予測により、設計の初期段階で、モジュールの構造や取り付け方法など の適切なパッケージングソリューションの選択ができ、設計の改善が可能とな った.

今後,フィールド故障データが得られれば,統計処理による信頼性解析の高度 化が可能となる.本手法は,デバイス工学や産業応用の観点から,4H-SiC パワ ーデバイスのプロセス設計,デバイス構造,モジュール構造,負荷条件などを最 適化する設計に活用できることを示した.

付録 A デバイスシミュレータ

デバイスシミュレータ⁽¹⁾では、ポアソン方程式、電子の電流連続方程式、正孔の電流連続方程式から構成される Drift-Diffusion (DD)モデルの3つの基本方程 式を用い、半導体デバイスの振る舞いをシミュレーションすることができる.

$$\nabla(\varepsilon \nabla \psi) = -q(N_{\rm D} - N_{\rm A} + p - n) - \rho \tag{A.1}$$

$$\frac{\partial n}{\partial t} - \nabla \left(\frac{J_{\rm n}}{q} \right) = U \tag{A.2}$$

$$\frac{\partial p}{\partial t} - \nabla \left(\frac{J_{\rm p}}{q}\right) = U \tag{A.3}$$

ここで、 ϵ は誘電率、 ψ は電位、qは素電荷、 $N_{\rm D}$ はドナーの不純物濃度、 $N_{\rm A}$ はアク セプタの不純物濃度、pは正孔密度、nは電子密度、 ρ は固定電荷、Uはキャリア の生成再結合項である.

JnとJpはそれぞれ電子と正孔の電流密度であり、以下の式で与えられる.

$$\boldsymbol{J}_{\mathrm{n}} = \boldsymbol{q}\boldsymbol{\mu}_{\mathrm{n}}\boldsymbol{E}_{\mathrm{n}} + \boldsymbol{q}\boldsymbol{D}_{\mathrm{n}}\boldsymbol{\nabla}\boldsymbol{n} \tag{A.4}$$

$$\boldsymbol{J}_{\mathrm{p}} = q\mu_{\mathrm{p}}\boldsymbol{E}_{\mathrm{p}} + qD_{\mathrm{p}}\nabla\mathrm{p} \tag{A.5}$$

ここで、 $E_n \ge E_p$ はそれぞれ電子と正孔の電界である. $n \ge p$ は、以下の式で与えられる.

$$n = n_{\rm i}(T) \exp\left[\frac{q(\psi - \phi_{\rm n})}{k_{\rm B}T}\right]$$
(A.6)

$$p = n_{\rm i}(T) \exp\left[\frac{q(\phi_{\rm p} - \psi)}{k_{\rm B}T}\right] \tag{A.7}$$

ここで、Tは温度、 $\phi_n \ge \phi_p$ はそれぞれ電子と正孔の擬フェルミポテンシャル、 k_B はボルツマン定数である.

真性キャリア密度n_i(T)は次式で与えられる.

$$n_{\rm i}(T) = [N_{\rm C}(T)N_{\rm V}(T)]^{\frac{1}{2}} \exp\left(-\frac{E_{\rm g}}{2k_{\rm B}T}\right)$$
(A.8)

ここで、 $N_{\rm C}(T)$ と $N_{\rm V}(T)$ は、それぞれ伝導帯、価電子帯の温度依存の有効状態密度であり、 $E_{\rm g}$ はバンドギャップである.

4H-SiC に対応したシミュレーションを行うため,バンドギャップ,ドーパントの濃度と自由キャリア密度の関係,キャリアの移動度,キャリア寿命について以下の物理モデルを導入した.その物理モデルとパラメータを以下に示す.

(a) バンドギャップ

温度に依存しない物理モデル化を用い,解析温度範囲で,以下の定数とした⁽²⁾.

$$E_{\rm g} = 3.2 \, {\rm eV}$$
 (A.9)

(b) 伝導帯,価電子帯の有効状態密度

(A.8)式で表される真性キャリア密度は, Green モデル⁽³⁾を用いた.

$$N_{\rm C}(T) = N_0 m_{\rm c}^* \left(\frac{T}{300}\right)^{1.5} \tag{A.10}$$

$$N_{\rm V}(T) = N_0 m_{\rm V}^* \left(\frac{T}{300}\right)^{1.5} \tag{A.11}$$

$$m_{\rm c}^* = \frac{1.2801}{E_{\rm g}} \tag{A.12}$$

$$m_{\rm V}^* = \frac{a_0 + a_1 T + a_2 T^2 + a_3 T^3 + a_4 T^4}{1 + b_1 T + b_2 T^2 + b_3 T^3 + b_4 T^4}$$
(A.13)

ここで, $a_0 = 4.435870$, $a_1 = 3.609528 \times 10^{-3}$, $a_2 = 1.173515 \times 10^{-4}$, $a_3 = 1.263218 \times 10^{-6}$, $a_4 = 3.025581 \times 10^{-9}$, $b_1 = 4.683382 \times 10^{-3}$, $b_2 = 2.286895 \times 10^{-4}$, $a_3 = 7.469271 \times 10^{-7}$, $b_4 = 1.727481 \times 10^{-9}$ である.

モデルパラメータである N_0 は、300K における伝導帯のキャリア密度⁽⁴⁾から、 $N_0 = 4.297 \times 10^{19} \text{ cm}^{-3}$ とした.

(c) 低電界移動度モデル

電子,正孔それぞれの集団としての平均的な移動速度が移動度として定義される.低電界下では、電子速度は電界に対してほぼ直線的に増加し、低電界移動 度のドーピング濃度依存性は Caughey-Thomas 方程式⁽⁵⁾を用いた.

$$\mu_{\text{low}} = \mu_{\min} + \frac{\mu_{\max} - \mu_{\min}}{1 + \left(\frac{N}{N_{\text{ref}}}\right)^{\alpha}}$$
(A.14)

ここで、Nはドナーとアクセプタの不純物濃度 $N_{\rm D}$ 、 $N_{\rm A}$ の合計である。 $N_{\rm ref}$ 、 α は、 電子と正孔キャリアごとのパラメータであり、表 A.1 に示す。キャリアごとのパ ラメータ $\mu_{\rm min}$ 、 $\mu_{\rm max}$ の温度依存性は次式で与えられる。

$$\mu_{max} = \mu_{\max 0} \left(\frac{T}{300}\right)^{\gamma_{\max}} \tag{A.15}$$

$$\mu_{min} = \mu_{\min 0} \left(\frac{T}{300}\right)^{\gamma_{\min}} \tag{A.16}$$

ここで、 μ_{max0} 、 μ_{min0} 、 γ_{max} 、 γ_{min} は、キャリアごとのパラメータであり、表 A.1 に示す.

Table A.1 Model parameters for the dependence of low-field mobility in 4H-SiC on temperature.

Parameter	Electrons	Holes
$\mu_{\rm max0} ({\rm cm}^2 V^{-1} {\rm s}^{-1})$	950	125
$\gamma_{ m max}$	-2.4	-2.15
$\mu_{\rm min0}~({\rm cm}^2~V^{-1}~{\rm s}^{-1})$	40	15.9
$\gamma_{ m min}$	-0.5	-0.5
$N_{ m ref}$	1.94×10^{17}	1.76×10^{19}
α	0.61	0.34

(d) 高電界移動度モデル

高電界下では、移動度の電界依存性は、次式で表す(6).

$$\mu(E) = \frac{\mu_{\text{low}}}{\left[1 + \left(\frac{\mu_{\text{low}}E}{v_{\text{sat}}}\right)^{\beta}\right]^{\frac{1}{\beta}}}$$
(A.17)

ここで、Eは電流の流れる方向の電界、 v_{sat} は飽和速度、 β は速度がどの程度急激 に飽和するかを指定するパラメータである. v_{sat} と β の温度依存性は、Si モデル ⁽⁷⁾を用いて次式で示す.

$$v_{\text{sat}} = v_{\text{sat0}} \left(\frac{300}{T}\right)^{v_{\text{satexp}}} \tag{A.18}$$

$$\beta = \beta_0 \left(\frac{300}{T}\right)^{\beta_{\rm exp}} \tag{A.19}$$

ここで、 β_0 、 β_{exp} 、 v_{sat0} 、 v_{satexp} は、キャリアごとのパラメータであり、表 A.2 に示す.

 Parameter
 Electrons
 Holes

 β_0 1.2
 1.2

 β_{exp} 1.0
 1.0

 ν_{sat0} 2.2 × 10⁷
 2.2 × 10⁷

 ν_{satexp} -0.44
 -0.44

Table A.2 Model parameters for high-field mobility in 4H-SiC⁽⁸⁾.

(e) ショックレー・リード・ホール (Shockley-Read-Hall: SRH) 再結合モデル

キャリアの生成と再結合のメカニズムは,パワーデバイス,特にバイポーラデバイスの物理現象において非常に重要である. SRH 再結合モデルは,キャリアがバンド間を遷移する際に,結晶中の不純物によってバンドギャップ中に作られるエネルギー状態を経由し,キャリアが再結合する現象に対応する.これらの再結合過程を,次式で表す⁽⁹⁾.

$$R^{\text{SRH}} = \frac{np - n_{\text{i}}(T)^2}{\tau_{\text{p}}[n + n_{\text{i}}(T)] + \tau_{n}[p + n_{\text{i}}(T)]}$$
(A.20)

ここで、 $\tau_n \geq \tau_p$ は、電子と正孔のライフタイムを表す. ライフタイムの不純物濃度依存性は、次式で表す⁽¹⁰⁾.

$$\tau_{\rm dop} = \frac{\tau_{\rm max}}{1 + \frac{N}{N_{\rm ref}}} \tag{A.21}$$

ここで τ_{max} と N_{ref} は、キャリアごとパラメータであり、表 A.3 に示す.

Table A.3 Lifetime parameters in 4H-SiC⁽⁴⁾.

Parameter	Electrons	Holes
$ au_{\max}(s)$	2.5×10^{-6}	5.0×10^{-7}
$N_{\rm ref}~({\rm cm}^{-3})$	3.0×10^{17}	3.0×10^{17}

(f) オージェ (Auger) 再結合モデル

オージェ再結合モデルは,高キャリア濃度におけるキャリアの再結合を,次式 に表す.

$$R^{A} = (C_{n}n + C_{p}p)(np - n_{i}(T)^{2})$$
(A.22)

ここで、 $C_n \ge C_p$ は、電子と正孔に関する定数であり、表 A.4 に示す.

Parameter	Value	
C _n	3.0×10^{29}	
Cp	3.0×10^{29}	

Table A.4 Auger recombination rates in $4H-SiC^{(11)(4)}$.

(g) 衝突電離モデル

衝突電離モデルは,高い運動エネルギーをもったキャリアが結晶格子を構成 している電子と相互作用して,電子・正孔対を生成する現象を再現する.この現 象は絶縁破壊電圧に影響があり,次式でモデル化される⁽¹²⁾.

$$R^{\rm ii} = \frac{\alpha_{\rm n} |\boldsymbol{J}_{\rm n}|}{q} \left[\exp\left(\frac{E_{\rm c}^{\rm n}}{E}\right)^{\gamma^{\rm n}} \right] + \frac{\alpha_{\rm p} |\boldsymbol{J}_{\rm p}|}{q} \left[\exp\left(\frac{E_{\rm c}^{\rm p}}{E}\right)^{\gamma^{\rm p}} \right]$$
(A.23)

ここで、 α_n 、 E_c^n 、 γ^n 、 α_p 、 E_c^p 、 γ^p は、電子と正孔に関する定数であり、表 A.5 に示す.

Parameter	Value	
α^{n} (cm ⁻¹)	2.5×10^{5}	
$E_{\rm c}^{\rm n}~({\rm V~cm}^{-1})$	1.84×10^{7}	
γ^{n}	1	
α^{p} (cm ⁻¹)	3.25×10^{6}	
$E_{\rm c}^{\rm p}~({\rm V~cm^{-1}})$	1.71×10^{7}	
γ^{p}	1	

Table A.5 Impact ionization coefficients in 4H-SiC⁽¹²⁾.

参考文献

- K. Matsuzawa, S. Takagi, M, Takayanagi, and H. Tanimoto, Solid-State Electron. 46, 747 (2002).
- (2) C. Taniguchi, A. Ichimura, N. Ohtani, M. Katsuno, T. Fujimoto, S. Sato, H. Tsuge, and T. Yano, J. Appl. Phys. 119, 145704 (2016).
- (3) M. A. Green, J. Appl. Phys. 67, 2944 (1990).
- (4) A. Arvanitopoulos, N. Lophitis, S. Perkins, K. N. Gyftakis, M. Belanche Guadas, and M. Antoniou, IEEE Int. Sym. on Diagnostics for Electrical Machines, Power Electronics and Drives, 2017, p. 565.
- (5) D. Caughey and R. Thomas, Proc. IEEE, **52**, 2192(1967).
- (6) C. Canali, G. Majni, R. Minder, and G. Ottaviani, IEEE Trans. Electron Devices 22, 1045 (1975).
- S. Selberherr, *Analysis and Simulation of Semiconductor Devices* (Springer-Verlag, Wien, 1984) 1st ed. p.127.
- (8) I. A. Khan and J. A. Cooper, IEEE Trans. Electron Devices 47, 2, 269 (2000).
- (9) W. Shockley and W. T. Read Jr., Phys. Rev., 87, 5, 835 (1952).
- (10) J. G. Fosum, Solid-State Electron. 19, 269 (1976).
- (11) N. Ramungul, V. Khemka, T. P. Chow, M. Ghezzo, and J. Kretchmer, Mater. Sci. Forum 264-268, 1065 (1998).
- (12) A. Akturk, N. Goldsman, S. Aslam, J. Sigwarth, and F. Herrero, J. Appl. Phys. 104, 026101 (2008).

付録 B 転位のエネルギー

弾性理論によれば,転位線の単位長さあたりの転位エネルギーは,弾性ひずみ エネルギーと転位芯のエネルギーを用いて次のように表現できる⁽¹⁾.

$$E(R) = \frac{k(\beta)|b|^2}{4\pi} \ln\left(\frac{R}{R_c}\right) + E_c, \qquad R \ge R_c$$
(B.1)

ここで、 R_c とRはそれぞれ、転位芯の外境界の半径と弾性ひずみエネルギーを算出する円管の外境界の半径であり、bはバーガースベクトルであり、 β は転位線方向とバーガースベクトルの間の角度であり、 $k(\beta)$ は特性依存のエネルギー係数、 E_c は転位芯のエネルギーである.

4H-SiC は六方格子であり、その基底面転位を対象とする場合、 $k(\beta)$ は次式で 与えられる⁽²⁾.

$$k(\beta) = K_{\rm s}b_{\rm s}^2 + K_{\rm e}b_{\rm e}^2 \tag{B.2}$$

$$b_{\rm s} = |\boldsymbol{b}|\cos(\beta) \tag{B.3}$$

$$b_e = |\boldsymbol{b}|\sin(\beta) \tag{B.4}$$

$$K_{\rm s} = (c_{44}c_{66})^{\frac{1}{2}} \tag{B.5}$$

$$K_{\rm e} = (\bar{c}_{11} + c_{13}) \left[\frac{c_{44}(\bar{c}_{11} - c_{13})}{c_{11}(\bar{c}_{11} + c_{13} + 2c_{44})} \right]$$
(B.6)

$$\bar{c}_{11} = (c_{11}c_{33})^{\frac{1}{2}} \tag{B.7}$$

フェーズフィールドモデルで用いた局所転位エネルギーは、PF 変数が変化する 領域で評価されるため、2H-SiC の 30°Si-core および 90°Si-core 部分転位のエネ ルギーは、文献(1) の式と仮定した $R=\delta\Delta x/2$ と文献(2)の Rc と Ec の値を用いて、 それぞれ 4.0 eV Å⁻¹および 4.8 eV Å⁻¹となる.転位芯のエネルギーは、結晶構造 に依存するため、SiC の 2H、3C、4H のユニットセル間で大きな違いはない. 4H-SiC の Si-core の部分転位の単位長さあたりの局所転位エネルギーは、 β により異方性があるが、30°Si-core 部分転位のすべりが積層欠陥の拡張速度を制限する. したがって、局所転位エネルギーは β に関係なく4 eV Å⁻¹とした.

参考文献

- (1) A. T. Blumenau, C. J. Fall, R. Jones, S. Öberg, T. Frauenheim, and P. R. Briddon, Phys. Rev. B 68 17, 174108 (2003).
- (2) P. M. Anderson, J. P. Hirth, and J. Lothe, *Theory of Dislocations* (Cambridge University Press, Cambridge, 2017) 3rd ed., p.357.

謝辞

本研究を遂行するにあたり、大阪大学工学研究科機械工学専攻 澁谷陽二教授 には、博士課程での研究テーマの相談から研究の方針、結果の議論など多岐にわ たり多くの機会とご指導をいただき、心より感謝し、お礼申し上げます.

本論文の作成に際して、お忙しい中本論文の審査をお引き受けくださり、有益 なご助言、ご教示をいただきました大阪大学工学研究科 中谷彰宏教授、渡部平 司教授に心より感謝し、お礼申し上げます.

有益なご助言をいただきました東京大学大学院工学系研究科機械工学専攻 泉聡志教授,榊間大輝助教に心より感謝し,お礼申し上げます.

本研究を開始,遂行するにあたり,ご支援をいただくとともに研究の機会を与 えていただいた株式会社東芝研究開発センター知能化システム研究所機械・シ ステムラボラトリー 廣畑賢治前室長,釘宮哲也室長に厚くお礼申し上げます. 終始懇切丁寧なご指導,ご助言をいただきました株式会社東芝研究開発センタ 一知能化システム研究所 廣畑賢治技監には厚くお礼申し上げます.本研究の共 同研究者でもあり,研究の過程において,懇切丁寧なご助言をいただきました株 式会社東芝研究開発センター 加藤光章研究主務,西尾譲司氏,太田千春主任研 究員,岡田葵研究主務に厚くお礼申し上げます.

さらに、本研究を遂行するにあたりご助言や励ましのお言葉をいただいた株 式会社東芝研究開発センター 門田朋子研究主務、久國陽介研究主務、文倉智也 氏、上原英晃氏に厚くお礼申し上げます.お名前を記載させていただきました 方々以外にも、多くの諸先輩や同僚の皆様のご理解やご指導、ご協力のもとで本 論文を完成させることができました.心からお礼申し上げます.

104
学位論文に関する原著論文と口頭発表

論文

- <u>A. Kano</u>, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, K. Hirohata, and Y. Shibutani, Jpn. J. Appl. Phys. **62**, 104001 (2023).
- (2) <u>A. Kano</u>, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, K. Hirohata, and Y. Shibutani, Jpn. J. Appl. Phys. **60**, 024004 (2021).
- (3) H. Sakakima, A. Goryu, A. Kano, A. Hatano, K. Hirohata, and S. Izumim, J. Appl. Phys. **128**, 025701 (2020).
- (4) <u>A. Kano</u>, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, and K. Hirohata, Mater. Sci. Forum **963**, 263 (2019).
- (5) A. Goryu, <u>A. Kano</u>, M. Kato, C. Ota, Aoi Okada, Johji Nishio, Satoshi Izumi, and Kenji Hirohata, Sci. Forum 963, 288 (2019).
- (6) 加藤 光章, 牛流 章弘, <u>加納 明</u>, 高尾 和人, 泉 聡志, 廣畑 賢治, 電子 情報通信学会論文誌 C, J102-C, 3, 30, (2019).

国際会議

- M. Kato, A. Goryu, <u>A. Kano</u>, K. Takao, K. Hirohata, and S. Izumi, Proc. ASME 2018 International Mechanical Engineering Congress and Exposition (IMECE2018), IMECE2018-86626, Lawrence Convention Center, Pittsburgh Pennsylvania, Nov. 2018.
- (2) <u>A. Kano</u>, A. Goryu, M. Kato, C. Ota, A. Okada, J. Nishio, and K. Hirohata, 12th European Conference on Silicon Carbide and Related Materials (ECSCRM 2018), MO.04.03, International Convention Centre, Birmingham (UK), Sep. 2018.
- (3) A. Goryu, <u>A. Kano</u>, M. Kato, C. Ota, Aoi Okada, Johji Nishio, Satoshi Izumi, and Kenji Hirohata, 12th European Conference on Silicon Carbide and Related Materials (ECSCRM 2018), INV.P.03, International Convention Centre, Birmingham (UK), Sep. 2018

国内会議

 (1) 榊間 大輝, 牛流 章弘, <u>加納 明</u>, 廣畑 賢治, 波田野 明日可, 泉 聡志, 第 67回応用物理学会春季学術講演会, 13a-PA6-4, 上智大学四谷キャンパス, 2020年3月.