



Title	電力変換器内部の近傍電磁結合を考慮したEMIノイズ解析モデルに関する研究
Author(s)	高橋, 慶多
Citation	大阪大学, 2024, 博士論文
Version Type	VoR
URL	https://doi.org/10.18910/96074
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

博士学位論文

電力変換器内部の近傍電磁結合を考慮した
EMI ノイズ解析モデルに関する研究

高橋 慶多

2023年12月

大阪大学大学院工学研究科

目次

第 1 章	序論	1
1.1	背景	1
1.2	電力変換器内部の近傍電磁結合	2
1.3	EMI ノイズ予測のための解析技術	3
1.4	本論文の目的と構成	6
第 2 章	電力変換器内部の電力変換回路と EMI フィルタの近傍電磁結合	7
2.1	目的	7
2.2	近傍電磁結合の測定方法	7
2.3	近傍電磁結合メカニズム	10
2.3.1	近傍電磁結合を受ける主要部品	10
2.3.2	EMI フィルタへの近傍磁界印加時の差動モード結合	12
2.3.3	EMI フィルタへの近傍電界印加時の差動モード結合	14
2.3.4	EMI フィルタへの近傍電界印加時の同相モード結合	16
2.3.5	EMI フィルタへの近傍磁界印加時の同相モード結合	17
2.3.6	近傍電磁結合による伝導性 EMI ノイズの推定	22
2.4	まとめ	24
第 3 章	受動部品の 3 次元電磁界解析モデル	25
3.1	目的	25
3.2	コンデンサの電磁界解析モデル	25
3.3	コイルの電磁界解析モデル	27
3.4	近傍電磁結合の解析精度検証	31
3.5	シールドによる EMI ノイズ低減効果の評価	35
3.6	まとめ	36
第 4 章	パワー半導体デバイスの周波数領域ノイズ源モデル	37
4.1	目的	37
4.2	EMI ノイズ評価器	37
4.3	周波数領域ノイズ源モデル	40
4.3.1	ターンオフノイズ源モデル	40
4.3.2	ターンオンノイズ源モデル	48
4.4	EMI ノイズ評価器の電磁界解析モデル	53
4.5	EMI ノイズの解析精度検証	56
4.5.1	ターンオフノイズ	56

4.5.2	ターンオンノイズ	59
4.6	まとめ	68
第 5 章	周波数領域ノイズ源モデルのノイズ源近傍磁界解析への適用	69
5.1	目的	69
5.2	近傍磁界の測定方法	69
5.3	ターンオフ時の近傍磁界分布	70
5.4	ターンオン時の近傍磁界分布	76
5.5	まとめ	84
第 6 章	結論	85
	謝辞	86
	参考文献	87
	研究業績	96

第1章 序論

1.1 背景

電力変換器は直流から交流、交流から直流、交流から交流、又は直流から直流への電力変換を行う装置である。1950年代以前は水銀整流器を用いた電力変換が主流であったが、1957年に米国 General Electric 社がサイリスタを開発してから、パワー半導体デバイスを用いて電力の変換・制御を行う技術分野としてパワーエレクトロニクスが発展してきた[1]–[3]。1990年代以降は Insulated Gate Bipolar Transistor (IGBT)が中心的なパワー半導体デバイスとなり、低損失化、高耐圧化、及びスイッチング高速化などの性能改善が進んできた[3]。

電力変換器は電力利用の効率を高めて省エネルギーを実現するために不可欠である。例えばモータ制御用の電力変換器であるインバータを例にとると、ファンやポンプを駆動するモータの回転速度をインバータで制御することで、商用電源で直接駆動する場合に生じていたダンパやバルブの損失を低減することができる[4]。また、モータの加減速の頻度が高い用途では、モータを減速する際に生じるエネルギーを回生電力として電力系統に戻すことで、ブレーキにおいて生じる損失を低減することができる。

1997年に京都議定書が採択され、地球温暖化対策としての省エネルギーへの関心の高まりとともにパワーエレクトロニクスの適用が広がってきた[3], [4]。パワーエレクトロニクスは電力の供給から消費に至るまでの各過程の電力変換に関わり、エネルギー消費効率を向上するためには電力変換における損失を極力低減する必要がある。2010年代からはシリコン(Si)を用いたパワー半導体デバイスよりも低損失な、シリコンカーバイド(SiC)や窒化ガリウム(GaN)などの次世代パワー半導体を用いたパワー半導体デバイスの実用化が急速に進んでいる[3]。自動車の電動化などにより次世代パワー半導体は今後も需要が増加し、2035年にはパワー半導体市場のおよそ4割を次世代パワー半導体が占めると予測されている[5], [6]。

将来の電力変換器は次世代パワー半導体デバイスの適用による損失低減だけでなく、多機能化が必要となる。2015年にパリ協定が採択され、世界の平均気温上昇を産業革命以前に比べて2°C未満に保つために、21世紀後半に温室効果ガスの排出量を正味ゼロとするネット・ゼロ・エミッションを達成する必要があることが示された。パリ協定を踏まえ、2016年に閣議決定された「エネルギー・環境イノベーション戦略」(NESTI 2050)では社会全体のエネルギー消費効率を最大化するエネルギーシステムのコア技術の1つとして次世代パワーエレクトロニクスが挙げられている[7], [8]。社会全体のエネルギー消費効率を最大化するためには、

電力変換器は機器単体での損失を低減するだけでなく、情報通信機器とともにネットワークに接続され、複数の機器と連携してエネルギーの流れを制御することが求められるようになる。

そのため、エネルギーシステムが安定的に運用されるために、将来的には従来よりも厳しい Electromagnetic Compatibility (EMC: 電磁両立) 性能が電力変換器に求められる可能性がある。装置が他のシステムに対して Electromagnetic Interference (EMI: 電磁妨害) を引き起こさず、他のシステムからの電磁輻射から影響されることなく、自分自身に対して電磁妨害を引き起こさないとき、その装置は EMC 性能を有しているとされる[9]。電力変換器ではパワー半導体デバイスのスイッチングにおいて生じる電圧変化及び電流変化に起因して EMI ノイズが発生することが知られており、EMI ノイズが EMC 規格で定められている限度値以下になるように電力変換器を設計する必要がある[10]–[18]。特に次世代パワー半導体デバイスを用いると、電力変換器の小型化のためにスイッチング周波数が高くなることと、スイッチングにおいて生じる損失を極力低減するためにパワー半導体デバイスの電圧変化の速度(dv/dt)及び電流変化の速度(di/dt)が向上することにより、EMI ノイズが増大することが知られている[19]–[27]。[22]では dv/dt 及び di/dt の向上による EMI ノイズは特に 10 MHz 以上で増加することが示されている。

パワー半導体デバイスの低損失化及び高速化が進むとともに、近年の電力変換器の電力変換体積密度（電力変換量を電力変換器の体積で割った値）が急速に増大している[28]。高い電力変換体積密度は冷却器や受動部品の小型化と、部品の高密度実装により実現される。2000 年時点の電力変換体積密度は 10 kW/l 程度であったが[28]、2010 年代には 100 kW/l クラスのインバータが提案されている[29]、[30]。しかし、電力変換密度の向上はユーザー視点では利便性を高めるが、EMC 性能を満たす設計はより困難となる。

1.2 電力変換器内部の近傍電磁結合

最も知られている EMI ノイズ低減策の 1 つである EMI フィルタ[13]に着目して、近傍電磁結合について述べる。EMI フィルタはコイルとコンデンサを組み合わせた回路が一般的であり、電力変換器内部の電力変換回路と電力変換器外部の回路とを接続するための配線に設けられる。EMI フィルタが EMI ノイズを減衰することで、電力変換器の外部に EMI ノイズが伝搬するのを防ぐことができる。電力変換体積密度の向上のために、EMI ノイズを発生している電力変換回路に近接して EMI フィルタが配置されると両者の間の近傍電磁結合が大きくなる。すると、近傍電磁結合を介して、EMI ノイズを発生する部品と EMI フィルタの間の空間を伝搬する EMI ノイズを無視できなくなる。EMI フィルタ内部の部品同士の近傍電磁結合により、EMI フィルタの減衰性能が低下することは従来から知られている。

EMI フィルタ内部のコンデンサ同士の間やコンデンサとコイルとの間の近傍電磁結合により減衰性能が低下するメカニズムが[31]–[37]において検討されている。[31]–[37]において EMI フィルタ内部の支配的な近傍電磁結合は明らかにされているが、EMI フィルタ外部のノイズ源と EMI フィルタとの間の近傍電磁結合は考慮されていない。

近傍電磁結合は近傍磁界結合と近傍電界結合に分類される。電力変換回路のインダクタにより引き起こされる EMI フィルタへの近傍磁界結合は[38]及び[39]において検討されている。電力変換回路用のコイルの漏れ磁束の向きと EMI フィルタ用のコイルの漏れ磁束の向きが垂直に交差するように配置すれば近傍磁界結合を低減できることが示されている[39]。しかし、すべての部品の漏れ磁束が互いに垂直になるように配置することは難しく、仮にできたとしても近傍電界結合の対策が不十分である。電力変換回路から遠い位置に EMI フィルタを配置すれば近傍電磁結合を低減できるが、電力変換器のサイズが大きくなってしまう。したがって、EMI フィルタをシールドすることが最も有効な対策である。しかし、EMI フィルタにおいて重点的にシールドが必要とされる領域は分かっていない。

EMI フィルタだけでなく、電力変換回路の制御回路などの周辺回路に対する近傍電磁結合も無視することはできない。電力変換回路をシールドして近傍電磁結合を低減することが有効な対策だが、電力変換回路のすべてをシールドすることは難しい。そのため、特に高強度の EMI ノイズが伝搬している領域を明らかにしてシールドする必要がある。パワー半導体デバイスの近傍にコンデンサを配置することで EMI ノイズが伝搬する領域を小さくする対策も有効である。EMI ノイズの分布は近傍磁界分布を測定することで可視化することができる[40]–[53]。近傍磁界分布は近傍磁界プローブを走査することで測定でき、走査方法は IEC 61967-3 において示されている[54]。集積回路の EMI ノイズ分布は[40]と[41]において分析されており、電力変換回路の EMI ノイズ分布は[42]–[46]と[48]–[53]において分析されている。[52]と[53]では時間同期した近傍磁界分布を測定するシステムについて報告されている。同測定システムを用いることで特定の時間における特定の周波数の EMI ノイズの分布を得ることができ、パワー半導体デバイスのターンオンとターンオフで異なる分布が得られることを明らかにしている[52], [53]。しかし、電力変換回路とその周辺回路の間に近傍磁界プローブを走査するための十分なスペースが無ければ近傍磁界分布を測定することができない。

1.3 EMI ノイズ予測のための解析技術

近年の電力変換器の電力密度は向上しており、次世代パワー半導体デバイスの実用化が進むとともに今後もさらに電力密度が向上していくと考える。さらにも後もスイッチング周波数並びに dv/dt 及び di/dt の向上により EMI ノイズが増大す

ることを踏まえると、電力変換器内部の近傍電磁結合を低減して EMC 性能を確保する設計が従来よりも重要になる。近傍電磁結合を低減するために過剰なシールドを設けると電力変換器が大型化してしまうため、電力密度向上と EMC 性能を両立するためには対策を最小限にする必要がある。しかし、電力変換器を試作してから対策効果を実測検証する方法をとると、複数回の試作が必要となるため開発期間が長期化して開発競争力が低下してしまう。また、電力変換回路においてシールドが必要な領域を明らかにするためには高強度の EMI ノイズが伝搬している領域を明らかにする必要があるが、電力変換回路とその周辺回路の間に近傍磁界プローブを走査するための十分なスペースが無ければ EMI ノイズの分布を測定することができない。そのため、近傍電磁結合の影響を考慮して EMI ノイズを予測するための解析技術が必要である。

EMI ノイズを予測するための最も一般的な方法は等価回路モデルを用いた時間領域解析である[55], [56]。等価回路モデルにおいて EMI ノイズを観測する箇所の電圧や電流の波形を時間領域で取得し、取得した波形をフーリエ変換することで EMI ノイズの周波数スペクトルが得られる。この等価回路モデルではコンデンサのキャパシタンスやコイルのインダクタンスといった主要な回路要素だけでなく、部品や配線の寄生キャパシタンス、寄生インダクタンス、及び寄生抵抗といった寄生成分の回路要素をモデルに含める必要がある。Ansys Q3D[56]などを用いたモーメント法の解析や、InCa3D[46]などを用いた部分要素等価回路法の解析を行うことで寄生成分を求めることができる。しかし、電力変換器全体の等価回路モデルを得るためには膨大な数の回路要素が必要となる。さらに、電力変換器外部のケーブルの高周波伝搬特性を考慮するためには、膨大な数の回路要素を用いてケーブルの等価回路モデルを作成する必要がある[57]。膨大な数の回路要素を用いると回路解析において数値不安定の問題が生じやすくなり、長時間の解析時間が必要となってしまう。したがって、等価回路モデルを用いて EMI ノイズを時間領域で解析することは現実的でない。

EMI ノイズのノイズ源を周波数領域でモデル化することができれば、電力変換器、ケーブル、及び電力変換器外部の機器を周波数領域の多端子対回路網でモデル化することができる。多端子対回路網の特性を表現するパラメータの 1 例が S パラメータである。多端子対回路網は内部回路構成の表現が不要なブラックボックスのモデルであり、寄生成分を考慮するための膨大な数の回路要素を用いて表現する必要が無い。電力変換器の多端子対回路網はノイズ源のポートとケーブル端子のポートを持つ。ケーブル及び電力変換器外部の機器の多端子対回路網はケーブル端子のポートとノイズ観測端子のポートを持つ。したがって、多端子対回路網のケーブル端子のポート同士を接続することで、電力変換器のノイズ源から電力変換器外部のノイズ観測端子への周波数領域の伝達関数を求めることができる。電力変換器の多端子対回路網は 3 次元電磁界解析を行うことで算出すること

ができる。ケーブル及び電力変換器外部の機器の多端子対回路網はネットワークアナライザで測定することができる。

電磁界解析を用いて電力変換器の多端子対回路網を求めるためには、有限要素法が最適である。有限要素法はモータやトランスなどの損失を求めるための低周波数の解析をするために広く用いられる。EMI ノイズを求めるための高い周波数の有限要素解析では、金属の表皮深さが十分に小さいため表面インピーダンス近似を適用することができる[58], [59]。このような高い周波数での近似を適用できる有限要素法の代表的な電磁界解析ソフトウェアは CST Microwave Studio の周波数ドメインソルバ[60]と Ansys HFSS[61]である。有限差分時間領域法や時間領域有限要素法[62]は 0.1 MHz～100 MHz といった EMI ノイズが生じる広い周波数の解析をするには長時間を要してしまうため適していない。モーメント法は有限要素法と同様に周波数領域の多端子対回路網を算出することができるが、電力変換回路の部品のように誘電体や磁性体を含む構造物を解析対象にする場合にはモーメント法よりも有限要素法の方が適している[63]。寄生成分の算出においては部分要素等価回路法が有限要素法よりも優れているが、寄生インダクタンスと寄生キャパシタンスが個別に求められるため、寄生成分が複雑に組み合わさった回路網を解析対象とする場合には適していない。

[64]–[72]では電力変換器の EMI ノイズ解析のための、周波数領域のノイズ源モデルが多く提案されている。[64], [65]では電力変換器全体をブラックボックスのノイズ源としてモデル化したビヘイビアモデルが提案されている。ビヘイビアモデルは EMI フィルタの設計に適しているが、電力変換器と EMI フィルタとの間の近傍電磁結合は考慮されていない。[66]–[68]では差動モードのノイズ源を電流源でモデル化し、同相モードのノイズ源を電圧源でモデル化する方法が提案されている。ここでの電圧源はパワー半導体デバイスの電圧変化に基づくノイズを含み、電流源はパワー半導体デバイスの電流変化に基づくノイズを含む。このモデルは EMI ノイズの伝搬経路を分析するのに適しているが、差動モードと同相モードの相互干渉を考慮していない。[69]–[71]ではトランジスタを電圧源で置き換え、ダイオードを電流源で置き換える置換理論が提案されている。この理論は電力変換回路内部で EMI ノイズがキャンセルされるように設計する際に有効であるが、トランジスタが接続される配線まで含めて電圧源で置き換えるため配線と他の部品との間の近傍電磁結合を考慮することができない。[72]では 2 つの回路トポロジーを組み合わせたモデルが提案されている。1 つのトポロジーではトランジスタがオン状態でダイオードがオフ状態であり、もう 1 つのトポロジーではトランジスタがオフ状態でダイオードがオン状態である。オン状態のパワー半導体デバイスは電圧源でモデル化され、オフ状態のパワー半導体デバイスは電流源でモデル化される。2 つのトポロジーで計算された EMI ノイズは、各トポロジーの重み係数を用いながら周波数領域で畳み込み積分することで組み合わせられる。しかし、

ダイオードの逆回復動作の過程でトランジスタとダイオードの両方がオンになる状態が考慮されていない。つまり、ダイオードの逆回復動作により生じる EMI ノイズを正確に考慮することができない。

1.4 本論文の目的と構成

以上の背景より、電力変換回路の電力密度の向上と EMC 性能を両立した設計の実現に向けて、本論文では近傍電磁結合を考慮した EMI ノイズの予測をするための解析モデルを提案するとともに、解析モデルの妥当性を示すことを目的とする。

本論文の構成は以下の通りである。第 1 章の序論に続き、第 2 章では、電力変換器内部の主要な近傍電磁結合として電力変換回路と EMI フィルタの間の近傍電磁結合に着目し、そのメカニズムについて述べる。第 3 章では、電力変換器における主要な受動部品であるコンデンサとコイルを有限要素法による電磁界解析においてモデル化する方法について述べるとともに、部品単体のインピーダンスの測定値と解析値を比較することでモデルの妥当性を検証した結果について述べる。また、受動部品を組み合わせて EMI フィルタ全体をモデル化して解析し、第 2 章で述べる近傍電磁結合の測定値と解析値を比較した結果と、近傍電磁結合の解析精度について述べる。第 4 章では、パワー半導体デバイスを周波数領域ノイズ源としてモデル化する方法について述べるとともに、電源に伝導する EMI ノイズの測定値と解析値を比較することでノイズ源モデルの妥当性を検証した結果について述べる。第 5 章では、第 4 章で提案したノイズ源モデルを用いてパワー半導体デバイス周辺の近傍磁界分布を解析で求め、実測で得られる近傍磁界分布と比較することでノイズ源モデルの妥当性を検証した結果について述べる。最後に第 6 章で結論を述べる。

第2章 電力変換器内部の電力変換回路と EMI フィルタの近傍電磁結合

2.1 目的

本章では、電力変換器内部の近傍電磁結合が EMC 性能の低下を引き起こすメカニズムを明らかにすることを目的とし、電力変換回路と EMI フィルタの間の近傍電磁結合に着目して、そのメカニズムを分析した結果について述べる[73]。近傍電磁結合は近傍磁界結合と近傍電界結合の2種類に切り分けて分析する。

2.2 近傍電磁結合の測定方法

図 2.1 に検討対象とする EMI フィルタの回路図を示す。EMI フィルタは3つの X コンデンサ(C_{X1} 、 C_{X2} 、及び C_{X3})、2 対の Y コンデンサ(C_{Y1} 及び C_{Y2})、及び2つのコモンモードコイル(L_{CMC1} 及び L_{CMC2})で構成され、それら部品同士は配線で接続される。コモンモードコイルとは、1つの磁性体コアに2つの巻線を設けたコイルである。図 2.2 にコモンモードコイルの磁性体コア内部を通る磁束を表現した図を示す。2つの巻線に同相モードの電流が流れるときには、2つの巻線が発生する磁束が磁性体コアの周方向に同じ向きで通るため、高いインダクタンスをもつコイルとしてふるまう。2つの巻線に差動モードの電流が流れる時には、磁性体コア外部に漏れる磁束による漏れインダクタンスをもつコイルとしてふるまう。 C_{X1} と C_{X2} のキャパシタンスの測定値は $0.95\ \mu\text{F}$ である。 C_{X3} のキャパシタンスの測定値は $1.7\ \mu\text{F}$ である。 C_{Y1} と C_{Y2} のキャパシタンスの測定値は $3000\ \text{pF}$ である。 L_{CMC1} と L_{CMC2} のインダクタンスの測定値は $10\ \text{kHz}$ で $3.2\ \text{mH}$ である。電力変換器の外部に伝搬する EMI ノイズが EMC 規格で定められた限度値以下になるように EMI フィルタを設計する必要がある。EMI フィルタは電力変換回路から配線を介して伝搬する EMI ノイズを減衰する機能をもつ。しかし、近傍電磁結合に起因して EMI ノイズが配線を伝搬せずに空間を伝搬すると、想定よりも EMI ノイズが大きくなってしまう問題が起こる。

図 2.3 に EMI フィルタを電力変換器の筐体の内部に配置したときと、外部に配置したときの伝導性 EMI ノイズの比較例を示す。EMI フィルタを筐体の内部に配置すると近傍電磁結合が大きくなるため、筐体の外部に EMI フィルタを配置するよりも最大で $40\ \text{dB}$ 程度 EMI ノイズが大きくなり限度値を超過してしまうことが分かる。

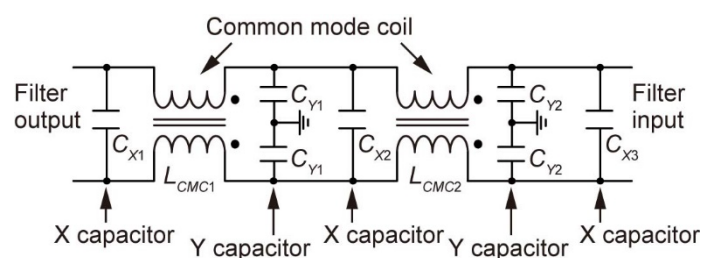


図 2.1: EMI フィルタの回路図

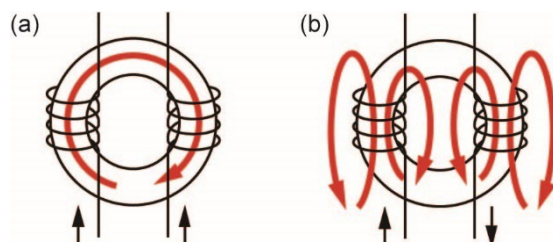


図 2.2: コモンモードコイルの磁性体コア内部を通る磁束を表現した図 (a) 同相モードの電流が流れる時 (b) 差動モードの電流が流れる時

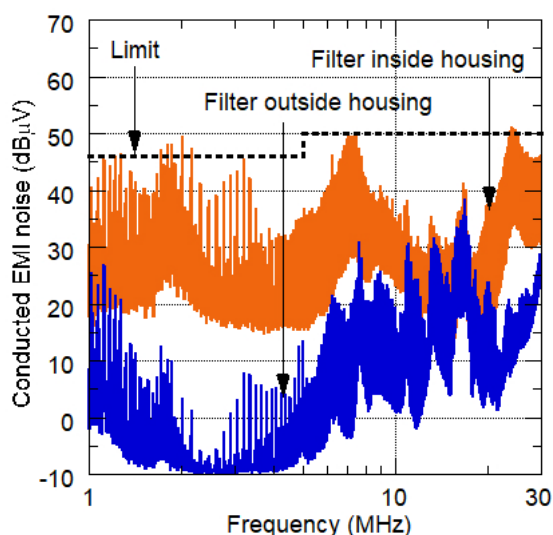


図 2.3: EMI フィルタを電力変換器の筐体内部に配置したときと、筐体外部に配置したときの伝導性 EMI ノイズの比較例

4 ポートのネットワークアナライザを用いて近傍電磁結合を測定する方法について述べる。ポート i に信号を入力したときにポート j に到達する信号の強度をポート i に入力した信号の強度で規格化した値が S パラメータ S_{ji} として表現される。4 ポートのネットワークアナライザで測定される S パラメータは 4×4 通りの全 16 通りあり。測定された S パラメータから次式で表されるミックスドモード S パラメータを計算する[74]。

$$\begin{aligned}
& \begin{bmatrix} S_{dd11} & S_{dd12} & S_{dc11} & S_{dc12} \\ S_{dd21} & S_{dd22} & S_{dc21} & S_{dc22} \\ S_{cd11} & S_{cd12} & S_{cc11} & S_{cc12} \\ S_{cd21} & S_{cd22} & S_{cc21} & S_{cc22} \end{bmatrix} \\
&= \frac{1}{2} \begin{bmatrix} S_{11} - S_{21} - S_{12} + S_{22} & S_{13} - S_{23} - S_{14} + S_{24} & S_{11} - S_{21} + S_{12} - S_{22} & S_{13} - S_{23} + S_{14} - S_{24} \\ S_{31} - S_{41} - S_{32} + S_{42} & S_{33} - S_{43} - S_{34} + S_{44} & S_{31} - S_{41} + S_{32} - S_{42} & S_{33} - S_{43} + S_{34} - S_{44} \\ S_{11} + S_{21} - S_{12} - S_{22} & S_{13} + S_{23} - S_{14} - S_{24} & S_{11} + S_{21} + S_{12} + S_{22} & S_{13} + S_{23} + S_{14} + S_{24} \\ S_{31} + S_{41} - S_{32} - S_{42} & S_{33} + S_{43} - S_{34} - S_{44} & S_{31} + S_{41} + S_{32} + S_{42} & S_{33} + S_{43} + S_{34} + S_{44} \end{bmatrix} \quad (2.1)
\end{aligned}$$

ミックスドモード S パラメータでは、2 つのシングルエンドのポートを組み合わせて新たなポート 1 が定義され、残り 2 つのシングルエンドのポートを組み合わせて新たなポート 2 が定義されている。ここで、 S_{dd21} はポート 1 に差動モードの信号を入力したときにポート 2 に到達する差動モードの信号強度を表し、 S_{cc21} はポート 1 に同相モードの信号を入力したときにポート 2 に到達する同相モードの信号強度を表す。 S_{dc21} はポート 1 に同相モードの信号を入力したときにポート 2 に到達する差動モードの信号強度を表し、 S_{cd21} はポート 1 に差動モードの信号を入力したときにポート 2 に到達する同相モードの信号強度を表す。

近傍電磁結合の測定においては、1 ターンのループコイルのパターンを有するプリント基板（以下、ループコイルと略す）を疑似的な EMI ノイズ源とする。図 2.4 に近傍電磁結合の測定写真を示す。4 つのシングルエンドのポートとして SMA の同軸コネクタが設けられており、同軸コネクタのフレームがアルミニウム製のグラウンドプレーンに電氣的に接続される。2 つのシングルエンドのポートを組み合わせたポート 1 がループコイルに接続される。残り 2 つのシングルエンドのポートを組み合わせたポート 2 が EMI フィルタの出力配線に接続される。ループコイルのパターンと EMI フィルタの配線は電氣的に接続されていないため、ポート 1 に入力される信号は近傍電磁結合を介してのみポート 2 に伝搬できる。したがって、測定される S_{dd21} 、 S_{cc21} 、 S_{dc21} 、及び S_{cd21} の 4 通りの近傍電磁結合のうち、 S_{dd21} と S_{dc21} が EMI フィルタのポート 2 に差動モードで信号が伝搬する成分（以下、差動モード結合）に相当する。また、 S_{cc21} と S_{cd21} が EMI フィルタのポート 2 に同相モードで信号が伝搬する成分（以下、同相モード結合）に相当する。

図 2.5 (a) に示すように、ループコイルに差動モード信号を入力することでループコイルから磁界が発生し、図 2.5 (b) に示すように、ループコイルに同相モード信号を入力することでループコイルから電界が発生する。したがって、測定される S_{dd21} 、 S_{cc21} 、 S_{dc21} 、及び S_{cd21} の 4 通りの近傍電磁結合のうち、 S_{dd21} と S_{cd21} が近傍磁界結合に相当する。また、 S_{cc21} と S_{dc21} が近傍電界結合に相当する。

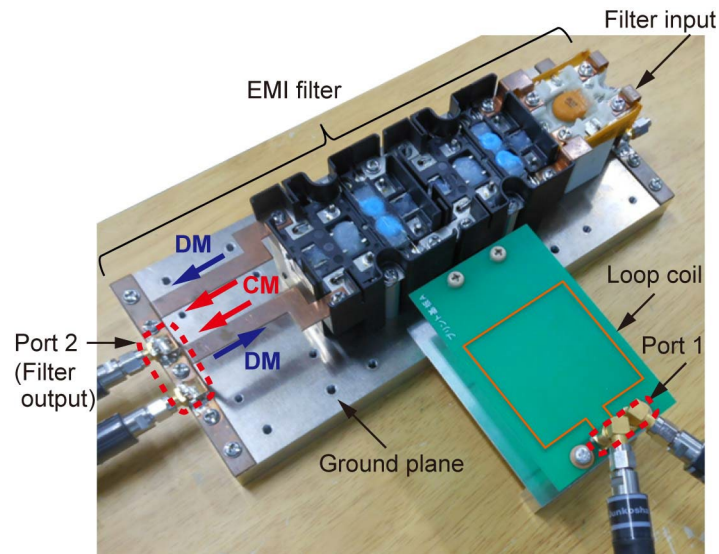


図 2.4: 近傍電磁結合の測定写真

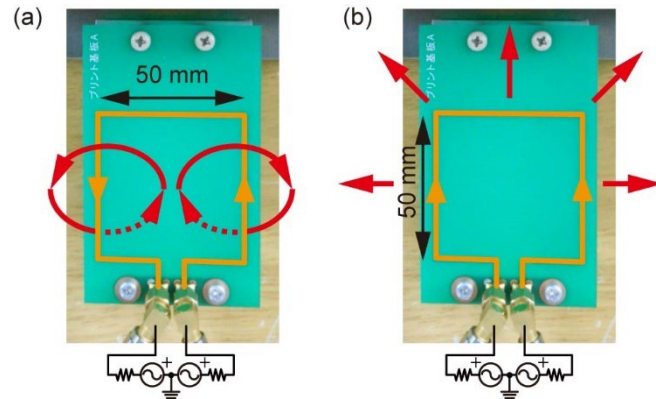


図 2.5: (a) 差動モード信号が入力されたループコイルから発生する磁界 (b) 同相モード信号が入力されたループコイルから発生する電界

2.3 近傍電磁結合メカニズム

2.3.1 近傍電磁結合を受ける主要部品

図 2.6 に差動モード結合の測定値を示す。差動モード結合においては近傍電界結合よりも近傍磁界結合の方が支配的である。図 2.7 に同相モード結合の測定値を示す。同相モード結合においては 75 MHz 付近を除き、近傍磁界結合よりも近傍電界結合の方が支配的である (75 MHz 付近で近傍磁界結合が大きくなる要因は 2.3.5 項で述べる)。

図 2.6 と図 2.7 において、コモンモードコイルのうち L_{CMC2} 、Y コンデンサのうち C_{Y2} 、X コンデンサのうち C_{X2} と C_{X3} 、及びそれらの間を接続する配線を取り外したときの近傍電磁結合を破線で示す。これら部品を取り外しても近傍電磁結合はほとんど変化していないことが分かる。したがって、近傍電磁結合の大きさは

ノイズ源と L_{CMC1} 、 C_{X1} 、 C_{Y1} 、及びそれらの間を接続する配線との間の近傍電磁結合によって決まる。

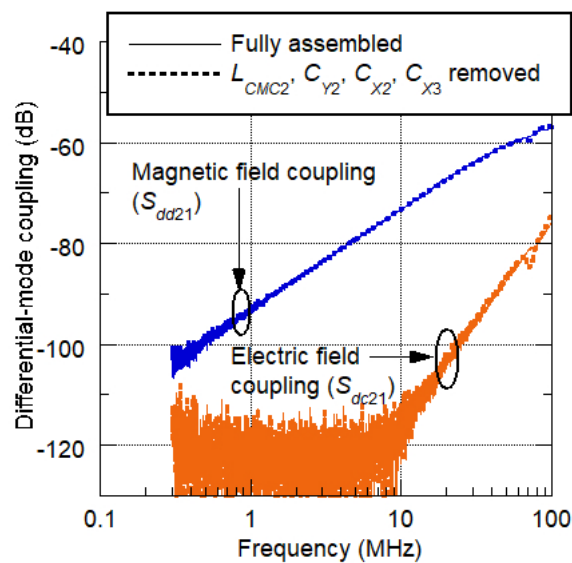


図 2.6: 差動モード結合の測定値（全部品搭載時と L_{CMC2} 、 C_{Y2} 、 C_{X2} 、及び C_{X3} 非搭載時の比較）

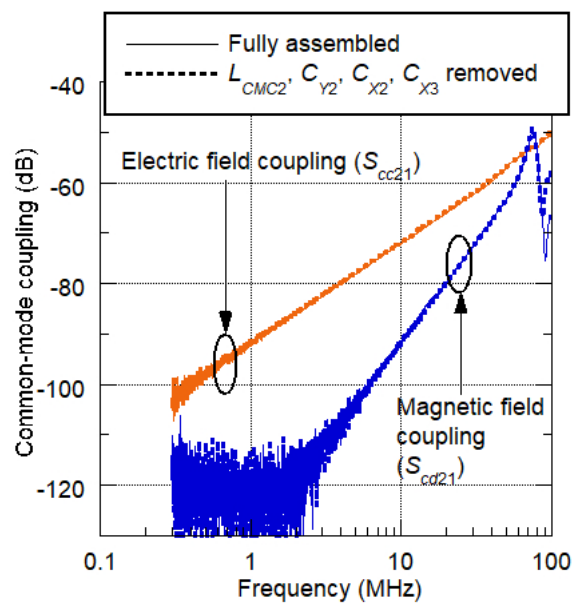


図 2.7: 同相モード結合の測定値（全部品搭載時と L_{CMC2} 、 C_{Y2} 、 C_{X2} 、及び C_{X3} 非搭載時の比較）

2.3.2 EMI フィルタへの近傍磁界印加時の差動モード結合

図 2.8 に、近傍磁界が印加された EMI フィルタへの差動モード結合を表す等価回路を示す。図 2.8 (a)の矢印線が支配的な結合要因を示す。EMI フィルタに磁界が印加されると、磁界は EMI フィルタにおいて形成されるループに鎖交する。本章で検討対象とする EMI フィルタにおいては、図 2.8 (a)に示すポート 2、X コンデンサ C_{X1} 、及びポート 2 と C_{X1} の間の出力配線で構成されるループが支配的である。 C_{X2} と C_{X3} もループを形成するが、 C_{X2} と C_{X3} を含むループに磁界が鎖交することで生じる誘導電圧はポート 2 に到達する前に L_{CMC1} と C_{X1} によって減衰するため支配的な要因ではない。実際、図 2.6 に示すように S_{dd21} は C_{X2} 及び C_{X3} を除いても変化しない。

図 2.8 (b)に、図 2.8 (a)の矢印線で示した結合要因を抽出した等価回路を示す。 L_1 はループコイルのインダクタンス（ポート 1 から測定した値）である。 L_2 はポート 2、X コンデンサ C_{X1} 、及びポート 2 と C_{X1} の間の出力配線で構成されるループのインダクタンス（ポート 2 から測定した値）である。 L_1 と L_2 はそれぞれ 190 nH と 90 nH である。 k は L_1 と L_2 の間の磁気結合係数である。ポート 1 及びポート 2 の差動モードの内部インピーダンスはいずれも $100\ \Omega$ ($50\ \Omega \times 2$) である。 C_{X1} のキャパシタンス測定値は $0.95\ \mu\text{F}$ である。 C_{X1} の寄生インダクタンス測定値は 40 nH であり L_2 の 90 nH の中に含まれる。 L_{CMC1} の差動モードのインダクタンス測定値は $6.5\ \mu\text{H}$ であり、 C_{X1} の寄生インダクタンス 40 nH よりもはるかに大きいため、等価回路では L_{CMC1} を無視している。

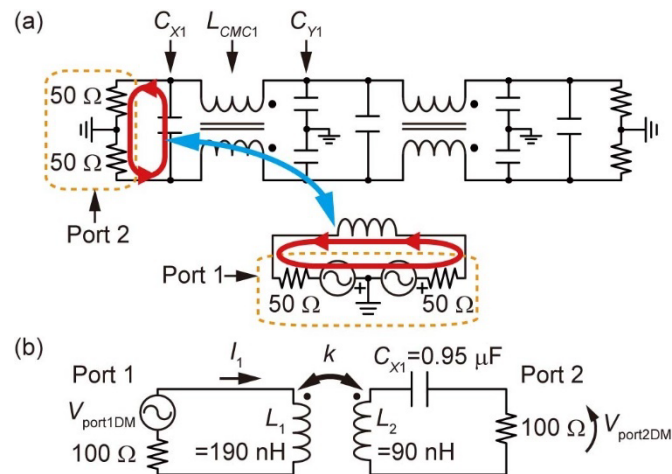


図 2.8: 近傍磁界が印加された EMI フィルタへの差動モード結合を表す等価回路 [73] © 2018 IEEE.

図 2.8 (b)に示す等価回路において、ポート 1 を差動モード電圧 V_{port1DM} で励振したときにポート 1 に流れる電流 I_1 は次式で表される。

$$I_1 = \frac{V_{\text{port1DM}}}{100 + j\omega L_1} \quad (2.2)$$

周波数を f とすると $\omega = 2\pi f$ である。このとき、誘導電圧 $j\omega k I_1 \sqrt{L_1 L_2}$ が L_2 に発生するため、ポート 2 における差動モード電圧 V_{port2DM} は次式で表される。

$$\begin{aligned} V_{\text{port2DM}} &= j\omega k \sqrt{L_1 L_2} I_1 \frac{100}{100 + j\omega L_2 + 1/(j\omega C_X)} \\ &\cong j\omega k \sqrt{L_1 L_2} \frac{V_{\text{port1DM}}}{100 + j\omega L_1} \frac{100}{100 + j\omega L_2} \end{aligned} \quad (2.3)$$

C_X は C_{X1} のキャパシタンスだが、0.1 MHz 以上では $1/(j\omega C_X)$ のインピーダンスが 100Ω よりもはるかに小さいため $1/(j\omega C_X)$ を無視できる。ポート 1 とポート 2 の間に挿入損失が無い場合、つまりポート 1 とポート 2 が直接接続される場合、 V_{port2DM} は $V_{\text{port1DM}}/2$ と等しくなる。したがって、 S_{dd21} は次式のように式(2.3)を $V_{\text{port1DM}}/2$ で除することで計算できる。

$$\begin{aligned} S_{dd21} &= \frac{V_{\text{port2DM}}}{V_{\text{port1DM}} / 2} \\ &= j\omega k \sqrt{L_1 L_2} \frac{200}{(100 + j\omega L_1)(100 + j\omega L_2)} \end{aligned} \quad (2.4)$$

S_{dd21} は k に比例する。図 2.9 に近傍磁界印加時の差動モード結合 S_{dd21} の測定値と等価回路による計算値(式(2.4)による計算値)を示す。図 2.9 の破線で示す S_{dd21} の計算値が実線で示す測定値と一致するように k を調整した結果、 k は 0.0014 となった。 S_{dd21} は L_1 、 L_2 又は k を低減することによって低減する。ノイズ源であるループコイルのループを小さくすることで L_1 は減少するが、ノイズ源を小さくするには限界がある。 L_2 は C_{X1} をポート 2 に近づけることによって減少する。しかし、実用的な EMI フィルタでは、EMI フィルタ及び電力変換回路を雷から防護するために EMI フィルタの出力端子と C_{X1} の間にバリスタやアレスタが搭載されており、 C_{X1} をポート 2 の近くに配置することは容易ではない。 L_2 は C_{X1} の寄生インダクタンスを減少させることによって減少する。しかし、 C_{X1} の寄生インダクタンスを低減するためにはコンデンサを小型化する必要がある、 C_{X1} のキャパシタンスが低下して十分な減衰が得られなくなる。したがって、ポート 2 と C_{X1} の間の出力配線、及び C_{X1} をシールドして k を低減することが最も実用的な対策である。

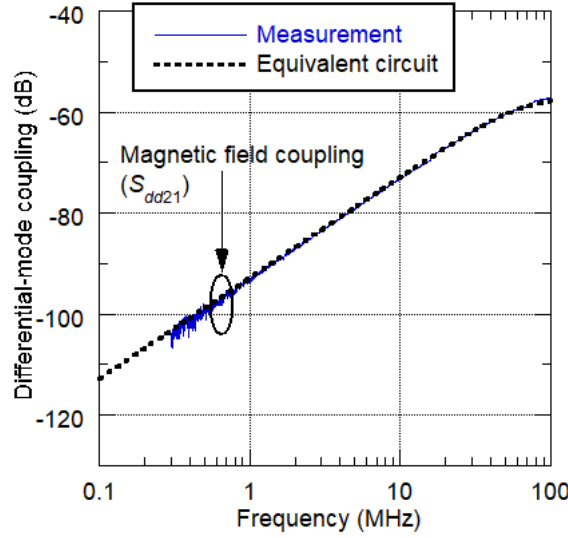


図 2.9: 近傍磁界印加時の差動モード結合の測定値と等価回路による計算値[73]
© 2018 IEEE.

2.3.3 EMI フィルタへの近傍電界印加時の差動モード結合

図 2.10 に近傍電界が印加された EMI フィルタへの差動モード結合を表す等価回路を示す。図 2.10 (a)の矢印線が支配的な結合要因を示す。近傍電界結合はキャパシタンス結合で表すことができる。最も支配的なキャパシタンス結合として、ループコイルと C_{X1} 及び出力配線との間のキャパシタンス結合 C_1 と C_2 に着目する。 L_{CMC2} 、 C_{Y2} 、 C_{X2} 、 C_{X3} 、及びそれらの間を接続する配線へのキャパシタンス結合は、図 2.6 と図 2.7 に示すように S_{dc21} 及び S_{cc21} に影響しないことが分かっているため無視される。 C_{Y1} と L_{CMC1} へのキャパシタンス結合を経由してポート 2 に到達する電圧については C_{Y1} と L_{CMC1} によって減衰されるため、 C_1 と C_2 を経由してポート 2 に到達する電圧に比べると S_{dc21} と S_{cc21} への影響は小さい。

図 2.10 (b)に、図 2.10 (a)の矢印線で示した結合要因を抽出した等価回路を示す。 L_{CX1} は C_{X1} の寄生インダクタンス測定値であり 40 nH である。ポート 1 及びポート 2 の同相モードの内部インピーダンスはいずれも 25Ω ($50 \Omega/2$) である。1 MHz 以上では C_{X1} のインピーダンスでは L_{CX1} が支配的であるため、等価回路では C_{X1} のキャパシタンスを無視している。また、 L_{CMC1} の同相モードのインピーダンスがポート 2 の同相モードの内部インピーダンス 25Ω よりもはるかに大きいため、等価回路では L_{CMC1} を無視している。 C_1 と C_2 は数十 fF 程度の非常に小さいキャパシタンスであるため、ポート 1 及びポート 2 の同相モードの内部インピーダンスの合計値 50Ω よりも C_1 と C_2 のインピーダンスの方がはるかに大きい。そのため、ポート 1 を同相モードで励振する電圧を $V_{port1CM}$ とすると、 C_1 と C_2 に流れる電流はそれぞれ $j\omega C_1 V_{port1CM}$ と $j\omega C_2 V_{port1CM}$ となる。したがって、 C_{X1} に流れる電流 I_{CX1}

は次式で表される。

$$I_{CX1} = j\omega(C_1 - C_2)V_{\text{port1CM}} \frac{50}{(j\omega L_{CX1} + 50) + 50} \quad (2.5)$$

I_{CX1} を用いて、ポート 2 における差動モード電圧 V_{port2DM} は次式で表される。

$$\begin{aligned} V_{\text{port2DM}} &= j\omega L_{CX1} I_{CX1} \\ &= j\omega L_{CX1} j\omega(C_1 - C_2)V_{\text{port1CM}} \frac{50}{(j\omega L_{CX1} + 50) + 50} \\ &\cong -\omega^2 L_{CX1} (C_1 - C_2)V_{\text{port1CM}} / 2 \end{aligned} \quad (2.6)$$

式(2.6)において、 $j\omega L_{CX1}$ は 100 MHz 以下では 100Ω よりも十分小さく無視できる。ポート 1 とポート 2 の間に挿入損失が無い場合、つまり、図 2.11 に示すようにポート 1 とポート 2 が 1:2 の理想トランスを介して接続される場合、 V_{port2DM} は V_{port1CM} と等しくなる。理想トランスが設けられるのは、ポート 1 の同相モードの内部インピーダンス 25Ω とポート 2 の差動モードの内部インピーダンス 100Ω が異なるためである。したがって、 S_{dc21} は次式のように式(2.6)を V_{port1CM} で除することによって計算できる。

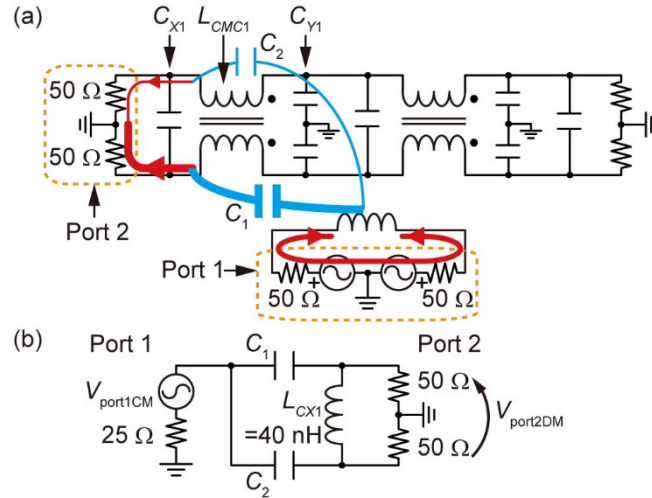


図 2.10: 近傍電界が印加された EMI フィルタへの差動モード結合を表す等価回路[73] © 2018 IEEE.

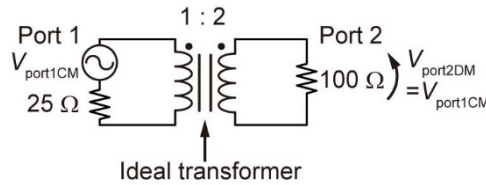


図 2.11: ポート 1 が同相モードでポート 2 が差動モードの場合の挿入損失が無い回路

$$S_{dc21} = \frac{V_{\text{port2DM}}}{V_{\text{port1CM}}} = -\omega^2 L_{CX1} (C_1 - C_2) / 2 \quad (2.7)$$

S_{dc21} は $C_1 - C_2$ に比例する。図 2.12 に近傍電界印加時の差動モード結合 S_{dc21} の測定値と等価回路による計算値（式(2.7)による計算値）を示す。図 2.12 の破線で示す S_{dc21} の計算値が実線で示す測定値と一致するように $C_1 - C_2$ を調整した結果、 $C_1 - C_2$ は 23 fF となった。 $C_1 - C_2$ を低減するには、ポート 2 と L_{CMC1} の間の配線及び C_{X1} をシールドする必要がある。

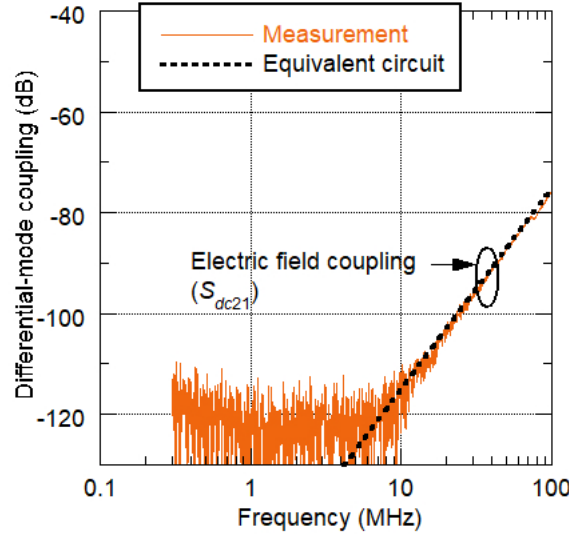


図 2.12: 近傍電界印加時の差動モード結合の測定値と等価回路による計算値

2.3.4 EMI フィルタへの近傍電界印加時の同相モード結合

近傍電界が印加された EMI フィルタへの同相モード結合を表す等価回路は図 2.10 と同じであるが、同相モード結合においては L_{CX1} を無視できる。図 2.10 (b) から L_{CX1} を省略した等価回路を図 2.13 に示す。ポート 1 を同相モードで励振する電圧を V_{port1CM} とすると、ポート 2 における同相モード電圧 V_{port2CM} は次式で表される。

$$V_{\text{port2CM}} = 25 \times j\omega (C_1 + C_2) V_{\text{port1CM}} \quad (2.8)$$

ポート 1 とポート 2 の間に挿入損失が無い場合、つまり、ポート 1 とポート 2 が直接接続される場合、 V_{port2CM} は $V_{\text{port1CM}}/2$ と等しくなる。したがって、 S_{cc21} は次式のように式(2.8)を $V_{\text{port1CM}}/2$ で除することで計算できる。

$$S_{cc21} = \frac{V_{\text{port2CM}}}{V_{\text{port1CM}} / 2} = 50 \times j\omega (C_1 + C_2) \quad (2.9)$$

S_{cc21} は $C_1 + C_2$ に比例する。図 2.14 に近傍電界印加時の同相モード結合 S_{cc21} の

測定値と等価回路による計算値（式(2.9)による計算値）を示す。図 2.14 の破線で示す S_{cc21} の計算値が実線で示す測定値と一致するように C_1+C_2 を調整した結果、 C_1+C_2 は 80 fF となった。 C_1+C_2 を低減するには、ポート 2 と L_{CMC1} の間の配線及び C_{X1} をシールドする必要がある。

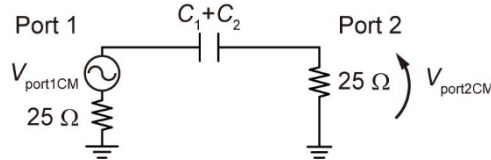


図 2.13: 近傍電界が印加された EMI フィルタへの同相モード結合を表す等価回路

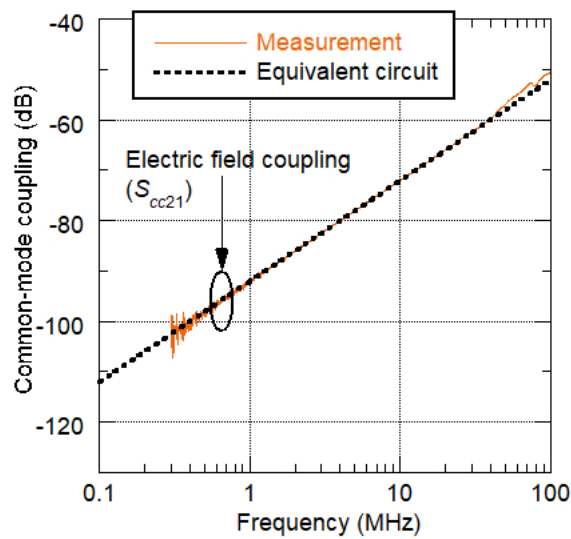


図 2.14: 近傍電界印加時の同相モード結合の測定値と等価回路による計算値[73]
© 2018 IEEE.

2.3.5 EMI フィルタへの近傍磁界印加時の同相モード結合

図 2.15 に、近傍磁界が印加された EMI フィルタへの同相モード結合を表す等価回路を示す。図 2.15 (a)の矢印線が支配的な結合要因を示す。EMI フィルタに磁界が印加されると、磁界は EMI フィルタにおいて形成されるループに鎖交する。本章で検討対象とする EMI フィルタにおいては、図 2.15 (a)に示すポート 2、 L_{CMC1} 、 C_{Y1} 、及びそれらの間を接続する配線で構成されるループが支配的である。 L_{CMC2} 、 C_{Y2} 、 C_{X2} 、 C_{X3} 、及びそれらの間を接続する配線への磁気結合は、図 2.7 に示すように S_{cd21} に影響しないことが分かっているため無視される。

図 2.15 (b)に、図 2.15 (a)の矢印線で示した結合要因を抽出した等価回路を示す。 L_1 はループコイルのインダクタンス（ポート 1 から測定した値）である。 L_a はポート 2 と L_{CMC1} の間の配線の同相モードのインダクタンスである。 C_b は L_{CMC1} とグラウンドプレーンの間の寄生キャパシタンスである。図 2.15 (b)において破線で囲

まれた領域が L_{CMC1} の同相モードインピーダンスを表現する等価回路である。

図 2.16 に、 L_{CMC1} の同相モードインピーダンスの測定値と等価回路による計算値を示す。 L_{CMC1} の等価回路において、 C_a は $1/(\omega C_a)$ が 2 MHz 以上のインピーダンス測定値と一致するように決定した。 L_{CMC1} の同相モードのインダクタンス測定値は 10 kHz で 3.2 mH であったが、0.1 MHz から 2 MHz の間のインピーダンスは 3.2 mH のインピーダンスよりも小さい。そのため 2 MHz 以下のインピーダンスの測定値と等価回路による計算値が一致するように、 L_{CMC1} の同相モードインダクタンス 3.2 mH を 2.3 mH と 0.9 mH の 2 つのインダクタンスに分割し、2.7 k Ω の抵抗を 2.3 mH のインダクタンスと並列に接続している。0.9 mH のインダクタンスは、インピーダンスの位相がゼロになる周波数 1.5 MHz が $1/(2\pi\sqrt{C_a \times 0.9 \text{ mH}})$ と一致するように決定した。2.7 k Ω の抵抗は、1 MHz 以下のインピーダンスの測定値と等価回路による計算値が一致するように調整した結果、決定された。7.2 k Ω の抵抗は、2 MHz におけるインピーダンス最大値の測定値と等価回路による計算値が一致するように調整した結果、決定された。インダクタンス L_b 、 L_c 、250 pF のキャパシタンス、及び 0.8 Ω の抵抗は、75 MHz 付近のインピーダンスの測定値と等価回路による計算値が一致するように調整した結果、決定された。

L_{CMC1} の同相モードインピーダンスは、キャパシタンスが 3000 pF の C_{Y1} のインピーダンスよりもはるかに大きいため、図 2.15 (b) の等価回路では C_{Y1} が無視されている。図 2.17 に、ポート 2 から観測した同相モードインピーダンスの測定値と等価回路による計算値を示す。 L_{CMC1} とグラウンドプレーンの間のキャパシタンス C_b があるため、2 MHz 以上のインピーダンスは図 2.16 に示す L_{CMC1} のインピーダンスよりも小さい。

k_a は L_1 と L_a の間の磁気結合係数である。 k_b は L_1 と L_b の間の磁気結合係数である。 k_c は L_1 と L_c の間の磁気結合係数である。2.3 mH と 0.9 mH のインダクタンスは磁性体コアの閉磁路を通る磁束によって生じるため、これらインダクタンスに対する磁気結合は無視されている。ポート 1 の差動モードの内部インピーダンスは 100 Ω (50 $\Omega \times 2$) であり、ポート 2 の同相モードの内部インピーダンスは 25 Ω (50 $\Omega/2$) である。

図 2.15 (b) に示す等価回路において、ポート 1 に電流 I_1 が流れると誘導電圧 $j\omega k_a I_1 \sqrt{L_1 L_a}$ が L_a に発生し、誘導電圧 $j\omega k_b I_1 \sqrt{L_1 L_b}$ が L_b に発生し、誘導電圧 $j\omega k_c I_1 \sqrt{L_1 L_c}$ が L_c に発生する。図 2.16 に示すコモンモードコイルのインピーダンスは 2 MHz から 60 MHz で $1/(j\omega C_a)$ とほとんど同じであることから、図 2.15 (b) の破線部のコモンモードコイルを $j\omega k_b I_1 \sqrt{L_1 L_b}$ の電圧源、 $j\omega k_c I_1 \sqrt{L_1 L_c}$ の電圧源、及び C_a の直列回路で置き換えて近似すると、ポート 2 における同相モード電圧 V_{port2CM} は式(2.10)、式(2.11)、及び式(2.12)の合計で表される。

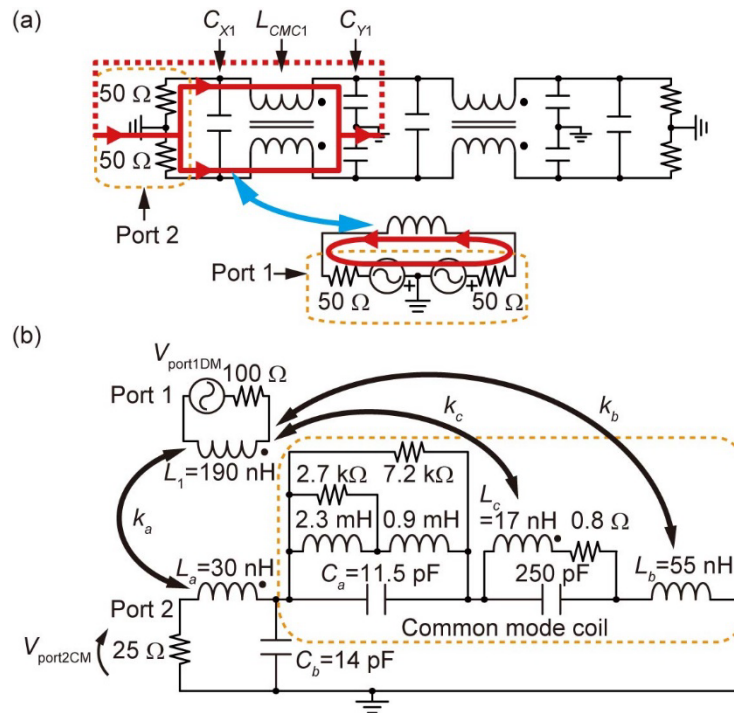


図 2.15: 近傍磁界が印加された EMI フィルタへの同相モード結合を表す等価回路[73] © 2018 IEEE.

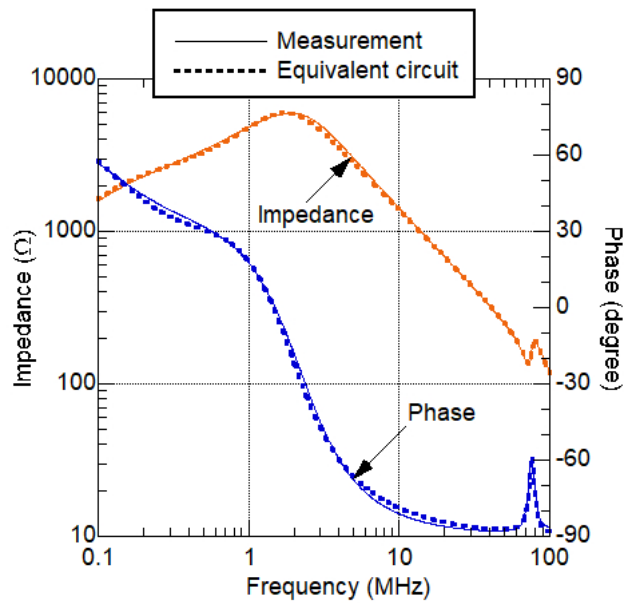


図 2.16: コモンモードコイルの同相モードインピーダンスの測定値と等価回路による計算値[73] © 2018 IEEE.

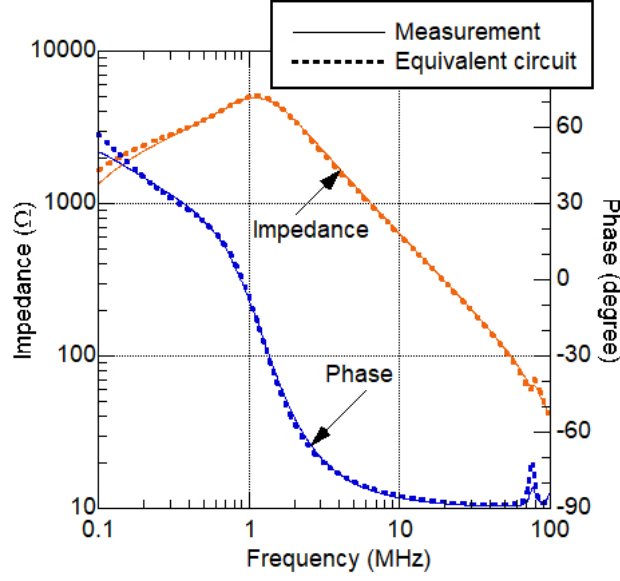


図 2.17: EMI フィルタのポート 2 から観測した同相モードインピーダンスの測定値と等価回路による計算値[73] © 2018 IEEE.

$$\begin{aligned}
 V_{\text{port2CM(a)}} &= j\omega k_a \sqrt{L_1 L_a} I_1 \frac{25}{25 + j\omega L_a + 1/j\omega(C_a + C_b)} \\
 &\cong j\omega k_a \sqrt{L_1 L_a} \frac{V_{\text{port1DM}}}{100 + j\omega L_1} \cdot \frac{25}{1/j\omega(C_a + C_b)} \quad (2.10)
 \end{aligned}$$

$$\begin{aligned}
 V_{\text{port2CM(b)}} &= j\omega k_b \sqrt{L_1 L_b} I_1 \frac{25}{25 + j\omega L_a + 1/j\omega C_a} \\
 &\cong j\omega k_b \sqrt{L_1 L_b} \frac{V_{\text{port1DM}}}{100 + j\omega L_1} \cdot \frac{25}{1/j\omega C_a} \quad (2.11)
 \end{aligned}$$

$$\begin{aligned}
 V_{\text{port2CM(c)}} &= j\omega k_c \sqrt{L_1 L_c} I_1 \frac{25}{25 + j\omega L_a + 1/j\omega C_a} \\
 &\cong j\omega k_c \sqrt{L_1 L_c} \frac{V_{\text{port1DM}}}{100 + j\omega L_1} \cdot \frac{25}{1/j\omega C_a} \quad (2.12)
 \end{aligned}$$

ここで、 V_{port1DM} はポート 1 を差動モードで励振する電圧である。 I_1 と V_{port1DM} の関係は式(2.2)に示したとおりである。 $V_{\text{port2CM(a)}}$ は $k_b=k_c=0$ のときの V_{port2CM} である。 $V_{\text{port2CM(b)}}$ は $k_a=k_c=0$ のときの V_{port2CM} である。 $V_{\text{port2CM(c)}}$ は $k_a=k_b=0$ のときの V_{port2CM} である。 $1/(j\omega(C_a+C_b))$ は $j\omega L_a$ 及びポート 2 の同相モードの内部インピーダンス 25Ω よりも大きいため、式(2.10)において $25+j\omega L_a$ を無視して近似できる。 C_b のインピーダンスはポート 2 の同相モードの内部インピーダンス 25Ω よりもはるかに大きいため、式(2.11)と式(2.12)においては C_b が無視されている。また、 $1/(j\omega C_a)$ は $j\omega L_a$ 及びポート 2 の同相モードの内部インピーダンス 25Ω よりも大きいため、式

(2.11)と式(2.12)において $25+j\omega L_a$ を無視して近似できる。

ポート 1 とポート 2 の間に挿入損失が無い場合、つまり、図 2.18 に示すようにポート 1 とポート 2 が 2:1 の理想トランスを介して接続される場合、 V_{port2CM} は $V_{\text{port1DM}}/4$ と等しくなる。理想トランスが設けられるのは、ポート 1 の差動モードの内部インピーダンス $100\ \Omega$ とポート 2 の同相モードの内部インピーダンス $25\ \Omega$ が異なるためである。したがって、 S_{cd21} は次式のように式(2.10)、式(2.11)、及び式(2.12)の合計を $V_{\text{port1DM}}/4$ で除することで計算できる。

$$S_{cd21} = \frac{V_{\text{port2CM(a)}} + V_{\text{port2CM(b)}} + V_{\text{port2CM(c)}}}{V_{\text{port1DM}} / 4}$$

$$= -\omega^2 \sqrt{L_1} \left\{ k_a \sqrt{L_a} (C_a + C_b) + (k_b \sqrt{L_b} + k_c \sqrt{L_c}) C_a \right\} \frac{100}{100 + j\omega L_1} \quad (2.13)$$

式(2.13)は、2 MHz から 60 MHz までの S_{cd21} の計算に使用できる。簡単のため、 k_a 、 k_b 、及び k_c は同じであると仮定して、2 MHz から 60 MHz の S_{cd21} の測定値と式(2.13)による計算値が一致するように k_a 、 k_b 、及び k_c を調整した結果、 k_a 、 k_b 、及び k_c は 0.002 となった。

図 2.19 に近傍磁界印加時の同相モード結合 S_{cd21} の測定値と等価回路による計算値を示す。図 2.19 の破線で示す S_{cd21} の計算値は $k_a=k_b=k_c=0.002$ のときと、 $k_a=k_b=0.002$ かつ $k_c=0$ のときの 2 通りで示されている。 S_{cd21} は 75 MHz 付近で増大するが、これは図 2.16 に示すコモンモードコイルの同相インピーダンスにおいても 75 MHz 付近でインピーダンスの位相が変化することと関係している。図 2.15 (b)の破線部に示すコモンモードコイルの等価回路では、 $L_c(=17\ \text{nH})$ と $250\ \text{pF}$ のキャパシタンスで 75 MHz 付近に共振が起こるようにモデル化することで、等価回路によるコモンモードコイルの同相インピーダンスの計算値においても 75 MHz 付近で位相変化が起こるようにしている。そのため、 k_c のみがゼロの場合、 S_{cd21} の計算値は 75 MHz 付近で低減しており、75 MHz 付近の S_{cd21} を低減するためにはコモンモードコイルをシールドすることが必要であるが、他の周波数では S_{cd21} が低減しない。したがって、 S_{cd21} を広い周波数範囲で低減するためには k_a 、 k_b 、及び k_c を低減する必要があり、そのためには図 2.15 (a)に示すループ全体をシールドする必要がある。

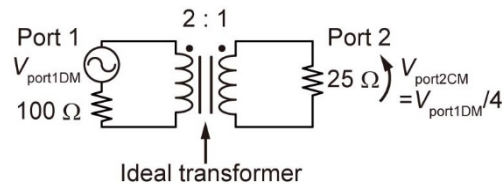


図 2.18: ポート 1 が差動モードでポート 2 が同相モードの場合の挿入損失が無い回路

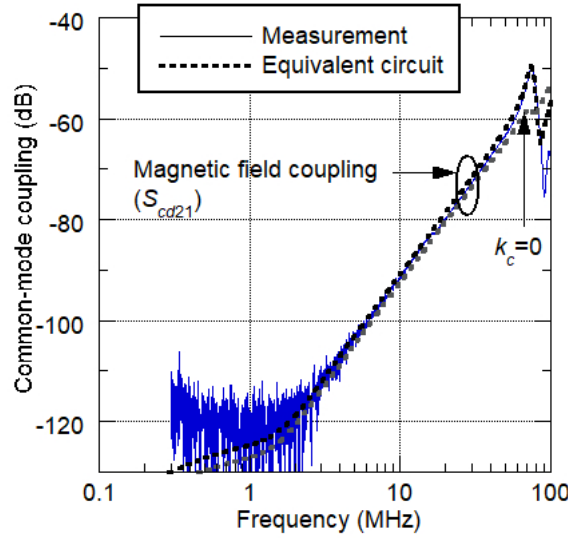


図 2.19:近傍磁界印加時の同相モード結合の測定値と等価回路による計算値

2.3.6 近傍電磁結合による伝導性 EMI ノイズの推定

本項では、本節でこれまでに述べた近傍電磁結合によって引き起こされる伝導性 EMI ノイズの大きさを推定する。電力変換器の EMI ノイズを測定する際には、電力変換器を駆動する電源と電力変換器との間に疑似電源回路網(LISN: Line Impedance Stabilization Network)が挿入される。LISN を挿入することにより電力変換器から見た電源のインピーダンスが電源設備に依存しないようにすることができる。LISN のインピーダンスが 50Ω であると仮定すると、LISN において測定される差動モードの伝導性 EMI ノイズは、ポート 2 の差動モード電圧 V_{port2DM} の半分に相当する。LISN において測定される同相モードの伝導性 EMI ノイズは、ポート 2 の同相モード電圧 V_{port2CM} に相当する。したがって、EMI フィルタに近傍電界が印加されたときの伝導性 EMI ノイズの差動モード成分と同相モード成分はそれぞれ次式で表される。

$$V_{\text{port2DM}} / 2 = S_{dc21} V_{\text{port1CM}} / 2 \quad (2.14)$$

$$V_{\text{port2CM}} = S_{cc21} V_{\text{port1CM}} \quad (2.15)$$

式(2.14)及び式(2.15)は、それぞれ式(2.7)及び式(2.9)により得られる。ノイズ源をグラウンドプレーンに対して励振する電圧が振幅 A 、周期 T 、パルス幅 τ 、立ち上がり時間 τ_r の台形波であると仮定して、 V_{port1CM} に台形波の周波数スペクトルの振幅を代入する。台形波の周波数スペクトルの振幅は次式で表される[75]。

$$\text{envelope} = 2A \frac{\tau}{T} \left| \frac{\sin(\pi \tau f)}{\pi \tau f} \right| \left| \frac{\sin(\pi \tau_r f)}{\pi \tau_r f} \right| \quad (2.16)$$

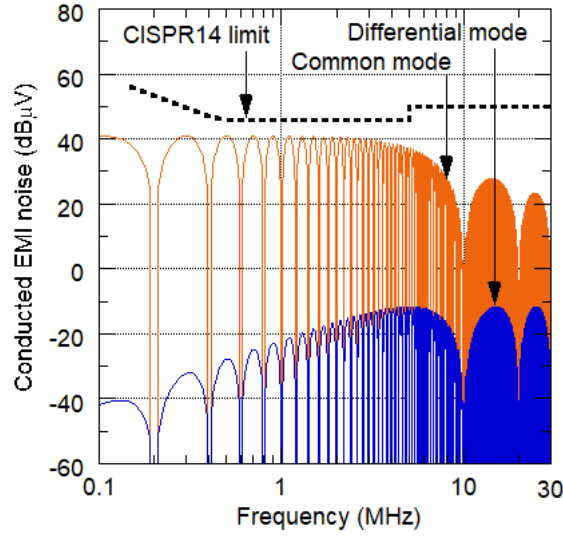


図 2.20: 近傍電界結合による伝導 EMI ノイズの大きさの計算値

f は周波数である。式(2.16)では、立ち上がり時間は立ち下がり時間に等しいと仮定している。パワー半導体デバイスが 200 V の電圧をスイッチング周波数 100 kHz でスイッチングすることを想定し、 $A=200$ V、 $T=10$ μ s($=1/100$ kHz)、 $\tau=0.1$ μ s と仮定する。図 2.20 は、式(2.14)及び式(2.15)によって計算した近傍電界結合による伝導性 EMI ノイズの大きさを示す。差動モード成分と同相モード成分の両方が CISPR 14 で定められる限度値よりも小さい。この場合は、近傍電界結合に対する EMI フィルタのシールドは必要ない。ただし、同相モード成分は限度値よりも 5 dB 小さく、電圧またはスイッチング周波数を 2 倍にすると 6 dB 増加して限度値を超えてしまう。

EMI フィルタに近傍磁界が印加されたときの伝導性 EMI ノイズの差動モード成分と同相モード成分はそれぞれ次式で表される。

$$\begin{aligned} V_{\text{port2DM}} / 2 &= S_{dd21} V_{\text{port1DM}} / 4 \\ &= S_{dd21} (100 + j\omega L_1) I_1 / 4 \end{aligned} \quad (2.17)$$

$$\begin{aligned} V_{\text{port2CM}} &= S_{cd21} V_{\text{port1DM}} / 4 \\ &= S_{cd21} (100 + j\omega L_1) I_1 / 4 \end{aligned} \quad (2.18)$$

式(2.17)及び式(2.18)は、それぞれ式(2.4)及び式(2.13)により得られる。 I_1 はノイズ源の電流である。ノイズ源の電流が振幅 A 、周期 T 、パルス幅 τ 、立ち上がり時間 τ_r の台形波であると仮定して、 I_1 に台形波の周波数スペクトルの振幅を代入する。台形波の周波数スペクトルの振幅は式(2.16)により計算される。パワー半導体デバイスが 20 A の電流をスイッチング周波数 100 kHz でスイッチングすることを想定し、 $A=20$ A、 $T=10$ μ s($=1/100$ kHz)、 $\tau=0.1$ μ s と仮定する。図 2.21 は、式(2.17)及び式(2.18)によって計算した近傍磁界結合による伝導性 EMI ノイズの大きさを

示す。差動モード成分は、CISPR 14 で定められる制限値よりも 8 dB 大きい。この場合、近傍磁界に対する EMI フィルタのシールドが必要となる。また、電流またはスイッチング周波数を上げると 8 dB のシールド性能では不十分であり、必要なシールド性能はノイズ源に依存する。

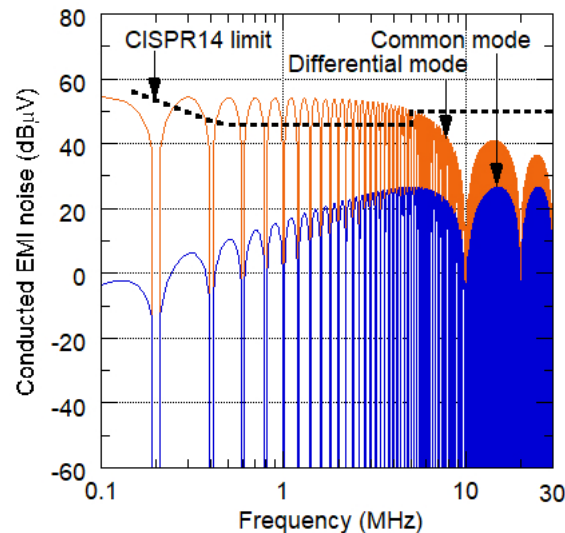


図 2.21: 近傍磁界結合による伝導 EMI ノイズの大きさの計算値

2.4 まとめ

電力変換回路と EMI フィルタとの間の近傍電磁結合に着目してそのメカニズムを分析した。近傍磁界結合と近傍電界結合の 2 種類に切り分けて分析するとともに、EMI フィルタにおいて差動モードで伝搬する EMI ノイズを引き起こす差動モード結合と、同相モードで伝搬する EMI ノイズを引き起こす同相モード結合に切り分けて分析した。近傍磁界結合は、ノイズ源が発生する磁界が EMI フィルタにおいて形成されるループに鎖交することで生じる。EMI フィルタに近傍磁界が印加されるとき、同相モード結合よりも差動モード結合の方が大きくなる傾向があり、EMI フィルタの出力端子に最も近い出力配線及び X コンデンサで構成されるループが支配的な差動モード結合の要因であることが判明した。差動モード結合を低減するためには、このループをシールドする必要がある。近傍電界結合は、EMI フィルタとノイズ源との間のキャパシタンス結合で表すことができる。EMI フィルタに近傍電界が印加されるとき、差動モード結合よりも同相モード結合の方が大きくなる傾向があり、EMI フィルタの出力配線とノイズ源の間のキャパシタンス結合が支配的な同相モード結合の要因であることが判明した。同相モード結合を低減するためには、EMI フィルタの出力端子に最も近い出力配線及び X コンデンサをシールドする必要がある。

第3章 受動部品の3次元電磁界解析モデル

3.1 目的

本章では、電力変換器内部の近傍電磁結合の大きさを予測するための電磁界解析モデルを示すことを目的とし、電力変換器における主要な受動部品であるコンデンサとコイルをモデル化する方法について述べる[73], [76]。また、モデル化した受動部品を組み合わせ、EMI フィルタ全体をモデル化して解析することで、第2章で述べた近傍電磁結合の測定値と解析値を比較した結果と、近傍電磁結合の解析精度についても述べる。電磁界解析には有限要素法、モーメント法、有限差分時間領域法、及び部分要素等価回路法など多くの手法があるが、1.3節で述べた理由により電力変換器内部の多端子対回路網を求めるためには有限要素法が最適である。そのため、本章以降に示す電磁界解析においては有限要素法を使用する。

3.2 コンデンサの電磁界解析モデル

コンデンサは可能な限り小さいサイズで多くのキャパシタンスが得られるように、内部に積層された電極を有している。しかし、計算負荷の観点から、積層された電極全てをモデル化することは現実的ではなく、内部構造を簡略化した解析モデルが必要である。図 3.1 に、 C_{X1} 及び C_{X2} 用コンデンサの電磁界解析モデルを示す。寄生抵抗、寄生インダクタンス、及びキャパシタンスが直列接続された回路を想定し、コンデンサモデルは2つの誘電体、誘電体に挟まれた1つの導体、2つの完全導体シート、及び2つのリード線で構成される。完全導体シートは誘電体外側の幅広面に設けられる。

誘電体の厚さを d 、完全導体シートの面積を S 、誘電体の比誘電率を ϵ_r 、真空の誘電率を ϵ_0 とすると、完全導体シートと導体の間に誘電体が挟まれることで生じるキャパシタンス C は次式で求まる。

$$C = \frac{\epsilon_r \epsilon_0 S}{d} \quad (3.1)$$

コンデンサモデルの1方のリード線から他方のリード線に伝搬する電流は2つの誘電体を經由して流れるため、2つのリード線間から見たキャパシタンスは $C/2$ となる。したがって、 C_{X1} のキャパシタンス測定値が $0.95 \mu\text{F}$ であるため、 C_{X1} 用のコンデンサモデルの場合は、 $C/2=0.95 \mu\text{F}$ になるように d 及び ϵ_r を調整する。ただし、式(3.1)が成り立つように、 d は完全導体シートの長さよりも十分小さい値にする必要がある。

導体の長さを l 、導体の導電率を σ とすると、導体の抵抗 R は次式で求まる。

$$R = \frac{l}{S\sigma} \quad (3.2)$$

コンデンサの抵抗成分の測定値が解析値と一致するように σ を調整する。

ここまで C_{X1} 及び C_{X2} 用コンデンサのモデル化方法について述べたが、他のコンデンサに対しても同様のモデル化を行う。表 3.1 にコンデンサモデルのパラメータ (d 、 ϵ_r 、及び σ を調整した結果) を示す。図 3.2 にコンデンサのインピーダンスの測定値と電磁界解析値を示す。インピーダンスの測定値はネットワークアナライザを用いて取得した。測定方法は反射法である。コンデンサのインピーダンスを測定するときにはインピーダンス測定用基板を用いており、インピーダンスを解析するときにはインピーダンス測定用基板もモデル化している。インピーダンスの測定値と電磁界解析値はよく一致している。インピーダンスが周波数に反比例する周波数帯ではコンデンサのキャパシタンスが支配的であり、インピーダンスが周波数に比例する周波数帯ではコンデンサの寄生インダクタンスが支配的である。コンデンサの寄生インダクタンスはコンデンサの形状によって決まり、 d 、 ϵ_r 、及び σ に依存しない。コンデンサのキャパシタンスと寄生インダクタンスの間の共振が起こる周波数においてインピーダンスが極小となり、この共振周波数においてはコンデンサの抵抗成分が支配的となる。

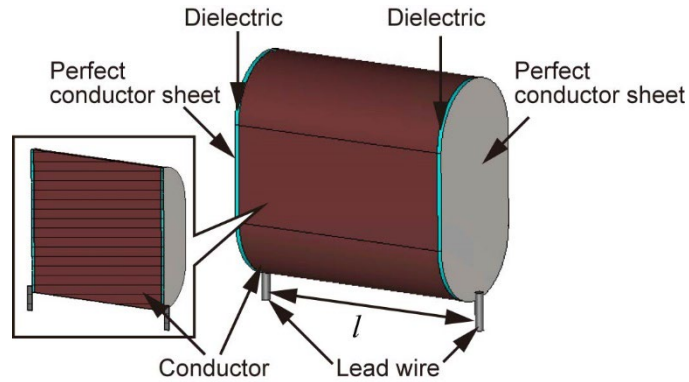


図 3.1: C_{X1} 及び C_{X2} 用コンデンサの電磁界解析モデル

表 3.1: コンデンサモデルのパラメータ [73] © 2018 IEEE.

Capacitor	Thickness of dielectric (d)	Relative permittivity of dielectric (ϵ_r)	Conductivity of conductor (σ)
C_{X3}	0.5 mm	4.64×10^5	8071 S/m
C_{X1}, C_{X2}	0.5 mm	3.49×10^5	5721 S/m
C_{Y1}, C_{Y2}	0.2 mm	2.70×10^3	199 S/m

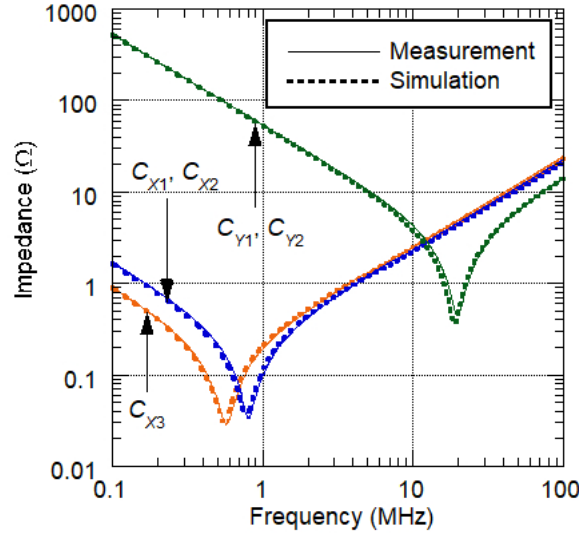


図 3.2: コンデンサのインピーダンスの測定値と電磁界解析値[73] © 2018 IEEE.

3.3 コイルの電磁界解析モデル

図 3.3 に、 L_{CMC1} 及び L_{CMC2} 用のコモンモードコイルの電磁界解析モデルを示す。コイルモデルは、2つの巻線、コア、コアを収納するコアケース、及び誘電体で構成される。コアには複素透磁率($\mu' - j\mu''$)の測定値を設定する。図 3.4 にコアの複素透磁率の測定値を示す。コアの材料はナノクリスタル[77]であり、テープ形状のナノクリスタル材料を巻いてトロイダル形状に形成したコアが用いられる。しかし、計算負荷の観点から、テープを1巻毎にモデル化することは現実的ではなく、内部構造を簡略化した解析モデルが必要である。このためコアの導電率はゼロとする。そこで、厚さゼロの導体シートをトロイダル形状のコアの内側面に1つ、外側面に1つ、コア内部に3つ等間隔に設けている。図 3.5 に、トロイダル形状のコアの内側面、外側面、及びコア内部に設けた導体シートモデルの上面図を示す。導体シートには次式に示す表面インピーダンス Z を設定する[58], [59]。

$$Z = (1 + j) \sqrt{\frac{\pi f (\mu' - j\mu'')}{\sigma}} \quad (3.3)$$

ここで、[78]に示されているナノクリスタル材料の導電率を参考にして $\sigma = 1/(1.2 \times 10^{-6} \text{ S/m})$ とする。コアケースは樹脂製であり比誘電率を4.8とする。巻線をモデル化する際、実際の巻き方と同じようにモデル化しているが、巻線同士が接触しないように巻線の直径を実際よりも0.2 mm小さくしてモデル化している。すると、巻線のターン間に生じる寄生キャパシタンスが実際よりも小さくなってしまう。したがって、巻線間の空間を埋めるように巻線を覆う誘電体を疑似的に設けている。コモンモードコイルの同相モードインピーダンスの測定値と解析値

が一致するように誘電体の比誘電率を調整した結果、比誘電率は 2.5 となった。図 3.6 にコモンモードコイルの同相モードインピーダンス及び差動モードインピーダンスの測定値と電磁界解析値を示す。測定方法は反射法である。コモンモードコイルのインピーダンスを測定するときはインピーダンス測定用基板を用いており、インピーダンスを解析するときはインピーダンス測定用基板もモデル化している。測定値と電磁界解析値がよく一致している。20 MHz 以上における差動モードインピーダンスの測定値と電磁界解析値のずれは、巻線を覆う誘電体が巻線のターン間だけでなく、2 つの巻線の間で寄生キャパシタンスも増やしてしまっていることに起因する。

図 3.7 に、コアの電磁界解析モデルから導体シートモデルを削除した場合のコモンモードコイルのインピーダンスの電磁界解析値を示す。図 3.7 においては、差動モードインピーダンスの解析値の極大値が測定値よりもはるかに大きい。これは、コモンモードコイルに差動モードの電流が流れるときに発生する漏れ磁束がテープ形状のナノクリスタル材料の幅広面を貫く際に流れる渦電流による損失が考慮されないためである。

図 3.8 にコモンモードコイルの同相モードインピーダンスの絶対値及び位相の測定値と電磁界解析値を示す。若干のずれがあるものの、測定値と電磁界解析値のいずれにおいても 70 MHz 付近で位相が変化していることが分かる。2.3.5 項で述べたとおり、この位相変化は EMI フィルタへの近傍磁界印加時の同相モード結合に影響することが分かっている。

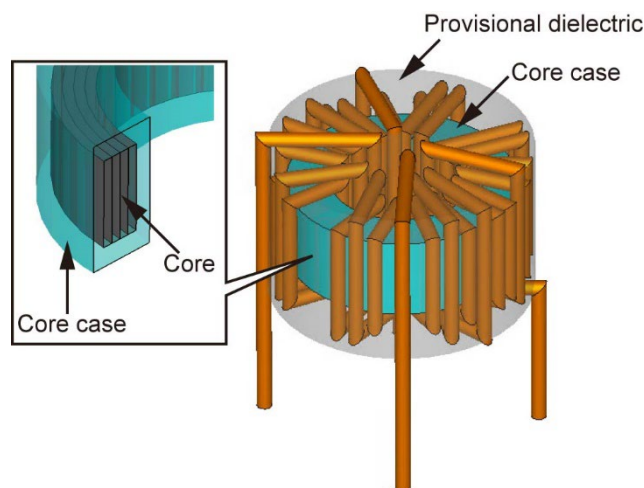


図 3.3: コモンモードコイルの電磁界解析モデル

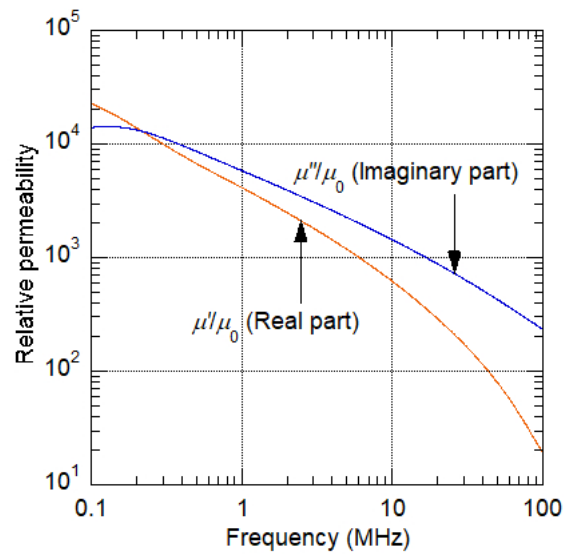


図 3.4: コアの複素透磁率の測定値[76] © 2016 IEEE.

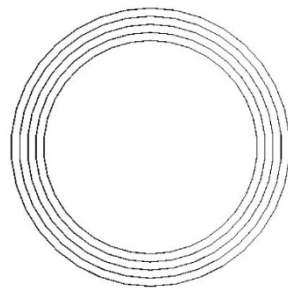


図 3.5: 導体シートモデルの上面図

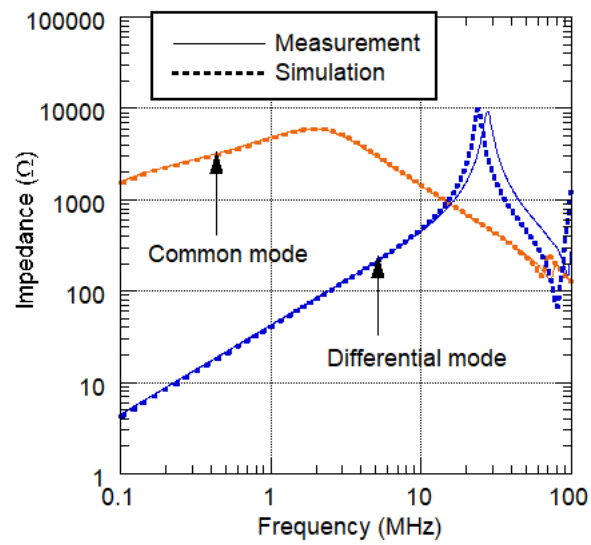


図 3.6: コモンモードコイルの同相モードインピーダンス及び差動モードインピーダンスの測定値と電磁界解析値[76] © 2016 IEEE.

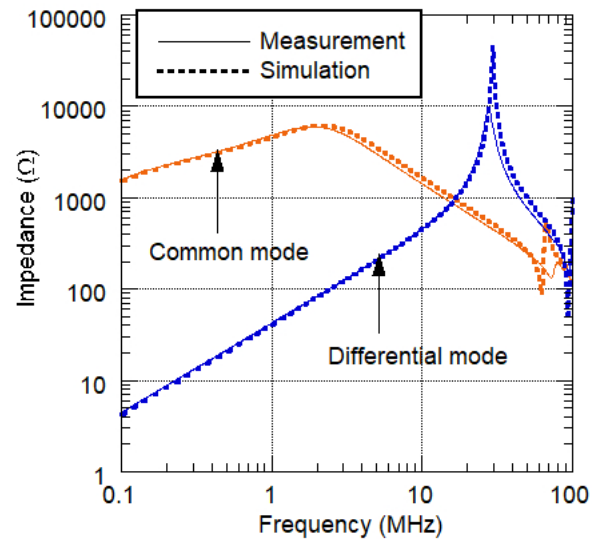


図 3.7: コモンモードコイルの同相モードインピーダンス及び差動モードインピーダンスの測定値と電磁界解析値（コアモデルから導体シートを削除した場合）

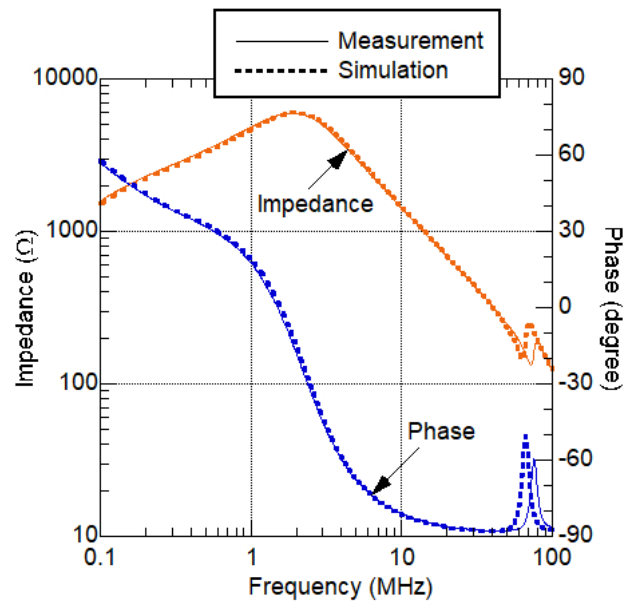


図 3.8: コモンモードコイルの同相モードインピーダンスの絶対値及び位相の測定値と電磁界解析値[73] © 2018 IEEE.

3.4 近傍電磁結合の解析精度検証

配線、ループコイル、及びグラウンドプレーンと、これまでに述べたコイル及びコンデンサのモデルを組み合わせたEMIフィルタ全体のモデルを図 3.9 に示す。図 3.9 に示すEMIフィルタ全体のモデルを用いて電磁界解析により近傍電磁結合の大きさを求めて、第2章で得られた測定値と比較することで近傍電磁結合の解析精度を評価する。また、シールドによる近傍電磁結合の低減効果についても測定値と解析値の比較を行う。図 3.10 (b)及び(c)にEMIフィルタをシールドした状態の写真を示す。シールド板はアルミニウム製であり、グラウンドプレーンに接続される。2種類のシールドで評価する。1つは、図 3.10 (b)に示すようにポート2と C_{X1} の間の出力配線、 C_{X1} 、 L_{CMC1} 、及び C_{Y1} をシールドする部分シールドである。もう1つは、図 3.10 (c)に示すように、EMIフィルタの全てを覆うフルシールドである。

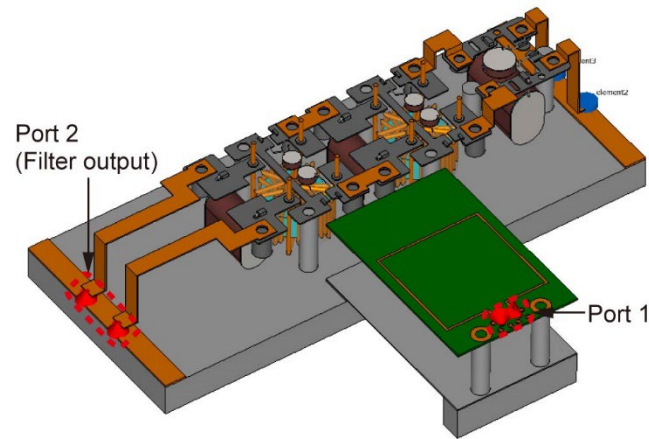


図 3.9: EMI フィルタ全体のモデル

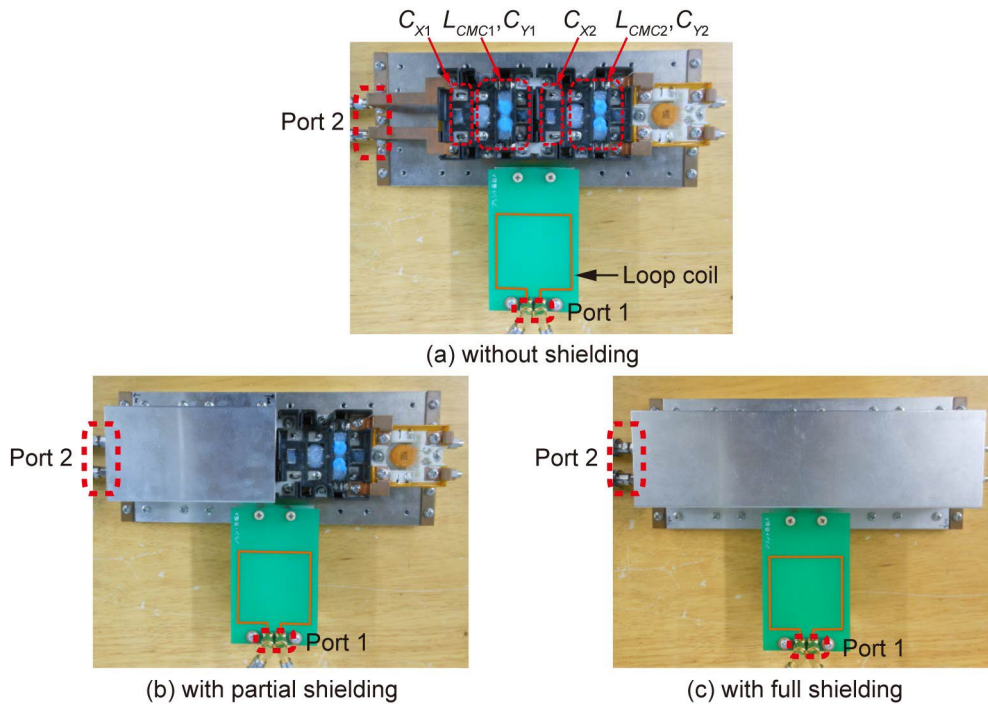


図 3.10: EMI フィルタの写真 (a) シールド無 (b) 部分シールド (c) フルシールド

図 3.11 に、近傍磁界が印加された EMI フィルタへの差動モード結合の測定値と電磁界解析値を示す。シールドにより結合を 20 dB 程度低減できている。2.3.2 項で述べた通り、近傍磁界印加時の差動モード結合の支配的要因は出力配線と C_{X1} で構成されるループである。このループを部分シールドで覆うことができていたため、部分シールドとフルシールドの差は 5 dB しかない。また、測定値と電磁界解析値はよく一致している。

図 3.12 に、近傍電界が印加された EMI フィルタへの差動モード結合の測定値と電磁界解析値を示す。シールドにより結合を 10 dB 程度低減できている。2.3.3 項で述べた通り、近傍電界印加時の差動モード結合の支配的要因は出力配線及び C_{X1} とノイズ源との間の寄生キャパシタンスである。出力配線及び C_{X1} を部分シールドで覆うことができていた。そのため、部分シールドとフルシールドの差が小さい。また、測定値と電磁界解析値はよく一致している。

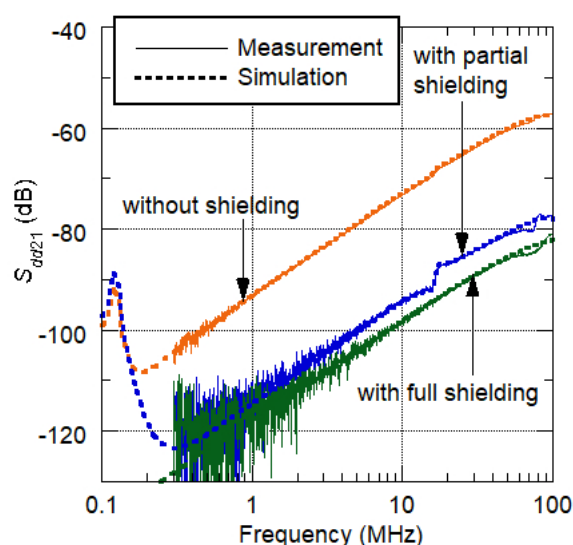


図 3.11: 近傍磁界が印加された EMI フィルタへの差動モード結合の測定値と電磁界解析値

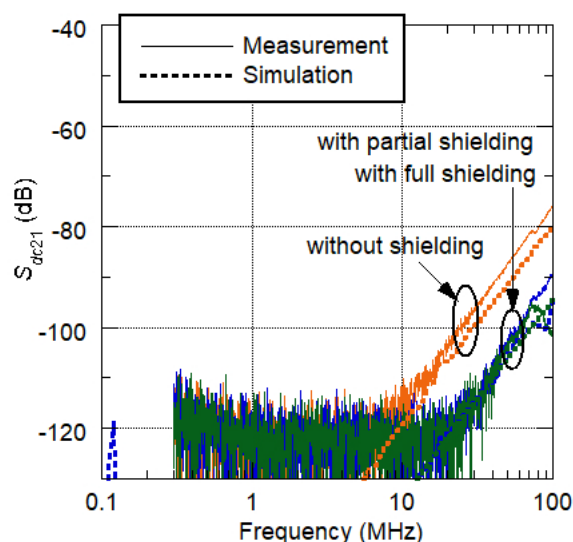


図 3.12: 近傍電界が印加された EMI フィルタへの差動モード結合の測定値と電磁界解析値

図 3.13 に、近傍電界が印加された EMI フィルタへの同相モード結合の測定値と電磁界解析値を示す。2.3.4 項で述べた通り、近傍電界印加時の同相モード結合の支配的要因は出力配線及び C_{X1} とノイズ源との間の寄生キャパシタンスである。出力配線及び C_{X1} を部分シールドで覆うことができています。そのため、部分シールドとフルシールドの差が小さい。測定と解析ともに、部分シールドとフルシールドの差異が小さい点では一致しているが、シールドによる結合の低減度が異なる。測定では部分シールドで 30 dB 程度の低減が得られているが、解析では 20 dB 程度の低減が得られている。式(2.9)を用いて S_{cc21} を計算すると、寄生キャパシタ

ンスの合計値 C_1+C_2 が 10 fF の場合、10 MHz で S_{cc21} が -90dB となりシールド有の解析値と一致する。 C_1+C_2 が 2 fF の場合、10 MHz で S_{cc21} が -104dB となりシールド有の測定値と一致する。すなわち、測定値と解析値の違いは寄生キャパシタンスの違いに起因する。ただし、その差はわずか 8 fF しかない。数 fF の微小な寄生キャパシタンスによる結合の大きさを電磁界解析で予測するのは困難であると考ええる。

図 3.14 に、近傍磁界が印加された EMI フィルタへの同相モード結合の測定値と電磁界解析値を示す。2.3.5 項で述べた通り、近傍磁界印加時の同相モード結合の支配的要因はポート 2、 L_{CMC1} 、 C_{Y1} 、及びそれらの間を接続する配線で構成されるループである。測定、解析ともに、部分シールドにより 30 MHz 以下では 20 dB 程度の低減が得られているが、70 MHz 付近では 10 dB しか減少していない。2.3.5 項で述べた通り、70 MHz 付近の S_{cd21} はノイズ源と L_{CMC1} との間の磁気結合が支配的であることが分かっている。部分シールドは L_{CMC1} を覆っているものの、シールドには隙間があり十分なシールドが得られていない。そのため、70 MHz 付近では部分シールドよりもフルシールドの方が高いシールド効果が得られている。

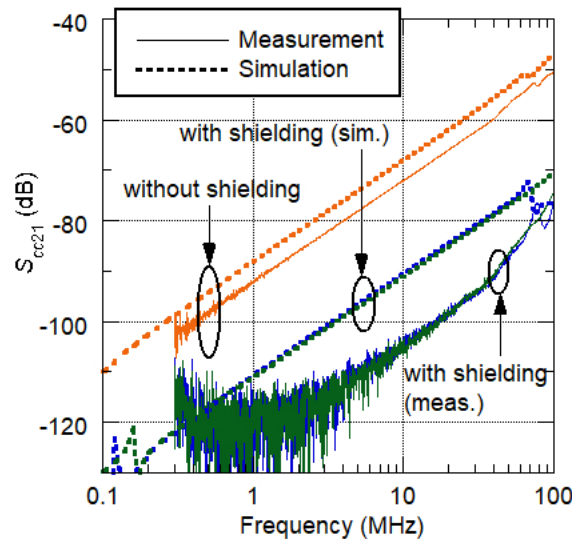


図 3.13: 近傍電界が印加された EMI フィルタへの同相モード結合の測定値と電磁界解析値

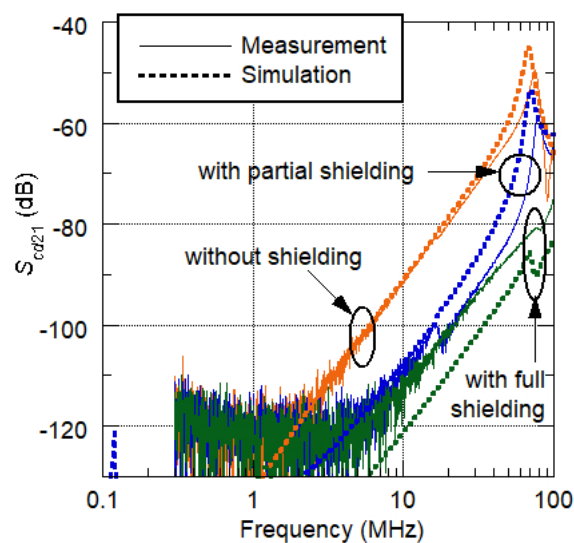


図 3.14: 近傍磁界が印加された EMI フィルタへの同相モード結合の測定値と電磁界解析値

3.5 シールドによる EMI ノイズ低減効果の評価

図 3.15 に、EMI フィルタが電力変換器内部に搭載された状態で EMI フィルタをシールドした写真を示す。図 3.16 に、EMI フィルタが電力変換器内部に搭載された状態での EMI ノイズの測定値を EMI フィルタのシールド有無で比較した結果を示す。EMI フィルタをシールドする領域は図 3.10 に示すシールドの領域と同じである。近傍電磁結合の測定結果と同様に、フルシールドにより最もノイズが低減するが、部分シールドでも十分なノイズ低減効果が得られている。

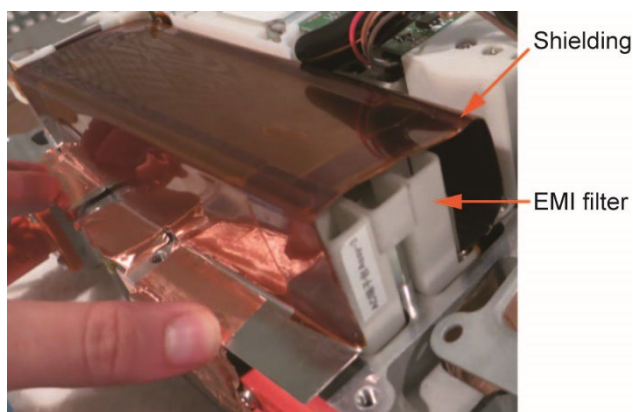


図 3.15: EMI フィルタが電力変換器に搭載された状態で EMI フィルタをシールドした写真[76] © 2016 IEEE.

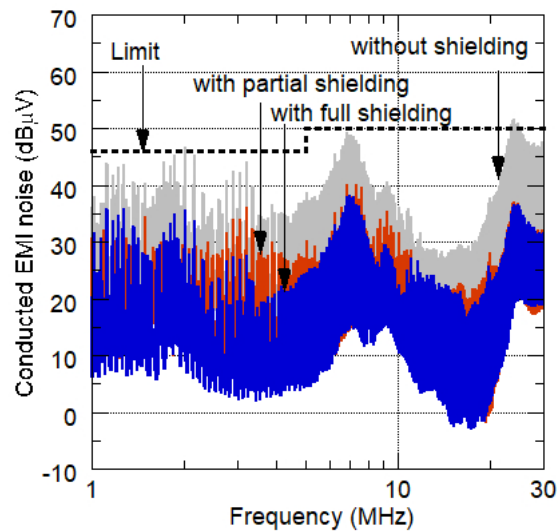


図 3.16: EMI フィルタが電力変換器に搭載された状態での EMI ノイズの測定値を EMI フィルタのシールド有無で比較した結果

3.6 まとめ

電力変換器における主要な受動部品であるコンデンサとコイルのインピーダンスの測定値と解析値が一致するように電磁界解析モデルを作成した。また、受動部品の電磁界解析モデルを組み合わせることで EMI フィルタ全体をモデル化して電磁界解析を行い、近傍電磁結合の測定値と解析値を比較した結果、近傍電界結合による寄生キャパシタンスが数 fF 程度と小さい場合を除いて測定値と解析値がよく一致し、電磁界解析モデルが妥当であることを示した。

第4章 パワー半導体デバイスの周波数領域ノイズ源モデル

4.1 目的

本章では、電力変換器の外部に伝搬する EMI ノイズの大きさを予測できるようにすることを目的とし、パワー半導体デバイスを周波数領域のノイズ源としてモデル化する方法について述べるとともに、EMI ノイズの測定値と解析値を比較することでモデルの妥当性を検証した結果について述べる[79], [80]。1.3 節で述べた通り、ノイズ源を周波数領域でモデル化することで電力変換器、ケーブル、及び電力変換器外部の機器を周波数領域の多端子対回路網でモデル化することができる。多端子対回路網は内部回路構成の表現が不要なブラックボックスのモデルであり、従来の時間領域の EMI ノイズ解析で必要とされていた膨大な数の回路要素を用いる必要が無い。本章では、電力変換器を模擬した EMI ノイズ評価器を評価対象とする。

4.2 EMI ノイズ評価器

図 4.1 に EMI ノイズ評価系の回路図を示す。図 4.2 に EMI ノイズ評価器を示す。EMI ノイズ評価器はアルミニウム製のグラウンドプレーン、MOSFET、ダイオード、平滑コンデンサ(C_X)、Y コンデンサ(C_Y)、負荷リアクトル(L_{out})、対地負荷コンデンサ(C_{out})、及び対地負荷抵抗(R_{out})並びにゲート駆動回路及び光信号/電気信号(O/E)変換器で構成される。 C_X は2個並列接続され、1個あたりのキャパシタンスは470 μ Fである。 C_Y は正極配線とグラウンドプレーンの間に1個、負極配線とグラウンドプレーンの間に1個接続され、1個あたりのキャパシタンスは45 nFである。 L_{out} は模擬的な負荷でありインダクタンスは160 μ Hである。本評価器における L_{out} とグラウンドプレーンの間の寄生キャパシタンスを介してグラウンドプレーンに伝搬する EMI ノイズは小さすぎて評価できない懸念がある。そのため、電力変換器の負荷の対地インピーダンスを模擬した回路として C_{out} と R_{out} の直列回路を2セット設けている。 C_{out} のキャパシタンスは1 nFであり R_{out} の抵抗は1 Ω である。

直流電源から100 Vの直流電圧が LISN 及び電源ケーブルを經由して EMI ノイズ評価器に供給される。EMI ノイズ評価器の電源入力端子と LISN の間の電源ケーブルは同軸ケーブルである。また EMI ノイズ評価器外部のゲート信号源は MOSFET を制御するための信号を生成する。本章では LISN に伝搬する EMI ノイズのみを評価対象とし、ゲート信号源に伝搬する EMI ノイズを評価対象外とする。

そのため、電気信号/光信号(E/O)変換器を用いてゲート信号を光に変換し、光ファイバを經由して EMI ノイズ評価器の O/E 変換器に入力する。これによりゲート信号源への EMI ノイズの伝搬経路が排除される。O/E 変換器及びゲート駆動回路の電源は電池であり、3 端子レギュレータを用いて電圧変換してから供給される。電池及び 3 端子レギュレータは EMI ノイズを発生しないため MOSFET とダイオードのみが EMI ノイズ源である。

MOSFET は図 4.3 (a)に示すダブルパルスのゲート信号に従ってスイッチングする。図 4.3 (a)においてゲート信号 v_g が変化するとき MOSFET がスイッチング動作を行い、ゲート信号がゼロの区間は MOSFET がオフ状態を維持し、ゲート信号が非ゼロの区間は MOSFET がオン状態を維持する。 L_{out} に出力される負荷電流は 1 回目のパルスで 6 A まで増加し、2 つのパルスの間のゲート信号がゼロの区間は 6 A を維持する。EMI ノイズ測定においては LISN に設けられている EMI ノイズ測定用端子の電圧（雑音端子電圧）を測定する。測定器として Tektronix の MDO4104B ミックスド・ドメイン・オシロスコープ(MDO)を使用する[81]。MDO は時間領域の EMI ノイズ波形にカイザー窓[82]を乗算した波形をフーリエ変換することで任意の時刻の EMI ノイズの周波数スペクトルを測定することができる。つまり、窓の外及び窓の端において生じている EMI ノイズの波形は低減されて無視することができる。カイザー窓の長さ T は $2.23/f_{RBW}$ で表される。 f_{RBW} は周波数の分解能帯域幅である。今回の測定では f_{RBW} は 100 kHz とするので、カイザー窓の長さは 22.3 μ s である。図 4.3 (b)にカイザー窓の位置を示す。2 つのカイザー窓を用いることで MOSFET がターンオフするときの EMI ノイズ（ターンオフノイズ）と、MOSFET がターンオンするときの EMI ノイズ（ターンオンノイズ）を別々に取得することができる。1 つ目のパルスが立ち下がる時刻 t_{off} を中心に位置する窓はターンオフノイズ取得用である。2 つ目のパルスが立ち上がる時刻 t_{on} を中心に位置する窓はターンオンノイズ取得用である。

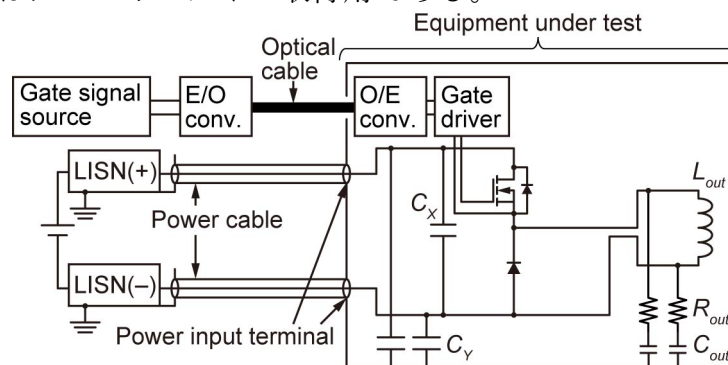


図 4.1: EMI ノイズ評価系の回路図

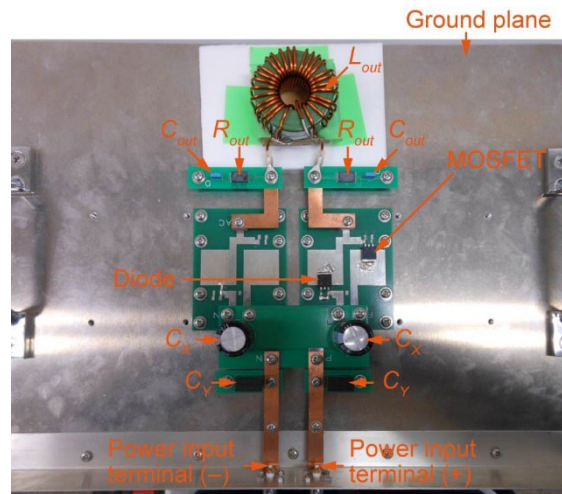


図 4.2: EMI ノイズ評価器の写真

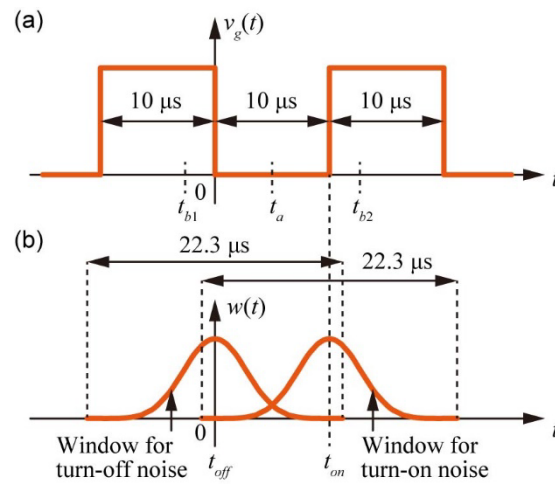


図 4.3: (a) MOSFET のゲート信号 (b) EMI ノイズ測定に用いるカイザー窓の位置

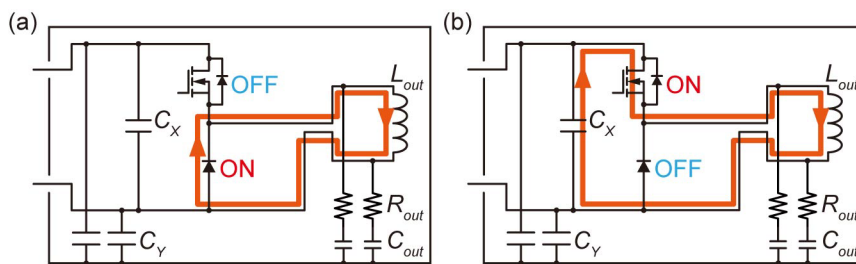


図 4.4: (a) MOSFET がオフ状態の時刻 t_a において流れている負荷電流の経路と
(b) MOSFET がオン状態の時刻 t_{b1} 及び t_{b2} において流れている負荷電流の経路

図 4.4 (a)に MOSFET がオフ状態の時刻 t_a において流れている負荷電流の経路を示す。図 4.4 (b)に MOSFET のオン状態の時刻 t_{b1} 及び t_{b2} において流れている負荷電流の経路を示す。 t_a 、 t_{b1} 、及び t_{b2} を図 4.3 (a)に示す。

カイザー窓 $w(t)$ は次式で表される[82]。

$$w(t) = \begin{cases} \frac{w_0 I_0 \left(\pi \alpha \sqrt{1 - (2t/T)^2} \right)}{I_0(\pi \alpha)}, & |t| \leq T/2 \\ 0, & |t| > T/2 \end{cases} \quad (4.1)$$

ここで、 I_0 は 0 次の第 1 種修正ベッセル関数である。式(4.1)の $t=0$ が窓の中心位置である。図 4.3 (b)の t_{on} を中心とした窓を表す場合は、 $t_{on}=10 \mu\text{s}$ のため式(4.1)の t を $t-10 \mu\text{s}$ に置き換える必要がある。 w_0 及び α の値は次式で表される条件を満たすように決定される。

$$\frac{1}{T} \int_{-T/2}^{T/2} w(t) dt = 1 \quad (4.2)$$

$$20 \log_{10} \left| \frac{1}{T} \int_{-T/2}^{T/2} w(t) e^{-j(2\pi f_{RBW}/2)t} dt \right| = -3(\text{dB}) \quad (4.3)$$

$w(t)$ をフーリエ変換した $W(f)$ はカイザー窓の周波数分解特性を表す。式(4.2)は $W(f)$ の絶対値を $f=0$ で 0 dB とし、式(4.3)は $W(f)$ の絶対値を $f=f_{RBW}/2$ で -3 dB とする条件である。 $w_0(=w(0))$ と α はそれぞれ 3.3 と 5.4 である。

4.3 周波数領域ノイズ源モデル

本節では、パワー半導体デバイスを周波数領域のノイズ源としてモデル化する方法について述べる。MOSFET がターンオフするときとターンオンするときで異なるモデルを用いるので、4.3.1 項と 4.3.2 項でそれぞれ述べる。

4.3.1 ターンオフノイズ源モデル

図 4.5 に、MOSFET がターンオフする時に発生する EMI ノイズの主要な伝搬経路を示す。MOSFET がターンオフする時、負荷電流の経路は図 4.4 (b)から図 4.4 (a)に変化する。したがって、MOSFET がターンオフする前に C_X から MOSFET に向かって流れていた電流を遮断すると同時に、ダイオードに電流を流し始めるように図 4.5 (a)の矢印線で示す経路にノイズ電流が流れる。また、MOSFET のソース端子及びダイオードのカソード端子が接続される出力配線の対地電位が、正極の電源入力端子の電位から負極の電源入力端子の電位まで下がるため、MOSFET がターンオフする前に C_{out} に蓄積されていた電荷を放電するように、図 4.5 (b)の矢印線で示す経路にノイズ電流が流れる。

図 4.6 に、ターンオフノイズ解析に用いるターンオフノイズ源モデルを示す。ターンオフノイズ源を用いることで、図 4.5 に示す経路に流れるノイズ電流を考慮することができる。図 4.6 では簡単のため配線の寄生インダクタンスや寄生キャパシタンスを省略しているが、配線の寄生インダクタンスや寄生キャパシタンスの影響は EMI ノイズ評価器の多端子対回路網に含まれる。ターンオフノイズ源モデルは、トランジスタがオフ状態でダイオードがオン状態のトポロジ（オフトポロジ）に基づいている。オフトポロジでは、トランジスタの内部インピーダンスは容量性で、ダイオードの内部インピーダンスは抵抗性を示す。したがって、ダイオードは直列接続されたオン抵抗 R_{dion} と電圧源 V_{dion} によってモデル化される。MOSFET は並列接続された出力容量 C_{oss} と電流源 I_{fetoff} によってモデル化される。図 4.6 (a)と(b)を重ね合わせたモデルが本来のノイズ源モデルであるが、 V_{dion} による主要なノイズ伝搬経路と I_{fetoff} による主要なノイズ伝搬経路を別々に示すために図 4.6 (a)と(b)を別々に図示している。正極及び負極の電源入力端子はそれぞれ Z_p 及び Z_n によって終端される。

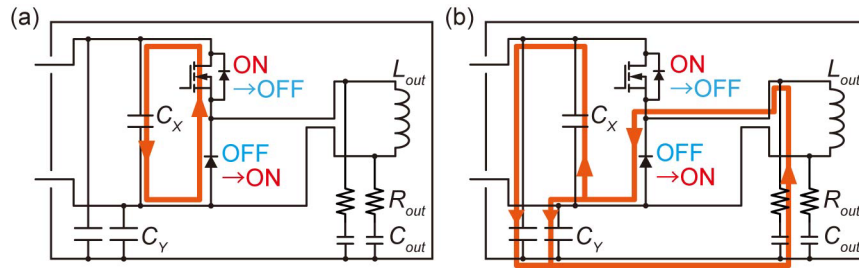


図 4.5: MOSFET がターンオフする時に発生する EMI ノイズの主要な伝搬経路
(a) 電流変化によるノイズ伝搬経路 (b) 電圧変化によるノイズ伝搬経路

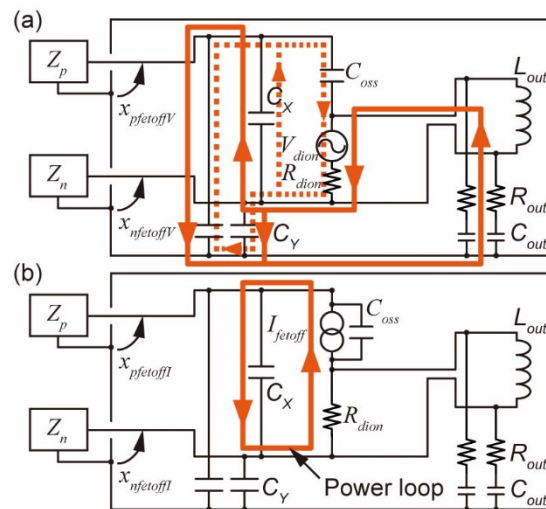


図 4.6: MOSFET がターンオフする時に発生する EMI ノイズを解析するためのノイズ源モデル（ターンオフノイズ源モデル） [80] © 2020 IEEE.

Z_p 及び Z_n は EMI ノイズ評価器の電源入力端子から観測した EMI ノイズ評価器外部のインピーダンスである。したがって、 Z_p 及び Z_n は電源ケーブル及び LISN のインピーダンスを含む。 Z_p を測定するときは正極電源ケーブルの 1 端をネットワークアナライザに接続し、正極電源ケーブルの他端を図 4.1 に示すように正極 LISN に接続して反射係数 S_{11} を測定することで、次式により得られる。

$$Z_p = 50 \times \frac{1+S_{11}}{1-S_{11}} \quad (4.4)$$

Z_n も同様に測定される。図 4.7 に Z_p の測定値を示す。 Z_p と Z_n はほとんど同一であるため Z_n の測定値を図示していない。

図 4.6 (a) の V_{dion} は MOSFET がターンオフする時のダイオードの電圧波形の周波数スペクトルをもつ。ターンオフノイズの主要な伝搬経路のうち、MOSFET がターンオフする前に C_{out} に蓄積されていた電荷を放電するように流れるノイズの伝搬経路を図 4.6 (a) の矢印実線で示す。また、MOSFET の C_{oss} を充電するように流れるノイズの伝搬経路を図 4.6 (a) の矢印破線で示す。いずれも V_{dion} を配置することで流れるノイズの伝搬経路に含まれる。図 4.6 (b) の I_{fetoff} は MOSFET がターンオフするときの MOSFET の電流波形の周波数スペクトルをもつ。ターンオフノイズの主要なノイズ伝搬経路のうち、MOSFET がターンオフする前に C_X から MOSFET に向かって流れていた電流を遮断すると同時に、ダイオードに電流を流し始めるように流れるノイズの伝搬経路を図 4.6 (b) の矢印実線で示す。これは I_{fetoff} を配置することで流れるノイズの伝搬経路に含まれる。

図 4.8 に MOSFET の C_{oss} の測定値の順方向バイアス電圧依存性を示す。図 4.9 に PN 接合ダイオード (PND) のオン抵抗 R_{dion} の測定値の順方向電流依存性を示す。いずれも Keysight の B1505A パワーデバイスアナライザを使用して測定した値である。図 4.8 に示すように C_{oss} には MOSFET のドレイン-ソース (D-S) 間の電圧依存性がある。図 4.9 に示すように R_{dion} には順方向電流依存性がある。EMI ノイズ評価器に供給される直流電圧が 100 V であり、ダイオードがオン状態のときにオフ状態の MOSFET には 100 V が印加されることから、図 4.6 の C_{oss} には D-S 間電圧が 100 V の時の値を入力する。4.2 節で述べた通り、図 4.3 (a) に示すゲート信号で MOSFET を制御すると、1 つ目のパルスが立ち下がった後のオン状態のダイオードには 6 A が流れることから、図 4.6 の R_{dion} には順方向電流が 6 A の時の値を入力する。

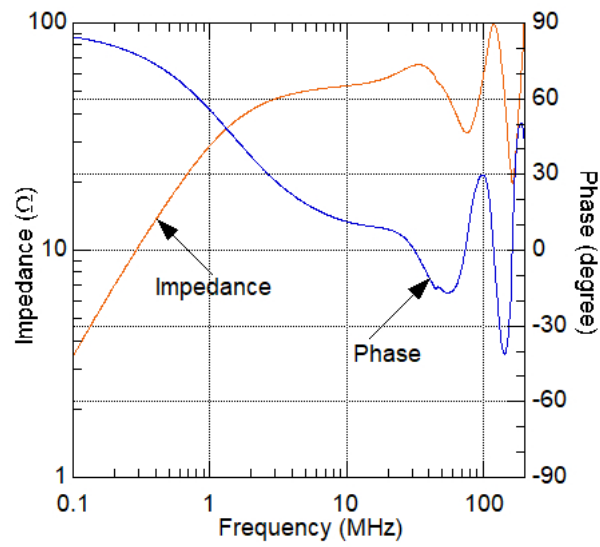


図 4.7: Z_p の測定値

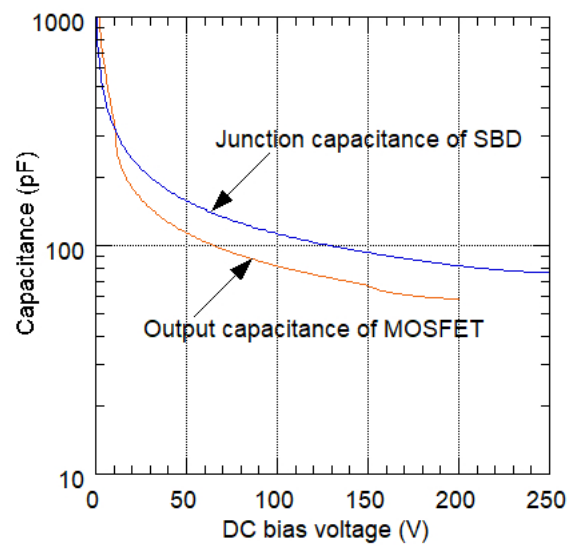


図 4.8: MOSFET の C_{oss} の測定値の順方向バイアス電圧依存性と SBD の C_{di} の測定値の逆方向バイアス電圧依存性

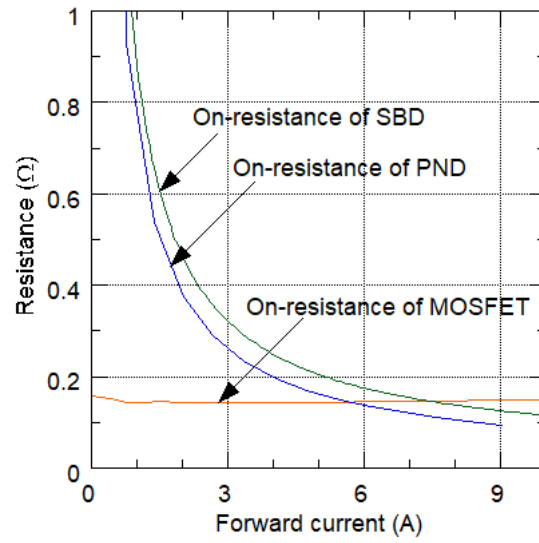


図 4.9: MOSFET、PND、及び SBD のオン抵抗の測定値の順方向電流依存性

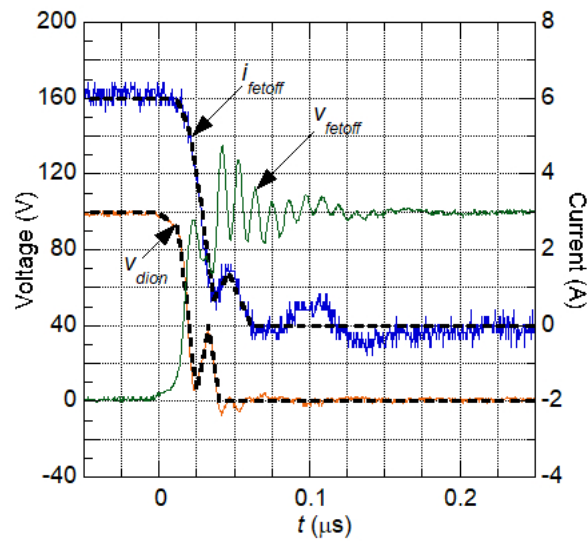


図 4.10: MOSFET がターンオフする時のダイオード電圧 v_{dion} 、MOSFET 電流 i_{fetoff} 、及び MOSFET 電圧 v_{fetoff} の測定波形

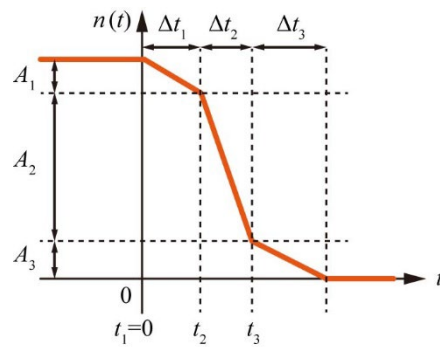


図 4.11: 折れ線近似波形の例

図 4.10 に、MOSFET がターンオフするときのダイオード電圧 v_{dion} と MOSFET 電流 i_{fetoff} の測定波形を示す。Tektronix の THDP0200 差動プローブを使用して電圧波形を測定し、岩崎通信機の SS-281 ロゴスキーコイルを用いて電流波形を測定した。MOSFET のターンオフに伴いダイオードがターンオンすることで v_{dion} が一度 0 V に低下するが、その直後に 40 V まで上昇していることが分かる。これは i_{fetoff} の変化速度 (di_{fetoff}/dt) が大きいことで、MOSFET のソース端子の寄生インダクタンスに誘導起電圧が生じることで MOSFET が誤ってターンオンするためである。しかし、 i_{fetoff} の変化速度が小さくなると MOSFET はすぐにオフ状態に戻るため v_{dion} は 40 V から 0 V に低下する。

v_{dion} 及び i_{fetoff} をフーリエ変換して V_{dion} 及び I_{fetoff} に入力する周波数スペクトルを求める必要がある。しかし、 v_{dion} 及び i_{fetoff} の測定波形に重畳しているホワイトノイズを除いた周波数スペクトルが必要である。そこで、測定波形を折れ線で近似する方法を用いる[66]。図 4.10 の破線は v_{dion} 及び i_{fetoff} の折れ線近似波形である。なお、図 4.6 (b) に示すターンオフノイズ源モデルでは I_{fetoff} に並列に C_{oss} が接続されるため、 C_{oss} に流れる電流波形の周波数スペクトルを I_{fetoff} から除く必要がある。したがって、 i_{fetoff} が 0 A になった後に流れる電流は C_{oss} に流れる電流であるため、 i_{fetoff} が 0 A に低下した後の電流波形は折れ線近似波形では無視される。

図 4.11 に折れ線近似波形 $n(t)$ の例を示す。 $A_2=A_3=0$ の場合、 $n(t)$ に式(4.1)のカイザー窓を乗算してからフーリエ変換することで得られる周波数スペクトル $N(f)$ は次式で表される。

$$\begin{aligned} N(f) &= \frac{2}{T} \int_{-T/2}^{T/2} n(t) w(t) e^{-j\omega t} dt \\ &= \frac{2w_0 A_1}{T} \left\{ \int_0^{\Delta t_1} \frac{\Delta t_1 - t}{\Delta t_1} e^{-j\omega t} dt + \int_{\frac{T}{2}}^0 \frac{w(t)}{w_0} e^{-j\omega t} dt \right\} \\ &= \frac{2w_0 A_1}{T} \left\{ \frac{j}{\omega} \frac{\sin(\omega \Delta t_1 / 2)}{\omega \Delta t_1 / 2} e^{-j\omega \Delta t_1 / 2} + \frac{1}{2} \int_{\frac{T}{2}}^0 \frac{w(t)}{w_0} e^{-j\omega t} dt - \frac{j}{\omega} \int_{-T/2}^0 \frac{w'(t)}{w_0} \cos \omega t dt \right\} \quad (4.5) \end{aligned}$$

ここで、 f は周波数、 $\omega (=2\pi f)$ は角周波数である。式(4.5)の第 2 項と第 3 項は、1 MHz 以上では無視できるため、式(4.5)は次の式で近似できる。

$$N(f) \cong \frac{j2w_0 A_1 \sin(\omega \Delta t_1 / 2)}{\omega T \omega \Delta t_1 / 2} e^{-j\omega \frac{\Delta t_1}{2}}, \omega / 2\pi > 1 \text{ MHz} \quad (4.6)$$

図 4.11 は $n(t)$ が A_1 、 A_2 、及び A_3 の 3 回分の振幅変化を含む場合の波形だが、 $n(t)$ が A_1 から A_p の p 回分の振幅変化を含む場合の $N(f)$ は、式(4.6)を用いることで次式により表される。

$$N(f) \cong \frac{j2w_0}{\omega T} \sum_{k=1}^p \frac{A_k \sin(\omega \Delta t_k / 2)}{\omega \Delta t_k / 2} e^{-j\omega \frac{\Delta t_k}{2}} e^{-j\omega t_k} \quad (4.7)$$

$n(t)$ において A_k の振幅変化が開始する時間が t_k である。式(4.7)の $\exp(-j\omega t_k)$ は A_k の振幅変化の位相を周波数スペクトルに反映するための係数である。図 4.12 に、式(4.7)の $n(t)$ に v_{dion} 及び i_{fetoff} の折れ線近似波形を入力することで算出された周波数スペクトル V_{dion} 及び I_{fetoff} を示す。なお、 V_{dion} 及び I_{fetoff} は複素数であり図 4.12 は絶対値を示している。

図 4.6 (a)に示すように、 V_{dion} のノイズ源を設定したときの正極の電源入力端子電圧を $x_{pfetoffV}$ とし、負極の電源入力端子電圧を $x_{nfetoffV}$ とする。図 4.6 (b)に示すように、 I_{fetoff} のノイズ源を設定したときの正極の電源入力端子電圧を $x_{pfetoffI}$ とし、負極の電源入力端子電圧を $x_{nfetoffI}$ とする。正極の電源入力端子電圧から正極 LISN の雑音端子電圧への伝達関数を F_p とし、負極の電源入力端子電圧から負極 LISN の雑音端子電圧への伝達関数を F_n とする。MOSFET がターンオフするときの正極 LISN の雑音端子電圧 $V_{LISNpoff}$ 及び負極 LISN の雑音端子電圧 $V_{LISNnoff}$ は次式で計算される。

$$V_{LISNpoff} = (x_{pfetoffV} + x_{pfetoffI})F_p \quad (4.8)$$

$$V_{LISNnoff} = (x_{nfetoffV} + x_{nfetoffI})F_n \quad (4.9)$$

図 4.13 に示すように、正極電源ケーブルの 1 端をネットワークアナライザのポート 1 に接続し、正極電源ケーブルの他端を正極 LISN に接続し、LISN の EMI ノイズ測定用端子を測定ケーブル経由でネットワークアナライザのポート 2 に接続してポート 1 からポート 2 への透過係数 S_{21} を測定する。同じ試験系で、 Z_p を得るための反射係数 S_{11} も測定できる。図 4.13 に示すように、ポート 1 の信号源の電圧を a V とすると、ポート 1 の端子電圧は $aZ_p/(50+Z_p)$ となる。したがって、次式で示すように F_p は Z_p と S_{21} を用いて計算できる。

$$F_p = \frac{aS_{21}/2}{aZ_p/(50+Z_p)} = \frac{(50+Z_p)S_{21}}{2Z_p} \quad (4.10)$$

F_n も同様に測定される。図 4.14 は、 S_{21} 及び F_p の測定値を示す。 F_p と F_n はほとんど同一であるため F_n の測定値を図示していない。なお、 S_{21} 及び F_p は複素数であり図 4.14 は絶対値を示している。

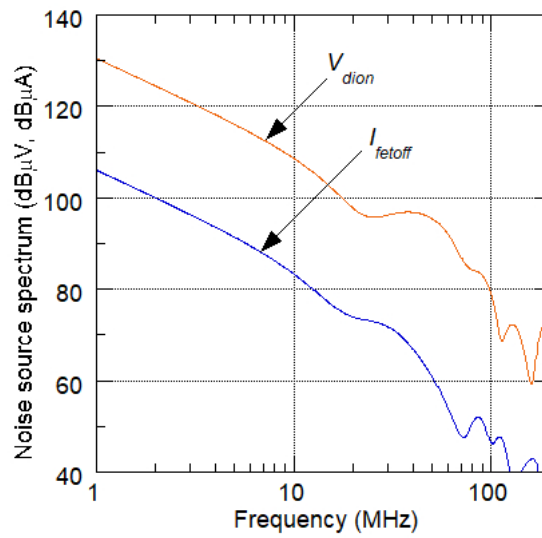


図 4.12: V_{dion} と I_{fetoff} の周波数スペクトル

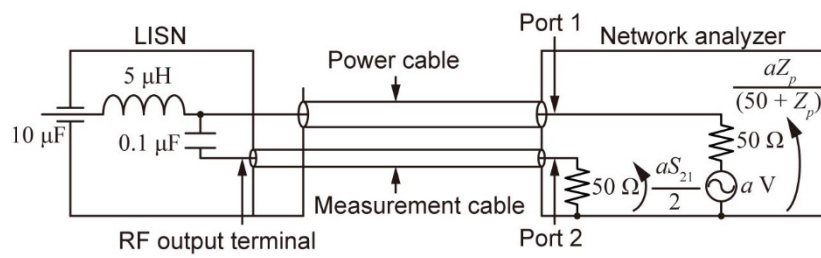


図 4.13: S_{21} を測定する時の試験系

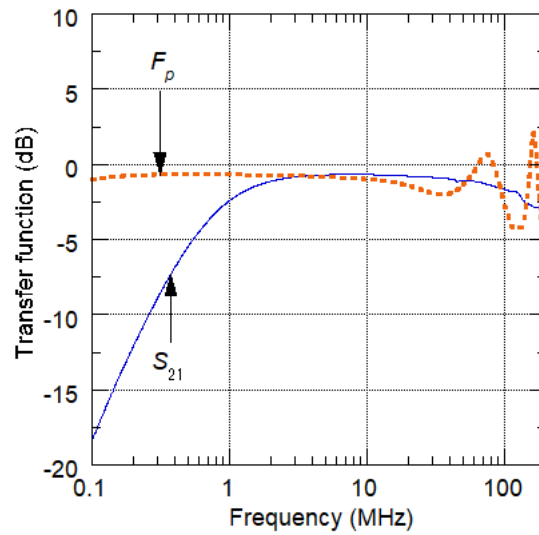


図 4.14: S_{21} 及び F_p の測定値

4.3.2 ターンオンノイズ源モデル

図 4.15 に、MOSFET がターンオンする時に発生する EMI ノイズの主要な伝搬経路を示す。MOSFET がターンオンする時、負荷電流の経路は図 4.4 (a)から図 4.4 (b)に変化する。したがって、MOSFET がターンオンする前にダイオードに流れていた順方向電流を遮断すると同時に、 C_X から MOSFET に向かって電流が流れ始めるように図 4.15 (a)の矢印線で示す経路にノイズ電流が流れる。また、MOSFET のソース端子及びダイオードのカソード端子が接続される出力配線の対地電位が、負極の電源入力端子の電位から正極の電源入力端子の電位まで上がるため、 C_{out} に電荷を充電するように、図 4.15 (b)の矢印線で示す経路にノイズ電流が流れる。

図 4.16 に、ターンオンノイズ解析に用いるターンオンノイズ源モデルを示す。ターンオンノイズ源を用いることで、図 4.15 に示す経路に流れるノイズ電流を考慮することができる。図 4.16 では簡単のため配線の寄生インダクタンスや寄生キャパシタンスを省略しているが、配線の寄生インダクタンスや寄生キャパシタンスの影響は EMI ノイズ評価器の多端子対回路網に含まれる。図 4.16 (a)及び(c)のモデルはトランジスタがオン状態でダイオードがオフ状態のトポロジ（オントポロジ）に基づいており、図 4.16 (b)のモデルはトランジスタがオン状態でダイオードがオン状態のトポロジ（リカバリトポロジ）に基づいている。オントポロジでは、ダイオードの内部インピーダンスは容量性で、MOSFET の内部インピーダンスは抵抗性を示す。一方リカバリトポロジでは、ダイオードはオン状態のためダイオードの内部インピーダンスは抵抗性を示す。

図 4.17 に、MOSFET がターンオンするときのダイオード電圧 $v_{di\text{off}}$ とダイオード電流 $i_{di\text{off}}$ の測定波形（ダイオードに PND を使用）を示す。ダイオードの逆方向電流をプラスとし、順方向電流をマイナスとして $i_{di\text{off}}$ をプロットしている。MOSFET がターンオンした直後にダイオードの順方向電流は一度 0 A まで低下するが、その後逆方向電流が増加する。PND に流れる逆方向電流はリカバリ電流と呼ばれ、PND に順方向電流が流れていた時に PN 接合部に蓄積された少数キャリアが排出される過程で流れる。ダイオードの順方向電流の低下及び逆方向電流の増加によって生じる EMI ノイズを考慮するために、図 4.16 (b)に示すように MOSFET とダイオードはそれぞれ電流源 $I_{di\text{off}A}$ とオン抵抗 R_{dion} によってモデル化される。MOSFET がターンオンしてから $i_{di\text{off}}$ が最大値に到達するまでの区間を区間 A とする。図 4.16 (b)の $I_{di\text{off}A}$ は図 4.17 に示す $i_{di\text{off}}$ の波形のうち、区間 A の波形の周波数スペクトルをもつ。区間 A において流れるノイズの主要な伝搬経路のうち、MOSFET がターンオンする前にダイオードに流れていた順方向電流を遮断して逆方向電流が流れるのと同時に、 C_X から MOSFET に向かって電流が流れ始めるように流れるノイズの伝搬経路を図 4.16 (b)の矢印実線で示す。これは $I_{di\text{off}A}$ を配置することで流れるノイズの伝搬経路に含まれる。

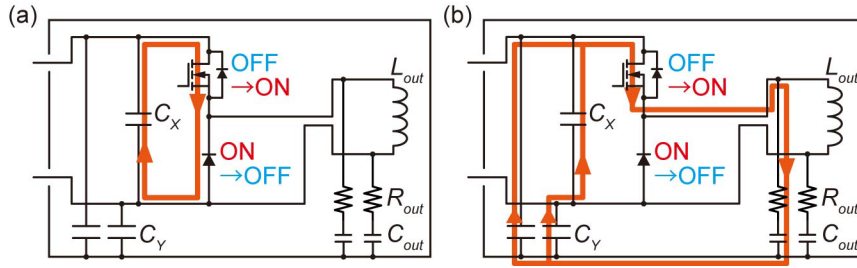


図 4.15: MOSFET がターンオンする時に発生する EMI ノイズの主要な伝搬経路
(a) 電流変化によるノイズ伝搬経路 (b) 電圧変化によるノイズ伝搬経路

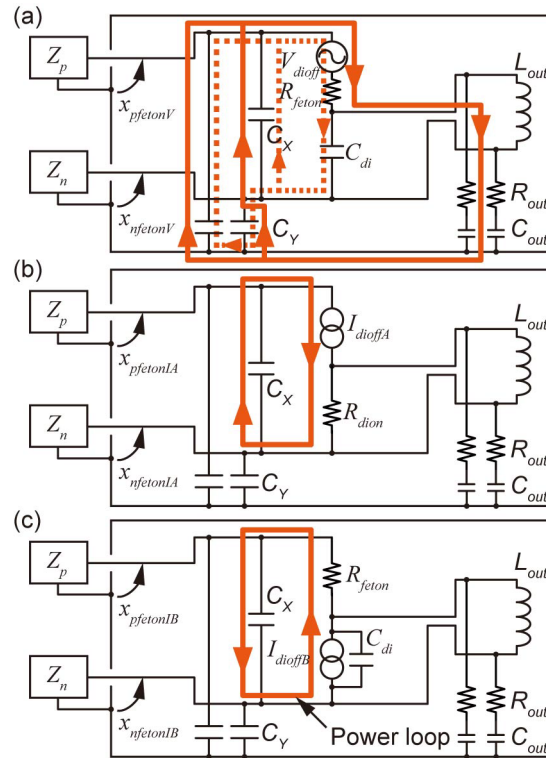


図 4.16: MOSFET がターンオンする時に発生する EMI ノイズを解析するためのノイズ源モデル（ターンオンノイズ源モデル） [80] © 2020 IEEE.

i_{dioff} が最大値となる時刻ではダイオードの PN 接合部に空乏層が生じ、その後、残っている少数キャリア及び多数キャリアの排出が終わると i_{dioff} は 0 A になる。 i_{dioff} が最大値から 0 A に変化する過程（ダイオードの逆方向電流が遮断される過程）で生じる EMI ノイズを考慮するために、図 4.16 (c)に示すようにダイオードは並列接続された接合容量 C_{di} と電流源 I_{dioffB} によってモデル化される。MOSFET はオン抵抗 $R_{fet on}$ によってモデル化される。 i_{dioff} が最大値から 0 A に変化する区間を区間 B とする。図 4.16 (c)の I_{dioffB} は図 4.17 に示す i_{dioff} の波形のうち、区間 B の波形の周波数スペクトルをもつ。区間 B において流れるノイズの主要な伝搬経路のうち、 C_x から MOSFET を経由してダイオードに流れていた逆方向電流を遮断するように流れるノイズの伝搬経路を図 4.16 (c)の矢印実線で示す。これは I_{dioffB}

を配置することで流れるノイズの伝搬経路に含まれる。

v_{dloff} が 0 V から 100 V まで立ち上がることに伴い C_{out} に電荷を充電するように電流が流れることで生じる EMI ノイズを考慮するために、図 4.16 (a)に示すように MOSFET は直列接続された $R_{fet on}$ と電圧源 V_{dloff} によってモデル化される。ダイオードは接合容量 C_{di} によってモデル化される。図 4.16 (a)の V_{dloff} は図 4.17 に示す v_{dloff} の波形の周波数スペクトルをもつ。ターンオンノイズの主要な伝搬経路のうち、 v_{dloff} の電圧上昇に伴い C_{out} に電荷を充電するように流れるノイズの伝搬経路を図 4.16 (a)の矢印実線で示す。また、ダイオードの C_{di} を充電するように流れるノイズの伝搬経路を図 4.16 (a)の矢印破線で示す。いずれも V_{dloff} を配置することで流れるノイズの伝搬経路に含まれる。

v_{dloff} 及び i_{dloff} をフーリエ変換して V_{dloff} 、 I_{dloffA} 、及び I_{dloffB} に入力する周波数スペクトルを求める必要がある。そこで、 v_{dloff} 及び i_{dloff} の測定波形を折れ線で近似してからフーリエ変換する[66]。図 4.17 の破線は v_{dloff} 及び i_{dloff} の折れ線近似波形である。図 4.16 (c)に示すノイズ源モデルでは I_{dloffB} に並列に C_{di} が接続されるため、 C_{di} に流れる電流波形の周波数スペクトルを I_{dloffB} から除く必要がある。したがって、区間 B の後の i_{dloff} の波形は C_{di} に流れる電流に起因するため折れ線近似波形では無視される。

図 4.17 の v_{dloff} が 0 V から 100 V まで立ち上がった後の電圧発振は C_{di} と配線の寄生インダクタンスとの間の共振に起因するが、折れ線近似波形では無視される。 C_{di} は図 4.16 (a)でモデル化され、寄生インダクタンスは 4.4 節に示す電磁界解析モデルを用いた有限要素解析で得られる多端子対回路網に含まれており、これらの間の共振による電圧発振の周波数スペクトルを図 4.16 (a)の V_{dloff} に含める必要が無いためである。

ダイオードにショットキーバリアダイオード(SBD)を使用する場合、PND のようなリカバリ電流は流れない[83]。図 4.18 に、MOSFET がターンオンするときのダイオード電圧 v_{dloff} とダイオード電流 i_{dloff} の測定波形（ダイオードに SBD を使用）を示す。ダイオードの逆方向電流をプラスとし、順方向電流をマイナスとして i_{dloff} をプロットしている。図 4.18 の破線は v_{dloff} 及び i_{dloff} の折れ線近似波形である。SBD は少数キャリアが無いいため、MOSFET がターンオンしてダイオードに流れていた順方向電流が一度 0 A まで低下するとダイオードはオフ状態になる。順方向電流が一度 0 A まで低下した後に流れているダイオード電流は全て SBD の接合容量 C_{di} に流れる電流である。したがって、PND の場合のようにダイオードの逆方向電流が遮断される過程が無いため電流波形を区間 A 及び区間 B に分ける必要が無い。つまり、 i_{dloff} の折れ線近似波形をフーリエ変換した周波数スペクトルを I_{dloffA} に入力し、 I_{dloffB} をゼロにすればよい。ただし、SBD の接合容量 C_{di} に流れる電流は図 4.16 (a)のモデルに含まれているため、 C_{di} に流れる電流波形の周波数スペクトルを I_{dloffA} から除く必要がある。したがって、 i_{dloff} が一度 0 A まで低下し

た後の i_{dioff} の波形は C_{di} に流れる電流に起因するため折れ線近似波形では無視される。

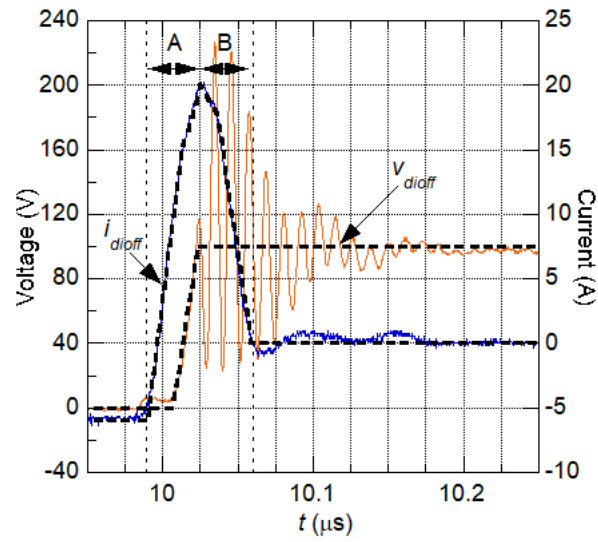


図 4.17: MOSFET がターンオンする時の PND 電圧 v_{dioff} と PND 電流 i_{dioff} の測定波形

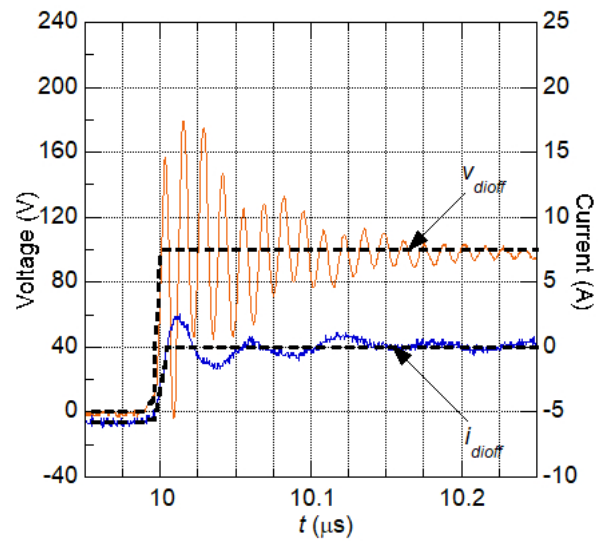


図 4.18: MOSFET がターンオフする時の SBD 電圧 v_{dioff} と SBD 電流 i_{dioff} の測定波形

図 4.8 に SBD の C_{di} の測定値の逆方向バイアス電圧依存性を示す。図 4.9 に MOSFET のオン抵抗 $R_{fet\text{on}}$ の測定値の順方向電流依存性を示す。いずれも Keysight の B1505A パワーデバイスアナライザを使用して測定した値である。本論文では PND として MOSFET のボディダイオードを用いたため、PND の C_{di} は図 4.8 に示す MOSFET の C_{oss} と同じである。図 4.8 に示すように C_{di} にはダイオードの逆方向電圧依存性がある。EMI ノイズ評価器に供給される直流電圧が 100 V であり、MOSFET がオン状態のときにオフ状態のダイオードには 100 V が印加されることから、図 4.16 の C_{di} には逆方向電圧が 100 V の時の値を入力する。4.2 節で述べた通り、図 4.3 (a) に示すゲート信号で MOSFET を制御すると、2 つ目のパルスが立ち上がった後のオン状態の MOSFET には 6 A が流れることから、図 4.6 の $R_{fet\text{on}}$ には順方向電流が 6 A の時の値を入力する。

図 4.19 に、図 4.17 と図 4.18 の破線で示す折れ線近似波形をフーリエ変換して得られる周波数スペクトル V_{dioff} 、 I_{dioffA} 、及び I_{dioffB} を示す。フーリエ変換の式は式 (4.7) に示した通りである。

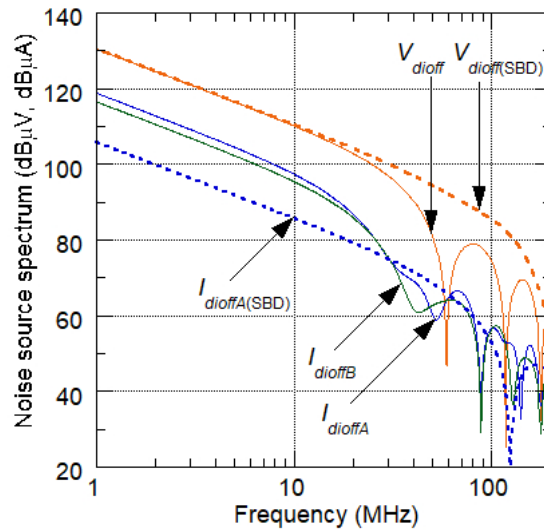


図 4.19: V_{dioff} 、 I_{dioffA} 、及び I_{dioffB} の周波数スペクトル

図 4.16 (a)に示すように V_{dioff} のノイズ源を設定したときの正極の電源入力端子電圧を $x_{pfetonV}$ とし、負極の電源入力端子電圧を $x_{nfetonV}$ とする。図 4.16 (b)に示すように I_{dioffA} のノイズ源を設定したときの正極の電源入力端子電圧を $x_{pfetonIA}$ とし、負極の電源入力端子電圧を $x_{nfetonIA}$ とする。図 4.16 (c)に示すように I_{dioffB} のノイズ源を設定したときの正極の電源入力端子電圧を $x_{pfetonIB}$ とし、負極の電源入力端子電圧を $x_{nfetonIB}$ とする。MOSFET がターンオンするときの正極 LISN の雑音端子電圧 $V_{LISNpon}$ 及び負極 LISN の雑音端子電圧 $V_{LISNnon}$ は次式で計算される。

$$V_{LISNpon} = (x_{pfetonV} + x_{pfetonIA} + x_{pfetonIB})F_p \quad (4.11)$$

$$V_{LISNnon} = (x_{nfetonV} + x_{nfetonIA} + x_{nfetonIB})F_n \quad (4.12)$$

F_p 及び F_n の求め方は 4.3.1 項で述べた通りであり、 F_p は式(4.10)で求められる。

4.4 EMI ノイズ評価器の電磁界解析モデル

本節では、EMI ノイズ評価器のノイズ源のポートと電源入力端子のポートとの間の多端子対回路網の応答を算出するための電磁界解析モデルについて述べる。図 4.20 (a)に C_Y コンデンサ用の電磁界解析モデルを示す。3.2 節で述べた通り、計算負荷の観点からコンデンサ内部の積層された電極全てをモデル化することは現実的ではなく、内部構造を簡略化した解析モデルが必要である。コンデンサモデルは 2 つの集中定数キャパシタンス、2 つの完全導体シート、完全導体シートに挟まれた 1 つの導体、及び 2 つのリード線で構成される。集中定数キャパシタンスはリード線と完全導体の間に設けられる。コンデンサモデルの 1 方のリード線から他方のリード線に伝搬する電流は 2 つの集中定数キャパシタンスを経由して流れるため、2 つのリード線間から見たキャパシタンスは集中定数キャパシタンスの半分の値となる。したがって、 C_Y のキャパシタンス測定値が 45 nF であるため、 C_Y 用のコンデンサモデルの場合は、集中定数キャパシタンスを 90 nF とする。このように集中定数キャパシタンスを用いたモデルは 3.2 節で述べた誘電体を用いたモデルよりも容易にモデル化できる。完全導体シートの面積を S 、導体の長さを l 、導体の導電率を σ とすると、導体の抵抗 R は式(3.2)で求まる。コンデンサの抵抗成分の測定値が解析値と一致するように σ を調整すると 5000 S/m となる。 C_{out} も同様にモデル化され、集中定数キャパシタンスは 2 nF、導体の導電率は 5000 S/m である。

図 4.20 (b)に C_X コンデンサ用の電磁界解析モデルを示す。 C_X 用コンデンサモデルの導体の導電率は 8000 S/m である。2 つのリード線が円筒形の導体の同じ面に接続されるため完全導体シートを用いない。本論文で評価する EMI ノイズの周波数では C_X のキャパシタンスは C_X のインピーダンスに影響しないので C_X 用コンデンサモデルでは集中定数キャパシタンスも用いない。

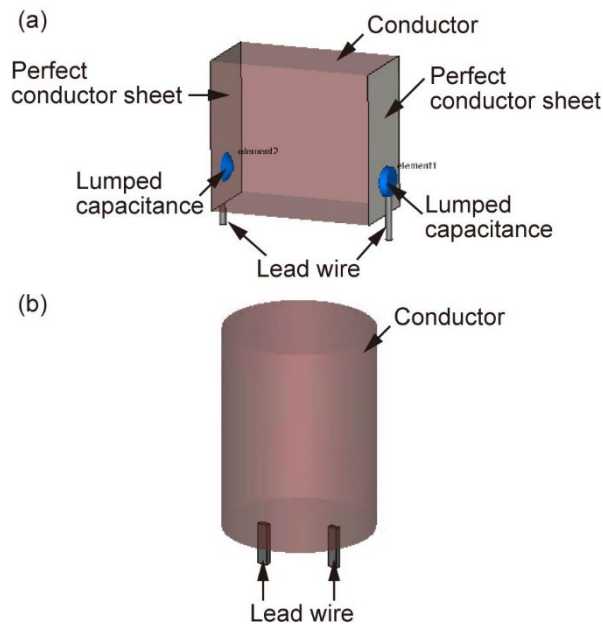


図 4.20: (a) C_Y 用コンデンサの電磁界解析モデル (b) C_X 用コンデンサの電磁界解析モデル

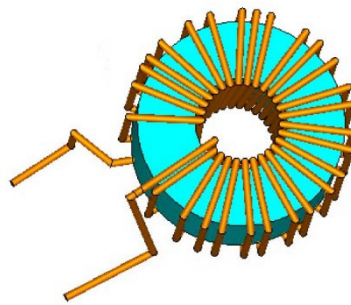


図 4.21: L_{out} 用コイルの電磁界解析モデル

図 4.21 に L_{out} 用コイルの電磁界解析モデルを示す。コイルモデルは巻線、コア、及びコアを収納するコアケースで構成される。コアには複素透磁率($\mu' - j\mu''$)の測定値を設定する。コアは粉末合金を押し固めたダストコアであるため、3.3 節で述べたような導体シートをモデル化しない。コアの導電率はゼロとする。 R_{out} は低インダクタンスの金属板抵抗であるため、集中定数抵抗でモデル化される。

図 4.22 に C_X 、 C_Y 、 C_{out} 、及び L_{out} のインピーダンスの測定値と電磁界解析値を示す。インピーダンスの測定値はネットワークアナライザを用いて取得した。測定方法は反射法である。なお、コンデンサのインピーダンスを測定するときはインピーダンス測定用基板を用いており、インピーダンスを解析するときはインピーダンス測定用基板もモデル化している。インピーダンスの測定値と電磁界解析値はよく一致している。

図 4.23 に EMI ノイズ評価器の電磁界解析モデルを示す。EMI ノイズ評価器の

3次元形状がモデル化されている。MOSFETのドレイン端子とソース端子の間と、ダイオードのカソード端子とアノード端子の間にそれぞれノイズ源ポートが設けられる。正極及び負極の電源入力端子のポートはそれぞれ Z_p と Z_n で終端される。4.3.1 項及び 4.3.2 項で述べた周波数領域のノイズ源モデルをノイズ源ポートに設定したときの電源入力端子の電圧が求められる。図 4.6 (a)及び(b)に示すターンオフノイズ源モデルを設定したときの正極の電源入力端子電圧はそれぞれ $x_{pfetoffV}$ 及び $x_{pfetoffI}$ であり、負極の電源入力端子電圧はそれぞれ $x_{nfetoffV}$ 及び $x_{nfetoffI}$ である。図 4.16 (a)、(b)及び(c)に示すターンオンノイズ源モデルを設定したときの正極の電源入力端子電圧はそれぞれ $x_{pfetonV}$ 、 $x_{pfetonIA}$ 、及び $x_{pfetonIB}$ であり、負極の電源入力端子電圧はそれぞれ $x_{nfetonV}$ 、 $x_{nfetonIA}$ 、及び $x_{nfetonIB}$ である。

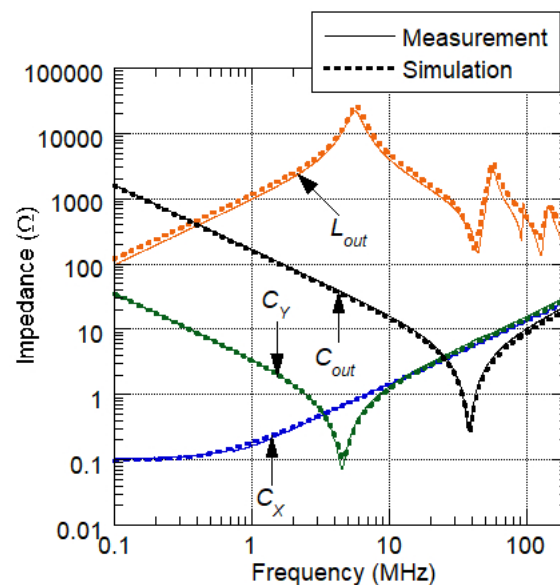


図 4.22: C_X 、 C_Y 、 C_{out} 、及び L_{out} のインピーダンスの測定値と電磁界解析値

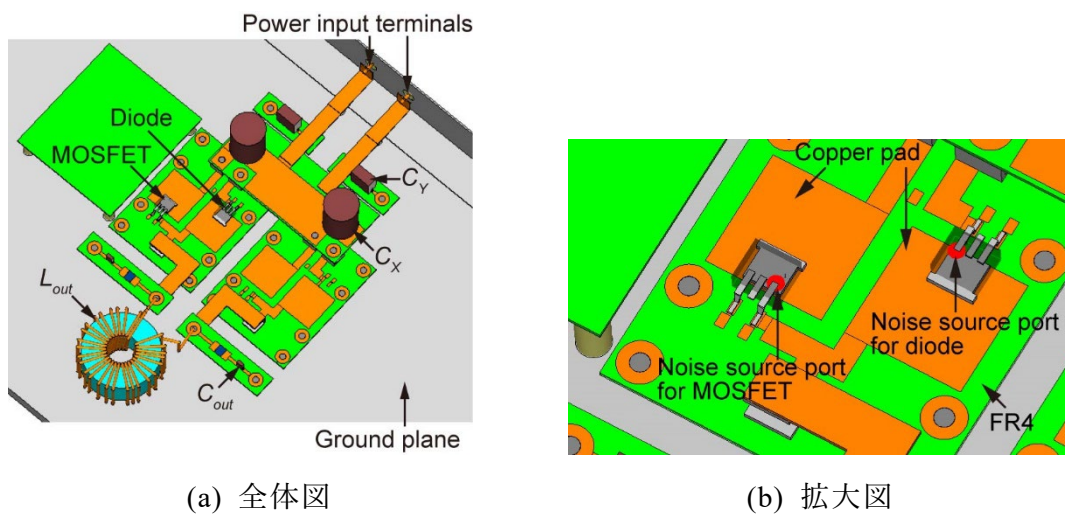


図 4.23: EMI ノイズ評価器の電磁界解析モデル

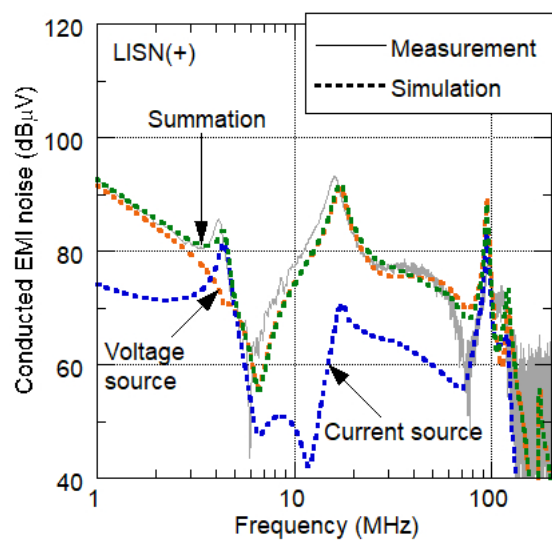
4.5 EMI ノイズの解析精度検証

本節では、LISN の雑音端子電圧の測定値を解析値と比較した結果について述べる。MOSFET がターンオフするときとターンオンするときのそれぞれについて測定値と解析値の比較結果を 4.5.1 項と 4.5.2 項でそれぞれ述べる。

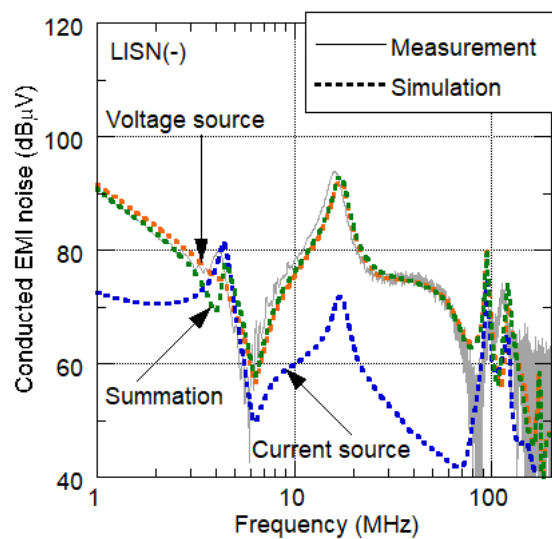
4.5.1 ターンオフノイズ

図 4.24 に、MOSFET がターンオフする時の LISN の雑音端子電圧の測定値と解析値（ダイオードに PND を使用）を示す。LISN の雑音端子電圧の解析値は、4.4 節で述べた電磁界解析モデルのノイズ源ポートに 4.3.1 項で述べたターンオフノイズ源モデルを設定したときの電源入力端子電圧を用いて、式(4.8)及び式(4.9)により計算される。図 4.6 で示したターンオフノイズ源モデルのうち、電圧源 V_{dion} の寄与分（電圧源ノイズ）と電流源 I_{fetoff} の寄与分（電流源ノイズ）も切り分けてプロットしている。雑音端子電圧の測定値と解析値はよく一致している。

4 MHz 付近では電流源ノイズが支配的であるが、4 MHz 付近以外では電圧源ノイズが支配的である。ただし、直流電源の電圧を小さくして電圧源の絶対値を小さくすると他の周波数でも電流源ノイズが支配的になる[79]。雑音端子電圧が 4 MHz 付近で大きくなる理由について説明する。図 4.25 に、4 MHz 付近で起こる共振の要因を説明するための回路図を示す。図 4.25 (a)では図 4.6 (b)に示す電流源を用いたターンオフノイズ源モデルから L_{out} 、 R_{out} 、 C_{out} 、 C_{oss} 、及び R_{dion} を省略した図を示している。電流源から見ると、2 個の C_Y が直列接続された回路が C_X に対して並列接続される。図 4.25 (b)の Z_{Cys} は 2 個の C_Y が直列接続された回路のインピーダンスであり、配線インダクタンスを含む。 Z_{Cx} は C_X のインピーダンスである。図 4.25 (b)の電流源から見た Z_{Cys} と Z_{Cx} の並列インピーダンスは $Z_{Cys}Z_{Cx}/(Z_{Cys}+Z_{Cx})$ で表される。 $Z_{Cys}+Z_{Cx}$ は図 4.25 の矢印実線で示す経路の配線インダクタンスのインピーダンスと、2 個の C_Y を 2 直列したキャパシタンス ($90 \text{ nF}/2=45 \text{ nF}$) のインピーダンスの合計で表される。 C_X のキャパシタンスは C_Y のキャパシタンスよりも十分大きいので無視できる。したがって、配線インダクタンスの解析値 57 nH を用いて共振周波数を計算すると、4.4 MHz で $Z_{Cys}+Z_{Cx}$ が極小となる。つまり、 $Z_{Cys}Z_{Cx}/(Z_{Cys}+Z_{Cx})$ が 4 MHz 付近で極大となり C_X によるノイズの減衰が得られないことが、雑音端子電圧が 4 MHz 付近で大きくなる原因である。



(a) 正極 LISN の雑音端子電圧



(b) 負極 LISN の雑音端子電圧

図 4.24: MOSFET がターンオフする時の LISN の雑音端子電圧の測定値と解析値

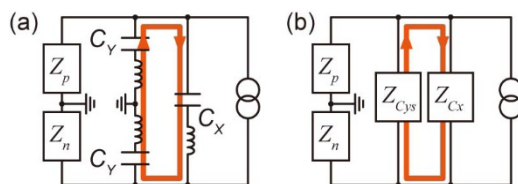


図 4.25: 4 MHz 付近で起こる共振の要因を説明するための回路図

雑音端子電圧が 6 MHz 付近で小さくなるのは、 C_Y のキャパシタンスと C_Y の配線インダクタンスの間で共振が発生して、 C_Y と C_Y の配線インダクタンスの直列回路のインピーダンスが極小になるためである。なお、図 4.23 に示す C_Y の基板の配線インダクタンスと、図 4.22 に示す C_Y のインピーダンスを測定するための基板の配線インダクタンスは異なる。したがって、図 4.22 に示す C_Y のインピーダンスは 6 MHz 付近で極小になっていない。雑音端子電圧が 17 MHz 付近で大きくなるのは、 C_{out} のキャパシタンスと図 4.6 (a)の矢印実線で示す経路の配線インダクタンスの間で共振が発生して、矢印実線で示す経路のインピーダンスが極小になるためである。

雑音端子電圧が 95MHz 付近で大きくなるのは、 C_{oss} と図 4.6 (b)の矢印実線で示す経路（パワーループ）の配線インダクタンスの間で共振が発生して、パワーループのインピーダンスが極小になるためである。図 4.10 に示す MOSFET がターンオフする時の電圧波形において、 v_{fetoff} が 0 V から 100 V まで立ち上がった後の電圧発振の周期はおよそ 95 MHz であり、これも C_{oss} とパワーループの配線インダクタンスの間の共振が原因である。

図 4.26 に図 4.24 (a)の拡大図を示す。図 4.24 に示すように雑音端子電圧の測定値と解析値はよく一致しているが、図 4.26 に示すように 95 MHz 付近では測定値の方が解析値よりも 10 dB 小さい。この理由について説明する。図 4.10 に示すように、MOSFET のターンオフに伴いダイオードがターンオンすることで v_{dion} が一度 0 V に低下するが、その直後に 40 V まで上昇していることが分かる。これは i_{fetoff} の変化速度(di_{fetoff}/dt)が大きいことで、MOSFET のソース端子の寄生インダクタンスに誘導起電圧が生じることで MOSFET が誤ってターンオンするためである。MOSFET が誤ってターンオンする瞬間に、MOSFET が C_{oss} の容量性を失うため v_{fetoff} の電圧発振が抑制される。しかし、 i_{fetoff} の変化速度が小さくなると MOSFET はすぐにオフ状態に戻り MOSFET が再び C_{oss} の容量性をもつようになるため v_{fetoff} の電圧発振が起こる。したがって、MOSFET が誤ってターンオンする瞬間より以前の電流変化及び電圧変化は 95 MHz の電圧発振の励振源にならない。一方でノイズ源モデルでは MOSFET が誤ってターンオンする瞬間より前の電流変化及び電圧変化も含めたノイズ源の周波数スペクトルを求めるため、ノイズ源の周波数スペクトルの絶対値が 95 MHz 付近で過大になっている。以上が 95 MHz 付近で雑音端子電圧の測定値の方が解析値よりも小さい理由である。

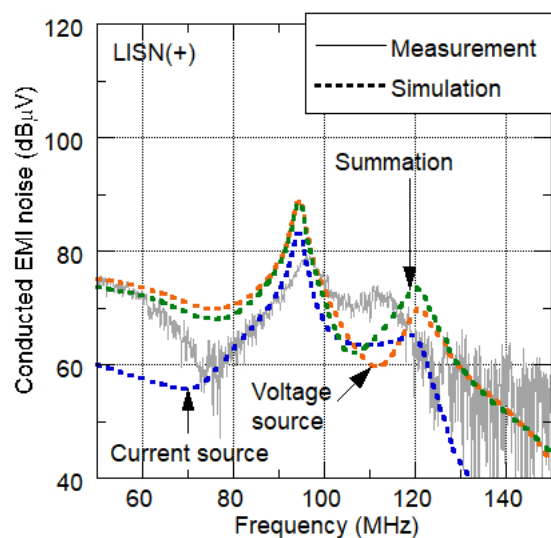
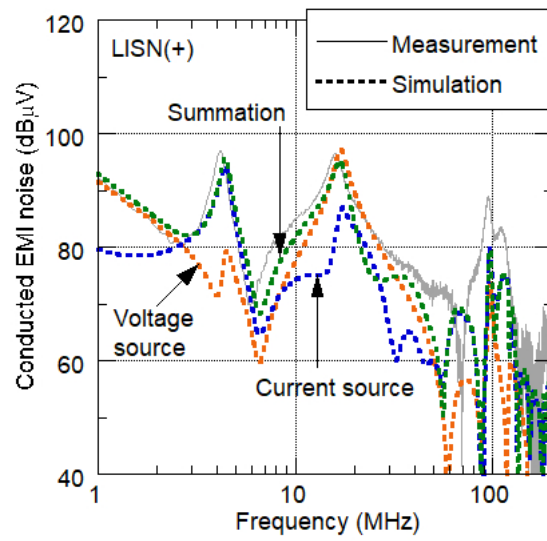


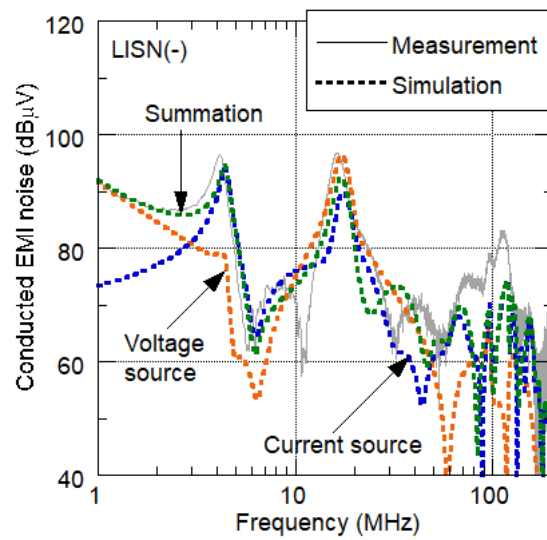
図 4.26: 図 4.24 (a)の拡大図

4.5.2 ターンオンノイズ

図 4.27 と図 4.28 に、MOSFET がターンオンする時の LISN の雑音端子電圧の測定値と解析値を示す。図 4.27 はダイオードに PND を用いた時の結果を示し、図 4.28 はダイオードに SBD を用いた時の結果を示す。LISN の雑音端子電圧の解析値は、4.4 節で述べた電磁界解析モデルのノイズ源ポートに 4.3.2 項で述べたターンオンノイズ源モデルを設定したときの電源入力端子電圧を用いて、式(4.11)及び式(4.12)により計算される。図 4.16 で示したターンオンノイズ源モデルのうち、電圧源 V_{dloff} の寄与分（電圧源ノイズ）と電流源 I_{dloffA} 及び I_{dloffB} の寄与分（電流源ノイズ）も切り分けてプロットしている。

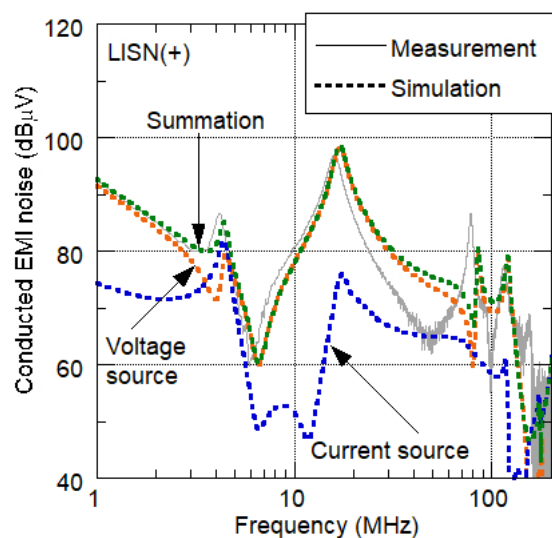


(a) 正極 LISN の雑音端子電圧

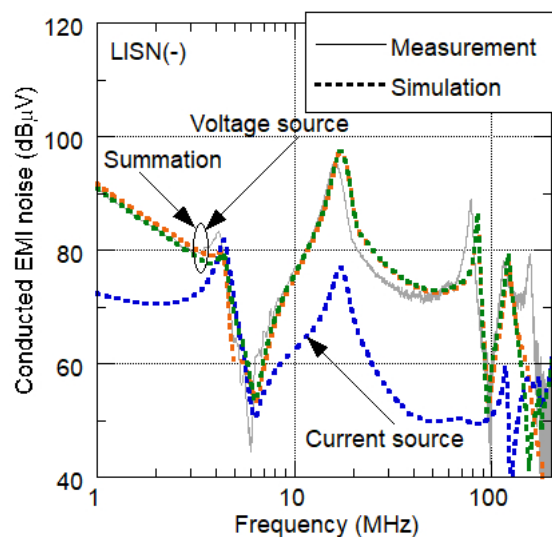


(b) 負極 LISN の雑音端子電圧

図 4.27: MOSFET がターンオンする時の LISN の雑音端子電圧の測定値と解析値 (PND 使用)



(a) 正極 LISN の雑音端子電圧



(b) 負極 LISN の雑音端子電圧

図 4.28: MOSFET がターンオンする時の LISN の雑音端子電圧の測定値と解析値 (SBD 使用)

PND にはリカバリ電流が流れる一方、SBD にはリカバリ電流が流れないため、PND の電流源ノイズは SBD の電流源ノイズよりも大きい。そのため、特に 4 MHz 付近では電流源ノイズが支配的である。雑音端子電圧が 4 MHz 付近で大きくなる理由はターンオフノイズの場合と同じであり、図 4.25 を用いて説明できる。図 4.25 (a)では図 4.16 (b)及び(c)に示す電流源を用いたターンオンノイズ源モデルから L_{out} 、 R_{out} 、 C_{out} 、 C_{di} 、 R_{dion} 、及び $R_{fet on}$ を省略した図を示している。図 4.25 (b)の電流源から見た Z_{Cys} と Z_{Cx} の並列インピーダンスが 4 MHz 付近で極大となり、 C_x によるノイズの減衰が得られないことが、雑音端子電圧が 4 MHz 付近で大きくな

る原因である。

PND と SBD のどちらを用いた場合でも、雑音端子電圧が 6 MHz 付近で小さくなるのは、 C_Y のキャパシタンスと C_Y の配線インダクタンスの間で共振が発生して、 C_Y と C_Y の配線インダクタンスの直列回路のインピーダンスが極小になるためである。雑音端子電圧が 17 MHz 付近で大きくなるのは、 C_{out} のキャパシタンスと図 4.16 (a) の矢印実線で示す経路の配線インダクタンスの間で共振が発生して、矢印実線で示す経路のインピーダンスが極小になるためである。

PND を用いる場合に雑音端子電圧が 95 MHz 付近で大きくなり、SBD を用いる場合に雑音端子電圧が 80 MHz 付近で大きくなるのは、 C_{di} と図 4.16 (c) の矢印実線で示す経路（パワーリング）の配線インダクタンスの間で共振が発生して、パワーリングのインピーダンスが極小になるためである。図 4.17 及び図 4.18 に示す MOSFET がターンオンするときのダイオード電圧 v_{dion} の測定波形をみると、 v_{dion} が 0 V から 100 V まで立ち上がった後に電圧が発振している。電圧発振の周期は PND を用いる場合で約 95 MHz であり、SBD を用いる場合で約 80 MHz である。これも C_{di} とパワーリングの配線インダクタンスの間の共振が原因である。SBD の電圧発振の周波数が PND の電圧発振の周波数よりも低いのは、SBD の C_{di} (100 V で 113 pF) が PND の C_{di} (100 V で 81 pF) よりも大きいためである。

雑音端子電圧の測定値と解析値は 20 MHz 以下でよく一致しているが、20 MHz 以上での差異が大きい。測定値と解析値の差異の主要因の 1 つは電流源の周波数スペクトルの誤差である。図 4.17 及び図 4.18 に示す電流波形はロゴスキーコイルを使用して測定されたが、ロゴスキーコイルの周波数帯域幅は最大 30 MHz であるためロゴスキーコイルは高周波のスペクトルを正確に測定できない。そこで、真の電流波形を次式で推定する。

$$i_{est} = \int \frac{v_{dc} - v_{fet} - v_{di}}{L_{loop}} dt \quad (4.13)$$

ここで v_{dc} は直流電源電圧(100 V)であり、 v_{fet} は MOSFET 電圧の測定波形の値であり、 v_{di} はダイオード電圧の測定波形の値である。 L_{loop} は、 C_X 、MOSFET、及びダイオードで構成されるループ（図 4.16 (c) の矢印実線で示すパワーリング）のインダクタンスである。式(4.13)は上記パワーリングに沿ったキルヒホッフの電圧則より求まる。

$$v_{dc} - v_{fet} - v_{di} - L_{loop} \frac{di_{est}}{dt} = 0 \quad (4.14)$$

ここで、 C_X の電圧は v_{dc} に等しいと仮定している。

図 4.29 及び図 4.30 に、MOSFET がターンオンするときの PND 及び SBD の推定電流波形をそれぞれ示す。推定電流波形の電流変化の速度(di/dt)は、ロゴスキー

コイルで測定した電流波形の di/dt よりも大きい。図 4.29 及び図 4.30 の破線は電流源の周波数スペクトルを計算するための折れ線近似波形である。4.3.2 項で述べた理由により、電流源からは C_{di} に流れる電流波形の周波数スペクトルを除く必要がある。したがって、図 4.29 に示す PND の推定電流波形に含まれる約 95 MHz 周期の発振電流と、図 4.30 に示す SBD の推定電流波形に含まれる約 80 MHz 周期の発振電流は C_{di} に流れる電流であるため、折れ線近似波形では無視される。

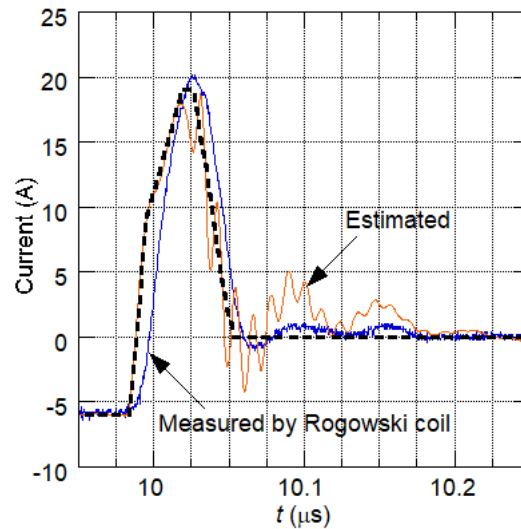


図 4.29: MOSFET がターンオンする時の PND 電流の推定波形

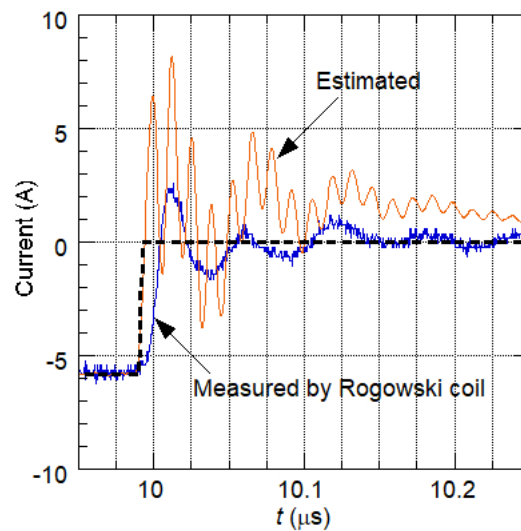


図 4.30: MOSFET がターンオンする時の SBD 電流の推定波形

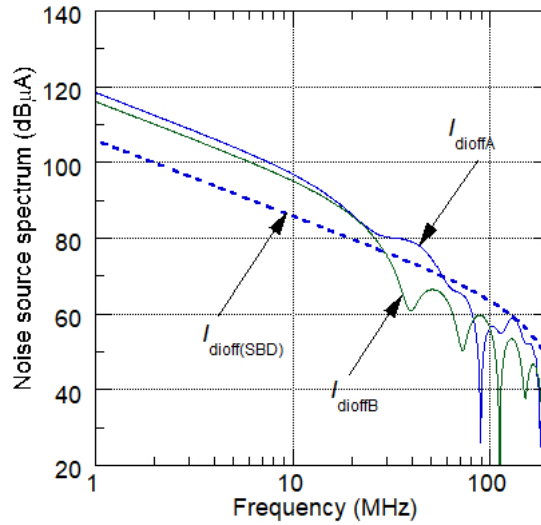
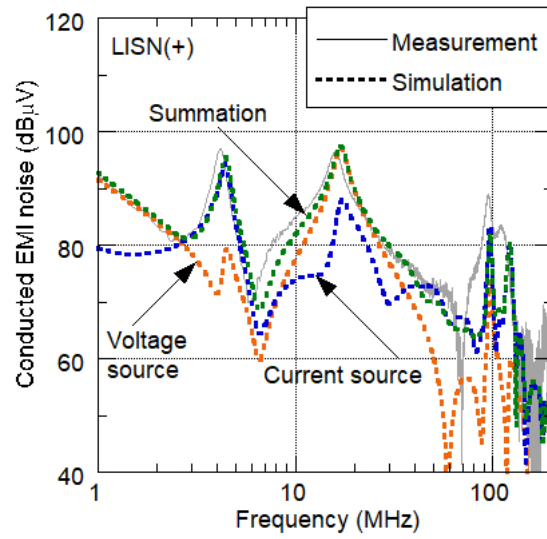
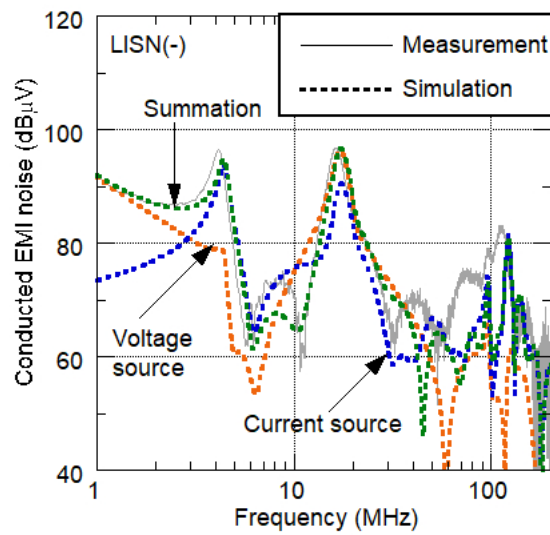


図 4.31: 修正後の I_{dioffA} 及び I_{dioffB} の周波数スペクトル

図 4.31 に、推定電流波形に基づき修正した後の I_{dioffA} 及び I_{dioffB} の周波数スペクトルを示す。図 4.32 及び図 4.33 に、修正後の電流源 I_{dioffA} 及び I_{dioffB} を用いて雑音端子電圧を解析しなおした結果を示す。図 4.32 はダイオードに PND を用いた時の結果を示し。図 4.33 はダイオードに SBD を用いた時の結果を示す。測定値と解析値は 20 MHz 以上で電流源の修正前よりもよく一致している。ただし、図 4.32 において 95 MHz 付近で大きくなる周波数スペクトルをみると、測定値よりも解析値の周波数幅が狭い。これは、解析では C_{di} を一定値(81 pF)としている一方、実際には図 4.17 に示すように v_{dioff} の電圧発振の振幅が大きく C_{di} は 150 pF から 60 pF の範囲で変化するためである。つまり、 C_{di} と図 4.16 (c)の矢印実線で示すパワーロープの配線インダクタンスの間で生じる共振の周波数が 95 MHz で一定ではないことが測定値と解析値の差異の原因と考える。

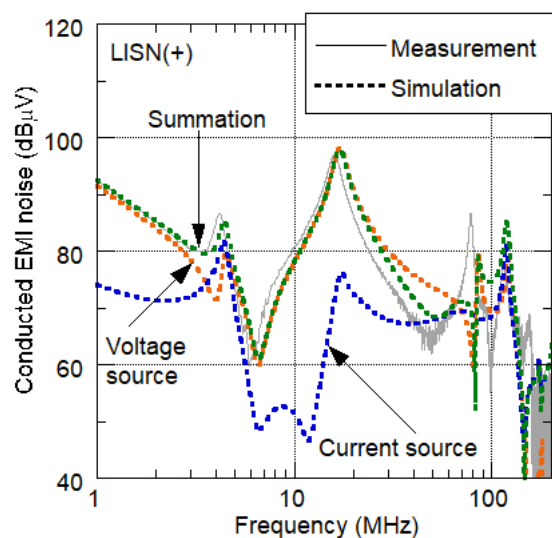


(a) 正極 LISN の雑音端子電圧

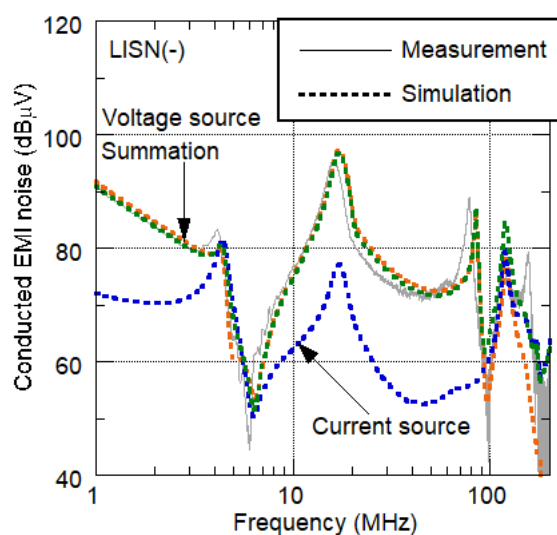


(b) 負極 LISN の雑音端子電圧

図 4.32: MOSFET がターンオンする時の LISN の雑音端子電圧の測定値と解析値 (PND 使用) ($I_{di\text{off}A}$ と $I_{di\text{off}B}$ の値を修正)



(a) 正極 LISN の雑音端子電圧



(b) 負極 LISN の雑音端子電圧

図 4.33: MOSFET がターンオンする時の LISN の雑音端子電圧の測定値と解析値 (SBD 使用) ($I_{di\text{off}A}$ の値を修正)

図 4.33 において 80 MHz 付近で大きくなる周波数スペクトルの解析値は 80 MHz で極小値を示す一方、測定値では極小値を示さない。解析値が 80 MHz で極小値を示すのは、図 4.16 (a) の矢印実線で示す経路のノイズ電流と矢印破線で示す経路のノイズ電流が正極の C_Y において打ち消しあうためと考える。(図 4.16 (a) の矢印破線と矢印実線は C_Y において同じ方向で描かれているが、80 MHz では逆位相になっていると考える。) 矢印破線で示す経路のノイズ電流の位相は C_{di} に依存するが、解析では C_{di} を一定値(113 pF)としている一方、実際には図 4.18 に示すように $v_{di\text{off}}$ の電圧発振の振幅が大きく C_{di} は変化する。つまり、実際には図 4.16 (a) の矢

印破線で示す経路のノイズ電流と矢印実線で示す経路のノイズ電流の 80 MHz における位相差は一定ではなく、両者が打ち消しあわないことが測定値と解析値の差異の原因と考える。

本論文で提案する周波数領域ノイズ源モデルでは、 C_{di} の電圧依存性の影響を考慮することはできない。そのため、 C_{di} と図 4.16 (c) の矢印実線で示す経路の配線インダクタンスの間で生じる共振の周波数付近の解析精度を向上させるには、異なるモデルが必要である。

図 4.34 及び図 4.35 に、図 4.16 (b) の I_{dloffA} と R_{dion} の位置を入れ替えた場合の雑音端子電圧の解析値を示す。 I_{dloffA} と R_{dion} の位置を入れ替えてしまうと、測定値と解析値の差異が大きくなってしまう。

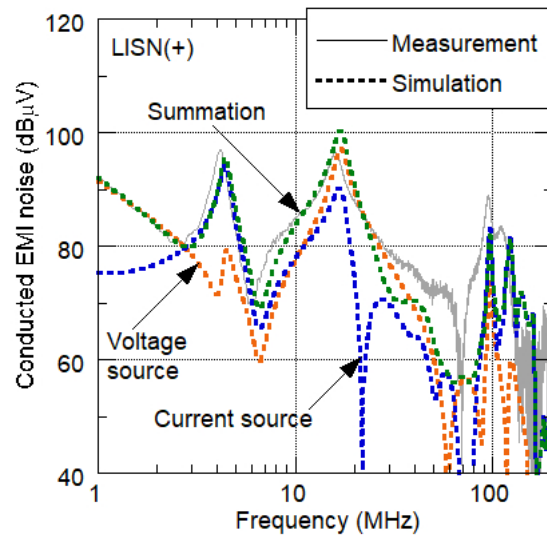


図 4.34: MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値と解析値 (PND 使用) (I_{dloffA} と I_{dloffB} の値修正) (図 4.16 の I_{dloffA} と R_{dion} の位置入替)

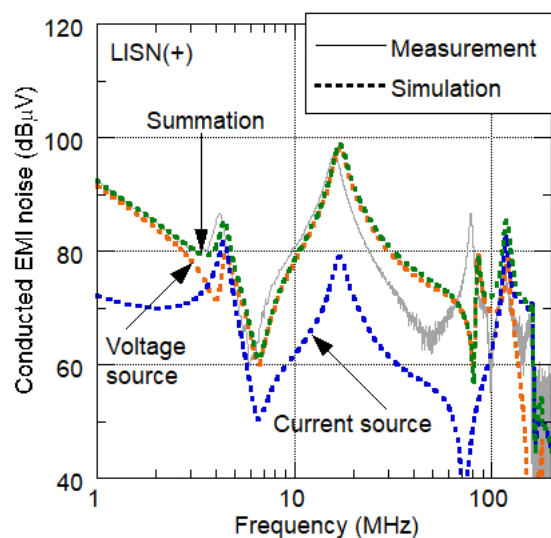


図 4.35: MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値と解析値（SBD 使用）（ I_{dloffA} と I_{dloffB} の値修正）（図 4.16 の I_{dloffA} と R_{dion} の位置入替）

4.6 まとめ

パワー半導体デバイスを周波数領域ノイズ源としてモデル化する方法を提案した。ノイズ源を周波数領域でモデル化することで電力変換器、ケーブル、及び電力変換器外部の機器を周波数領域の多端子対回路網でモデル化することができる。電力変換器の 3 次元形状をモデル化して電磁界解析を行うことで、電力変換器の内部の寄生インダクタンスや寄生キャパシタンスを考慮した多端子対回路網を求めることができる。雑音端子電圧の測定値と解析値を比較し、80～95 MHz 付近の周波数を除いて測定値と解析値がよく一致することを示した。80～95 MHz 付近の共振周波数はパワー半導体デバイスがオフ状態の寄生キャパシタンス（ C_{oss} や C_{di} ）と、 C_X 、MOSFET、ダイオード、及びそれらの間を接続する配線で構成されるループ（パワーループ）の配線インダクタンスに依存する。今回提案したノイズ源モデルでは、パワー半導体デバイスがオフ状態の寄生キャパシタンスにおいて、共振による電圧振動が生じている途中でキャパシタンスが変化することを考慮していないことが測定値と解析値の差異要因である。80～95 MHz 付近の解析精度を向上させるためには異なるモデルが必要である。

第5章 周波数領域ノイズ源モデルのノイズ源 近傍磁界解析への適用

5.1 目的

本章では、第4章で提案した周波数領域ノイズ源モデルがパワー半導体デバイス周辺の EMI ノイズ分布の解析にも有効であることを示すことを目的として、第4章で用いた EMI ノイズ評価器のパワー半導体デバイス周辺の近傍磁界分布を有限要素解析で求めて、実測で得られる近傍磁界分布と比較した結果について述べる[84]。第4章と同様に MOSFET がターンオフするときとターンオンするときのそれぞれについて近傍磁界分布を評価する。なお、EMI ノイズの大きさ及び伝搬経路は周波数に応じて異なるが、すべての周波数に対して近傍磁界分布を評価することは現実的でないため、4.5 節で示した LISN の雑音端子電圧が極大値を持つ周波数に着目して近傍磁界分布を評価する。EMI ノイズの分布を解析で予測することができれば、電力変換回路とその周辺回路の間に近傍磁界プローブを走査するための十分なスペースが無くても EMI ノイズの分布を予測でき、高強度の EMI ノイズが伝搬している領域のみにシールドを設けるなどの対策が可能になる。

5.2 近傍磁界の測定方法

図 5.1 に EMI ノイズ分布評価系の回路図を示す。図 5.2 に EMI ノイズ評価器上の磁界プローブ走査領域を示す。

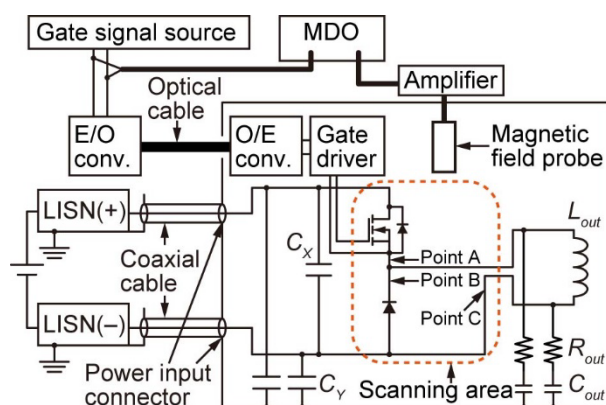


図 5.1: EMI ノイズ分布評価系の回路図[84] © 2024 The Institute of Electrical Engineers of Japan.

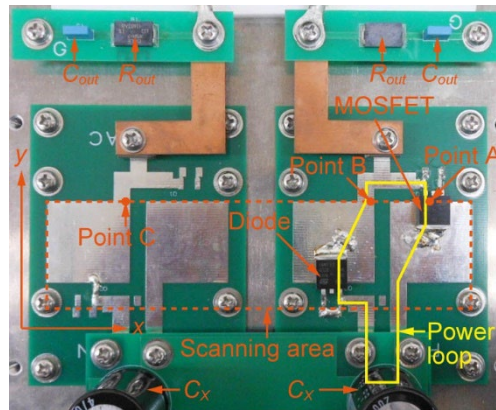


図 5.2: EMI ノイズ評価器上の磁界プローブ走査領域[84] © 2024 The Institute of Electrical Engineers of Japan.

EMI ノイズ評価器は図 4.2 で示した評価器と同じである。図 5.1 及び図 5.2 の破線で囲った領域が磁界プローブの走査領域である。走査領域のサイズは、 x 方向に沿って 129 mm、 y 方向に沿って 33 mm である。 x 方向及び y 方向は図 5.2 に示す通りである。走査ピッチは x 方向と y 方向いずれも 3 mm である。パワー半導体デバイスが搭載されるプリント基板の銅パッド面と、走査面の間の距離は 6 mm である。

MOSFET のスイッチングを制御するゲート信号は図 4.3 (a)と同じである。磁界プローブの出力信号は Tektronix の MDO4104B ミックスドドメインオシロスコープ(MDO)で取得される。MDO で取得された信号は図 4.3 (b)と同じカイザー窓を乗算してからフーリエ変換されるので、MOSFET がターンオフするときとターンオンするときのそれぞれについて近傍磁界の周波数スペクトルが測定される。近傍磁界の周波数スペクトルは磁界プローブ走査領域の各位置で測定される。4.5 節で示した LISN の雑音端子電圧が極大値を持つ周波数における、近傍磁界強度の分布をコンター図で表したものが近傍磁界分布である。磁界プローブの出力信号をアンプで増幅する場合と、アンプを用いない場合のそれぞれについて近傍磁界分布を測定する。

5.3 ターンオフ時の近傍磁界分布

図 5.3 にターンオフノイズ源モデルを示す。図 4.6 (a)及び(b)に示すターンオフノイズ源モデルを重ね合わせて描いてある。ターンオフノイズ源モデルを図 4.23 に示す電磁界解析モデルのノイズ源ポートに設定することで近傍磁界分布を解析し、測定結果と比較する。図 5.3 の破線で示すパワーループは C_x 、MOSFET、ダイオード、及びそれらの間を接続する配線で構成されるループである。パワーループは図 5.2 においては実線で示される。

図 5.4 に、MOSFET がターンオフする時の正極 LISN の雑音端子電圧の測定値

及び解析値を示す。雑音端子電圧の周波数スペクトルは図 5.4 に示すように、共振 1 と共振 2 の周波数で局所的な極大値をもつ。したがって、共振 1 と共振 2 の周波数に着目して近傍磁界分布を評価する。共振 1 の周波数は測定で 16 MHz、解析で 17 MHz である。共振 2 の周波数は測定で 96 MHz、解析で 95 MHz である。共振 1 及び共振 2 の周波数が測定と解析の間でわずかにずれる原因の考察は後の共振 1 及び共振 2 の説明において述べる。

図 5.5 に、MOSFET がターンオフする時の近傍磁界分布の測定結果（アンプ有で測定）と解析結果を示す。図 5.5 (a)は共振 2 の周波数での近傍磁界分布を示し、図 5.5 (b)は共振 1 の周波数での近傍磁界分布を示す。 H_x は x 方向に平行な磁界であり、 H_y は y 方向に平行な磁界である。近傍磁界分布の範囲は、図 5.2 の破線で示す走査領域に対応する。また、図 5.5 の“**A**”、“**B**”、及び“**C**”は図 5.1、図 5.2 及び図 5.3 の Point A、B、及び C に対応する。図 5.5 の破線はパワーループを示す。

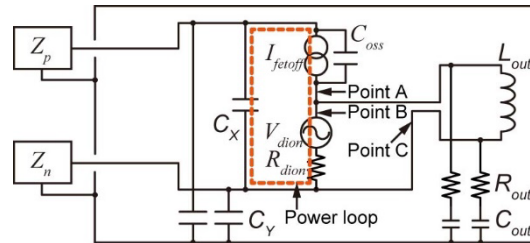


図 5.3: MOSFET がターンオフする時に発生する EMI ノイズを解析するためのノイズ源モデル（ターンオフノイズ源モデル）[84] © 2024 The Institute of Electrical Engineers of Japan.

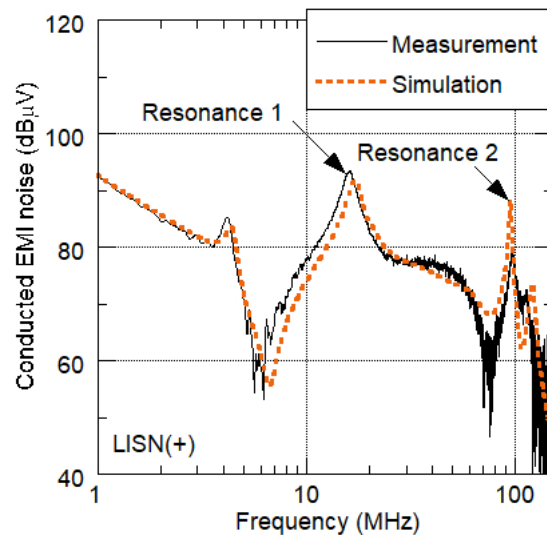


図 5.4: MOSFET がターンオフする時の正極 LISN の雑音端子電圧の測定値と解析値[84] © 2024 The Institute of Electrical Engineers of Japan.

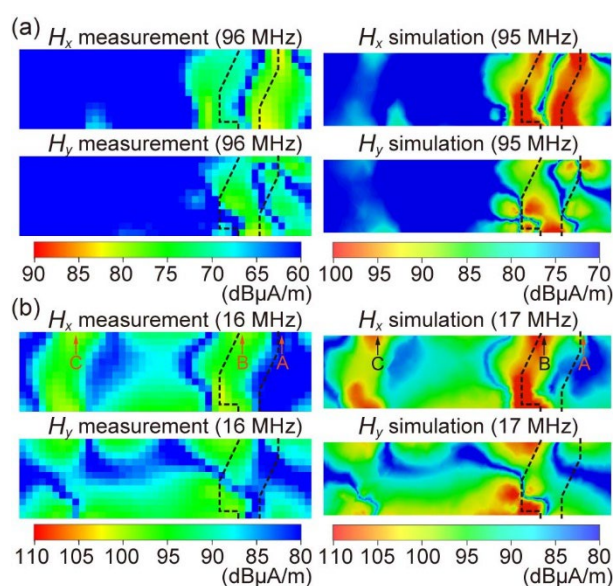


図 5.5: MOSFET がターンオフする時の近傍磁界分布の測定結果（アンプ有で測定）と解析結果 (a) 共振 2 の周波数での近傍磁界分布 (b) 共振 1 の周波数での近傍磁界分布[84] © 2024 The Institute of Electrical Engineers of Japan.

共振 2 は C_{oss} のキャパシタンスとパワーループの配線インダクタンスの間の共振に起因する。したがって、共振 2 に関係するノイズ電流はパワーループを伝搬し、図 5.5 (a) に示すように測定と解析ともにパワーループの近くの磁界強度が高い。なお、図 5.4 において共振 2 の周波数が測定で 96 MHz、解析で 95 MHz とわずかに異なるのは、ターンオフノイズ源モデルでは C_{oss} の順方向電圧依存性を考慮していないためであると考えられる。図 5.4 において共振 2 の周波数付近では雑音端子電圧の測定値の方が解析値よりも約 10 dB 小さい。この原因は 4.5.1 項で述べた通り、MOSFET がターンオフする過程の一部において MOSFET が誤って一時的にターンオンすることで共振 2 の電圧発振が減衰されることをターンオフノイズ源モデルでは考慮していないためである。共振 2 の EMI ノイズ強度の測定値が解析値よりも 10 dB 小さいことを加味して、図 5.5 (a) に示す近傍磁界分布の測定結果の磁界強度範囲(60~90 dBμA)は、解析結果の磁界強度範囲(70~100 dBμA)よりも 10 dB 下方にシフトしている。しかし、磁界強度の測定値は解析値よりも 10 dB 以上小さいことが分かる。

共振 1 の周波数に対するノイズ電流について詳しく説明するために、図 5.6 に、図 5.3 に示すターンオフノイズ源モデルの電圧源を(a) 同相モード成分と(b) 差動モード成分に分解した図を示す。図 5.3 では Point C の下部に元々ノイズ源が存在しないので、図 5.6 の Point C の下部の電圧源は図 5.6 (a)及び(b)の重ね合わせによって打ち消される。図 5.6 (a)に示す同相モードループの配線インダクタンスを電磁界解析モデルで解析すると 44 nH である。図 5.6 (b)に示す差動モードループの配線インダクタンスを電磁界解析モデルで解析すると 135 nH である。

共振 1 は C_{out} のキャパシタンスと図 5.6 (a)の矢印実線で示す同相モードループの配線インダクタンスの間の共振に起因する。したがって、共振 1 に関するノイズ電流は同相モードループを伝搬し、図 5.5 (b)に示すように測定と解析ともに同相モードループの近くの磁界強度が高い。なお、図 5.4 において共振 1 の周波数が測定で 16 MHz、解析で 17 MHz とわずかに異なるのは、同相モードループの配線インダクタンスの解析値が実際の配線インダクタンスよりも低いためと考える。

同相モードループは 2 つ並列接続された C_{out} (キャパシタンス $1\text{ nF} \times 2$)、2 つ並列接続された電圧源(電圧 $V_{dion}/2\text{ V}$)、及び 2 つの並列した R_{out} (抵抗 $1/2\text{ }\Omega$)を含むため、 2 nF と 44 nH の間の共振周波数 17 MHz において同相モードループに流れるノイズ電流の解析値はおよそ $V_{dion}/2/(1/2\text{ }\Omega) = V_{dion}\text{ A}$ となる。差動モードループは 2 つ直列接続された C_{out} (キャパシタンス $1\text{ nF}/2$)、2 つ直列接続された電圧源(電圧 $V_{dion}/2 \times 2\text{ V}$)、及び 2 つ直列接続され R_{out} (抵抗 $1 \times 2\text{ }\Omega$)を含むため、 0.5 nF と 135 nH の間の共振周波数 19 MHz において差動モードループに流れるノイズ電流の解析値はおよそ $V_{dion}/(2\text{ }\Omega) = V_{dion}/2\text{ A}$ となる。19 MHz の共振周波数の近傍でノイズ電流が大きくなるため、19 MHz から 2 MHz 離れた 17 MHz においても差動モードループにノイズ電流が流れる。17 MHz における差動モードループのノイズ電流は、同相モードループのノイズ電流よりも小さいが、ノイズ電流は Point B で互いに強め合い、Point C で互いに弱めあう。したがって、図 5.5 (b)に示すように Point B における H_x の解析値は Point C における H_x の解析値よりも大きい。しかし、Point B における H_x の測定値と Point C における H_x の測定値はほとんど同じであり、いずれも解析値と比較すると小さい。

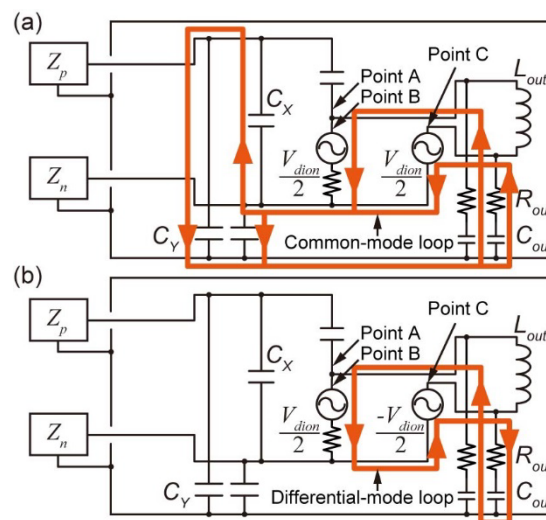


図 5.6: ターンオフノイズ源モデルの電圧源を(a) 同相モード成分と(b) 差動モード成分に分解した図[84] © 2024 The Institute of Electrical Engineers of Japan.

以上で説明したように共振 1 及び共振 2 いずれの周波数においても磁界強度の測定値が解析値よりも小さいのは、高強度のノイズ電流の近傍磁界の測定においては磁界プローブの出力信号を増幅するアンプの出力電力が飽和して、測定値が不正確となるためである。MDO は、信号をフーリエ変換する前にアンプの出力信号 $s(t)$ を周波数 f_c の正弦波と乗算することで、正弦波と同相(In phase)の波形データと直交位相(Quadrature phase)の波形データ (IQ データ) を生成する。 f_c は測定周波数帯域(0~100 MHz)の中心周波数であり、本測定では 50 MHz としている。IQ データはアンチエイリアシングのためにローパスフィルタリング(LPF)される。LPF された IQ データは次式で表される。

$$i(t) = 2 \times LPF \{s(t) \cos(2\pi f_c t)\} \quad (5.1)$$

$$q(t) = 2 \times LPF \{s(t) \sin(2\pi f_c t)\} \quad (5.2)$$

MDO は、 $i(t)+jq(t)$ に窓関数を乗算してフーリエ変換することで $s(t)$ の周波数スペクトルを取得する[81]。 $i(t)+jq(t)$ の周波数スペクトルは正の周波数と負の周波数で異なる値をもち、正の周波数では $s(t)$ の 0 Hz から 50 MHz の間の周波数スペクトルをもち、負の周波数では $s(t)$ の 50 MHz から 100 MHz の間の周波数スペクトルをもつ。アンプの出力電力は次式で計算される。

$$P(t) = \{i(t)^2 + q(t)^2\} / (2 \times 50) \quad (5.3)$$

図 5.7 に、MOSFET がターンオフする時の Point A、B、及び C での H_x 測定時のアンプの出力電力を示す。アンプの出力電力は式(5.3)で計算した値である。なお、図 5.7 におけるゼロ時刻は図 4.3 (b)に示すゲート信号の 1 つ目のパルスが立ち下がる時刻としている。一方、図 4.10 に示すダイオード電圧波形及び MOSFET 電流波形のゼロ時刻は v_{dion} が低下し始める時刻としている。したがって、図 5.7 においてアンプの出力電力が上昇するまでの約 0.1 μ s の時間は、ゲート信号が立ち下がってから実際に MOSFET がターンオフするまでの遅延時間や、測定ケーブル及びアンプの伝搬遅延時間を含む。

図 5.7 に示すアンプの出力電力の最大値は Point A、B、及び C でそれぞれ 18.8 dBm、20.4 dBm、及び 18.4 dBm である。共振 1 と共振 2 の両方のノイズ電流が Point B を伝搬するため、出力電力のピーク値は Point B で最大となる。図 5.8 にアンプの利得の測定値を示す。入力電力が -60 dBm の時の利得と -50 dBm の時の利得はほとんど同じである。入力電力が -38 dBm のときの利得は約 55 dB であり、入力電力が -60 dBm の時の利得に対して約 1 dB 低下する。すなわち出力電力が約 17 dBm ($= -38 + 55$) の時に利得が 1 dB 低下してアンプの出力が飽和し始める。したがって、Point A、B、及び C のいずれの測定においても出力電力は 17 dBm を超過しておりアンプの出力電力が飽和している。

図 5.9 に、MOSFET がターンオフする時の近傍磁界分布の測定結果（アンプ無で測定）と解析結果を示す。図 5.9 (a)は共振 2 の周波数での近傍磁界分布を示し、図 5.9 (b)は共振 1 の周波数での近傍磁界分布を示す。磁界強度が高い領域において、磁界強度の測定値と解析値がよく一致している。特に、図 5.9 (b)の Point B における磁界強度の測定値は Point C の磁界強度の測定値よりも高く、解析値の傾向と一致している。ただし、磁界強度が低い領域においては、バックグラウンドノイズの影響によりアンプ無では磁界強度を正確に測定できていない。バックグラウンドノイズレベルは共振 2 の周波数で $75 \text{ dB}\mu\text{A/m}$ であり、共振 1 の周波数で $90 \text{ dB}\mu\text{A/m}$ である。

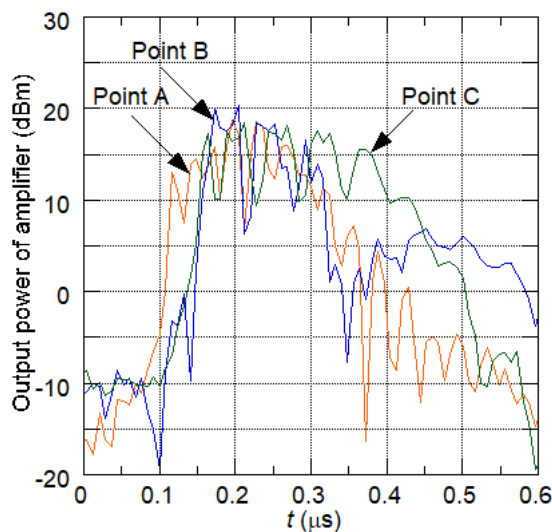


図 5.7: MOSFET がターンオフする時の Point A、B、及び C における H_x 測定時のアンプの出力電力[84] © 2024 The Institute of Electrical Engineers of Japan.

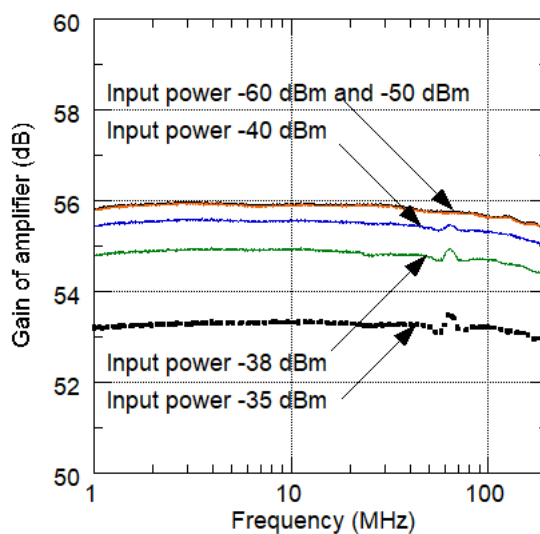


図 5.8: アンプの利得の測定値

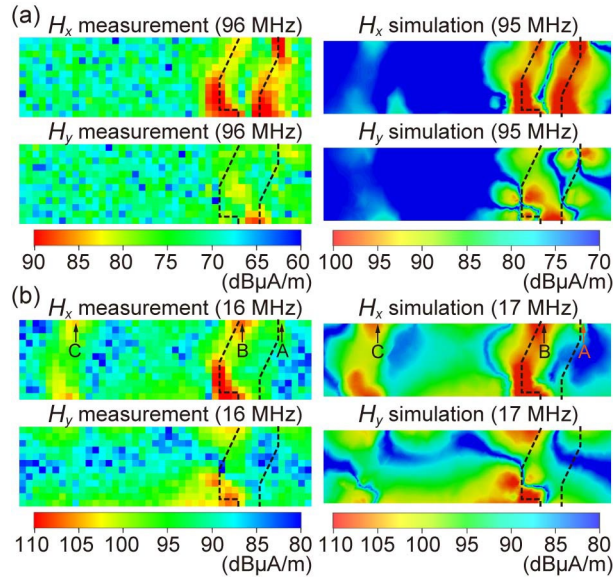


図 5.9: MOSFET がターンオフする時の近傍磁界分布の測定結果（アンプ無で測定）と解析結果 (a) 共振 2 の周波数での近傍磁界分布 (b) 共振 1 の周波数での近傍磁界分布[84] © 2024 The Institute of Electrical Engineers of Japan.

5.4 ターンオン時の近傍磁界分布

図 5.10 にターンオンノイズ源モデルを示す。図 5.10 (a)では図 4.16 (a)及び(c)に示すノイズ源モデルを重ね合わせて描いてある。ターンオンノイズ源モデルを図 4.23 に示す電磁界解析モデルのノイズ源ポートに設定することで近傍磁界分布を解析し、測定結果と比較する。図 5.10 の破線で示すパワーループは C_X 、MOSFET、ダイオード、及びそれらの間を接続する配線で構成されるループである。

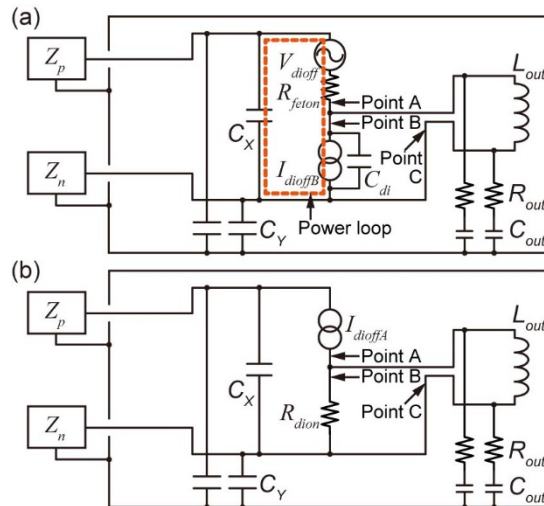


図 5.10: MOSFET がターンオン時に発生する EMI ノイズを解析するためのノイズ源モデル（ターンオンノイズ源モデル） [84] © 2024 The Institute of Electrical Engineers of Japan.

図 5.11 に、MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値及び解析値を示す。雑音端子電圧の周波数スペクトルは図 5.11 に示すように、共振 1、共振 2、及び共振 3 の周波数で局所的な極大値をもつ。したがって、共振 1、共振 2、及び共振 3 の周波数に着目して近傍磁界分布を評価する。共振 1 の周波数は測定で 16 MHz、解析で 17 MHz である。共振 2 の周波数は測定で 95 MHz、解析で 96 MHz である。共振 3 の周波数は測定で 4.1 MHz、解析で 4.4 MHz である。共振 1、共振 2、及び共振 3 の周波数が測定と解析の間でわずかにずれる原因の考察は後の共振 1、共振 2、及び共振 3 の説明において述べる。

図 5.12 に、MOSFET がターンオンする時の近傍磁界分布の測定結果（アンプ有で測定）と解析結果を示す。図 5.12 (a)は共振 2 の周波数での近傍磁界分布を示し、図 5.12 (b)は共振 1 の周波数での近傍磁界分布を示す。近傍磁界分布の範囲は、図 5.2 の破線で示す走査領域に対応する。また、図 5.12 の“A”、“B”、及び“C”は図 5.1、図 5.2、及び図 5.10 の Point A、B、及び C に対応する。図 5.12 の破線はパワーループを示す。

共振 2 は、 C_{di} のキャパシタンスとパワーループの配線インダクタンスの間の共振に起因する。したがって、共振 2 に関係するノイズ電流はパワーループを伝搬し、図 5.12 (a)に示すように測定と解析ともにパワーループの近くの磁界強度が高い。なお、図 5.11 において共振 2 の周波数が測定で 95 MHz、解析で 96 MHz とわずかに異なるのは、ターンオンノイズ源モデルでは C_{di} の逆方向電圧依存性を考慮していないためであると考えられる。しかし、磁界強度の測定値は解析値よりもはるかに低い。

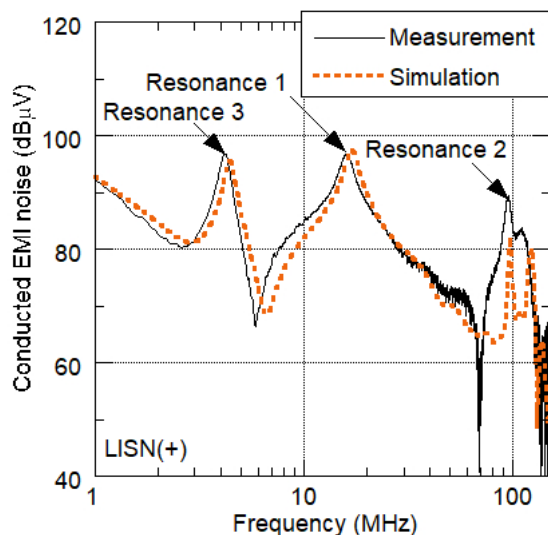


図 5.11: MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値と解析値（PND 使用） [84] © 2024 The Institute of Electrical Engineers of Japan.

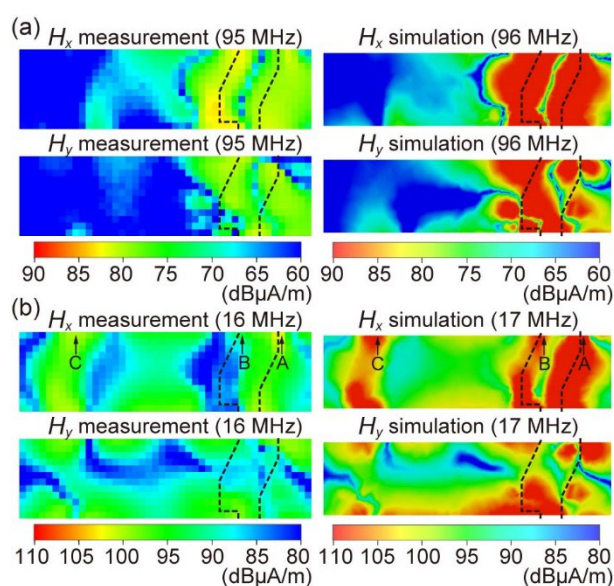


図 5.12: MOSFET がターンオンする時の近傍磁界分布の測定結果（アンプ有で測定）と解析結果 (a) 共振 2 の周波数での近傍磁界分布 (b) 共振 1 の周波数での近傍磁界分布[84] © 2024 The Institute of Electrical Engineers of Japan.

共振 1 の周波数に対するノイズ電流について詳しく説明するために、図 5.13 に、図 5.10 (a) に示すターンオンノイズ源モデルの電圧源を(a) 同相モード成分と(b) 差動モード成分に分解した図を示す。共振 1 は、 C_{out} のキャパシタンスと図 5.13 (a) の矢印実線で示す同相モードループの配線インダクタンスの間の共振に起因する。したがって、共振 1 に関するノイズ電流は同相モードループを伝搬し、図 5.12 (b) に示すように測定と解析ともに同相モードループの近くの磁界強度が高い。なお、図 5.11 において共振 1 の周波数が測定で 16 MHz、解析で 17 MHz とわずかに異なるのは、同相モードループの配線インダクタンスの解析値が実際の配線インダクタンスよりも低いためと考える。図 5.12 (b) に示すように同相モードループの近くの磁界強度が高いが、Point B が同相モードループに含まれないのにも関わらず Point B 付近の磁界強度の解析値も高い。この理由について説明する。

パワーループには共振 2 に関するノイズ電流だけでなく、ダイオードのリカバリ電流も流れる。リカバリ電流は図 4.29 の PND 電流波形に示す 20 A 程度の振幅をもつパルス電流であり、リカバリ電流は幅広い周波数で高強度のスペクトルをもつ。したがって、リカバリ電流は共振 1 の周波数でも高強度であるため、共振 1 の周波数でも Point B を含めパワーループの近くの磁界強度の解析値が高い。しかし、Point B 付近の磁界強度の測定値は解析値よりもはるかに低い。

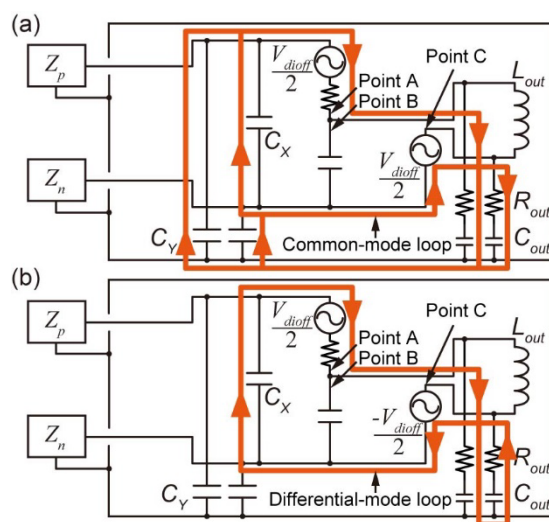


図 5.13: ターンオンノイズ源モデルの電圧源を(a) 同相モード成分と(b) 差動モード成分に分解した図[84] © 2024 The Institute of Electrical Engineers of Japan.

以上で説明したように共振 1 及び共振 2 いずれの周波数においても磁界強度の測定値が解析値よりも小さいのは、高強度のノイズ電流の近傍磁界の測定においては磁界プローブの出力信号を増幅するアンプの出力電力が飽和して、測定値が不正確となるためである。

図 5.14 に、MOSFET がターンオンする時の Point A、B、及び C での H_x 測定時のアンプの出力電力を示す。アンプの出力電力は式(5.3)で計算した値である。図 5.14 に示すアンプの出力電力の最大値は Point A、B、及び C でそれぞれ 20.5 dBm、20.6 dBm、及び 18.7 dBm である。出力電力が約 17 dBm の時に利得が 1 dB 低下してアンプの出力が飽和し始めるため、Point A、B、及び C のいずれの測定においても出力電力は 17 dBm を超過しておりアンプの出力電力が飽和している。

図 5.15 に、MOSFET がターンオンする時の近傍磁界分布の測定結果（アンプ無で測定）と解析結果を示す。図 5.15 (a)は共振 2 の周波数での近傍磁界分布を示し、図 5.15 (b)は共振 1 の周波数での近傍磁界分布を示す。磁界強度が高い領域において、磁界強度の測定値と解析値がよく一致している。特に、共振 1 の周波数において、Point B を含めたパワーループ近傍の磁界強度の測定値が高く、解析値の傾向と一致している。ただし、磁界強度が低い領域においては、バックグラウンドノイズの影響によりアンプ無では磁界強度を正確に測定できていない。バックグラウンドノイズレベルは共振 2 の周波数で 75 dB μ A/m であり、共振 1 の周波数で 90 dB μ A/m である。

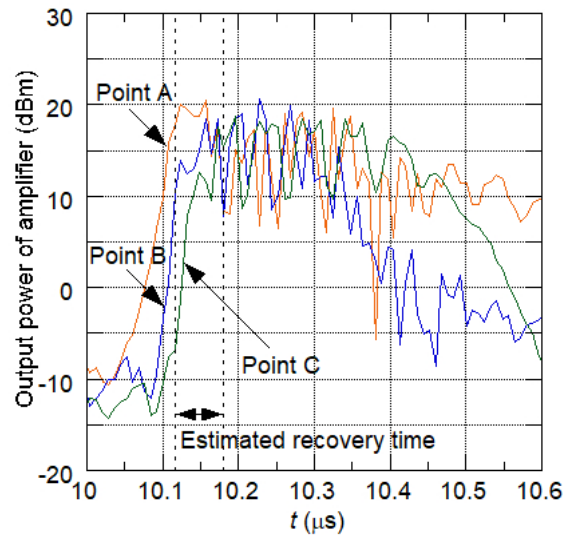


図 5.14: MOFET がターンオンする時の Point A、B、及び C における H_x 測定時のアンプの出力電力[84] © 2024 The Institute of Electrical Engineers of Japan.

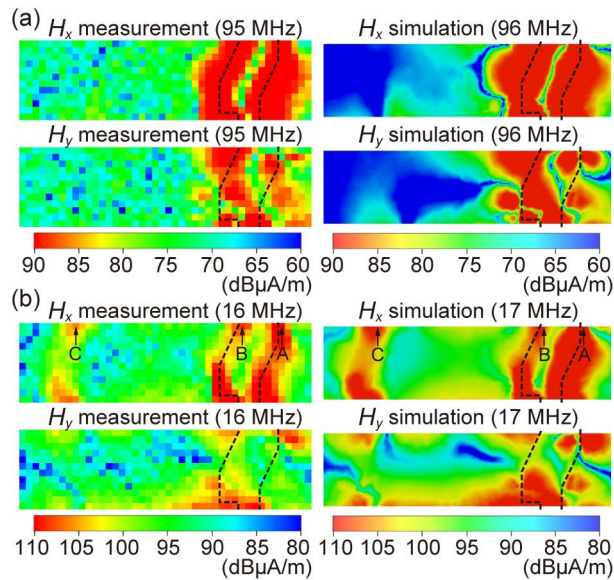


図 5.15: MOSFET がターンオンする時の近傍磁界分布の測定結果（アンプ無で測定）と解析結果 (a) 共振 2 の周波数での近傍磁界分布 (b) 共振 1 の周波数での近傍磁界分布[84] © 2024 The Institute of Electrical Engineers of Japan.

共振 3 は、図 4.25 の矢印実線で示す C_X 及び 2 個の C_Y を含む経路の配線インダクタンスと、2 個の C_Y を 2 直列したキャパシタンス ($90 \text{ nF}/2=45 \text{ nF}$) の間の共振に起因する。2 個の C_Y の直列回路と C_X を並列接続した回路のインピーダンスが共振 3 の周波数で極大となるため、 C_X によるノイズの減衰が得られず EMI ノイズが極大となる。図 4.25 の矢印実線で示す経路の配線インダクタンスを電磁界解析モデルで解析すると 57 nH である。なお、図 5.11 において共振 3 の周波数が測定で

4.1 MHz、解析で 4.4 MHz とわずかに異なるのは、配線インダクタンスの解析値が実際の配線インダクタンスよりも低いためと考える。図 5.16 に、MOSFET がターンオンする時の共振 3 の周波数における近傍磁界分布の測定結果（アンプ無で測定）と解析結果を示す。図 5.16 の破線はパワーループを示す。磁界強度が高いパワーループ近傍の領域において、磁界強度の測定値と解析値がよく一致している。

最後に負荷電流を変えずに直流電源電圧を 100 V から 10 V に低減した場合について、MOSFET がターンオンする時の近傍磁界分布の測定結果と解析結果について述べる。図 5.17 に直流電源電圧を 10 V に変更した時の MOSFET のゲート信号と、カイザー窓の位置を示す。直流電源電圧が 1/10 になるため、1 つめのパルスの長さを 10 倍にすることで MOSFET がターンオフ及びターンオンするときの L_{out} に出力される電流（約 6 A）が変わらないようにしている。

図 5.18 に、直流電源電圧が 10 V の場合に MOSFET がターンオンする時の PND 電圧 v_{dioff} 及び PND 電流 i_{dioff} の測定波形と PND 電流 i_{dioff} の推定波形を示す。推定波形は式(4.13)で求められる。図 5.18 の破線はノイズ源の周波数スペクトルを計算するための折れ線近似波形である。

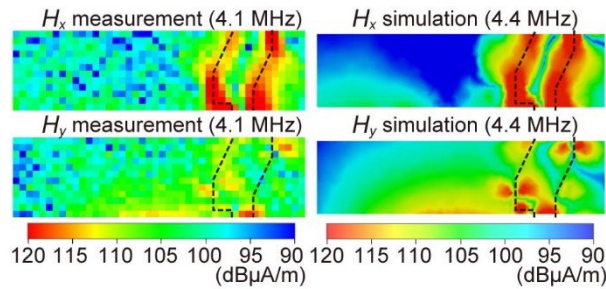


図 5.16: MOSFET がターンオンする時の共振 3 の周波数における近傍磁界分布の測定結果（アンプ無で測定）と解析結果[84] © 2024 The Institute of Electrical Engineers of Japan.

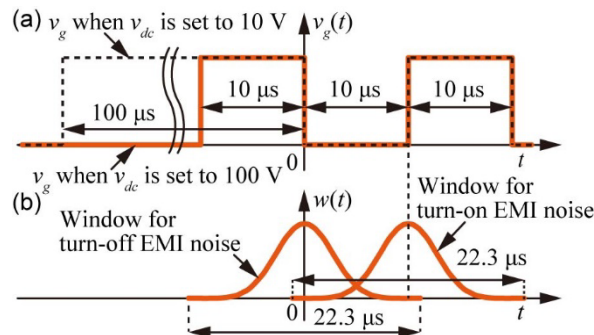


図 5.17: 直流電源電圧を 10 V に変更した時の(a) MOSFET のゲート信号と (b) カイザー窓の位置[84] © 2024 The Institute of Electrical Engineers of Japan.

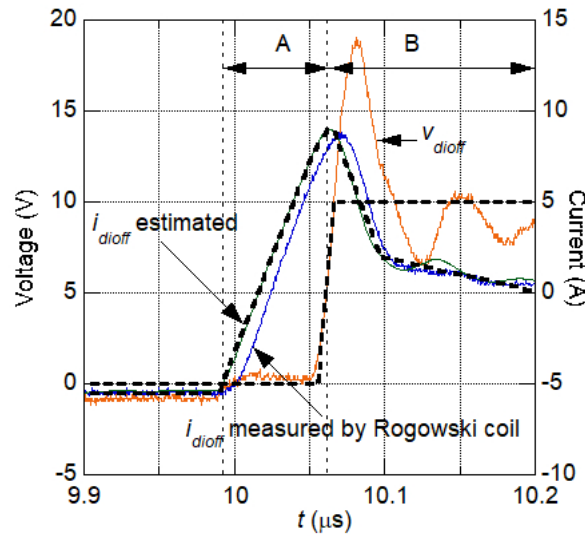


図 5.18: MOSFET がターンオンする時の PND 電圧 v_{dioff} 及び PND 電流 i_{dioff} の測定波形と PND 電流 i_{dioff} の推定波形（直流電源電圧 10 V）

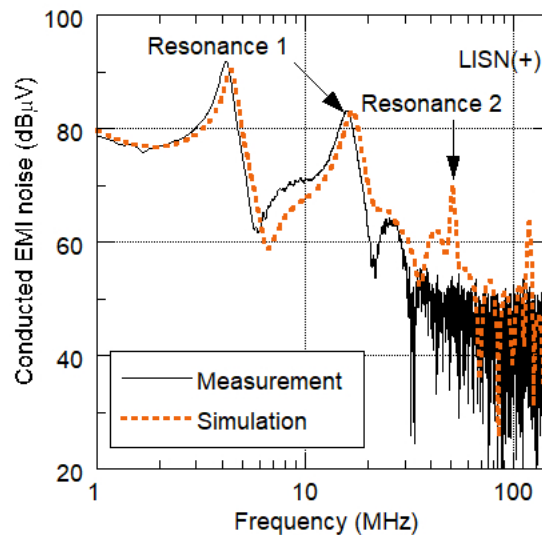


図 5.19: MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値と解析値（PND 使用）（直流電源電圧 10 V） [84] © 2024 The Institute of Electrical Engineers of Japan.

図 5.19 に、直流電源電圧が 10 V の場合に MOSFET がターンオンする時の正極 LISN の雑音端子電圧の測定値と解析値を示す。図 4.32 に示す直流電源電圧が 100 V の場合の雑音端子電圧の解析値では共振 2 の周波数は 96 MHz だったが、図 5.19 に示す解析値では共振 2 の周波数は 51 MHz にシフトしている。これは PND の C_{di} が 100 V では 81 pF、10 V では 348 pF と異なる値をとるためである。しかし、図 5.19 に示す雑音端子電圧の測定値は 50 MHz 付近で極大値をもたない。この理由について説明する。図 5.18 に示す区間 A の間に MOSFET とダイオードの両方が

オン状態になっている。区間 A の間の PND 電流 i_{dioff} の変化の速度は直流電源電圧 v_{dc} に依存する。つまり、 v_{dc} が低くなると PND 電流 i_{dioff} の変化の速度が遅くなり、PND の接合部に蓄積されている少数キャリアは、 i_{dioff} が減少している間に再結合してしまう。したがって、共振 2 に関係するノイズ電流は、少数キャリアの再結合に起因して C_{di} で発生する損失により減衰してしまっていると考えられる。しかし、ターンオンノイズ源モデルにおいては再結合による損失が考慮されていないため、雑音端子電圧の解析値は 51 MHz で極大値をもつ。

図 5.20 に、直流電源電圧が 10 V の場合に MOSFET がターンオンする時の共振 1 の周波数における近傍磁界分布の測定結果（アンプ有で測定）と解析結果を示す。図 5.20 の破線はパワーループを示す。Point C 近傍の磁界強度の測定値と解析値はよく一致している一方、パワーループ近傍の磁界強度の測定値は解析値よりもはるかに小さい。

図 5.21 に、直流電源電圧が 10 V の場合に MOSFET がターンオンする時の Point A、B、及び C における H_x 測定時のアンプの出力電力を示す。アンプの出力電力は式(5.3)で計算した値である。図 5.21 に示すアンプの出力電力の最大値は Point A、B、及び C でそれぞれ 20.9dBm、18.6dBm、及び 7.2dBm である。出力電力が約 17 dBm の時に利得が 1 dB 低下してアンプの出力が飽和し始めるため、Point A 及び B の測定において出力電力は 17 dBm を超過しておりアンプの出力電力が飽和している。したがって、直流電源電圧が低い場合であっても、負荷電流が大きければアンプの飽和が起こらないように注意して測定する必要がある。

図 5.22 に、直流電源電圧が 10 V の場合に MOSFET がターンオンする時の共振 1 の周波数における近傍磁界分布の測定結果（アンプ無で測定）と解析結果を示す。磁界強度が高いパワーループ近傍の領域において、磁界強度の測定値と解析値がよく一致している。なお、直流電源電圧が 100 V の場合の測定時よりもミックスドドメインオシロスコープのリファレンスレベルを 7 dB 下げたため、バックグラウンドノイズも 7 dB 低下している。

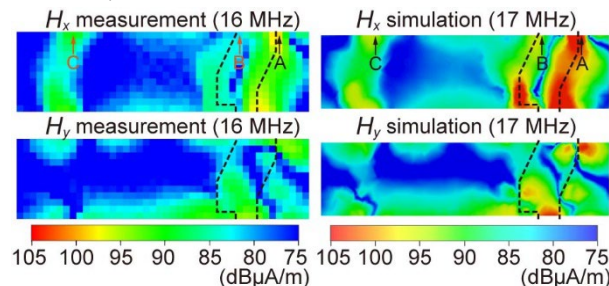


図 5.20: MOSFET がターンオンする時の共振 1 の周波数における近傍磁界分布の測定結果（アンプ有で測定）と解析結果（直流電源電圧 10 V） [84] © 2024 The Institute of Electrical Engineers of Japan.

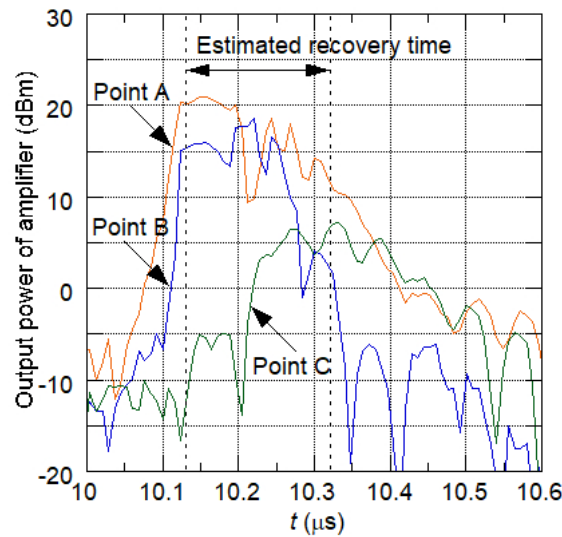


図 5.21: MOSFET がターンオンする時の Point A、B、及び C における H_x 測定時のアンプの出力電力（直流電源電圧 10 V）[84] © 2024 The Institute of Electrical Engineers of Japan.

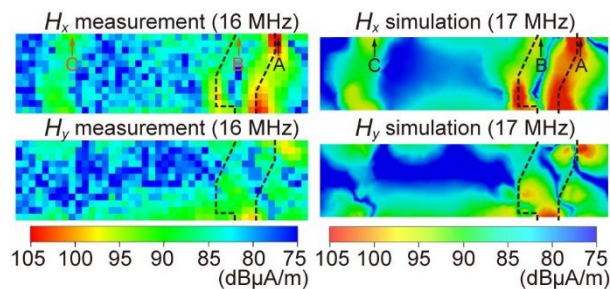


図 5.22: MOSFET がターンオンする時の共振 1 の周波数における近傍磁界分布の測定結果（アンプ無で測定）と解析結果（直流電源電圧 10 V）[84] © 2024 The Institute of Electrical Engineers of Japan.

5.5 まとめ

第 4 章で用いた EMI ノイズ評価器のパワー半導体デバイス周辺の近傍磁界分布を数値解析で求めて、実測で得られる近傍磁界分布と比較した。近傍磁界分布は周波数によって異なり、MOSFET がターンオフする時とターンオンする時でも異なる。近傍磁界プローブの出力信号を増幅するためのアンプを用いると、磁界強度が高い領域ではアンプの出力電力が飽和して磁界強度を正確に測定できないためアンプを用いずに測定する必要がある。一方、磁界強度が低い領域ではアンプを用いないとバックグラウンドノイズの影響により磁界強度を正確に測定できないためアンプを用いて測定する必要がある。第 4 章で提案した周波数領域ノイズ源モデルを用いて解析することで、近傍磁界強度が高い領域と低い領域を予測できることを明らかにした。

第6章 結論

電力変換回路と EMI フィルタの間の近傍電磁結合に着目し、近傍磁界結合と近傍電界結合の 2 種類に分類して分析した。近傍磁界結合はノイズ源が発生する磁界が EMI フィルタにおいて形成されるループに鎖交することで生じ、EMI フィルタの出力端子に最も近い出力配線と X コンデンサで構成されるループが支配的な結合要因であることを明らかにした。近傍電界結合は EMI フィルタとノイズ源との間のキャパシタンス結合で表すことができ、EMI フィルタの出力配線とノイズ源の間のキャパシタンス結合が支配的な結合要因であることを明らかにした。

電力変換器内部の電磁結合や寄生インダクタンス及び寄生キャパシタンスを考慮して、電力変換器内部における EMI ノイズの伝搬を解析するための電磁界解析モデルを提案した。電磁界解析モデルでは電力変換器の部品の 3 次元形状がモデル化される。電力変換器の代表的な受動部品であるコンデンサ及びコイルのインピーダンスの測定値は電磁界解析値と一致することを示した。提案した電磁界解析モデルを用いて EMI フィルタとノイズ源の間の電磁結合の大きさを予測できることを明らかにした。

電力変換器外部に伝搬する EMI ノイズの大きさを予測するための周波数領域ノイズ源モデルを提案した。パワー半導体デバイスを周波数領域ノイズ源としてモデル化することで、電力変換器、ケーブル、及び電力変換器外部の機器を周波数領域の多端子対回路網でモデル化することができる。提案したノイズ源モデルを電磁界解析モデルのノイズ源として設定することで、電力変換器外部に伝搬する EMI ノイズの大きさを予測できることを明らかにした。また、電力変換器内部の EMI ノイズの分布も予測できることを明らかにした。

ただし、今回提案したノイズ源モデルでは、パワー半導体デバイスがオフ状態の寄生キャパシタンスにおいて、共振による電圧振動が生じている途中でキャパシタンスが変化することを考慮していないため、パワー半導体デバイスがオフ状態の寄生キャパシタンスと配線インダクタンスの間に生じる共振の周波数近傍での解析精度が低下する。そのため、解析精度向上のためにはノイズ源モデルの改良が必要である。

本論文で提案した電磁界解析モデルと、ノイズ源モデルを組み合わせることで EMI ノイズを解析することで、従来の時間領域の EMI ノイズ解析のために必要とされていた膨大な数の回路要素のモデル化が不要となり、電力変換器内部の近傍電磁結合を考慮した EMI ノイズの予測が可能となる。また、電力変換器内部の EMI ノイズの分布を予測することで、高強度の EMI ノイズが伝搬している領域に最小限のシールドを設けることで、近傍電磁結合を低減することが可能になる。

謝辞

本研究を遂行してまとめるにあたり、直接的なご指導を頂きました大阪大学大学院工学研究科電気電子情報通信工学専攻の舟木剛教授に深く感謝致します。また、本論文に関して、懇切丁寧に有益な御助言を頂きました大阪大学大学院工学研究科電気電子情報通信工学専攻の高井重昌教授、牛尾知雄教授に心から御礼申し上げます。更に、本研究の遂行にあたって EMI ノイズ評価器の設計及び評価に多大なご協力を頂きました、大阪大学大学院工学研究科電気電子情報通信工学専攻の井淵貴章講師に深く感謝致します。

本研究の対象の EMI フィルタを提供いただくと共に、EMI ノイズの伝搬メカニズムについて深く議論いただきました三菱電機株式会社の椿友介氏、馬庭秀人氏、上原直久氏、三菱電機エンジニアリング株式会社の藤原哲郎氏に心から御礼申し上げます。

三菱電機株式会社の村田雄一郎氏には、本研究をまとめるにあたって有益な御助言を頂くと共に、企業における研究者の姿勢を教えて頂き、筆者が博士後期課程に進学するきっかけを頂きました。ここに深く感謝の意を申し上げます。

研究成果を国際学会で発表するための海外出張や、博士論文執筆のための休日作業にあたり、サポートしてくれた家族に心から感謝致します。

参考文献

- [1] 矢野昌雄, 打田良平, 「わが国におけるパワーエレクトロニクスの歴史」, 電気学会論文誌 A, vol. 121, no. 1, pp. 2–10, Jan. 2001.
- [2] 赤木泰文, 「21 世紀のパワーエレクトロニクス技術の展望と期待」, 電気学会誌, vol. 121, no. 1, pp. 46–50, Jan. 2001.
- [3] 正田英介, 「パワーエレクトロニクスの 25 年」, 電気学会誌, vol. 133, no. 10, pp. 665–667, Oct. 2013.
- [4] 持続可能な社会に貢献するインバータ 2021～2022 年版, 日本電機工業会, Nov. 2021.
- [5] HEV、EV 関連市場徹底分析調査, 株式会社富士経済, July 2022.
- [6] 2023 年版 次世代パワーデバイス & パワエレ関連機器市場の現状と将来展望, 株式会社富士経済, Mar. 2023.
- [7] エネルギー・環境イノベーション戦略(NESTI2050), 内閣府, Apr. 2016.
- [8] パワーエレクトロニクス分野の技術戦略策定に向けて, 新エネルギー・産業技術総合開発機構, Nov. 2021.
- [9] C. R. Paul, Introduction to electromagnetic compatibility (Wiley Series in Microwave and Optical Engineering). Hoboken, NJ, USA: John Wiley & Sons, Inc., Feb. 1992.
- [10] A. Consoli, S. Musumeci, G. Oriti, and A. Testa, “An innovative EMI reduction design technique in power converters,” IEEE Transactions on Electromagnetic Compatibility, vol. 38, no. 4, pp. 567–575, Nov. 1996.
- [11] H. Chung, S. Y. R. Hui, and K. K. Tse, “Reduction of power converter EMI emission using soft-switching technique,” IEEE Transactions on Electromagnetic Compatibility, vol. 40, no. 3, pp. 282–287, Aug. 1998.
- [12] J. Balcells, A. Santolaria, A. Orlandi, D. González, and J. Gago, “EMI reduction in switched power converters using frequency modulation techniques,” IEEE Transactions on Electromagnetic Compatibility, vol. 47, no. 3, pp. 569–576, Aug. 2005.
- [13] M. Kumar and V. Agarwal, “Power line filter design for conducted Electromagnetic interference using time-domain measurements,” IEEE Transactions on Electromagnetic Compatibility, vol. 48, no. 1, pp. 178–186, Feb. 2006.

- [14] S. Ogasawara, H. Ayano, and H. Akagi, "An active circuit for cancellation of common-mode voltage generated by a PWM inverter," *IEEE Transactions on Power Electronics*, vol. 13, no. 5, pp. 835–841, Sept. 1998.
- [15] W. Chen, X. Yang, and Z. Wang, "An active EMI filtering technique for improving passive filter low-frequency performance," *IEEE Transactions on Electromagnetic Compatibility*, vol. 48, no. 1, pp. 172–177, Feb. 2006.
- [16] S. Ogasawara and H. Akagi, "Modeling and damping of high-frequency leakage currents in PWM inverter-fed AC motor drive systems," *IEEE Transactions on Industry Applications*, vol. 32, no. 5, pp. 1105–1114, Sept./Oct. 1996.
- [17] N. Mutoh, M. Nakanishi, M. Kanesaki, and J. Nakashima, "EMI noise control methods suitable for electric vehicle drive systems," *IEEE Transactions on Electromagnetic Compatibility*, vol. 47, no. 4, pp. 930–937, Nov. 2005.
- [18] M. Shoyama, G. Li, and T. Ninomiya, "Balanced switching converter to reduce common-mode conducted noise," *IEEE Transactions on Industry Electronics*, vol. 50, no. 6, pp. 1095–1099, Dec. 2003.
- [19] A. M. Abou-Alfotouh, A. V. Radun, H.-R. Chang, and C. Winterhalter, "A 1-MHz hard-switched silicon carbide DC–DC converter," *IEEE Transactions on Power Electronics*, vol. 21, no. 4, pp. 880–889, July 2006.
- [20] N. Oswald, P. Anthony, N. McNeill, and B. H. Stark, "An experimental investigation of the tradeoff between switching losses and EMI generation with hard-switched All-Si, Si-SiC, and All-SiC device combinations," *IEEE Transactions on Power Electronics*, vol. 29, no. 5, pp. 2393–2407, May 2014.
- [21] Z. Zhang, F. Wang, L. M. Tolbert, B. J. Blalock, and D. J. Costinett, "Evaluation of switching performance of SiC devices in PWM inverter-fed induction motor drives," *IEEE Transactions on Power Electronics*, vol. 30, no. 10, pp. 5701–5711, Oct. 2015.
- [22] T. Ibuchi and T. Funaki, "A comparative study on conducted noise characteristics of SiC and GaN power transistor," in *Proceedings of the 2016 International Symposium on Electromagnetic Compatibility*, Wroclaw, Poland, Sept. 2016, pp. 193–198.
- [23] D. Han and B. Sarlioglu, "Comprehensive study of the performance of SiC MOSFET-based automotive DC–DC converter under the influence of parasitic inductance," *IEEE Transactions on Industry Applications*, vol. 52, no. 6, pp. 5100–5111, Nov./Dec. 2016.
- [24] T. Kim, D. Feng, M. Jang, and V. G. Agelidis, "Common mode noise analysis for cascaded boost converter with silicon carbide devices," *IEEE Transactions on Power*

Electronics, vol. 32, no. 3, pp. 1917–1926, Mar. 2017.

- [25] Z. Fang, D. Jiang, Z. Shen, and R. Qu, “Impact of application of SiC devices in motor drive on EMI,” in Proceedings of the 2017 IEEE Applied Power Electronics Conference and Exposition, Tampa, FL, USA, Mar. 2017, pp. 652–658.
- [26] T. Ibuchi and T. Funaki, “A study on parasitic inductance reduction design in GaN-based power converter for high-frequency switching operation,” in Proceedings of the 2017 International Symposium on Electromagnetic Compatibility, Angers, France, Sept. 2017, pp. 1–5.
- [27] A. Okubo, K. Throngnumchai, and T. Hayashi, “Common mode EMI reduction structure of EV/HEV inverters for high-speed switching,” in Proceedings of the 2017 IEEE Energy Conversion Congress and Exposition, Cincinnati, OH, USA, Oct. 2017, pp. 2341–2345.
- [28] H. Ohashi and I. Omura, “Role of simulation technology for the progress in power devices and their applications,” IEEE Transactions on Electron Devices, vol. 60, no. 2, pp. 528–534, Feb. 2013.
- [29] H. Ishino, T. Watanabe, K. Sugiura, and K. Tsuruta, “6-in-1 Silicon carbide power module for high performance of power electronics systems,” in Proceedings of the 26th International Symposium on Power Semiconductor Devices and ICs, Waikoloa, HI, USA, June 2014, pp. 446–449.
- [30] S. Yano, Y. Nakayama, H. Kobayashi, S. Hiramatsu, M. Yoshida, K. Onda, K. Hayashi, and K. Yamazaki, “Development of compact power control unit for HEVs,” in Proceedings of the 2017 IEEE Energy Conversion Congress and Exposition, Cincinnati, OH, USA, Oct. 2017, pp. 584–588.
- [31] S. Wang, F. C. Lee, D. Y. Chen, and W. G. Odendaal, “Effects of parasitic parameters on EMI filter performance,” IEEE Transactions on Power Electronics, vol. 19, no. 3, pp. 869–877, May 2004.
- [32] H. Chen, Z. Qian, Z. Zeng, and C. Wolf, “Modeling of parasitic inductive couplings in a pi-shaped common mode EMI filter,” IEEE Transactions on Electromagnetic Compatibility, vol. 50, no. 1, pp. 71–79, Feb. 2008.
- [33] T. D. Oliveira, J.-M. Guichon, J.-L. Schanen, and L. Gerbaud, “PEEC-models for EMC filter layout optimization,” in Proceedings of the 6th International Conference on Integrated Power Electronics Systems, Nurnberg, Germany, Mar. 2010, pp. 1–6.
- [34] I. F. Kovačević, T. Friedli, A. M. Müsing, and J. W. Kolar, “3-D electromagnetic modeling of parasitics and mutual coupling in EMI filters,” IEEE Transactions on

Power Electronics, vol. 29, no. 1, pp. 135–149, Jan. 2014.

- [35] A. Gheonjian, B. Khvitia, D. Yeremian, Z. Kut Chadze, R. Jobava, and X. Bunlon, “Full wave MOM simulations of EM interactions in EMC filters from 10kHz to 50MHz,” in Proceedings of the 17th International Symposium on Electromagnetic Compatibility, Clermont-Ferrand, France, June/July 2014, pp. 1–5.
- [36] G. Asmanis, D. Stepins, A. Asmanis, and L. Ribickis, “Mutual couplings between EMI filter components,” in Proceedings of the 2015 International Symposium on Electromagnetic Compatibility, Dresden, Germany, Aug. 2015, pp. 908–913.
- [37] Y. Murata, K. Takahashi, T. Kanamoto, and M. Kubota, “Analysis of parasitic couplings in EMI filters and coupling reduction methods,” IEEE Transactions on Electromagnetic Compatibility, vol. 59, no. 6, pp. 1880–1886, Dec. 2017.
- [38] H. Junping, J. Jianguo, and C. Wei, “Identification and model of near field magnetic coupling in a PFC converter,” in Proceedings of the IEEE 36th Power Electronics Specialists Conference, Recife, Brazil, June 2005, pp. 323–327.
- [39] H. Chen and Z. Qian “Modeling and characterization of parasitic inductive coupling effects on differential-mode EMI performance of a boost converter,” IEEE Transactions on Electromagnetic Compatibility, vol. 53, no. 4, pp. 1072–1080, Nov. 2011.
- [40] X. Dong, S. Deng, T. Hubing, and D. Beetner, “Analysis of chip-level EMI using near-field magnetic scanning,” in Proceedings of the 2004 IEEE International Symposium on Electromagnetic Compatibility, Santa Clara, CA, USA, Aug. 2004, pp. 174–177.
- [41] Y. V.-Gilabert, C. Arcambal, A. Louis, F. de Daran, P. Eudeline, and B. Mazari, “Modeling magnetic radiations of electronic circuits using near-field scanning method,” IEEE Transactions on Electromagnetic Compatibility, vol. 49, no. 2, pp. 391–400, May 2007.
- [42] M. Hernando, A. Fernandez, M. Arias, M. Rodríguez, Y. Álvarez, and F. L.-Heras, “Radiated noise measurement system to estimate the EMI regulations compliance of a power electronic circuit,” in Proceedings of the 2007 IEEE International Symposium on Industrial Electronics, Vigo, Spain, June 2007, pp. 2544–2549.
- [43] J. Aimé, J. Roudet, E. Clavel, O. Aouine, C. Labarre, F. Costa, and J. Ecrabey, “Prediction and measurement of the magnetic near field of a static converter,” in Proceedings of the 2007 IEEE International Symposium on Industrial Electronics, Vigo, Spain, June 2007, pp. 2550–2555.

- [44] O. Aouine, C. Labarre, and F. Costa, "Measurement and modeling of the magnetic near field radiated by a buck chopper," *IEEE Transactions on Electromagnetic Compatibility*, vol. 50, no. 2, pp. 445–449, May 2008.
- [45] M. M. Hernando, A. Fernández, M. Arias, M. Rodríguez, Y. Álvarez, and F. L.-Heras, "EMI radiated noise measurement system using the source reconstruction technique," *IEEE Transactions on Industrial Electronics*, vol. 55, no. 9, pp. 3258–3265, Sept. 2008.
- [46] V. Ardon, J. Aime, O. Chadebec, E. Clavel, J.-M. Guichon, and E. Vialardi, "EMC modeling of an industrial variable speed drive with an adapted PEEC method," *IEEE Transactions on Magnetics*, vol. 46, no. 8, pp. 2892–2898, Aug. 2010.
- [47] X. Gao, J. Fan, Y. Zhang, H. Kajbaf, and D. Pommerenke, "Far-field prediction using only magnetic near-field scanning for EMI test," *IEEE Transactions on Electromagnetic Compatibility*, vol. 56, no. 6, pp. 1335–1343, Dec. 2014.
- [48] L. Beghou, F. Costa, and L. Pichon, "Detection of electromagnetic radiations sources at the switching time scale using an inverse problem-based resolution method—Application to power electronic circuits," *IEEE Transactions on Electromagnetic Compatibility*, vol. 57, no. 1, pp. 52–60, Feb. 2015.
- [49] F. Benyoubi, L. Pichon, M. Bensetti, Y. L. Bihan, and M. Feliachi, "An efficient method for modeling the magnetic field emissions of power electronic equipment from magnetic near field measurements," *IEEE Transactions on Electromagnetic Compatibility*, vol. 59, no. 2, pp. 609–617, Apr. 2017.
- [50] A. I. Emon, B. Narayansamy, H. Peng, M.-ul-Hassan, Z. Yuan, and F. Luo, "Investigation of power converter's near field EMI containment using passive filters," in *Proceedings of the 2020 IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity, Virtual Conference, July/Aug., 2020*, pp. 398–403.
- [51] T. Ibuchi, E. Masuda, T. Funaki, H. Otake, T. Miyazaki, Y. Kanetake, Y. Sawa, and T. Nakamura, "Visualization of noise current distribution in an SiC power module using near-field magnetic scanning," *IEICE Communications Express*, vol. 6, no. 10, pp. 584–589, Aug. 2017.
- [52] T. Ibuchi, E. Masuda, and T. Funaki, "Visualization of noise current propagation in power module with scanning time-synchronized near-magnetic-field measurement," *IEICE Electronics Express*, vol. 15, no. 18, pp. 1–7, Sept. 2018.
- [53] T. Ibuchi and T. Funaki, "Visualization of dynamic noise current distribution from Si

and SiC power devices based on time-synchronized near-magnetic-field scanning,” in Proceedings of the 2020 International Symposium on Electromagnetic Compatibility, Virtual Conference, Sept. 2020, pp. 1–6.

- [54] Integrated Circuits-Measurement of Electromagnetic Emissions-Part 3: Measurement of Radiated Emissions-Surface Scan Method, IEC61967-3, Aug. 2014.
- [55] S. Chen, T. W. Nehl, J.-S. Lai, X. Huang, E. Pepa, R. De Doncker, and I. Voss, “Towards EMI prediction of a PM motor drive for automotive applications,” in Proceedings of the 18th Applied Power Electronics Conference and Exposition, Miami Beach, USA, vol. 1, Feb. 2003, pp. 14–22.
- [56] S. Maekawa, J. Tsuda, A. Kuzumaki, and H. Kubota, “EMI prediction method for SiC inverter by the modeling of structure and the accurate model of power device,” in Proceedings of the 2014 International Power Electronics Conference, Hiroshima, Japan, May 2014, pp. 1929–1934.
- [57] Y. Weens, N. Idir, J. J. Franchaud, and R. Bausière, “High frequency model of a shielded 4-wire energy cable,” in Proceedings of the 11th European Conference on Power Electronics and Applications, Dresden, Germany, Sept. 2005, pp. 1–10.
- [58] J. Nerg and J. Partanen, “A simplified FEM based calculation model for 3-D induction heating problems using surface impedance formulations,” IEEE Transactions on Magnetics, vol. 37, no. 5, pp. 3719–3722, Sept. 2001.
- [59] J. C. Rautio and V. Demir, “Microstrip conductor loss models for electromagnetic analysis,” IEEE Transactions on Microwave Theory and Techniques, vol. 51, no. 3, pp. 915–921, Mar. 2003.
- [60] CST Microwave Studio—Workflow and Solver Overview, CST—Computer Simulation Technology AG, Darmstadt, Germany, 2017.
- [61] “High-performance electronic design: Predicting electromagnetic interference,” ANSYS, Inc., Canonsburg, PA, USA, White Paper, 2013.
- [62] F. L. Teixeira, “Time-domain finite-difference and finite-element methods for Maxwell equations in complex media,” IEEE Transactions on Antennas and Propagation, vol. 56, no. 8, pp. 2150–2166, Aug. 2008.
- [63] X. Yuan, “Three-dimensional electromagnetic scattering from inhomogeneous objects by the hybrid moment and finite element method,” IEEE Trans. Microwave Theory and Techniques, vol. 38, no. 8, pp. 1053–1058, Aug. 1990.
- [64] Q. Liu, F. Wang, and D. Boroyevich, “Modular-terminal-behavioral (MTB) model for

- characterizing switching module conducted EMI generation in converter systems,” *IEEE Transactions on Power Electronics*, vol. 21, no. 6, pp. 1804–1814, Nov. 2006.
- [65] M. Foissac, J.-L. Schanen, and C. Vollaie, “Black box EMC model for power electronics converter,” in *Proceedings of the 2009 IEEE Energy Conversion Congress and Exposition*, San Jose, USA, Sept. 2009, pp. 3609–3615.
- [66] J. Meng, W. Ma, Q. Pan, L. Zhang, and Z. Zhao, “Multiple slope switching waveform approximation to improve conducted EMI spectral analysis of power converters,” *IEEE Transactions on Electromagnetic Compatibility*, vol. 48, no. 4, pp. 742–751, Nov. 2006.
- [67] B. Revol, J. Roudet, J.-L. Schanen, and P. Loizelet, “EMI study of three-phase inverter-fed motor drives,” *IEEE Transactions on Industry Applications*, vol. 47, no. 1, pp. 223–231, Jan./Feb. 2011.
- [68] Y. Xiang, X. Pei, W. Zhou, Y. Kang, and H. Wang, “A fast and precise method for modeling EMI source in two-level three-phase converter,” *IEEE Transactions on Power Electronics*, vol. 34, no. 11, pp. 10650–10664, Nov. 2019.
- [69] S. Wang, P. Kong, and F. C. Lee, “Common mode noise reduction for boost converters using general balance technique,” *IEEE Transactions on Power Electronics*, vol. 22, no. 4, pp. 1410–1416, July 2007.
- [70] Y. Chu and S. Wang, “A generalized common-mode current cancelation approach for power converters,” *IEEE Transactions on Industrial Electronics*, vol. 62, no. 7, pp. 4130–4140, July 2015.
- [71] Y. Li, S. Wang, H. Sheng, and S. Lakshmikanthan, “Investigate and reduce capacitive couplings in a flyback adapter with a DC-bus filter to reduce EMI,” *IEEE Transactions on Power Electronics*, vol. 35, no. 7, pp. 6963–6973, July 2020.
- [72] C. Marlier, A. Videt, N. Idir, H. Moussa, and R. Meuret, “Modeling of switching transients for frequency-domain EMC analysis of power converters,” in *Proceedings of the 15th International Power Electronics and Motion Control Conference*, Novi Sad, Serbia, Sept. 2012, pp. DS1e.1-1–DS1e.1-8.
- [73] K. Takahashi, Y. Murata, Y. Tsubaki, T. Fujiwara, H. Maniwa, and N. Uehara, “Mechanism of near-field coupling between noise source and EMI filter in power electronic converter and its required shielding,” *IEEE Transactions on Electromagnetic Compatibility*, vol. 61, no. 5, pp. 1663–1672, Oct. 2019.
- [74] W. Fan, A. Lu, L. L. Wai, and B. K. Lok, “Mixed-mode S-parameter characterization of differential structures,” in *Proceedings of the 5th Electronics Packaging*

Technology Conference, Singapore, Dec. 2003, pp. 533–537.

- [75] C. R. Paul and K. B. Hardin, “Diagnosis and reduction of conducted noise emissions,” *IEEE Transactions on Electromagnetic Compatibility*, vol. 30, no. 4, pp. 553–560, Nov. 1988.
- [76] K. Takahashi, Y. Murata, Y. Tsubaki, T. Fujiwara, H. Maniwa, and N. Uehara, “Simulation of shielding performance against near field coupling to EMI filter for power electronic converter using FEM,” in *Proceedings of the 2016 International Symposium on Electromagnetic Compatibility*, Wroclaw, Poland, Sept. 2016, pp. 716–721.
- [77] Y. Yoshizawa, S. Oguma, and K. Yamauchi, “New Fe-based soft magnetic alloys composed of ultrafine grain structure,” *Journal of Applied Physics*, vol. 64, no. 10, pp. 6044–6046, Nov. 1988.
- [78] Nanocrystalline soft magnetic material FINEMET, Hitachi Metals, Ltd., Tokyo, Japan., Brochure, Apr. 2005.
- [79] K. Takahashi, T. Ibuchi, and T. Funaki, “Frequency-domain EMI simulation of power electronic converter with voltage-source and current-source noise models,” *IEICE Transactions on Communications*, vol. E102-B, no. 9, pp. 1853–1861, Sept. 2019.
- [80] K. Takahashi, T. Ibuchi, and T. Funaki, “Noise-source model for frequency-domain EMI simulation of a single-phased power circuit,” *IEEE Transactions on Electromagnetic Compatibility*, vol. 63, no. 3, pp. 772–782, June 2021.
- [81] Fundamentals of the MDO 4000B Series Mixed Domain Oscilloscope, Tektronix, Inc., Beaverton, OR, USA, Application Note, 2014.
- [82] J. F. Kaiser and R. W. Schafer, “On the use of I_0 -sinh window for spectrum analysis,” *IEEE Transactions on Acoustics, Speech, and Signal Processing*, vol. 28, no. 1, pp. 105–107, Feb. 1980.
- [83] X. Yuan, S. Walder, and N. Oswald, “EMI generation characteristics of SiC and Si diodes: influence of reverse-recovery characteristics,” *IEEE Transactions on Power Electronics*, vol. 30, no. 3, pp. 1131–1136, Mar. 2015.
- [84] K. Takahashi, T. Ibuchi, and T. Funaki, “Application of frequency-domain noise-source model to simulation of time-synchronized near-magnetic-field distribution above a power circuit,” *IEEJ Journal of Industry Applications*, vol. 13, no. 1, pp. 70–80, Jan. 2024.

In reference to IEEE copyrighted material which is used with permission in this thesis, the IEEE does not endorse any of Osaka University's products or services. Internal or personal use of this material is permitted. If interested in reprinting/republishing IEEE copyrighted material for advertising or promotional purposes or for creating new collective works for resale or redistribution, please go to http://www.ieee.org/publications_standards/publications/rights/rights_link.html to learn how to obtain a License from RightsLink. If applicable, University Microfilms and/or ProQuest Library, or the Archives of Canada may supply single copies of the dissertation.

研究業績

学術雑誌

1. K. Takahashi, T. Ibuchi, and T. Funaki, “Frequency-domain EMI simulation of power electronic converter with voltage-source and current-source noise models,” IEICE Transactions on Communications, vol. E102-B, no. 9, pp. 1853–1861, Sept. 2019.
2. K. Takahashi, Y. Murata, Y. Tsubaki, T. Fujiwara, H. Maniwa, and N. Uehara, “Mechanism of near-field coupling between noise source and EMI filter in power electronic converter and its required shielding,” IEEE Transactions on Electromagnetic Compatibility, vol. 61, no. 5, pp. 1663–1672, Oct. 2019.
3. K. Takahashi, T. Ibuchi, and T. Funaki, “Noise-source model for frequency-domain EMI simulation of a single-phased power circuit,” IEEE Transactions on Electromagnetic Compatibility, vol. 63, no. 3, pp. 772–782, June 2021.
4. K. Takahashi, T. Ibuchi, and T. Funaki, “Application of frequency-domain noise-source model to simulation of time-synchronized near-magnetic-field distribution above a power circuit,” IEEJ Journal of Industry Applications, vol. 13, no. 1, pp. 70–80, Jan. 2024.

国際会議論文

1. K. Takahashi, Y. Murata, Y. Tsubaki, T. Fujiwara, H. Maniwa, and N. Uehara, “Simulation of shielding performance against near field coupling to EMI filter for power electronic converter using FEM,” in Proceedings of the 2016 International Symposium on Electromagnetic Compatibility, Wroclaw, Poland, Sept. 2016, pp. 716–721.
2. K. Takahashi, T. Ibuchi, and T. Funaki, “Frequency domain simulation of conducted EMI in power electronic converters considering internal near field couplings by FEM,” in Proceedings of the 2017 International Symposium on Electromagnetic Compatibility, Angers, France, Sept. 2017, pp. 1–6.